

(19)日本国特許庁 ( J P )

# (12) 公開特許公報 ( A )

(11)特許出願公開番号

特開2002 - 196733

( P2002 - 196733A )

(43)公開日 平成14年7月12日 (2002.7.12)

(51) Int. Cl <sup>7</sup>	識別記号	F I	テ-マ-コ-ト* ( 参考 )
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	550	G 0 2 F 1/133	5 C 0 0 6
G 0 9 F 9/00	348	G 0 9 F 9/00	5 C 0 8 0
	9/30	9/30	5 C 0 9 4
	338	338	5 G 4 3 5

審査請求 未請求 請求項の数 6 O L ( 全 10数 ) 最終頁に続く

(21)出願番号 特願2001 - 164424(P2001 - 164424)

(22)出願日 平成13年5月31日(2001.5.31)

(31)優先権主張番号 2000 - 69723

(32)優先日 平成12年11月22日(2000.11.22)

(33)優先権主張国 韓国(KR)

(71)出願人 390019839

三星電子株式会社

大韓民国京畿道水原市八達区梅灘洞416

(72)発明者 文 勝 煥

大韓民国ソウル市瑞草区蠶院洞71 - 11番地

バンポタワーハンシニアパート102棟1207号

(74)代理人 100094145

弁理士 小野 由己男 ( 外 1 名 )

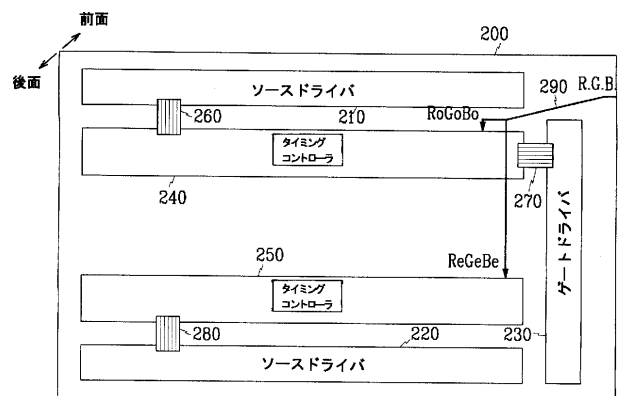
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 液晶表示装置において、大画面及び高解像度に適するように P C B モジュールを配置することにある。

【解決手段】 デュアルバンクタイプの液晶パネルを駆動するためのメイン P C B が、液晶パネル 2 0 0 の奇数画素群に供給する映像信号を生成するために、外部から奇数入力信号を受信し処理して駆動信号を生成するタイミングコントローラ T - C O N が設けられており、生成された駆動信号のうちの一部の信号を対応するソースドライバ P C B 2 1 0 に伝送する第 1 メイン P C B と；液晶パネル 2 0 0 の偶数画素群に供給する映像信号を生成するために、外部から偶数入力信号を受信し処理して駆動信号を生成するタイミングコントローラ T - C O N が設けられており、生成された駆動信号のうちの一部の信号を対応するソースドライバ P C B 2 2 0 に伝送する第 2 メイン P C B とに分離されていることを特徴とする。



## 【特許請求の範囲】

【請求項1】データラインの両端から映像信号を供給するデュアルバンクタイプの液晶表示装置であって、データラインに接続された画素が形成された液晶パネルと、

前記液晶パネルの奇数番目の前記画素に前記データラインを介して奇数映像信号を供給する第1ソースドライバPCBと、

前記液晶パネルの偶数番目の前記画素に前記データラインを介して偶数映像信号を供給する第2ソースドライバPCBと、

前記第1及び第2ソースドライバPCBに駆動信号の一部を出力するメインPCBとを備え、

前記メインPCBは、

外部から前記奇数映像信号を生成するための奇数入力信号を受信し処理して奇数駆動信号を生成する第1タイミングコントローラが設けられており、前記奇数駆動信号のうちの一部の信号を前記第1ソースドライバPCBに伝送する第1メインPCBと、

外部から前記偶数映像信号を生成するための偶数入力信号を受信し処理して偶数駆動信号を生成する第2タイミングコントローラが設けられており、前記偶数駆動信号のうちの一部の信号を前記第2ソースドライバPCBに伝送する第2メインPCBと、

を有している液晶表示装置。

【請求項2】データラインの両端から映像信号を供給するデュアルバンクタイプの液晶表示装置であって、データラインに接続された画素が形成された液晶パネルと、

前記液晶パネルの奇数番目の前記画素に前記データラインを介して奇数映像信号を供給する第1ソースドライバPCBと、

前記液晶パネルの偶数番目の前記画素に前記データラインを介して偶数映像信号を供給する第2ソースドライバPCBと、

前記第1及び第2ソースドライバPCBに駆動信号の一部を出力するメインPCBとを備え、

前記メインPCBは、

外部から受信した入力信号の中から前記奇数映像信号を生成するための奇数入力信号を受信し処理して奇数駆動信号を生成する第1タイミングコントローラが設けられており、前記奇数駆動信号のうちの一部の信号を前記第1ソースドライバPCBに伝送する第1メインPCBと、

所定のケーブルを介して前記第1メインPCBから前記偶数映像信号を生成するための偶数入力信号を受信し処理して偶数駆動信号を生成する第2タイミングコントローラが設けられており、前記偶数駆動信号のうちの一部の信号を前記第2ソースドライバPCBに伝送する第2メインPCBと、

\*を有している液晶表示装置。

【請求項3】データラインの両端から映像信号を供給するデュアルバンクタイプの液晶表示装置であって、データラインに接続された画素が形成された液晶パネルと、

前記液晶パネルの偶数番目の前記画素に前記データラインを介して偶数映像信号を供給する第1ソースドライバPCBと、

前記液晶パネルの奇数番目の前記画素に前記データラインを介して奇数映像信号を供給する第2ソースドライバPCBと、

前記第1及び第2ソースドライバPCBに駆動信号の一部を出力するメインPCBとを備え、

外部から受信した入力信号の中から前記偶数映像信号を生成するための偶数入力信号を受信し処理して偶数駆動信号を生成する第1タイミングコントローラが設けられており、前記偶数駆動信号のうちの一部の信号を前記第1ソースドライバPCBに伝送する第1メインPCBと；所定のケーブルを介して前記第1メインPCBから前記奇数映像信号を生成するための奇数入力信号を受信し処理して奇数駆動信号を生成する第2タイミングコントローラが設けられており、前記奇数駆動信号のうちの一部の信号を前記第2ソースドライバPCBに伝送する第2メインPCBと、

を有している液晶表示装置。

【請求項4】前記外部から受信する入力信号は、低電圧データ信号(LVDS)を含む、請求項1乃至3のいずれかに記載の液晶表示装置。

【請求項5】前記第1メインPCBまたは前記第2メインPCBのうちの一つが、前記第1又は第2駆動信号のうちの一部の信号を対応するゲートドライバPCBに伝送するために、所定のケーブルによってゲートドライバPCBと連結されている、請求項1乃至3のいずれかに記載の液晶表示装置。

【請求項6】データラインの両端から映像信号が供給されるデュアルバンクタイプの液晶表示装置において、液晶パネルの画素は奇数画素群( $R_{2n-1}$ 、 $G_{2n-1}$ 、 $B_{2n-1}$ )と偶数画素群( $R_{2n}$ 、 $G_{2n}$ 、 $B_{2n}$ )とに分けられ、

前記液晶パネルの前記奇数画素群と連結されたデータラインパッドは、奇数映像データを供給する第1ソースドライバICタブに付着され、

前記液晶パネルの前記偶数画素群と連結されたデータラインパッドは、偶数映像データを供給する第2ソースドライバICタブに付着される、液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置に係わり、より詳しくは、大画面及び高解像度に適するようにPCB(Printed Circuit Board)

モジュール (module) を配置する液晶表示装置に関するものである。

#### 【0002】

【従来の技術】通常、液晶表示装置は、二枚のガラス基板の間に液晶セルがマトリックス形態に配列されている液晶パネルと、ディスプレイ方向に反対側である液晶パネルの後面に設けられるバックライトユニット (Back Light Unit) とから構成される液晶表示モジュールと、ディスプレイ方向に反対であるバックライトユニットの後面に設けられて液晶パネルを駆動する PCB モジュールと、これらを保護し一体化させるためのケースとから構成される。特に、PCB モジュールは外部から R (red)、G (green)、B (blue) 映像データと同期信号などを受信し処理して液晶パネルに映像データ、スキャン信号、タイミング制御信号などを供給し、液晶パネルが正常にコンピュータ映像、TV (television) 映像、その他の応用映像などをディスプレイすることができるようにする駆動回路に該当する。このように液晶パネルに映像信号などを供給して各種映像をディスプレイさせる駆動回路である PCB モジュールは、複数個の PCB と、これら PCB 間に信号の伝達のための複数個の FPC (Flexible Printed Cable) とからなる。

【0003】一方、図1に示した従来の液晶表示装置の回路全体の構成図で見ると、通常、液晶パネル50のディスプレイ後面で液晶表示パネル50を駆動するSVGA (600\*800) 級など比較的解像度における PCB モジュールは、メイン PCB 10 と、ゲートドライバ PCB 20 と、ソースドライバ PCB 30、40 とを備えている。メイン PCB 10 は、外部から R、G、B 映像データと同期信号などを受信して、FPGA (Flat Pin Grid Array) 形態からなるカスタム IC (Integrated Circuit) であるタイミングコントローラ (T-con: Timing-controller) などによって処理して、液晶パネルの構造に合うように映像データと各種制御信号を処理して生成する。ゲートドライバ PCB 20 は、メイン PCB 10 から受信したゲートドライバ制御信号に応じてスキャン信号を供給するゲートドライバ IC タブ (TAB: Tape Automated Bond) が付着されている。ソースドライバ PCB 30、40 は、メイン PCB 10 から受信した処理された映像データと制御信号とに応じて映像データを供給するソースドライバ IC タブが付着されている。そして、信号伝達のために PCB 間を連結するフレキシブル (flexible) ケーブルである FPC には、メイン PCB 10 で生成した各種ゲートドライバ制御信号 60、61 をゲートドライバ PCB 20 に伝達する FPC、メイン PCB 10 で生成した各種ソースドライバ制御信号 70、71 をソースドライバ PCB 30、40 に伝達する

FPCがある。また、その他にもメイン PCB 10 が二つ以上に分離されている場合には、分離されているメイン PCB の間を連結するまた他の FPC がありうる。

【0004】しかし、大画面であり、XGA (768\*1024)、SXGA (1024\*1280)、UXGA (1200\*1600) など高解像度へ行くほど、液晶パネル50の下板に設けられるデータラインの線間幅の問題、ソースドライバ PCB 70、71 と液晶パネル50の下板に付着されるドライバ IC タブとの付着空間の問題、データの処理速度がいきなり速くなるために分割駆動しなければならない問題などが生じる。この対策として、ソースドライバ PCB 70、71 を二つに分けて、これらを液晶パネル50のディスプレイ後面に上下に設けて液晶パネル50に上下に映像データを供給して駆動するデュアルバンクタイプ (Dual Bank Type) の液晶表示装置が主に用いられている。

【0005】従来用いられていた大画面及び高解像度の液晶ディスプレイのために、デュアルバンクタイプの液晶表示装置の PCB モジュールは、図2に示したとおりである。

【0006】図2に示した通常のデュアルバンクタイプの液晶表示装置は、液晶表示モジュール100と、ディスプレイ後面に配置されたメイン PCB 140 と、ソースドライバ PCB 110、120 と、ゲートドライバ PCB 130 とを主に備えている。ソースドライバ PCB 110、120 は、そのディスプレイ後面においてメイン PCB 140 と FPC 150、170 によって連結されて各々上下に設けられている。ゲートドライバ PCB 130 は、メイン PCB 140 と FPC 160 によって連結されて側面に設けられている。メイン PCB 140 は、“-”型に配置されており、外部から映像データ入力信号線180を介して映像データなどを受信しタイミングコントローラ T-CON によって処理して、ソースドライバ PCB 110、120 とゲートドライバ PCB 130 とに FPC 150~170 を介して各種データと制御信号とを生成して供給することを特徴としている。

【0007】図2の場合のようなデュアルバンクタイプの PCB モジュールの形態は、大画面及び高解像度においてディスプレイ映像データを2分割駆動処理して供給するための方法で通常用いられるものである。メイン PCB 140 は、外部から映像データ入力信号線180を介して映像データなどを受信し、タイミングコントローラ T-CON によって処理して映像データと各種制御信号を生成してそれぞれの該当ソースドライバ PCB 110、120 に伝送する。この時、映像データのうちの R2n-1、B2n-1、G2n に該当する映像データは FPC 150 を介して上側のソースドライバ PCB 110 に伝送され、G2n-1、R2n、B2n に該当する映像データは FPC 170 を介して下側のソースドラ

イバPCB120に伝送される。そして、これらの映像データは、液晶パネルのディスプレイ前面から見て図3に示したような順序で、ソースドライバPCB110、120から液晶パネルのピクセルに乗せられてディスプレイされる。FPC150、170を介して伝送される信号には、映像データだけでなく、この他にもソースドライバICタブに供給する各種制御信号が含まれている。

【0008】しかし、大画面及び高解像度の液晶パネルを駆動するために前述したようにFPC150、170を介して映像データだけでなく各種制御信号を伝送すると、周波数が大きくなるほど許容範囲(トランス、tolerance)の範囲をより一層外れる信号間カップリング(coupling)、ノイズ、EMI(Electromagnetic Interference)などの問題が発生する。その他にも、FPC150、170によってPCB間を連結する過程においてPCBコネクタとFPCコネクタとの結合抵抗とその他寄生容量成分によるRC(Resistance Capacitance)固有遅延成分とにより、信号遅延はもちろん信号の歪曲が発生するようになる。この場合、液晶表示モジュール100の上下に設けられたソースドライバPCB110、120に供給される信号間のタイミング制御が適切に行われず、映像データのセッティングとホールディングがディスプレイするのに不適當になって、液晶ディスプレイ画面にノイズが現れたりラインディフェクト(linedefect)が現れて、甚だしくは全く認識できない画面がディスプレイされるようになる場合がある。特に、このような問題は、図2に示したような長いケーブルのFPC170の場合には、短いケーブルのFPC150に比べ、一層深刻に現れる。

【0009】

【発明が解決しようとする課題】従って、本発明の目的は、大画面及び高解像度の液晶パネルを駆動することにおいて信号遅延と歪曲を低下させることができるPCBモジュールの配置方法を提供することにある。

【0010】

【課題を解決するための手段】このような技術的課題を達成するための本発明の特徴による液晶表示装置は、データラインの両端から映像信号を供給するデュアルバンクタイプの液晶表示装置であって、データラインに接続された画素が形成された液晶パネルと；液晶パネルの奇数番目の画素にデータラインを介して奇数映像信号を供給する第1ソースドライバPCBと；液晶パネルの偶数番目の画素にデータラインを介して偶数映像信号を供給する第2ソースドライバPCBと；第1及び第2ソースドライバPCBに駆動信号の一部を出力するメインPCBとを備えている。そしてメインPCBは、第1メインPCBと第2メインPCBとを有している。第1メイン

PCBは、外部から奇数映像信号を生成するための奇数入力信号を受信し処理して奇数駆動信号を生成する第1タイミングコントローラが設けられており、前記奇数駆動信号のうちの一部の信号を前記第1ソースドライバPCBに伝送する。第2メインPCBは、外部から偶数映像信号を生成するための偶数入力信号を受信し処理して偶数駆動信号を生成する第2タイミングコントローラが設けられており、偶数駆動信号のうちの一部の信号を第2ソースドライバPCBに伝送する。

【0011】本発明のまた他の特徴による液晶表示装置は、データラインの両端から映像信号を供給するデュアルバンクタイプの液晶表示装置であって、データラインに接続された画素が形成された液晶パネルと；液晶パネルの奇数番目の画素にデータラインを介して奇数映像信号を供給する第1ソースドライバPCBと、液晶パネルの偶数番目の画素にデータラインを介して偶数映像信号を供給する第2ソースドライバPCBと、第1及び第2ソースドライバPCBに駆動信号の一部を出力するメインPCBとを備えている。そしてメインPCBは、第1メインPCBと第2メインPCBとを有している。第1メインPCBは、外部から受信した入力信号の中から奇数映像信号を生成するための奇数入力信号を受信し処理して奇数駆動信号を生成する第1タイミングコントローラが設けられており、奇数駆動信号のうちの一部の信号を前記第1ソースドライバPCBに伝送する。第2メインPCBは、所定のケーブルを介して第1メインPCBから偶数映像信号を生成するための偶数入力信号を受信し処理して偶数駆動信号を生成する第2タイミングコントローラが設けられており、偶数駆動信号のうちの一部の信号を第2ソースドライバPCBに伝送する。

【0012】本発明のまた他の特徴による液晶表示装置は、データラインの両端から映像信号を供給するデュアルバンクタイプの液晶表示装置であって、データラインに接続された画素が形成された液晶パネルと；液晶パネルの偶数番目の画素にデータラインを介して偶数映像信号を供給する第1ソースドライバPCBと；液晶パネルの奇数番目の画素にデータラインを介して奇数映像信号を供給する第2ソースドライバPCBと；第1及び第2ソースドライバPCBに駆動信号の一部を出力するメインPCBとを備えている。そしてメインPCBは、第1メインPCBと第2メインPCBとを有している。第1メインPCBは、外部から受信した入力信号の中から偶数映像信号を生成するための偶数入力信号を受信し処理して偶数駆動信号を生成する第1タイミングコントローラが設けられており、偶数駆動信号のうちの一部の信号を第1ソースドライバPCBに伝送する。第2メインPCBは、所定のケーブルを介して第1メインPCBから奇数映像信号を生成するための奇数入力信号を受信し処理して奇数駆動信号を生成する第2タイミングコントローラが設けられており、奇数駆動信号のうちの一部

の信号を第2ソースドライバPCBに伝送する。

【0013】また、外部から受信する入力信号は、低電圧データ信号(LVDS)を含む場合がある。また、第1メインPCBまたは第2メインPCBのうちのいずれか一つが、第1又は第2駆動信号のうちの一部の信号に対応するゲートドライバPCBに伝送するために、所定のケーブルによってゲートドライバPCBと連結されている場合がある。

【0014】本発明の液晶表示装置は、データラインの両端から映像信号が供給されるデュアルバンクタイプの液晶表示装置において、液晶パネルの画素は奇数画素群(2n-1、G2n-1、B2n-1)と偶数画素群(2n、G2n、B2n)とに分けられており、液晶パネルの奇数画素群と連結されたデータラインパッドは、奇数映像データを供給する第1ソースドライバICタブに付着されており、液晶パネルの偶数画素群と連結されたデータラインパッドは、偶数映像データを供給する第2ソースドライバICタブに付着されている場合がある。

【0015】このように、ソースドライバPCBを二つに分け、これらを液晶パネルのディスプレイ後面に上下に設けて液晶パネルの上下に映像データを供給し駆動するデュアルバンクタイプの液晶表示装置を駆動することにおいて、信号遅延と歪曲を低下させることができる前記のようなPCBモジュールの配置方法により、大画面及び高解像度の液晶パネルを正常に駆動させることができる。

【0016】

【発明の実施の形態】以下、本発明が属する技術分野にて通常の知識を有する者が本発明を容易に実施することができる好ましい実施例による液晶表示装置の具体的な構成及び動作を、添付した図面を参照して詳細に説明する。

【0017】図4には本発明の第1実施例による液晶表示装置が示されている。図4に示したように、本発明の第1実施例による液晶表示装置は、液晶表示モジュール200、第1ソースドライバPCB210、第2ソースドライバPCB220、ゲートドライバPCB230、第1メインPCB240、第2メインPCB250、第1ソースFPC260、第2ソースFPC280、ゲートFPC270及び外部入力信号線290からなる。

【0018】液晶表示モジュール200は、通常の場合と同様に二枚のガラス基板の間に液晶セルがマトリクス形態に配列されている液晶パネルと、ディスプレイ方向に反対である液晶パネルの後面に設けられたバックライトユニットとから構成されている。

【0019】第1ソースドライバPCB210には、第1メインPCB240から受信した駆動信号に応じて液晶パネルの上側のソースラインパッドを介して、図6のように奇数映像データ(R2n-1、G2n-1、B2

n-1)を供給するソースドライバICタブが付着される。

【0020】第2ソースドライバPCB220には、第2メインPCB250から受信した駆動信号に応じて液晶パネルの下側のソースラインパッドを介して、図6のように偶数映像データ(R2n、G2n、B2n)を供給するソースドライバICタブが付着される。

【0021】ゲートドライバPCB230には、第1メインPCB240から受信したゲートドライバ制御信号に応じてスキニング信号を供給するゲートドライバICタブが付着される。

【0022】第1メインPCB240は、液晶パネルの奇数画素群に供給する映像信号を生成するために、外部入力信号線290から奇数映像信号(Ro、Go、Bo)及び同期信号など奇数入力信号を受信し処理して駆動信号を生成するタイミングコントローラT-CONなどが設けられている。また第1メインPCB240は、生成された駆動信号のうちの対応している一部の信号を第1ソースドライバPCB210に伝送する。

【0023】また第1メインPCB240は、ゲートドライバPCB230に付着されたゲートドライバICタブを駆動するための電源信号と各種制御信号も生成してゲートFPC270を介してゲートドライバPCB230に伝送する。

【0024】第2メインPCB250は、液晶パネルの偶数画素群に供給する映像信号を生成するために、外部入力信号線290から偶数映像信号(Re、Ge、Be)及び同期信号など偶数入力信号を受信し処理して駆動信号を生成するタイミングコントローラT-CONなどが設けられている。また第2メインPCB250は、生成された駆動信号のうちの対応している一部の信号を第2ソースドライバPCB220に伝送する。

【0025】第1ソースFPC260は、第1ソースドライバPCB210に付着されたソースドライバICタブを駆動するために、第1メインPCB240で生成された奇数映像データと各種制御信号を第1メインPCB240から第1ソースドライバPCB210に伝送するフレキシブルケーブルである。

【0026】第2ソースFPC280は、第2ソースドライバPCB220に付着されたソースドライバICタブを駆動するために、第2メインPCB250で生成された奇数映像データと各種制御信号を第2メインPCB250から第2ソースドライバPCB220に伝送するフレキシブルケーブルである。

【0027】ゲートFPC270は、ゲートドライバPCB230に付着されたゲートドライバICタブを駆動するために、第1メインPCB240で生成された電源信号と各種制御信号を第1メインPCB240からゲートドライバPCB230に伝送するフレキシブルケーブルである。この時、ゲートFPC270は、電源信号と

各種制御信号を第2メインPCB250で生成してゲートドライバPCB230に伝送するために、第2メインPCB250とゲートドライバPCB230との間に置かれることもある。

【0028】外部入力信号線290は、液晶パネルを駆動するために外部から各種信号を受信するケーブルであり、各種信号を受信して第1メインPCB240と第2メインPCB250とに該当信号を伝達する。受信する信号としては、図1に示したように、R、G、B映像データ信号、同期信号(sync)、システムクロック(CLK)、イネーブル(enable)及び電源制御信号(power)などがある。この時、R、G、B映像データ信号は、第1メインPCB240に供給される奇数映像データと第2メインPCB250に供給される偶数映像データとに分離されており、その他の信号は第1メインPCB240と第2メインPCB250との全てに共通して入力される。

【0029】このような構造からなる本発明の第1実施例による液晶表示装置の動作をより詳細に説明する。図4に示した本発明の第1実施例によるデュアルバンクタイプからなる液晶表示装置は、液晶表示モジュール200、第1ソースドライバPCB210、第2ソースドライバPCB220、ゲートドライバPCB230、第1メインPCB240、第2メインPCB250、第1ソースFPC260、第2ソースFPC280、ゲートFPC270及び外部入力信号線290とを備えている。第1ソースドライバPCB210と第2ソースドライバPCB220は、そのディスプレイ後面に第1メインPCB240、第2メインPCB250と各々接続された第1ソースFPC260、第2ソースFPC280によって連結されて各々上下に設けられており、ゲートドライバPCB230は、第1メインPCB240とゲートFPC270によって連結されて側面に設けられており、第1メインPCB240及び第2メインPCB250は、外部から入力信号線290を介して映像データなどを受信し各々のタイミングコントローラTCONによって処理してソースドライバPCB210、220とゲートドライバPCB230とにそれぞれFPC260~280を介して各種データと制御信号を生成して供給することを特徴としている。

【0030】前記のような本発明の第1実施例によるデュアルバンクタイプのPCBモジュールの形態は大画面及び高解像度においてディスプレイ映像データを2分割駆動処理するための方式を採用しており、外部から入力信号線290を介して奇数映像データなど奇数入力信号を受信した第1メインPCB240は、それに設けられたタイミングコントローラTCONによって処理し、映像データと各種制御信号を生成し、映像データ及び各種制御信号を第1ソースFPC260を介して第1ソースドライバPCB210に伝送する。外部から入力

信号線290を介して偶数映像データなど偶数入力信号を受信した第2メインPCB250は、それに設けられたタイミングコントローラTCONによって処理し映像データと各種制御信号を生成し、映像データ及び各種制御信号を第2ソースFPC280を介して第2ソースドライバPCB220に伝送する。第1メインPCB240は、ゲートドライバPCB230に付着されたゲートドライバICタブを駆動するための電源信号と各種制御信号も生成してゲートFPC270を介してゲートドライバPCB230に伝送する。ゲートFPC270は、電源信号と各種制御信号を第2メインPCB250で生成してゲートドライバPCB230に伝送するために、第2メインPCB250とゲートドライバPCB230との間に置かれることもある。この時、第1メインPCB240で生成された奇数映像データ(R2n-1、G2n-1、B2n-1)は、第1ソースFPC260を介して上側の第1ソースドライバPCB210に伝送され、第2メインPCB250で生成された偶数映像データ(R2n、G2n、B2n)は、第2ソースFPC280を介して下側の第2ソースドライバPCB220に伝送される。そして、これらの映像データは、液晶パネルのディスプレイ前面から見て図6に示したような順序で、ソースドライバPCB210、220から液晶パネルのピクセルに乗せられてディスプレイされる。

【0031】図5に、本発明の第2実施例による液晶表示装置が示されている。添付した図5に示したように、本発明の第2実施例による液晶表示装置は、液晶表示モジュール300、第1ソースドライバPCB310、第2ソースドライバPCB320、ゲートドライバPCB330、第1メインPCB340、第2メインPCB350、第1ソースFPC360、第2ソースFPC380、第3ソースFPC390、ゲートFPC370及び外部入力信号線400からなる。

【0032】液晶表示モジュール300は、図4の液晶表示モジュール200と同様に、二枚のガラス基板の間に液晶セルがマトリックス形態に配列されている液晶パネルと、ディスプレイ方向に反対である液晶パネル後面に設けられたバックライトユニットとから構成されている。

【0033】第1ソースドライバPCB310には、第1メインPCB340から受信した駆動信号に応じて液晶パネルの上側のソースラインパッドを介して、図6のように奇数映像データ(R2n-1、G2n-1、B2n-1)を供給するソースドライバICタブが付着される。

【0034】第2ソースドライバPCB320には、第2メインPCB350から受信した駆動信号に応じて液晶パネルの下側のソースラインパッドを介して、図6のように偶数映像データ(R2n、G2n、B2n)を供給するソースドライバICタブが付着される。

【0035】ゲートドライバPCB330には、第1メインPCB340から受信したゲートドライバ制御信号に応じてスキャン信号を供給するゲートドライバICタブが付着される。

【0036】第1メインPCB340は、液晶パネルの奇数画素群に供給する映像信号を生成するために、外部入力信号線400から低電圧奇数映像信号(Ro、Go、Bo)及び同期信号など奇数入力信号を受信し処理して駆動信号を生成するタイミングコントローラT-CONなどが設けられている。また第1メインPCB340は、生成された駆動信号のうちの対応している一部の信号を第1ソースドライバPCB310に伝送する。

【0037】また第1メインPCB340は、ゲートドライバPCB330に付着されたゲートドライバICタブを駆動するための電源信号と各種制御信号も生成してゲートFPC370を介してゲートドライバPCB330に伝送する。

【0038】第2メインPCB350は、液晶パネルの偶数画素群に供給する映像信号を生成するために、第1メインPCB340から低電圧偶数映像信号(Re、Ge、Be)及び同期信号など偶数入力信号を受信し処理して駆動信号を生成するタイミングコントローラT-CONなどが設けられている。また第2メインPCB350は、生成された駆動信号のうちの対応している一部の信号を第2ソースドライバPCB320に伝送する。

【0039】第1ソースFPC360は、第1ソースドライバPCB310に付着されたソースドライバICタブを駆動するために第1メインPCB340で生成された奇数映像データと各種制御信号を第1メインPCB340から第1ソースドライバPCB310に伝送するフレキシブルケーブルである。

【0040】第2ソースFPC380は、第1メインPCB340が外部入力信号線400から受信した低電圧映像信号など各種入力信号の中から偶数入力信号のみを第1メインPCB340から第2メインPCB350に伝送するフレキシブルケーブルである。

【0041】ゲートFPC370は、ゲートドライバPCB330に付着されたゲートドライバICタブを駆動するために、第1メインPCB340で生成された電源信号と各種制御信号を第1メインPCB340からゲートドライバPCB330に伝送するフレキシブル(flexible)ケーブルである。この時、ゲートFPC370は、電源信号と各種制御信号を第2メインPCB350で生成してゲートドライバPCB330に伝送するために、第2メインPCB350とゲートドライバPCB330との間に置かれることもある。

【0042】第3ソースFPC390は、第2ソースドライバPCB320に付着されたソースドライバICタブを駆動するために、第2メインPCB350で生成された偶数映像データと各種制御信号を第2メインPCB

350から第2ソースドライバPCB320に伝送するフレキシブルケーブルである。

【0043】外部入力信号線400は、液晶パネルを駆動するために外部から低電圧映像信号及び各種信号を受信するケーブルであり、各種信号を受信して第1メインPCB340に信号を伝達する。また、外部入力信号線400から受信された低電圧映像信号など各種入力信号の中の偶数入力信号は、第1メインPCB340から第2ソースFPC380を介して第2メインPCB350に伝達される。外部から受信する信号としては、図1に示すように、R、G、B映像データ信号、同期信号(sync)、システムクロック(CLK)、イネーブル(enable)及び電源制御信号(power)などがある。この時、低電圧R、G、B映像データ信号は、第1メインPCB340に供給される低電圧奇数映像データと、第2ソースFPC380を介して第2メインPCB350に供給される低電圧偶数映像データとに分離されており、その他の信号は第1メインPCB340と第2メインPCB350の両方に共通して入力されるようになる。

【0044】図5に示した本発明の第2実施例によるデュアルバンクタイプからなる液晶表示装置は、液晶表示モジュール300、第1ソースドライバPCB310、第2ソースドライバPCB320、ゲートドライバPCB330、第1メインPCB340、第2メインPCB350、第1ソースFPC360、第2ソースFPC380、第3ソースFPC390、ゲートFPC370及び外部入力信号線400とを備えている。第1ソースドライバPCB310と第2ソースドライバPCB320は、そのディスプレイ後面に第1メインPCB340、第2メインPCB350と各々接続された第1ソースFPC360、第2ソースFPC380によって連結されて各々上下に設けられており、ゲートドライバPCB330は、第1メインPCB340とゲートFPC370によって連結されて側面に設けられており、第1メインPCB340及び第2メインPCB350は、外部から入力信号線400を介して低電圧映像データなどを受信し各々のタイミングコントローラT-CONによって処理してソースドライバPCB310、320とゲートドライバPCB330とにそれぞれFPC360~390を介して各種データと制御信号を生成して供給することを特徴としている。

【0045】前記のような本発明の第2実施例によるデュアルバンクタイプのPCBモジュールの形態も、大画面及び高解像度でディスプレイ映像データを2分割して駆動処理するための方式を採用しており、外部から入力信号線400を介して低電圧奇数映像データなど奇数入力信号を受信した第1メインPCB340は、それに設置されたタイミングコントローラT-CONによって処理し映像データと各種制御信号を生成し、映像データ

及び各種制御信号を第1ソースFPC360を介して第1ソースドライバPCB310に伝送する。第2ソースFPC380を介して第1メインPCB340から低電圧偶数映像データなど偶数入力信号を受信した第2メインPCB350は、それに設置されたタイミングコントローラT-CONによって処理し映像データと各種制御信号を生成し、映像データ及び各種制御信号を第3ソースFPC390を介して第2ソースドライバPCB320に伝送する。第1メインPCB340は、ゲートドライバPCB330に付着されたゲートドライバICタブを駆動するための電源信号と各種制御信号も生成してゲートFPC370を介してゲートドライバPCB330に伝送する。ゲートFPC370は、電源信号と各種制御信号を第2メインPCB350で生成してゲートドライバPCB330に伝送するために、第2メインPCB350とゲートドライバPCB330との間に置かれることもある。この時、第1メインPCB340で生成された奇数映像データ(R2n-1、G2n-1、B2n-1)は第1ソースFPC360を介して上側の第1ソースドライバPCB310に伝送され、第2メインPCB350で生成された偶数映像データ(R2n、G2n、B2n)は第3ソースFPC390を介して下側の第2ソースドライバPCB320に伝送される。そして、これらの映像データは、液晶パネルのディスプレイ前面から見て図6のような順序で、ソースドライバPCB310、320から液晶パネルのピクセルに乗せられてディスプレイされるようになる。

【0046】ここで、第1メインPCB340と第2メインPCB350との機能は互いに変わることがある。つまり、外部から入力信号線400を介して低電圧偶数映像データなど偶数入力信号を受信した第1メインPCB340は、それに設置されたタイミングコントローラT-CONによって処理して映像データと各種制御信号を生成し、映像データ及び各種制御信号を第1ソースFPC360を介して第1ソースドライバPCB310に伝送し、第2ソースFPC380を介して第1メインPCB340から低電圧奇数映像データなどの奇数入力信号を受信した第2メインPCB350は、それに設置されたタイミングコントローラT-CONによって処理し映像データと各種制御信号を生成し、映像データ及び各種制御信号を第3ソースFPC390を介して第2ソースドライバPCB320に伝送するようになるのである。この時、第1メインPCB340で生成された偶数映像データ(R2n、G2n、B2n)は第1ソースFPC360を介して上側の第1ソースドライバPCB310に伝送され、第2メインPCB350で生成された奇数映像データ(R2n-1、G2n-1、B2n-1)は第3ソースFPC390を介して下側の第2ソースドライバPCB320に伝送されて、これらの映像データが、液晶パネルのディスプレイ前面から見て図6の\*

\*のような順序で、液晶パネルのピクセルに乗せられてディスプレイされるようになる。

【0047】前述のように、本発明の実施例による液晶表示装置は、ソースドライバPCBを二つに分けてこれらを液晶パネルのディスプレイ後面に上下に設置して液晶パネルに上下に映像データを供給して駆動するデュアルバンクタイプからなる液晶表示装置を駆動することにおいて、奇数駆動信号を生成するタイミングコントローラと偶数駆動信号を生成するタイミングコントローラとを別途に備えることにより、既存の、タイミングコントローラのないPCB側からFPCなどを介して制御信号、映像信号など各種駆動信号を受信する際に発生する信号遅延と歪曲とを低下させ、大画面及び高解像度の液晶パネルを正常に駆動させることができるようにした。

【0048】以上で説明したように、本発明によって、大画面及び高解像度の液晶パネルを駆動することにおいて、タイミングコントローラT-CONを含んでいてソースドライバPCBにFPCを介して各種データと制御信号を生成して供給するメインPCBを、オッド映像データを処理する第1メインPCB210、310とイーブン映像データを処理する第2メインPCB220、320とに分け、それぞれのメインPCBから近いソースドライバPCBにFPCを介してそれぞれのソースドライバICタブに必要な各種データと制御信号を供給することにより、RC固有遅延、信号間カップリング、ノイズ、EMIなどの問題を減らし、信号歪曲を低下させることができる。

【0049】

【発明の効果】本発明によれば、大画面及び高解像度の液晶パネルを駆動することにおいて、メインPCBを、オッド映像データを処理する第1メインPCBとイーブン映像データを処理する第2メインPCBとに分け、それぞれのメインPCBから近いソースドライバPCBにFPCを介してそれぞれのソースドライバICタブに必要な各種データと制御信号を供給することにより、信号遅延及び信号歪曲を低減できる。

【図面の簡単な説明】

【図1】従来の液晶表示装置の回路全体の構成図。

【図2】従来の液晶表示装置のPCBモジュールの構成図。

【図3】従来の液晶パネルに供給される映像データの配列。

【図4】本発明の第1実施例による液晶表示装置の説明図。

【図5】本発明の第2実施例による液晶表示装置の説明図。

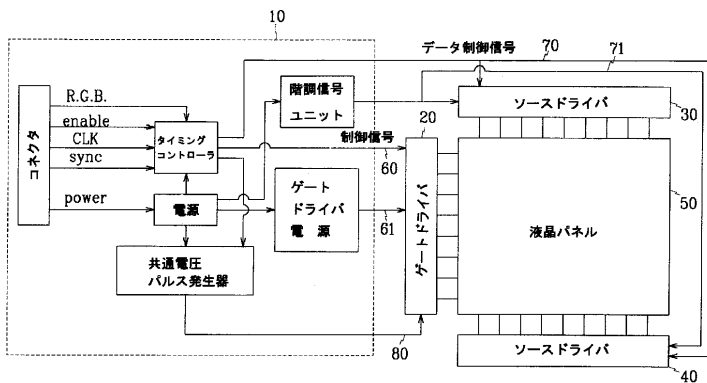
【図6】本発明の第1実施例及び第2実施例による液晶パネルに供給される映像データの配列。

【符号の説明】

10、140 メインPCB

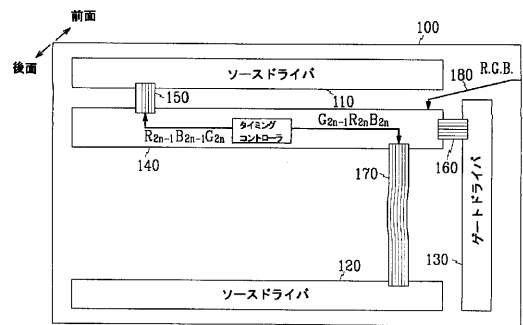
- 15
- 20、130、230、330 ゲートドライバPCB
  - 30、40、110、120 ソースドライバ
  - 50 液晶パネル
  - 60、61 ゲートドライバ制御信号
  - 70、71 ソースドライバ制御信号
  - 100、200、300 液晶表示モジュール
  - 150、160、170 FPC
  - 180 映像データ入力信号線
  - 210、310 第1ソースドライバPCB

【図1】

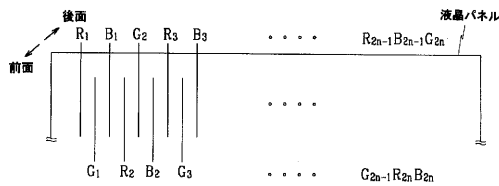


- 16
- \* 220、320 第2ソースドライバPCB
  - 240、340 第1メインPCB
  - 250、350 第2メインPCB
  - 260、360 第1ソースFPC
  - 270、370 ゲートFPC
  - 280、380 第2ソースFPC
  - 290、400 外部入力信号線
  - 390 第3ソースFPC

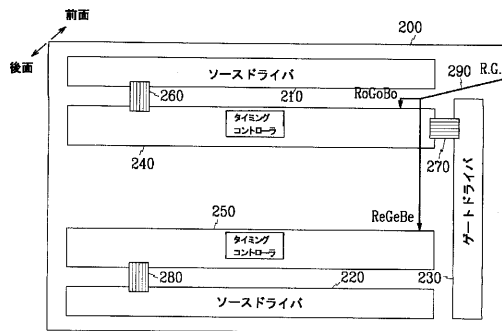
【図2】



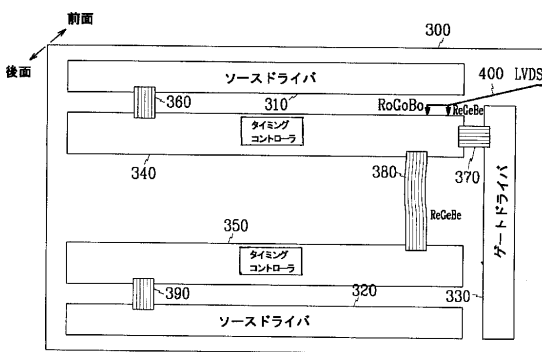
【図3】



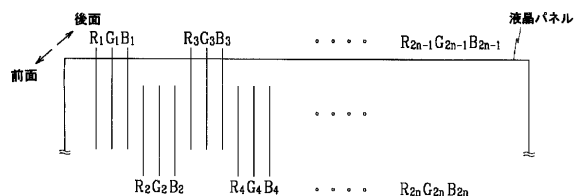
【図4】



【図5】



【図6】



## フロントページの続き

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テ-マコード(参考)
G 0 9 F 9/35		G 0 9 F 9/35	
G 0 9 G 3/20	6 1 1	G 0 9 G 3/20	6 1 1 C
	6 2 1		6 1 1 J
	6 2 3		6 2 1 M
	6 8 0		6 2 3 W
			6 8 0 G

Fターム(参考) 2H093 NA16 NA22 NC12 NC13 ND36  
 ND43 NE07  
 5C006 AA16 AA22 AF50 AF71 BB11  
 BC03 BC12 BC23 FA14 FA32  
 FA37  
 5C080 AA10 BB05 CC06 DD07 DD12  
 EE29 FF09 JJ02  
 5C094 AA05 AA14 BA03 BA43 CA19  
 EA04 EA07  
 5G435 BB12 CC09 EE40 KK05 KK09  
 KK10

专利名称(译)	液晶表示装置		
公开(公告)号	<a href="#">JP2002196733A</a>	公开(公告)日	2002-07-12
申请号	JP2001164424	申请日	2001-05-31
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	文勝煥		
发明人	文勝煥		
IPC分类号	G02F1/133 G09F9/00 G09F9/30 G09F9/35 G09G3/20 G09G3/36		
CPC分类号	G09G3/3611 G09G3/3674 G09G3/3685		
FI分类号	G09G3/36 G02F1/133.550 G09F9/00.348.C G09F9/30.330.Z G09F9/30.338 G09F9/35 G09G3/20.611.C G09G3/20.611.J G09G3/20.621.M G09G3/20.623.W G09G3/20.680.G G09F9/00.348.Z G09F9/30.330		
F-TERM分类号	2H093/NA16 2H093/NA22 2H093/NC12 2H093/NC13 2H093/ND36 2H093/ND43 2H093/NE07 5C006/AA16 5C006/AA22 5C006/AF50 5C006/AF71 5C006/BB11 5C006/BC03 5C006/BC12 5C006/BC23 5C006/FA14 5C006/FA32 5C006/FA37 5C080/AA10 5C080/BB05 5C080/CC06 5C080/DD07 5C080/DD12 5C080/EE29 5C080/FF09 5C080/JJ02 5C094/AA05 5C094/AA14 5C094/BA03 5C094/BA43 5C094/CA19 5C094/EA04 5C094/EA07 5G435/BB12 5G435/CC09 5G435/EE40 5G435/KK05 5G435/KK09 5G435/KK10 2H193/ZA32 2H193/ZF36		
优先权	1020000069723 2000-11-22 KR		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

解决的问题：布置PCB模块以使其适合液晶显示设备中的大屏幕和高分辨率。用于驱动双堤型液晶面板的主PCB从外部接收奇数输入信号，并处理该驱动信号以生成要提供给液晶面板200的奇数像素组的视频信号。时序控制器T-CON，用于生成第一主PCB，该第一主PCB将所生成的驱动信号的一部分传输到相应的源极驱动器PCB 210；并将其提供给液晶面板200的偶数像素组。为了产生视频信号，提供了定时控制器T-CON，其接收外部偶数输入信号并对其进行处理以产生驱动信号，并且支持一些产生的驱动信号。其特征在于，它与传输到源极驱动器PCB 220的第二主PCB分离。

