

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A) (11)特許出願公開番号

特開2002 - 148634

(P2002 - 148634A)

(43)公開日 平成14年5月22日(2002.5.22)

(51) Int.Cl ⁷	識別記号	F I	テ-マ-ト [*] (参考)
G 0 2 F 1/1339	500	G 0 2 F 1/1339	500 2 H 0 8 9
	1/133		550 2 H 0 9 1
	1/1335		505 2 H 0 9 3

審査請求 有 請求項の数 16 O L (全 14数)

(21)出願番号 特願2000 - 342163(P2000 - 342163)
 (22)出願日 平成12年11月9日(2000.11.9)

(71)出願人 000004237
 日本電気株式会社
 東京都港区芝五丁目7番1号
 (72)発明者 松本 公一
 東京都港区芝五丁目7番1号 日本電気株式
 会社内
 (72)発明者 渡辺 誠
 東京都港区芝五丁目7番1号 日本電気株式
 会社内
 (74)代理人 100099830
 弁理士 西村 征生

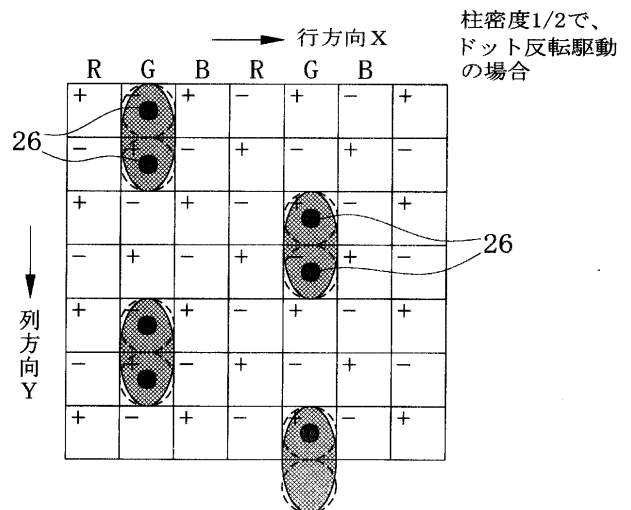
最終頁に続く

(54)【発明の名称】 液晶表示装置及びその製造方法並びに C F 基板

(57)【要約】

【課題】 柱状スペーサに信号電荷が帯電しても信号電荷の影響を打ち消して、横電界の乱れを防止する。

【解決手段】 開示される液晶表示装置は、R、G、Bの3種類の単位画素の面積に対する柱状スペーサの断面積が占める割合である柱面積比が0.05~0.15%に設定された上で、マトリクス状に配置された単位画素の行方向Xあるいは列方向Yに沿った任意の位置における隣接するもの同士のみ1対の柱状スペーサ26が配置される。



【特許請求の範囲】

【請求項1】 CF基板とTFT基板とが柱状スペーサを挟んで対向配置され前記柱状スペーサの柱密度が1より小さい液晶表示装置であって、前記柱状スペーサを、隣接して配置されそれぞれ極性が反対の信号が追加される2つの単位画素に配置したことを特徴とする液晶表示装置。

【請求項2】 ゲートライン反転駆動方式又はドット反転駆動方式により駆動されることを特徴とする請求項1記載の液晶表示装置。

【請求項3】 単位画素をマトリクス状に配置するように色層が形成されたCF基板と、前記色層と対向する面にTFTが形成されたTFT基板との間のセルギャップに液晶が封入され、前記セルギャップを確保する柱状スペーサが前記CF基板と前記TFT基板との間に配置されてなる液晶表示装置であって、前記単位画素の面積に対する前記柱状スペーサの断面積が占める割合である柱面積比が0.05~0.15%に設定された上で、前記マトリクス状に配置された単位画素の行方向あるいは列方向に沿った任意の位置における隣接するもの同士に1対の柱状スペーサが配置されることを特徴とする液晶表示装置。

【請求項4】 前記柱状スペーサが列方向に沿って配置される場合は前記単位画素がドット反転駆動方式により駆動される一方、前記柱状スペーサが行方向に沿って配置される場合は前記単位画素がゲートライン反転駆動方式により駆動されることを特徴とする請求項3記載の液晶表示装置。

【請求項5】 R、G、Bの3種類の単位画素から構成される1組の画素をマトリクス状に配置するように色層が形成されたCF基板と、前記色層と対向する面にTFTが形成されたTFT基板との間のセルギャップに液晶が封入され、前記セルギャップを確保する柱状スペーサが前記CF基板と前記TFT基板との間に配置されてなる液晶表示装置であって、前記単位画素の面積に対する前記柱状スペーサの断面積が占める割合である柱面積比が0.05~0.15%に設定された上で、任意の1組の画素におけるいずれかの該当単位画素及び前記1組の画素に列方向に沿って隣接する他の組の画素における前記該当単位画素と同一の単位画素にそれぞれ柱状スペーサが配置されることを特徴とする液晶表示装置。

【請求項6】 前記単位画素がドット反転駆動方式により駆動されることを特徴とする請求項5記載の液晶表示装置。

【請求項7】 R、G、Bの3種類の単位画素から構成される1組の画素をマトリクス状に配置するように色層が形成されたCF基板と、前記色層と対向する面にTFTが形成されたTFT基板との間のセルギャップに液晶が封入され、前記セルギャップを確保する柱状スペーサ

が前記CF基板と前記TFT基板との間に配置されてなる液晶表示装置であって、前記単位画素の面積に対する前記柱状スペーサの断面積が占める割合である柱面積比が0.05~0.15%に設定された上で、任意の1組の画素におけるいずれかの該当単位画素及び該該当単位画素に行方向に沿って隣接する他の単位画素にそれぞれ柱状スペーサが配置されることを特徴とする液晶表示装置。

【請求項8】 前記単位画素がゲートライン反転駆動方式により駆動されることを特徴とする請求項7記載の液晶表示装置。

【請求項9】 前記柱状スペーサが前記TFT基板のTFTのゲート電極上に配置されることを特徴とする請求項1乃至8のいずれか1に記載の液晶表示装置。

【請求項10】 前記TFT基板上に画素電極と共通電極とが、相互に絶縁されるように形成されることを特徴とする請求項1乃至9のいずれか1に記載の液晶表示装置。

【請求項11】 前記R、G、Bの3種類の単位画素から構成される1組の画素のいずれかの単位画素に1つの柱状スペーサを配置した構成を柱密度1/1とした場合、複数組の画素を隣接させた場合でも、前記柱面積比を満足する範囲内で、前記柱状スペーサの配置する数を間引いて前記柱密度を低めるように前記柱状スペーサが配置されることを特徴とする請求項5乃至10のいずれか1に記載の液晶表示装置。

【請求項12】 前記柱密度が1/2となるように前記柱状スペーサが複数組の画素に配置されることを特徴とする請求項11記載の液晶表示装置。

【請求項13】 単位画素をマトリクス状に配置するように色層が形成されたCF基板と、前記色層と対向する面にTFTが形成されたTFT基板との間のセルギャップに液晶が封入され、前記セルギャップを確保する柱状スペーサが前記CF基板と前記TFT基板との間に配置されてなる液晶表示装置の製造方法であって、第1の透明絶縁基板の表面に少なくともTFTを組み込んでTFT基板を形成するTFT基板形成工程と、第2の透明絶縁基板の前記TFTと対向する表面に少なくとも色層を形成した後、該色層上に柱状スペーサを組み込んでCF基板を形成するCF基板形成工程と、前記TFT基板と前記CF基板との間の前記柱状スペーサにより確保されたセルギャップに液晶を封入する液晶封入工程とを含むことを特徴とする液晶表示装置の製造方法。

【請求項14】 前記CF基板形成工程が、前記色層を覆うように感光性樹脂を塗布した後、該感光性樹脂をパターンニングして柱状スペーサを形成することを特徴とする請求項13記載の液晶表示装置の製造方法。

【請求項15】 TFTが形成されたTFT基板と対向して該TFT基板との間のセルギャップに液晶を封入す

るCF基板であって、透明基板上に単位画素をマトリクス状に配置するように色層が形成され、該色層上に柱状スペーサが形成されることを特徴とするCF基板。

【請求項16】 前記柱状スペーサが感光性樹脂から成ることを特徴とする請求項15記載のCF基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、液晶表示装置及びその製造方法並びにCF基板に係り、詳しくは、色層が形成されたCF (Color Filter: カラーフィルタ) 基板と、TFT (Thin Film Transistor: 薄膜トランジスタ) が形成されたTFT基板との間にセルギャップを確保する柱状スペーサが配置されてなる液晶表示装置及びその製造方法並びにCF基板に関する。

【0002】

【従来の技術】各種の情報機器等のディスプレイ装置として液晶表示装置が広く用いられている。液晶表示装置は、R (Red: 赤)、G (Green: 緑)、B (Blue: 青)の3種類の単位画素から構成される1組の画素をマトリクス状に配置するように色層が形成されたCF基板と、色層と対向する面にスイッチング素子として動作するTFTが形成されたTFT基板との間のセルギャップに液晶が封入されて構成されている。このような液晶表示装置は、表示方式の違いにより、TN (Twisted Nematic) 形とIPS (In-Plane Switching) 形とに大別される。

【0003】図17は、TN形の液晶表示装置の構成を概略的に示す断面図である。同TN形の液晶表示装置は、図17に示すように、TFT基板51とCF基板61との間のセルギャップ70に液晶(液晶分子)71が封入され、TFT基板51は、ガラス等から成る第1の透明基板52と、第1の透明基板52の裏面に形成された第1の偏光板53と、第1の透明基板52の表面に形成された画素電極54と、画素電極54を覆うように形成された層間絶縁膜55と、層間絶縁膜55上に形成されたドレイン配線56と、ドレイン配線56を覆うように形成されたパッシベーション膜57と、パッシベーション膜57上に形成された第1の配向膜58とを有している。

【0004】CF基板61は、ガラス等から成る第2の透明基板62と、第2の透明基板62の裏面に形成された第2の偏光板63と、第2の透明基板62の表面に形成された共通電極64及びBM (Black Matrix: ブラックマトリクス) 層65と、共通電極64及びBM層65を覆う色層66と、BM層65及び色層66を覆うOC (Over Coat: オーバーコート) 層67と、OC層67上に形成された第2の配向膜68とを有している。

【0005】上述のTN形の液晶表示装置においては、TFT基板51の画素電極54とCF基板61の共通電極64との間に駆動電圧を印加することにより、両基板

51、61に対して矢印72で示すような縦方向電界を発生させて動作させる。

【0006】図18は、IPS形の液晶表示装置の構成を概略的に示す断面図である。同IPS形の液晶表示装置の構成が上述のTN形のそれと異なるところは、図18に示すように、一方側の基板であるTFT基板51の第1の透明基板52上に画素電極54と共通電極64とが、層間絶縁膜55を介して相互に絶縁されるように形成されている点である。このようなIPS形の液晶表示装置においては、TFT基板51の画素電極54と共通電極64との間に駆動電圧を印加することにより、TFT基板51に対して矢印73で示すような横方向電界を発生させて動作させる。これにより、IPS形では、基板表面に沿って液晶分子の配列方向が発生するので、この原理に基づいてTN形に比較して広い視野角が得られるという利点を有している。したがって、IPS形の液晶表示装置(以下、単に液晶表示装置と称する)が好んで採用されつつある。

【0007】ところで、液晶表示装置では、CF基板61とTFT基板51との間に液晶を封入するセルギャップ70を確保するために、両基板61、51間に絶縁性材料から成る柱状スペーサを配置することが行われている。ここで、液晶パネルは、両基板61、51間に液晶71が封入された構造になっているが、周囲環境の温度変化に対して膨張、収縮するために、柱状スペーサを常温で若干潰れた状態で液晶パネルが形成されるように配置する必要がある。また、柱状スペーサを両基板61、51の対向する面内にわたってセルギャップが均一に形成されるように配置する必要がある。このような2つの要求はトレードオフの関係にあるが、いずれの要求も満足させるためには、前提条件として、次のように定義される柱面積比CAをある範囲内に設定しなければならない。

$$\text{柱面積比} CA = (Px) \cdot (Py) / (Lx) \cdot (Ly)$$

但し、Px: 柱状スペーサの横寸法

Py: 柱状スペーサの縦寸法

Lx: R、G、Bの各単位画素の横寸法

Ly: R、G、Bの各単位画素の縦寸法

すなわち、柱面積比CAは、各単位画素の面積に対する柱状スペーサの断面積が占める割合で定義される。

【0008】以上のような観点で、この発明の出願人は先に、上記柱面積比CAが0.05~0.15%の範囲に含まれるように柱状スペーサを配置すると、上記2つの要求を略満足させることができることを発明した(特願平11-293794号)。したがって、柱状スペーサを配置する場合は、前提条件として、柱面積比CAが上述のような最適範囲に含まれるように配置することが必要となる。

【0009】一方、液晶パネルの有効面積が減少しないようにするには、柱状スペーサの数が少なく、かつその

サイズ、すなわち横寸法 P_x 及び縦寸法 P_y が小さいことが望ましい。ここで、柱状スペーサのサイズは、フォトリソグラフィ技術の加工精度により決定されることになるが、あまり小さく形成すると強度的に安定しなくなるため、横寸法 P_x 及び縦寸法 P_y はともに略 $8\mu\text{m}$ 以上に設定される。また、柱状スペーサは、TFT基板上では均一に広くて平坦な位置であるTFTのゲート電極(ゲートバスライン)上等に配置されるが、横寸法 P_x 及び縦寸法 P_y はゲート電極の幅寸法 $P(G)$ (略 $13\mu\text{m}$)よりも小さく設定しなければならない。さらに、CF基板とTFT基板との重ね合わせずれ n (略 $3\mu\text{m}$ 以上)も考慮して、柱状スペーサの横寸法 P_x 及び縦寸法 P_y を決定しなければならない。

【0010】また、柱状スペーサを配置する場合、柱密度も考慮する必要がある。ここで、この柱密度を、図13(a)に示すように、R、G、Bの3種類の単位画素から構成される1組の画素75のいずれかの単位画素(例えばG)に1つの柱状スペーサ76を配置した構成を柱密度 $1/1$ と定義する。そして、図13(b)に示すように、柱状スペーサ76の数は1つのままで、画素75を2組に増やした構成を柱密度 $1/2$ とし、さらに図13(c)に示すように、柱状スペーサ76の数は1つのままで、画素75を3組に増やした構成を柱密度 $1/3$ とするものである。すなわち、図13(a)の柱密度 $1/1$ の構成を基準に考えると、図13(b)の柱密度 $1/2$ の構成では柱状スペーサ76の配置する数を $1/2$ に間引いており、また、図13(c)の柱密度 $1/3$ の構成では柱状スペーサ76の配置する数を $1/3$ に間引いていることになる。

【0011】図13(a)~(c)における、R、G、Bの各単位画素の横寸法 L_x 及び縦寸法 L_y 、柱状スペーサ76の横寸法 P_x 及び縦寸法 P_y の具体的値をそれぞれ図示のように設定したとすると、それぞれの柱面積比CAを上記式に基づいて求めると次のようになる。

柱密度 $1/1$ の構成 柱面積比CA 0.19%

柱密度 $1/2$ の構成 柱面積比CA 0.095%

柱密度 $1/3$ の構成 柱面積比CA 0.063%

したがって、上記した前提条件の柱面積比CAと比較すると、その最適範囲($0.05\sim 0.15\%$)には、が含まれることになる。しかしながら、実際には最適範囲の中心値に近いものがふさわしいので、枠77で囲んだ柱密度 $1/2$ の構成となるように柱状スペーサを配置することが望ましくなる。

【0012】図14(a)~(c)は、各単位画素の横寸法 L_x 及び縦寸法 L_y はそのまま、柱状スペーサ76の横寸法 P_x 及び縦寸法 P_y の具体的値を変更した場合の他の構成例について示している。それぞれの柱面積比CAは次のようになる。

柱密度 $1/1$ の構成 柱面積比CA 0.285%

柱密度 $1/2$ の構成 柱面積比CA 0.142%

柱密度 $1/3$ の構成 柱面積比CA 0.094% したがって、この例では、が上記前提条件の柱面積比CAの範囲に含まれることになる。しかしながら、上記と同じ理由で、枠77で囲んだ柱密度 $1/3$ の構成となるように柱状スペーサを配置することが望ましくなる。

【0013】上述したように、柱状スペーサ76の横寸法 P_x 及び縦寸法 P_y の具体的値を変更することにより、前提条件を満足する柱密度の値は変化してくる。あるいは、各単位画素の横寸法 L_x 及び縦寸法 L_y を変更した場合も同様である。但し、柱状スペーサ76の横寸法 P_x 及び縦寸法 P_y の値を変更する場合は、上述したような制約の範囲内で変更する必要がある。

【0014】図15は、上述したような前提条件の柱面積比CAに設定した上で、柱密度が $1/2$ となるように柱状スペーサ76を配置した従来の液晶表示装置の構成を概略的に示す平面図である。同液晶表示装置は、図15に示すように、破線で示した4組の画素75(行方向Xに沿って2組、列方向Yに沿って2組)に2つの柱状スペーサ76を配置して、2組の画素当たり1つの柱状スペーサ76が配置されている構成になっている。ここで、柱状スペーサ76は単一の単位画素である例えばGに配置されて、1組の画素置きに千鳥足状に配置されている。このように、上記前提条件の柱面積比CAに設定した上で、柱密度 $1/2$ に柱状スペーサを配置することにより、柱状スペーサの弾性組成変形が釣り合い良くなるので、周囲環境の温度変化に対して柱状スペーサがセル厚変化に適応するようになる。

【0015】

【発明が解決しようとする課題】しかしながら、従来の液晶表示装置では、柱状スペーサが1組の画素置きに単一の同じ単位画素に配置されているため、液晶が駆動されたときに全ての柱状スペーサに同じ極性の信号電荷が帯電されてしまうので、この同極性の信号電荷の影響で横電界が乱される、という問題がある。以下、図16を参照して、従来の問題について説明する。図16は、従来の液晶表示装置の駆動方法を説明する図である。液晶表示装置を構成する液晶は同極性(+、あるいは-)の電位を印加し続けると壊れる性質があるので、これを避けるために同一画素には必ず交互に逆極性の電位を印加するドット反転駆動方式により駆動される。それゆえ、図16に示すように、行方向Xに沿って1画素毎に+、-の信号電荷が書き込まれ、列方向Yに沿って隣接している各画素には反対の極性の信号電荷が書き込まれる。ここで、+、-の電位を隣接する画素毎に交互に印加しているのは、表示のチラツキ(フリッカー)を防止するための配慮である。

【0016】ここで、図15に示した従来の液晶表示装置のように、柱状スペーサ76が1組の画素75置きに単一の同じ画素Gに配置されていると、柱状スペーサ76

が配置されている列方向Yには常に1画素毎に同じ極性の信号電荷が書き込まれるので、この信号電荷により柱状スペーサ76が帯電されるようになる。そして、画素Gに配置されている柱状スペーサ76は常に+、あるいは-の同極性に帯電される。したがって、同極性の信号電荷の影響で横電界が乱されるようになる。符号78は、横電界が乱される範囲を示し、柱状スペーサ76が配置された列方向の全体に及んでいる。一方、柱状スペーサが配置されていない画素には、帯電する柱状スペーサがないので、横電界が乱れることはなくなる。

【0017】特に、IPS形の液晶表示装置では、残象抑制の点から液晶の比抵抗を低下させる手法がとられているため、柱状スペーサの帯電により、液晶パネル内の電荷が集合して、局所的な液晶比抵抗が変化する。したがって、ドット反転駆動方式により駆動する場合、柱状スペーサが片極性においてのみ帯電するように配置されていると、片極性の画素電位だけが柱状スペーサに電気力線が入り込むので、柱状スペーサの近傍の液晶の比抵抗が変化するようになって、反転駆動をしてもちらつき等の表示不良が発生するようになる。

【0018】この発明は、上述の事情に鑑みてなされたもので、柱状スペーサに信号電荷が帯電しても信号電荷の影響を打ち消して、横電界の乱れを防止することができるようにした液晶表示装置及びその製造方法並びにCF基板を提供することを目的としている。

【0019】

【課題を解決するための手段】上記課題を解決するために、請求項1記載の発明は、CF基板とTFT基板とが柱状スペーサを挟んで対向配置され前記柱状スペーサの柱密度が1より小さい液晶表示装置に係り、上記柱状スペーサを、隣接して配置されそれぞれ極性が反対の信号が追加される2つの単位画素に配置したことを特徴としている。

【0020】また、請求項2記載の発明は、請求項1記載の液晶表示装置に係り、ゲートライン反転駆動方式又はドット反転駆動方式により駆動されることを特徴としている。

【0021】また、請求項3記載の発明は、単位画素をマトリクス状に配置するように色層が形成されたCF基板と、上記色層と対向する面にTFTが形成されたTFT基板との間のセルギャップに液晶が封入され、上記セルギャップを確保する柱状スペーサが上記CF基板と上記TFT基板との間に配置されてなる液晶表示装置に係り、上記単位画素の面積に対する上記柱状スペーサの断面積が占める割合である柱面積比が0.05~0.15%に設定された上で、上記マトリクス状に配置された単位画素の行方向あるいは列方向に沿った任意の位置における隣接するもの同士に1対の柱状スペーサが配置されることを特徴としている。

【0022】また、請求項4記載の発明は、請求項3記

載の液晶表示装置に係り、上記柱状スペーサが列方向に沿って配置される場合は上記単位画素がドット反転駆動方式により駆動される一方、上記柱状スペーサが行方向に沿って配置される場合は上記単位画素がゲートライン反転駆動方式により駆動されることを特徴としている。

【0023】また、請求項5記載の発明は、R、G、Bの3種類の単位画素から構成される1組の画素をマトリクス状に配置するように色層が形成されたCF基板と、上記色層と対向する面にTFTが形成されたTFT基板との間のセルギャップに液晶が封入され、上記セルギャップを確保する柱状スペーサが上記CF基板と上記TFT基板との間に配置されてなる液晶表示装置に係り、上記単位画素の面積に対する上記柱状スペーサの断面積が占める割合である柱面積比が0.05~0.15%に設定された上で、任意の1組の画素におけるいずれかの該当単位画素及び上記1組の画素に列方向に沿って隣接する他の組の画素における上記該当単位画素と同一の単位画素にそれぞれ柱状スペーサが配置されることを特徴としている。

【0024】また、請求項6記載の発明は、請求項5記載の液晶表示装置に係り、上記単位画素がドット反転駆動方式により駆動されることを特徴としている。

【0025】また、請求項7記載の発明は、R、G、Bの3種類の単位画素から構成される1組の画素をマトリクス状に配置するように色層が形成されたCF基板と、上記色層と対向する面にTFTが形成されたTFT基板との間のセルギャップに液晶が封入され、上記セルギャップを確保する柱状スペーサが上記CF基板と上記TFT基板との間に配置されてなる液晶表示装置に係り、上記単位画素の面積に対する上記柱状スペーサの断面積が占める割合である柱面積比が0.05~0.15%に設定された上で、任意の1組の画素におけるいずれかの該当単位画素及び該該当単位画素に行方向に沿って隣接する他の単位画素にそれぞれ柱状スペーサが配置されることを特徴としている。

【0026】また、請求項8記載の発明は、請求項7記載の液晶表示装置に係り、上記単位画素がゲートライン反転駆動方式により駆動されることを特徴としている。

【0027】また、請求項9記載の発明は、請求項1乃至8のいずれか1に記載の液晶表示装置に係り、上記柱状スペーサが上記TFT基板のTFTのゲート電極上に配置されることを特徴としている。

【0028】また、請求項10記載の発明は、請求項1乃至9のいずれか1に記載の液晶表示装置に係り、上記TFT基板上に画素電極と共通電極とが、相互に絶縁されるように形成されることを特徴としている。

【0029】また、請求項11記載の発明は、請求項5乃至10のいずれか1に記載の液晶表示装置に係り、上記TFT基板上に画素電極と共通電極とが、相互に絶縁されるように形成されていることを特徴としている。

【0030】また、請求項12記載の発明は、請求項11記載の液晶表示装置に係り、上記柱密度が1/2となるように上記柱状スペーサが複数組の画素に配置されることを特徴としている。

【0031】また、請求項13記載の発明は、単位画素をマトリクス状に配置するように色層が形成されたCF基板と、上記色層と対向する面にTF Tが形成されたTF T基板との間のセルギャップに液晶が封入され、上記セルギャップを確保する柱状スペーサが上記CF基板と上記TF T基板との間に配置されてなる液晶表示装置の製造方法に係り、第1の透明絶縁基板の表面に少なくともTF Tを組み込んでTF T基板を形成するTF T基板形成工程と、第2の透明絶縁基板の上記TF Tと対向する表面に少なくとも色層を形成した後、該色層上に柱状スペーサを組み込んでCF基板を形成するCF基板形成工程と、上記TF T基板と上記CF基板との間の上記柱状スペーサにより確保されたセルギャップに液晶を封入する液晶封入工程とを含むことを特徴としている。

【0032】また、請求項14記載の発明は、請求項13記載の液晶表示装置の製造方法に係り、上記CF基板形成工程が、上記色層を覆うように感光性樹脂を塗布した後、該感光性樹脂をパターンニングして柱状スペーサを形成することを特徴としている。

【0033】また、請求項15記載の発明は、TF Tが形成されたTF T基板と対向して該TF T基板との間のセルギャップに液晶を封入するCF基板に係り、透明基板上に単位画素をマトリクス状に配置するように色層が形成され、該色層上に柱状スペーサが形成されることを特徴としている。

【0034】また、請求項16記載の発明は、請求項15記載のCF基板に係り、上記柱状スペーサが感光性樹脂から成ることを特徴としている。

【0035】

【発明の実施の形態】この発明の実施の形態は、CF基板とTF T基板とが柱状スペーサを挟んで対向配置され上記柱状スペーサの柱密度が1より小さい液晶表示装置において、上記柱状スペーサを隣接して配置されそれぞれ極性が反対の信号が追加される2つの単位画素に配置したものである。以下、実施例について、図面を参照して説明する。

第1実施例

図1は、この発明の第1実施例である液晶表示装置の構成を示す平面図、図2は図1のA-A矢視断面図、図3は図2のB-B矢視断面図、また、図4は同液晶表示装置の製造方法の主要部を示す工程図である。この例の液晶表示装置は、図1～図3に示すように、TF T基板1とCF基板11との間のセルギャップ20に液晶（液晶分子）21が封入され、TF T基板1は、ガラス等から成る第1の透明基板2と、第1の透明基板2の裏面に形成された第1の偏光板3と、第1の透明基板2の表面の

一部分に形成されたゲート電極（ゲートバスライン）10と、第1の透明基板2の表面の他部分に形成されたゲート電極10と同層から成る共通電極14と、共通電極14及びゲート電極10を覆うよう形成された層間絶縁膜5と、層間絶縁膜5上に形成された画素電極4、ドレイン電極6及びデータ線22と、画素電極4、ドレイン電極6及びデータ線22を覆うように形成されたパッシベーション膜7と、パッシベーション膜7上に形成された第1の配向膜8とを有している。

【0036】このように、IPS形の液晶表示装置においては、TF T基板1の第1の透明基板2上に画素電極4と共通電極14とが、層間絶縁膜5を介して相互に絶縁されるように形成されている。ドレイン電極6、ソース電極9、ゲート電極10及び半導体層24により、TF T30が構成されている。また、符号29は液晶21のラビング方向を示している。

【0037】CF基板11は、ガラス等から成る第2の透明基板12と、第2の透明基板12の裏面に導電層23を介して形成された第2の偏光板13と、第2の透明基板12の表面に形成されたBM層15と、BM層15を覆う色層16と、BM層15及び色層16を覆うOC層17と、OC層17上に部分的に形成された柱状スペーサ26と、柱状スペーサ26を覆うように形成された第2の配向膜18とを有している。ここで、柱状スペーサ26は、TF T基板1上では均一に広く平坦な位置であるTF T30のゲート電極（ゲートバスライン）10上に配置されている。柱状スペーサ26は、CF基板11とTF T基板1との間に液晶21を封入するためのセルギャップ20を確保している。

【0038】次に、図4を参照して、同液晶表示装置の製造方法の主要部であるCF基板の製造方法について工程順に説明する。まず、図4(a)に示すように、ガラス等から成る第2の透明基板12の表面にBM層15、色層16及びOC層17を順次に形成した後、フォトリソグラフィ技術を利用して、全面に感光性樹脂28例えばポジ型レジストを塗布する。

【0039】次に、図4(b)に示すように、遮光部31A及び透光部31Bを有するフォトマスク31を用いて感光性樹脂28を覆って露光（紫外線照射）処理を施す。次に、図4(c)に示すように、現像処理を施して感光性樹脂28のパターンニングを行う。この結果、フォトマスク31の透光部31Bを通じて露光された部分が除去されることにより、CF基板1上に柱状スペーサ26を形成する。この柱状スペーサ26は、この例ではTF T基板1のゲートバスライン上に対応する位置に形成されている。そして、CF基板11とTF T基板1との間に液晶21を封入するためのセルギャップ20を確保するように作用し、その高さは4～7μmに設定される。なお、CF基板11の裏面には、後述のように液晶21を封入した後に、導電層23を介して第2の偏光板

13が取り付けられる。

【0040】次に、図1～図3に示したような、別の工程で形成されたTF T 30を組み込んだTF T基板1を用いて、上述のようにCF基板11とTF T基板1との間に、柱状スペーサ26により確保されたセルギャップ20に液晶21を封入することにより液晶表示装置を完成させる。上述したような製造方法によれば、CF基板上にフォトリソグラフィ技術を利用することにより、柱状スペーサを組み込むので、柱状スペーサを簡単に形成することができる。また、柱状スペーサ付きのCF基板

【0041】この例の液晶表示装置は、図5に示すように、上述したような前提条件の柱面積比CAに設定した上で、柱密度が1/2となるように柱状スペーサ26が配置されていて、柱状スペーサ26は列方向Yに隣接する単一の単位画素である例えばGに1対配置されている。そして、柱状スペーサ26は行方向Xに2つの単位画素置きに、千鳥足状に隣接する単一の単位画素である例えばGに1対配置されている。符号25は1組の画素

【0042】次に、図6を参照して、この例の液晶表示装置の駆動方法について説明する。ドット反転駆動方式により液晶を駆動すると、図6に示すように、行方向Xに沿って1画素毎に+、-の信号電荷が書き込まれ、列方向Yに沿って隣接している各画素には反対の極性の信号電荷が書き込まれる。この場合、1対の柱状スペーサ26が配置されている列方向に隣接している画素には常に逆極性の信号電荷が書き込まれる。したがって、1対の柱状スペーサ26が帯電されても互いに逆極性に帯電

【0043】このように、この例の液晶表示装置の構成によれば、前提条件の柱面積比CAに設定した上で、柱状スペーサ26は列方向Yに隣接する単一の単位画素である例えばGに1対配置されるとともに、柱状スペーサ26は行方向Xに2つの単位画素置きに、千鳥足状に隣接する単一の単位画素である例えばGに1対配置されているので、1対の柱状スペーサ26が帯電されても互いに逆極性に帯電されるので、信号電荷による影響を打消し合うことができる。また、この例の液晶表示装置の製造方法の構成によれば、CF基板11上にフォトリソグラフィ技術を利用することにより、柱状スペーサ26を組み込むので、柱状スペーサ26を簡単に形成することができる。したがって、柱状スペーサに信号電荷が帯電しても信号電荷の影響を打ち消して、横電界の乱れを防止することができる。

【0044】 第2実施例

図7は、この発明の第2実施例である液晶表示装置の構成を概略的に示す平面図である。この発明の第2実施例である液晶表示装置の構成が、上述した第1実施例の構成と大きく異なるところは、1対の柱状スペーサを行方向Xに隣接する2つの単位画素に配置するようにした点である。すなわち、この例の液晶表示装置は、図7に示すように、上述したような前提条件の柱面積比CAに設定した上で、柱密度が1/2となるように柱状スペーサ26が配置されていて、柱状スペーサ26は行方向Xに隣接する2つの単位画素である例えばG、Bに1対配置されている。そして、柱状スペーサ26は行方向Xに2つの単位画素置きに、千鳥足状に隣接する2つの単位画素である例えばG、Bに1対配置されている。

【0045】この例の液晶表示装置の駆動方法は、第1実施例における駆動方法と略同様にして、ドット反転駆動方式により液晶を駆動する。それゆえ、第1実施例と略同様な内容で信号電荷が書き込まれるので、横電界の乱れは防止される。但し、この例の液晶表示装置は、行方向Xに沿った2つの単位画素に1対の柱状スペーサ26を配置しているため、前提として、柱状スペーサ26を組み込む色層の膜厚が略等しく形成されていることが条件となる。このような構成により、1対の柱状スペーサ26を形成することにより液晶パネルを安定に保持することができる。

【0046】このように、この例の構成によっても、第1実施例において述べたのと略同様の効果を得ることができる。

【0047】 第3実施例

図8は、この発明の第3実施例である液晶表示装置の構成を概略的に示す平面図である。この発明の第3実施例である液晶表示装置の構成が、上述した第1実施例の構成と大きく異なるところは、液晶をゲートライン反転駆動方式により駆動するようにした点である。すなわち、この例の液晶表示装置は、図8に示すように、1対の柱状スペーサ26の配置は図6の第1実施例と同様な構成になっているが、液晶がゲートライン反転駆動方式により駆動されるので、各単位画素は列毎に同極性の信号電荷が書き込まれる。

【0048】このような構成によっても、1対の柱状スペーサ26が配置されている列方向Yに隣接している単位画素には常に逆極性の信号電荷が書き込まれるので、信号電荷による影響を打消し合うことができる。

【0049】このように、この例の構成によっても、第1実施例において述べたのと略同様の効果を得ることができる。

【0050】 第4実施例

図9は、この発明の第4実施例である液晶表示装置の構成を概略的に示す平面図である。この発明の第4実施例である液晶表示装置の構成が、上述した第1実施例の構成と大きく異なるところは、柱密度を変更して1対の柱

状スペーサを配置するようにした点である。すなわち、この例の液晶表示装置は、図9に示すように、前提条件の柱面積比CAに設定した上で、柱密度が1/3となるように、柱状スペーサ26は列方向Yに隣接する単一の単位画素である例えばGに1対配置されるとともに、柱状スペーサ26は行方向Xに2つの単位画素置きに、千鳥足状に隣接する単一の単位画素である例えばGに1対配置されている。

【0051】このような構成によると、柱状スペーサ26の配置の数が少なくなっているが、柱面積比CAが前提条件の範囲に含まれている限り、何ら問題なく、信号電荷による影響を打消し合うことができる。

【0052】このように、この例の構成によっても、第1実施例において述べたのと略同様の効果を得ることができる。

【0053】 第5実施例

図10は、この発明の第5実施例である液晶表示装置の構成を概略的に示す平面図である。この発明の第5実施例である液晶表示装置の構成が、上述した第1実施例の構成と大きく異なるところは、柱密度を変更して1対の柱状スペーサを配置するようにした点である。すなわち、この例の液晶表示装置は、図10に示すように、前提条件の柱面積比CAに設定した上で、柱密度が1/4となるように、柱状スペーサ26は列方向Yに隣接する単一の単位画素である例えばGに1対配置されるとともに、柱状スペーサ26は行方向Xに2つの単位画素置きに、千鳥足状に隣接する単一の単位画素である例えばGに1対配置されている。

【0054】このような構成によると、第4実施例よりもさらに柱状スペーサ26の配置の数が少なくなっているが、柱面積比CAが前提条件の範囲に含まれている限り、何ら問題なく、信号電荷による影響を打消し合うことができる。

【0055】このように、この例の構成によっても、第1実施例において述べたのと略同様の効果を得ることができる。

【0056】図11は、この発明の液晶表示装置の一部の等価回路を示す図である。各単位画素R、G、Bを構成しているTFT30のゲート電極10にはゲート電圧端子33が接続されるとともに、TFT30のドレイン電極6にはドレイン電圧端子34が接続される。また、共通電極14には共通電極電圧端子35が接続される。また、TFT30のソース電極9と共通電極14との間には、液晶21による容量C1、ガラスから成るTFT基板1の容量C2及び色層16による容量C3が並列に接続されている。図12は、同液晶表示装置の全体の等価回路を示す図である。

【0057】以上、この発明の実施例を図面により詳述してきたが、具体的な構成はこの実施例に限られるものではなく、この発明の要旨を逸脱しない範囲の設計の変

*更などがあってもこの発明に含まれる。例えば、1対の柱状スペーサを配置する単位画素としてはGに配置する例で示したが、これに限らずR、B等の他の単位画素に配置するようにしても良い。また、柱状スペーサのサイズは、前提条件の最適範囲に含まれるように設定すれば、その横寸法及び縦寸法を一定の制約内で任意に変更することができる。

【0058】また、実施例では、最適例として柱面積比CAに基づいて柱状スペーサを間引いて配置する例で説明したが、この発明の思想はこれに限定されるものではなく、柱状スペーサを間引いて配置する場合は、隣接する単位画素に配置すれば良いことは勿論である。

【0059】

【発明の効果】以上説明したように、この発明の液晶表示装置の構成によれば、マトリクス状に配置された単位画素の行方向あるいは列方向に沿った任意の位置における隣接するもの同士に1対の柱状スペーサが配置されているので、1対の柱状スペーサが帯電されても互いに逆極性に帯電されるので、信号電荷による影響を打消し合うことができる。また、この発明の液晶表示装置の製造方法の構成によれば、CF基板上にフォトリソグラフィ技術を利用することにより、柱状スペーサを組み込むので、柱状スペーサを簡単に形成することができる。また、この発明のCF基板の構成によれば、色層上に柱状スペーサが形成されているので、柱状スペーサを任意の位置に容易に配置することができる。したがって、柱状スペーサに信号電荷が帯電しても信号電荷の影響を打ち消して、横電界の乱れを防止することができる。

【図面の簡単な説明】

【図1】この発明の第1実施例である液晶表示装置の構成を示す平面図である。

【図2】図1のA-A矢視断面図である。

【図3】図2のB-B矢視断面図である。

【図4】同液晶表示装置の製造方法の主要部を示す工程図である。

【図5】同液晶表示装置の構成を概略的に示す平面図である。

【図6】同液晶表示装置の駆動方法を示す図である。

【図7】この発明の第2実施例である液晶表示装置の構成を概略的に示す平面図である。

【図8】この発明の第3実施例である液晶表示装置の構成を概略的に示す平面図である。

【図9】この発明の第4実施例である液晶表示装置の構成を概略的に示す平面図である。

【図10】この発明の第5実施例である液晶表示装置の構成を概略的に示す平面図である。

【図11】この発明の液晶表示装置の一部の等価回路を示す図である。

【図12】この発明の液晶表示装置の全体の等価回路を示す図である。

【図13】従来の液晶表示装置における柱状スペーサの柱密度を説明する図である。

【図14】従来の液晶表示装置における柱状スペーサの柱密度を説明する図である。

【図15】従来の液晶表示装置の構成を概略的に示す平面図である。

【図16】従来の液晶表示装置の駆動方法を説明する図である。

【図17】従来のTN形の液晶表示装置の構成を概略的に示す断面図である。

【図18】従来のIPS形の液晶表示装置の構成を概略的に示す断面図である。

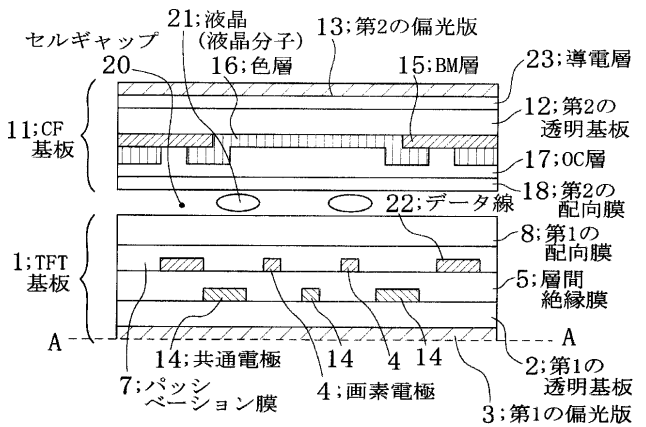
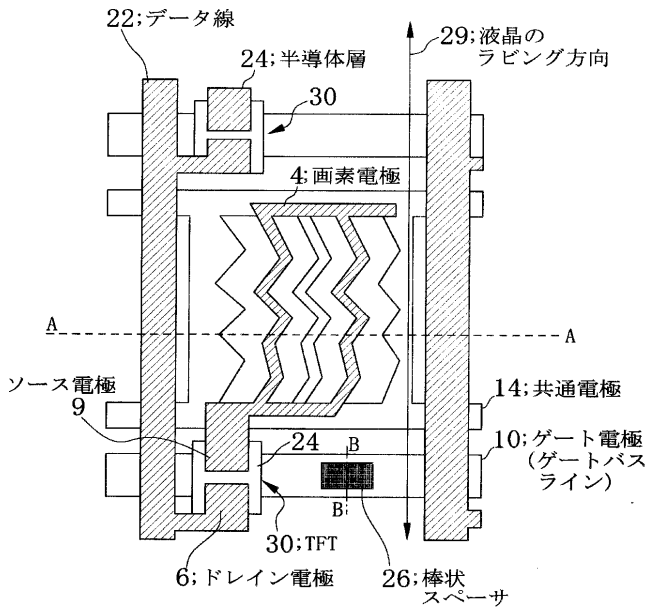
【符号の説明】

- 1 TFT基板
- 2、12 透明基板
- 3、13 偏光板
- 4 画素電極
- 5 層間絶縁膜
- 6 ドレイン電極
- 7 パッシベーション膜
- 8、18 配向膜

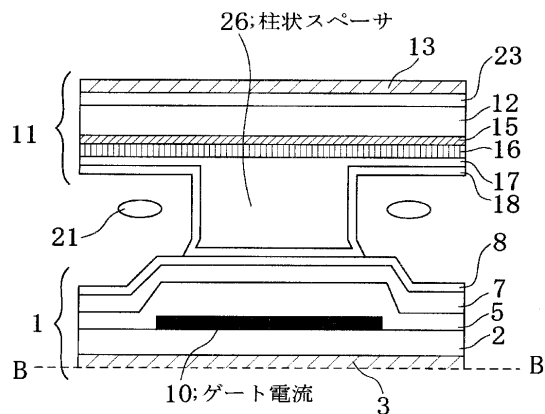
- * 9 ソース電極
- 10 ゲート電極
- 11 CF基板
- 14 共通電極
- 15 BM(ブラックマトリクス)層
- 16 色層
- 17 OC(オーバーコート)層
- 20 セルギャップ
- 21 液晶(液晶分子)
- 10 22 データ線
- 23 導電層
- 24 半導体層
- 25 1組の画素
- 26 柱状スペーサ
- 28 感光性樹脂
- 29 液晶のラビング方向
- 30 TFT
- 31 フォトマスク
- 33 ゲート電圧端子
- 20 34 ドレイン電圧端子
- * 35 共通電極電圧端子

【図1】

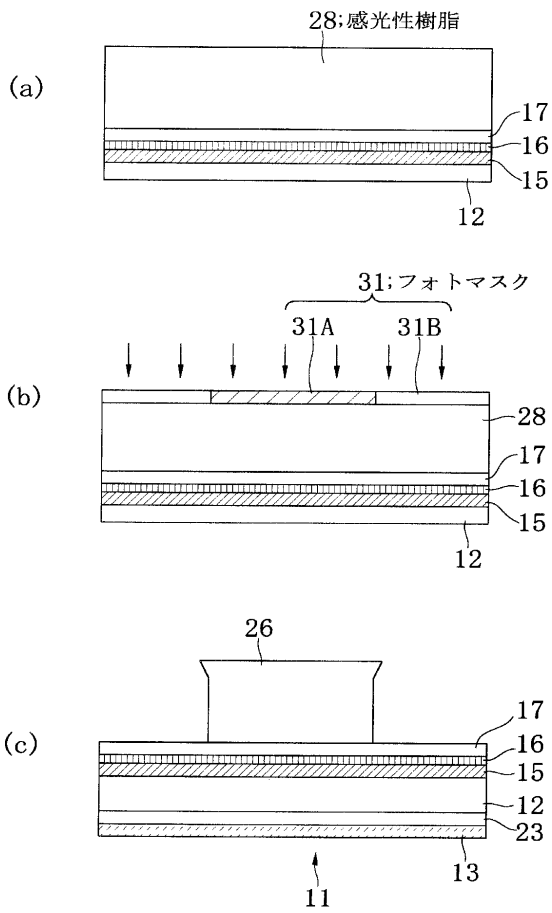
【図2】



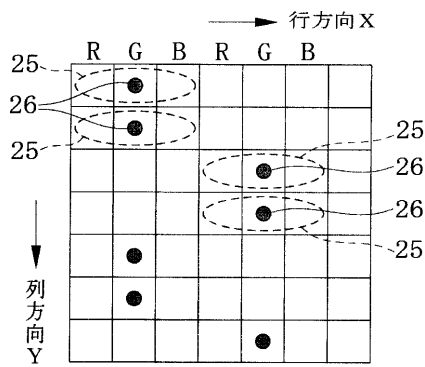
【図3】



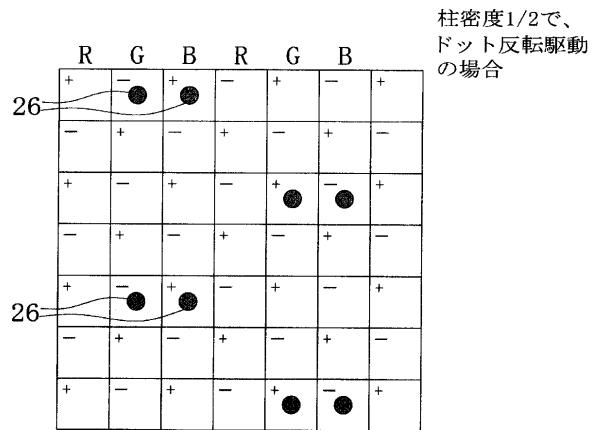
【図4】



【図5】

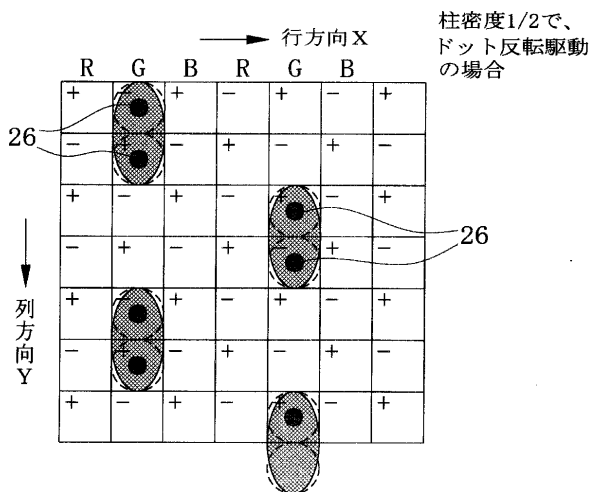


【図7】



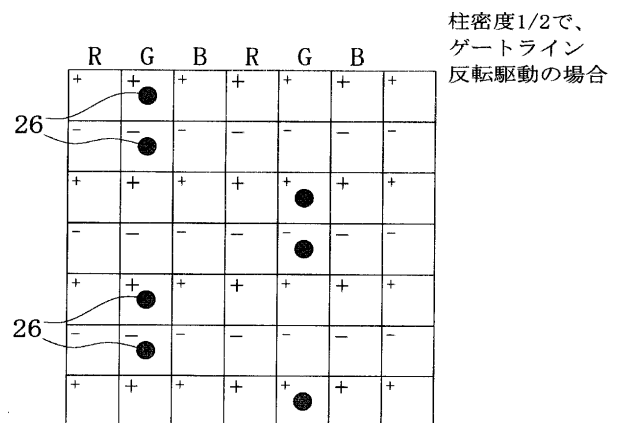
柱密度1/2で、
ドット反転駆動
の場合

【図6】



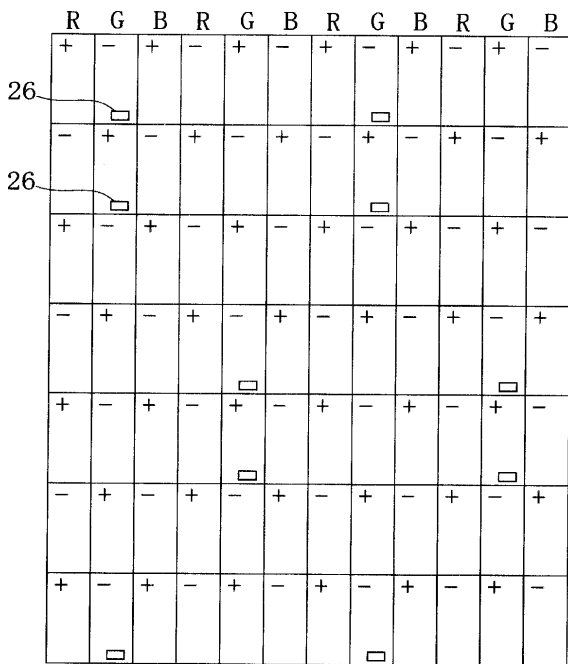
柱密度1/2で、
ドット反転駆動
の場合

【図8】



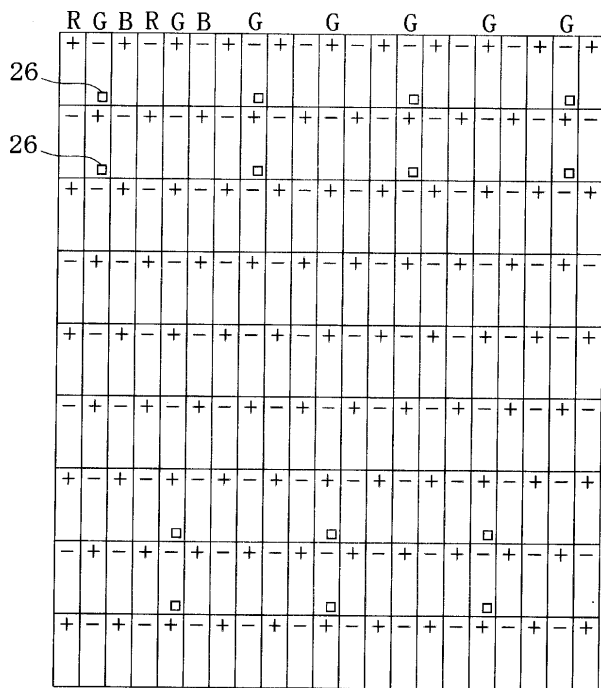
柱密度1/2で、
ゲートライン
反転駆動の場合

【図9】



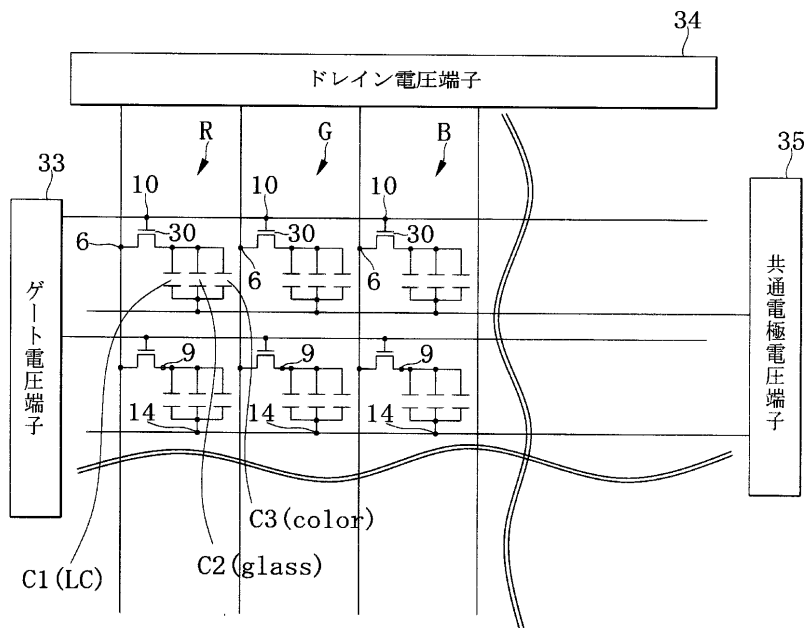
柱密度1/3で、
ドット反転駆動の場合

【図10】

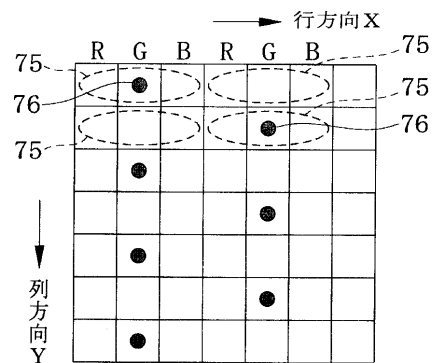


柱密度1/4で、
ドット反転駆動の場合

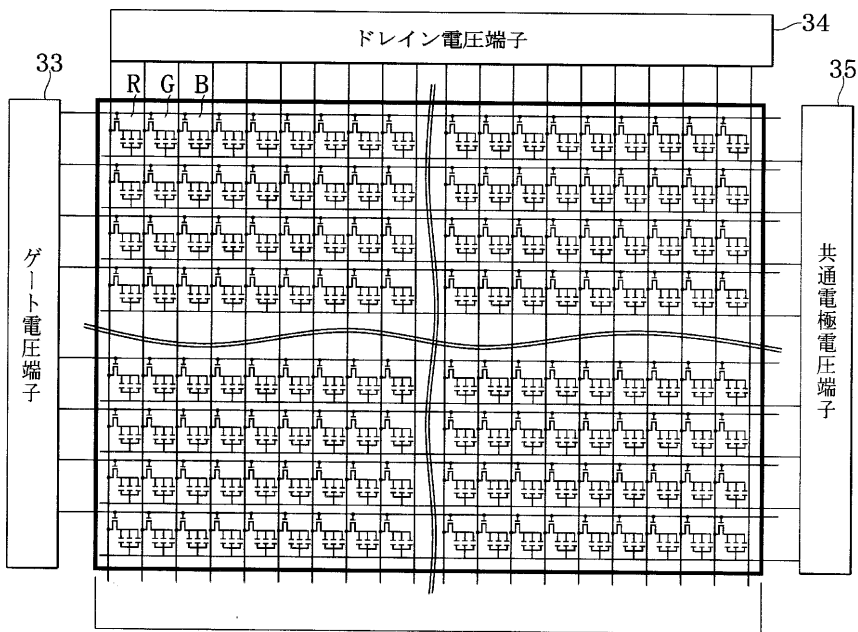
【図11】



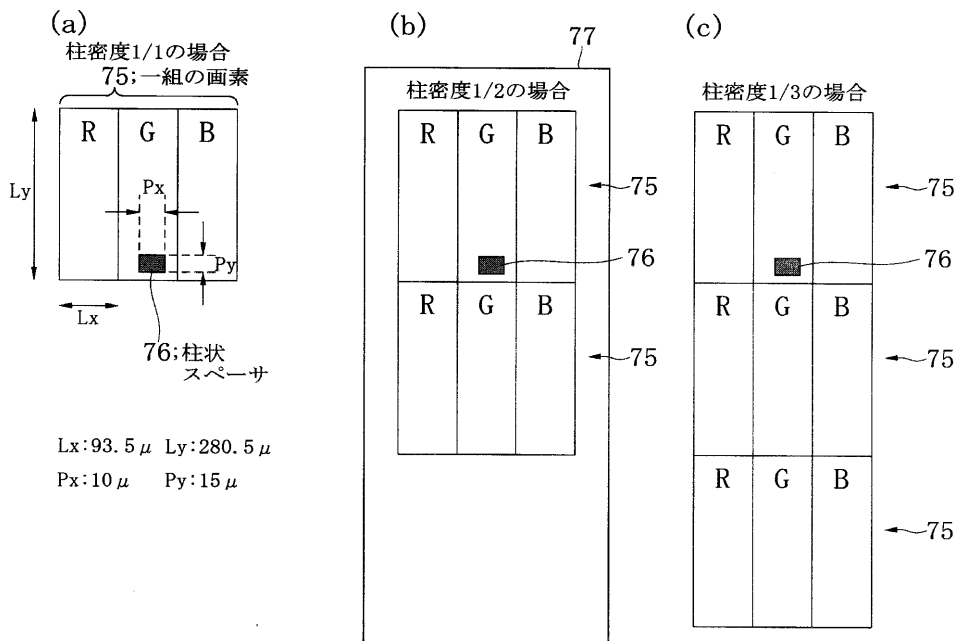
【図15】



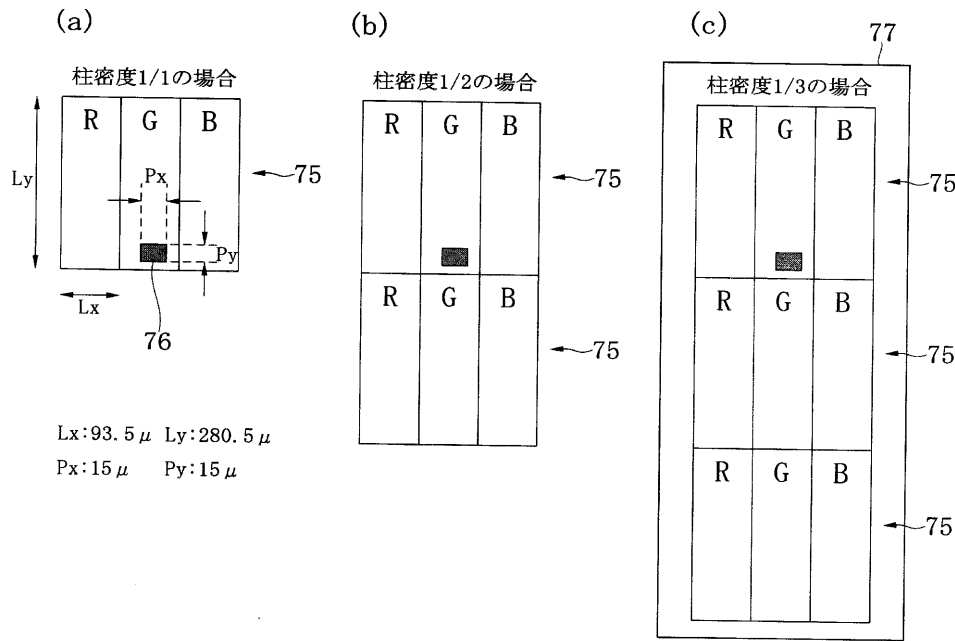
【図12】



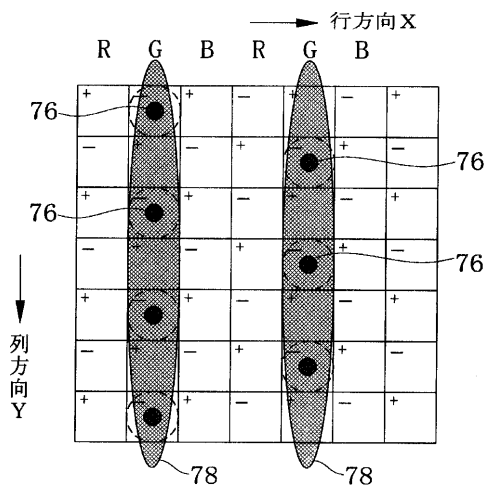
【図13】



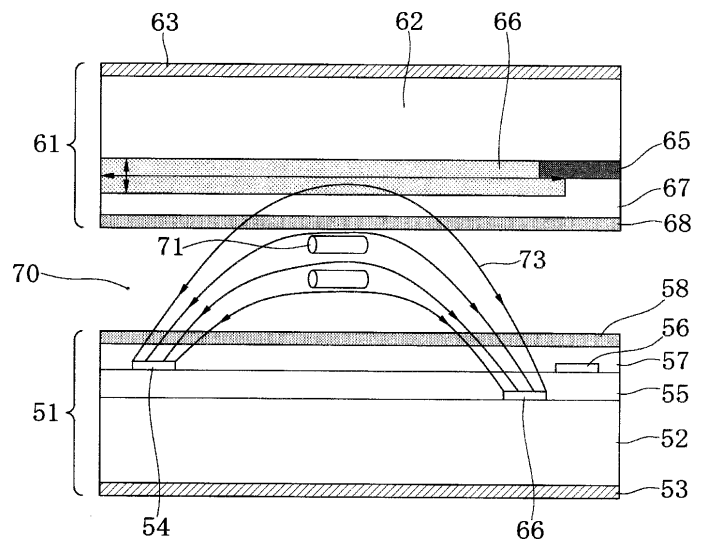
【図14】



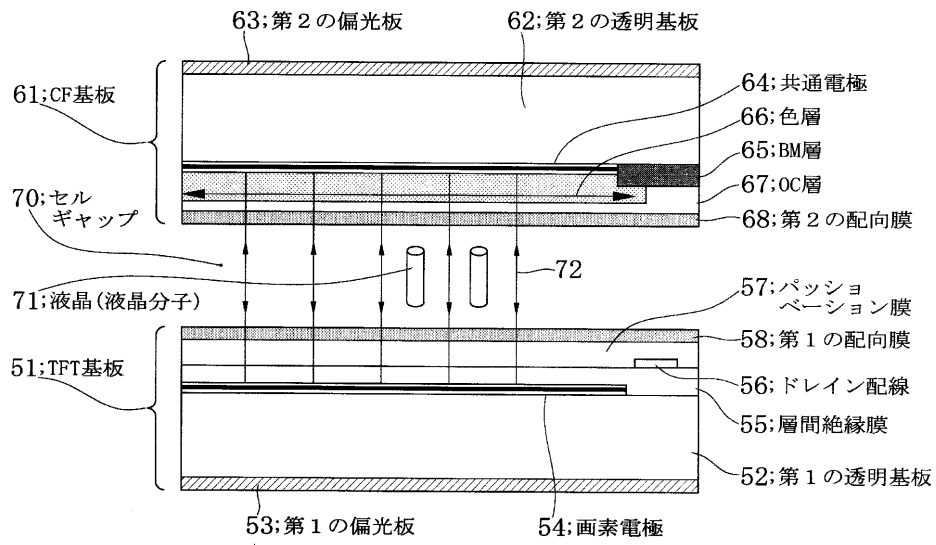
【図16】



【図18】



【図17】



フロントページの続き

Fターム(参考) 2H089 LA09 LA12 LA16 LA20 MA07X
NA14 NA15 NA24 QA04 QA16
TA09 TA12
2H091 FA02Y FD04 GA08 GA13
LA15 LA16
2H093 NA31 NA32 NA43 NC34 ND10
ND17

专利名称(译)	液晶显示装置及其制造方法和CF基板		
公开(公告)号	JP2002148634A	公开(公告)日	2002-05-22
申请号	JP2000342163	申请日	2000-11-09
申请(专利权)人(译)	NEC公司		
[标]发明人	松本公一 渡辺誠		
发明人	松本 公一 渡辺 誠		
IPC分类号	G02F1/133 G02F1/1335 G02F1/1339 G02F1/1343		
CPC分类号	G02F1/13394 G02F1/134363		
FI分类号	G02F1/1339.500 G02F1/133.550 G02F1/1335.505 G02F1/1343 G02F1/1368		
F-TERM分类号	2H089/LA09 2H089/LA12 2H089/LA16 2H089/LA20 2H089/MA07X 2H089/NA14 2H089/NA15 2H089/NA24 2H089/QA04 2H089/QA16 2H089/TA09 2H089/TA12 2H091/FA02Y 2H091/FD04 2H091/GA08 2H091/GA13 2H091/LA15 2H091/LA16 2H093/NA31 2H093/NA32 2H093/NA43 2H093/NC34 2H093/ND10 2H093/ND17 2H092/GA13 2H092/GA14 2H092/GA21 2H092/JA24 2H092/JA26 2H092/JB04 2H092/MA13 2H092/NA01 2H092/NA04 2H092/PA03 2H092/PA06 2H092/PA08 2H189/CA35 2H189/DA07 2H189/DA32 2H189/DA49 2H189/EA06X 2H189/FA15 2H189/FA16 2H189/HA16 2H189/JA14 2H189/KA01 2H189/LA10 2H189/LA14 2H189/LA15 2H191/FA02Y 2H191/FD04 2H191/GA11 2H191/GA19 2H191/LA19 2H191/LA21 2H192/AA24 2H192/BB02 2H192/BB53 2H192/CC04 2H192/EA22 2H192/EA43 2H192/GA31 2H192/GD23 2H192/GD61 2H192/JA33 2H193/ZA04 2H193/ZC02 2H193/ZC04 2H193/ZC13 2H193/ZQ16 2H291/FA02Y 2H291/FD04 2H291/GA11 2H291/GA19 2H291/LA19 2H291/LA21		
代理人(译)	西村 征生		
其他公开文献	JP3436248B2		
外部链接	Espacenet		

摘要(译)

解决的问题：即使信号电荷在柱状垫片上充电，也要消除信号电荷的影响，并防止水平电场的干扰。所公开的液晶显示装置具有0.05至0.15%的列面积比，该列面积比是柱状间隔物的截面积与R，G和B的三种类型的单位像素的面积之比。一对柱状间隔物26仅布置在沿行方向X或列方向Y的任意位置处以矩阵布置的相邻单位像素上。

