

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5208960号  
(P5208960)

(45) 発行日 平成25年6月12日(2013.6.12)

(24) 登録日 平成25年3月1日(2013.3.1)

(51) Int. Cl.	F I
<b>G09G 3/36 (2006.01)</b>	G09G 3/36
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 622D
<b>G02F 1/133 (2006.01)</b>	G09G 3/20 622N
	G09G 3/20 641P
	G09G 3/20 641Q
	請求項の数 10 (全 27 頁) 最終頁に続く

(21) 出願番号 特願2009-539981 (P2009-539981)  
 (86) (22) 出願日 平成20年9月3日(2008.9.3)  
 (86) 国際出願番号 PCT/JP2008/065839  
 (87) 国際公開番号 W02009/060656  
 (87) 国際公開日 平成21年5月14日(2009.5.14)  
 審査請求日 平成22年8月17日(2010.8.17)  
 (31) 優先権主張番号 特願2007-290867 (P2007-290867)  
 (32) 優先日 平成19年11月8日(2007.11.8)  
 (33) 優先権主張国 日本国(JP)  
 (31) 優先権主張番号 特願2008-192237 (P2008-192237)  
 (32) 優先日 平成20年7月25日(2008.7.25)  
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000005049  
 シャープ株式会社  
 大阪府大阪市阿倍野区長池町2番2号  
 (74) 代理人 110000338  
 特許業務法人原謙三国際特許事務所  
 (72) 発明者 上田 陽一  
 日本国大阪府大阪市阿倍野区長池町2番  
 2号 シャープ株式会社内  
 (72) 発明者 下敷領 文一  
 日本国大阪府大阪市阿倍野区長池町2番  
 2号 シャープ株式会社内  
 (72) 発明者 入江 健太郎  
 日本国大阪府大阪市阿倍野区長池町2番  
 2号 シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 データ処理装置、液晶表示装置、テレビジョン受像機、およびデータ処理方法

(57) 【特許請求の範囲】

【請求項1】

行方向に伸びる複数の走査信号線と、列方向に伸びる複数のデータ信号線と、上記走査信号線および上記データ信号線の交差部に対応して設けられる複数の画素とを備えるアクティブマトリクス型の液晶駆動パネルに対して、外部から入力される複数の画素データからなる画像信号を補正するデータ処理装置であって、

第1の画素データ、および、該第1の画素データに基づいて駆動される上記データ信号線と同じデータ信号線で、該第1の画素データによる駆動タイミングよりも前に駆動に用いられる第2の画素データを取得し、

上記第2の画素データの値と上記第1の画素データの値との関係に応じて上記第1の画素データを補正する補正処理部を備え、

上記液晶駆動パネルが、上記第1の画素データに基づいて上記データ信号線から上記画素に対して電圧を印加するように上記走査信号線を選択状態とする本充電期間と、該本充電期間よりも前のタイミングで同じ走査信号線を選択状態とするプレ充電期間とにおいて画素の充電を行うとともに、

上記第2の画素データが、上記プレ充電期間において上記データ信号線の駆動に用いられるべきデータであることを特徴とするデータ処理装置。

【請求項2】

上記走査信号線が1水平走査ライン間隔で同じグループとなるように2つのグループに分かれており、各グループに対する走査が順次行われる飛び越し走査方式によって上記液

10

20

晶駆動パネルが駆動されるとともに、

上記第1の画素データによる駆動が行われるべき画素に対応する上記走査信号線をn番目の走査信号線とすると、上記第2の画素データが、n-2番目の走査信号線に対応する画素を駆動すべきデータであることを特徴とする請求項1記載のデータ処理装置。

【請求項3】

上記第2の画素データの値と、上記第1の画素データの値との組み合わせに対応した補正量データを格納する補正量記憶部をさらに備え、

上記補正処理部が、上記補正量記憶部を参照することによって補正を行うことを特徴とする請求項1または2に記載のデータ処理装置。

【請求項4】

上記補正量記憶部が、上記第2の画素データに対応する複数の代表階調値と、上記第1の画素データに対応する複数の代表階調値との組み合わせに対応した補正量データを格納しており、

上記補正処理部が、上記第2の画素データに対応する代表階調値の中から、取得した第2の画素データの前後の値をとる2つの代表階調値を特定するとともに、上記第1の画素データに対応する代表階調値の中から、取得した第1の画素データの前後の値をとる2つの代表階調値を特定し、これら4つの代表階調値の組み合わせに対応する補正量データに対して補間演算を行うことによって補正量を算出することを特徴とする請求項3記載のデータ処理装置。

【請求項5】

行方向に伸びる複数の走査信号線と、列方向に伸びる複数のデータ信号線と、上記走査信号線および上記データ信号線の交差部に対応して設けられる複数の画素とを備えるアクティブマトリクス型の液晶駆動パネルと、

上記走査信号線を選択状態とするゲートオンパルスと、上記走査信号線に順次印加する走査信号駆動部と、

1フレーム期間内における所定の複数の水平期間ごとに極性が反転するようにデータ信号を上記データ信号線に印加するデータ信号駆動部と、

請求項1~4のいずれか一項に記載のデータ処理装置とを備えることを特徴とする液晶表示装置。

【請求項6】

外部から入力される複数の画素データからなる画像信号を受け取り、上記走査信号駆動部および上記データ信号駆動部の動作を制御する信号および上記データ信号駆動部に供給すべき画像信号を出力する表示制御回路をさらに備え、

上記データ処理装置が、上記表示制御回路から出力された画像信号に対して補正を行い、上記データ信号駆動部に補正した画像信号を供給することを特徴とする請求項5記載の液晶表示装置。

【請求項7】

外部から入力される複数の画素データからなる画像信号を受け取り、上記走査信号駆動部および上記データ信号駆動部の動作を制御する信号および上記データ信号駆動部に供給すべき画像信号を出力する表示制御回路をさらに備え、

上記データ処理装置が、上記表示制御回路に対して入力される画像信号に対して補正を行うことを特徴とする請求項5記載の液晶表示装置。

【請求項8】

上記表示制御回路が、画像信号に含まれる各色成分のデータ毎に独立して行うガンマ補正を行うとともに、

上記データ処理装置が、上記第2の画素データの値と、上記第1の画素データの値との組み合わせに対応した補正量データを、各色成分毎に独立して格納する補正量記憶部をさらに備え、

上記補正処理部が、上記補正量記憶部を参照することによって補正を行うことを特徴とする請求項7記載の液晶表示装置。

10

20

30

40

50

## 【請求項 9】

請求項 5 に記載の液晶表示装置と、テレビジョン放送を受信するチューナ部とを備えることを特徴とするテレビジョン受像機。

## 【請求項 10】

行方向に伸びる複数の走査信号線と、列方向に伸びる複数のデータ信号線と、上記走査信号線および上記データ信号線の交差部に対応して設けられる複数の画素とを備えるアクティブマトリクス型の液晶駆動パネルに対して、外部から入力される複数の画素データからなる画像信号を補正するデータ処理方法であって、

補正対象となる第 1 の画素データ、および、該第 1 の画素データに基づいて駆動される上記データ信号線と同じデータ信号線で、該第 1 の画素データによる駆動タイミングよりも前に駆動に用いられる第 2 の画素データを取得するステップと、

上記第 2 の画素データの値と上記第 1 の画素データの値との関係に応じて上記第 1 の画素データを補正するステップとを有し、

上記液晶駆動パネルが、上記第 1 の画素データに基づいて上記データ信号線から上記画素に対して電圧を印加するように上記走査信号線を選択状態とする本充電期間と、該本充電期間よりも前のタイミングで同じ走査信号線を選択状態とするプレ充電期間とにおいて画素の充電を行うとともに、

上記第 2 の画素データが、上記プレ充電期間において上記データ信号線の駆動に用いられるべきデータであることを特徴とするデータ処理方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、液晶に対して電圧を印加することによって画像の表示を行う液晶表示装置に対して外部から入力される画像信号を補正するデータ処理装置、および液晶表示装置に関するものである。

## 【背景技術】

## 【0002】

液晶表示装置は、高精細、薄型、軽量および低消費電力等の優れた特長を有する平面表示装置である。近年、表示性能の向上、生産能力の向上および他の表示装置に対する価格競争力の向上に伴い、液晶表示装置の市場規模が急速に拡大している。

## 【0003】

図 19 は、特許文献 1 に開示されている従来の液晶表示装置の構成を示している。この従来の液晶表示装置は、水平側シフトレジスタ回路 110、映像信号のサンプルホールド回路 111、垂直側シフトレジスタ回路 113 及び垂直側出力バッファ 114、プリチャージ回路 112 及び画像を表示する為の画素 TFT 表示領域 115、および垂直出力バッファ 114 と接続された複数の走査信号線、およびこの複数の走査信号線と互いに交差して、複数の格子領域を形成する画像信号線とで構成されている。なお、画像信号配線には、それぞれサンプルホールド回路 111 およびプリチャージ回路 112 が接続されている。また、画像信号線のサンプルホールド回路 111 側の端部と、プリチャージ回路 112 側の端部とは、それぞれトランスファゲートが設けられている。

## 【0004】

これらの表示要素には、周辺の駆動回路から入力される駆動信号として、タイミングジェネレーター 118 で発生された転送クロックが入力されている。また 1H ラインメモリー回路 119 を経由して交流反転・増幅回路 116 で発生された液晶駆動用映像信号がサンプルホールド回路 111 に入力し、これより画像信号線に映像信号として、水平走査期間毎にその極性が異なるように入力される。また、プリチャージレベル検出回路 120 を経由して外部から入力された映像信号レベルに対応して、プリチャージ信号発生回路 117 が生成したプリチャージ信号がプリチャージ回路 112 に入力する。

## 【0005】

サンプルホールド回路 111 およびプリチャージ回路 112 に設けられているトランス

10

20

30

40

50

ファゲートのトランジスタ特性にばらつきがあると、各画像信号線への充電能力に差が生じ、実際に画素に書き込まれる電圧に差が生じる。プリチャージ回路112から入力されるプリチャージ信号は、この充電能力差を補正するためのものである。すなわち、このプリチャージ信号を画像信号線に印加することにより、一度プリチャージ信号によって画像信号線の電位を上昇させておき、その後の本充電期間で、画素を充電させる。このように一度プリチャージ信号によって画素を充電しておくことにより、画素に対する充電を早めることができる。また、プリチャージ信号を画像信号線毎に変化させることによって、画像信号線毎の充電能力のバラツキを補正して、表示画面を均一化して表示することができる。

【特許文献1】日本国公開特許公報「特開2002-351427公報(2002.12.6公開)」

10

【発明の開示】

【0006】

一方、画素に対する充電を早める方式として、走査信号線を選択状態とするゲートオンパルスのパルス幅を長くする駆動方法が考えられる。図20は、このような表示が行われる場合のタイミングチャートを示している。このタイミングチャートでは、特定のデータ信号線に関して、画像信号DATAにおける各data[i]の表示タイミング、データ信号線に印加される信号の電位を示すソース電圧、i番目の水平走査ラインに印加されるゲート信号の電位を示すゲート電圧[i]、および、i番目の水平走査ラインに接続されている画素電極の電位を示す電極電圧[i]が示されている。

20

【0007】

同図に示すように、ゲート電圧[i]において、data[i]が表示されるべき水平走査期間の開始タイミングよりも前となるタイミングからゲートオンパルスが立ち上がっている。すなわち、ゲートオンパルスには、プレ充電期間と本充電期間とが含まれていることになる。このように、実際の水平走査期間よりも前からTFTにおけるゲートがアクティブになることによって、画素電極に対する充電期間が長くなる。これにより、例えば走査周波数を高めるために、水平走査期間を短く設定する必要がある場合においても、プレ充電期間において画素電極に対して予め充電を行っておくことによって、本充電期間で所望の電位まで画素電極を確実に充電することが可能となっている。

【0008】

30

また、画像信号DATAは、飛び越し走査方式によって1水平走査ラインおきのデータとして入力されている。すなわち、画像信号DATAとしては、data[n-2]、data[n]、data[n+2]、...、data[n-1]、data[n+1]、...の順で順次表示制御回路2からデータが出力されている。

【0009】

ここで、同図に示す例における画像信号DATAは、n行目のゲートラインに対応するデータのみが黒表示であり、それ以外の行のゲートラインに対応するデータは所定の間階調での表示(灰色表示)となっているものを想定している。この場合、n+2行目のゲートラインに対応する画素電極に対するプレ充電期間が、n行目のゲートラインに対応するデータの黒表示によって影響を受けることになり、所望とする充電が行われなくなる。

40

【0010】

この場合、図21に示すように、data[n+2]のゲートラインに対応する画素に対する表示が、所望の灰色よりも暗い灰色として表示されることになる。これがゴーストと呼ばれる表示の不具合となる。このゴーストは、飛び越し走査方式によって表示が行われる場合に特に目立つことになる。

【0011】

一方、上記した特許文献1には、所定のレベルを有するプリチャージ信号を、N+1番目の走査信号配線に対し出力するプリチャージ信号出力手段が、N-m番目またはN+n番目(m:N>m>0を満たす整数、n:n>1である整数)の走査信号配線に対する画

50

像信号のレベルに基づき、プリチャージ信号のレベルを決定する構成が開示されている。

【0012】

しかしながら、この構成では、特定の走査信号配線に対する画像信号のレベルに基づいてプリチャージ信号のレベルを決定するだけであるので、上記のようなゴーストの発生を防止しうる技術ではない。

【0013】

本発明は、上記の問題点に鑑みてなされたものであり、その目的は、液晶駆動パネルに対して、外部から入力される複数の画素データからなる画像信号を補正するデータ処理装置において、特定のデータ信号線において、前に印加された電圧の影響が画素に対する充電状態に影響を与える場合に、この影響を相殺するような補正を行うことを可能とするデータ処理装置、液晶表示装置、テレビジョン受像機、およびデータ処理方法を提供することにある。

10

【0014】

本発明に係るデータ処理装置は、上記課題を解決するために、行方向に伸びる複数の走査信号線と、列方向に伸びる複数のデータ信号線と、上記走査信号線および上記データ信号線の交差部に対応して設けられる複数の画素とを備えるアクティブマトリクス型の液晶駆動パネルに対して、外部から入力される複数の画素データからなる画像信号を補正するデータ処理装置であって、補正対象となる第1の画素データ、および、該第1の画素データに基づいて駆動される上記データ信号線と同じデータ信号線で、該第1の画素データによる駆動タイミングよりも前に駆動に用いられる第2の画素データを取得し、上記第2の画素データの値と上記第1の画素データの値との関係に応じて上記第1の画素データを補正する補正処理部を備える構成である。

20

【0015】

また、本発明に係るデータ処理方法は、行方向に伸びる複数の走査信号線と、列方向に伸びる複数のデータ信号線と、上記走査信号線および上記データ信号線の交差部に対応して設けられる複数の画素とを備えるアクティブマトリクス型の液晶駆動パネルに対して、外部から入力される複数の画素データからなる画像信号を補正するデータ処理方法であって、補正対象となる第1の画素データ、および、該第1の画素データに基づいて駆動される上記データ信号線と同じデータ信号線で、該第1の画素データによる駆動タイミングよりも前に駆動に用いられる第2の画素データを取得するステップと、上記第2の画素データの値と上記第1の画素データの値との関係に応じて上記第1の画素データを補正するステップとを有する方法である。

30

【0016】

上記のようなアクティブマトリクス型の液晶駆動パネルの場合、データ信号線に対しては、水平走査期間ごとに、その水平走査期間に印加すべき画素データに応じた電圧が印加されることになる。したがって、駆動の状態によっては、前に印加された電圧の影響が画素に対する充電状態に影響を与えることがある。

【0017】

これに対して、上記の構成または方法によれば、画素データは、その画素データに基づいて駆動されるデータ信号線と同じデータ信号線で、その画素データよりも前に駆動に用いられる画素データの値との関係に応じて補正されることになる。よって、特定のデータ信号線において、前に印加された電圧の影響が画素に対する充電状態に影響を与える場合に、この影響を相殺するような補正を行うことが可能となる。これにより、元の画像信号に忠実な品位の高い表示を液晶駆動パネルに対して行わせることが可能となる。

40

【0018】

なお、補正対象となる第1の画素データ、および、該第1の画素データに基づいて駆動される上記データ信号線と同じデータ信号線で、該第1の画素データによる駆動タイミングよりも前に駆動に用いられる第2の画素データを記憶するバッファをさらに備え、上記補正処理部が、上記バッファから第1の画素データおよび第2の画素データを取得するようになっていてもよい。

50

## 【 0 0 1 9 】

また、本発明に係るデータ処理装置は、上記の構成において、上記液晶駆動パネルが、上記第1の画素データに基づいて上記データ信号線から上記画素に対して電圧を印加するように上記走査信号線を選択状態とする本充電期間と、該本充電期間よりも前のタイミングで同じ走査信号線を選択状態とするプレ充電期間とにおいて画素の充電を行うとともに、上記第2の画素データが、上記プレ充電期間において上記データ信号線の駆動に用いられるべきデータである構成としてもよい。

## 【 0 0 2 0 】

上記の構成では、液晶駆動パネルにおける各画素には、本充電期間とプレ充電期間との2つの期間によって充電が行われることになる。これにより、例えば走査周波数を高めるために、水平走査期間を短く設定する必要が生じた場合においても、プレ充電期間において画素に対して予め充電を行っておくことによって、本充電期間で所望の電位まで画素を確実に充電することが可能となっている。

10

## 【 0 0 2 1 】

このような駆動が行われる場合に、プレ充電期間においてデータ信号線に印加される電圧と、本充電期間においてデータ信号線に印加される電圧との関係によっては、本充電期間での充電状態が変化することがある。これに対して、上記の構成によれば、プレ充電期間においてデータ信号線の駆動に用いられる第2の画素データの値と第1の画素データの値との関係に応じて第1の画素データが補正されるので、本充電期間での充電状態を一定に保つことができる。よって、元の画像信号に忠実な品位の高い表示を液晶駆動パネルに対して行わせることが可能となる。

20

## 【 0 0 2 2 】

また、本発明に係るデータ処理装置は、上記の構成において、上記走査信号線が1水平走査ライン間隔で同じグループとなるように2つのグループに分かれており、各グループに対する走査が順次行われる飛び越し走査方式によって上記液晶駆動パネルが駆動されるとともに、上記第1の画素データによる駆動が行われるべき画素に対応する上記走査信号線をn番目の走査信号線とすると、上記第2の画素データが、n-2番目の走査信号線に対応する画素を駆動すべきデータである構成としてもよい。

## 【 0 0 2 3 】

上記のように、飛び越し走査方式によって液晶駆動パネルが駆動される場合、データ信号線に対しては、n-2番目の走査信号線に対応する画素に対する駆動電圧の印加に引き続いて、n番目の走査信号線に対応する画素に対する駆動電圧の印加が行われることになる。この場合、駆動の状態によっては、n-2番目の走査信号線に対応する画素に対して印加された電圧の影響が、n番目の走査信号線に対応する画素に対する充電状態に影響を与えることがある。この場合、表示としては、1水平走査ラインの間隔において表示状態が異常となるゴーストが発生し、表示品位を低下させることになる。

30

## 【 0 0 2 4 】

これに対して、上記の構成によれば、n-2番目の走査信号線に対応する第2の画素データと、n番目の走査信号線に対応する第1の画素データとの関係に応じて第1の画素データが補正されるので、上記のようなゴーストの発生を抑制することができる。よって、元の画像信号に忠実な品位の高い表示を液晶駆動パネルに対して行わせることが可能となる。

40

## 【 0 0 2 5 】

また、本発明に係るデータ処理装置は、上記の構成において、上記第2の画素データの値と、上記第1の画素データの値との組み合わせに対応した補正量データを格納する補正量記憶部をさらに備え、上記補正処理部が、上記補正量記憶部を参照することによって補正を行う構成としてもよい。

## 【 0 0 2 6 】

上記の構成によれば、第2の画素データの値と第1の画素データの値との組み合わせに対応した補正量データを格納する補正量記憶部が備えられている。よって、特定のデータ

50

信号線において、前に印加された電圧の影響が画素に対する充電状態に影響を与える場合に、この影響を相殺するような補正量となるように、補正量記憶部に補正量データを予め記憶しておくことによって、的確な補正を行うことが可能となる。

【0027】

また、このような補正量データは、第2の画素データの値と第1の画素データの値とによる関数によって算出させることが困難である場合が多いので、上記のような補正量記憶部によって補正量を決定することが好ましい。

【0028】

また、本発明に係るデータ処理装置は、上記の構成において、上記補正量記憶部が、上記第2の画素データに対応する複数の代表階調値と、上記第1の画素データに対応する複数の代表階調値との組み合わせに対応した補正量データを格納しており、上記補正処理部が、上記第2の画素データに対応する代表階調値の中から、取得した第2の画素データの前後の値をとる2つの代表階調値を特定するとともに、上記第1の画素データに対応する代表階調値の中から、取得した第1の画素データの前後の値をとる2つの代表階調値を特定し、これら4つの代表階調値の組み合わせに対応する補正量データに対して補間演算を行うことによって補正量を算出する構成としてもよい。

10

【0029】

上記の構成によれば、補正量記憶部が、代表階調値の組み合わせに対応した補正量データを格納するものであるため、全ての階調値の組み合わせに対応した補正量データを格納する場合と比較して、必要とされる記憶容量を少なくすることができる。また、補正処理部は補間演算によって補正量を算出するので、第1の画素データおよび第2の画素データの値が代表階調値以外の値であったとしても、比較的精度良く補正量を設定することが可能となる。すなわち、上記の構成によれば、補正量の設定の精度をあまり落とすことなく、補正量記憶部の記憶容量を低く抑え、コストを抑制することが可能となる。

20

【0030】

また、本発明に係る液晶表示装置は、行方向に伸びる複数の走査信号線と、列方向に伸びる複数のデータ信号線と、上記走査信号線および上記データ信号線の交差部に対応して設けられる複数の画素とを備えるアクティブマトリクス型の液晶駆動パネルと、上記走査信号線を選択状態とするゲートオンパルスと、上記走査信号線に順次印加する走査信号駆動部と、1フレーム期間内における所定の複数の水平期間ごとに極性が反転するようにデータ信号を上記データ信号線に印加するデータ信号駆動部と、上記本発明に係るデータ処理装置とを備える構成である。

30

【0031】

上記の構成によれば、特定のデータ信号線において、前に印加された電圧の影響が画素に対する充電状態に影響を与える場合に、この影響を相殺するような補正を行うことが可能となるので、元の画像信号に忠実な品位の高い表示を行うことが可能となる。

【0032】

また、本発明に係る液晶表示装置は、上記の構成において、外部から入力される複数の画素データからなる画像信号を受け取り、上記走査信号駆動部および上記データ信号駆動部の動作を制御する信号および上記データ信号駆動部に供給すべき画像信号を出力する表示制御回路をさらに備え、上記データ処理装置が、上記表示制御回路から出力された画像信号に対して補正を行い、上記データ信号駆動部に補正した画像信号を供給する構成としてもよい。

40

【0033】

上記の構成によれば、表示制御回路から出力された画像信号に対して補正が行われるので、例えば表示制御回路においてガンマ補正などの補正が行われるようになっていても、上記データ処理装置による補正が的確に行われた画像信号をデータ信号駆動部に提供することが可能となる。

【0034】

また、本発明に係る液晶表示装置は、上記の構成において、外部から入力される複数の

50

画素データからなる画像信号を受け取り、上記走査信号駆動部および上記データ信号駆動部の動作を制御する信号および上記データ信号駆動部に供給すべき画像信号を出力する表示制御回路をさらに備え、上記データ処理装置が、上記表示制御回路に対して入力される画像信号に対して補正を行う構成としてもよい。

【0035】

上記の構成によれば、データ処理装置は、表示制御回路の前段に設けられることになるので、従来の表示制御回路からデータ信号駆動部に至る回路構成、回路配置を変更する必要がないことになる。すなわち、データ処理装置の追加設計をより容易にすることができる。

【0036】

また、本発明に係る液晶表示装置は、上記の構成において、上記表示制御回路が、画像信号に含まれる各色成分のデータ毎に独立して行うガンマ補正を行うとともに、上記データ処理装置が、上記第2の画素データの値と、上記第1の画素データの値との組み合わせに対応した補正量データを、各色成分毎に独立して格納する補正量記憶部をさらに備え、上記補正処理部が、上記補正量記憶部を参照することによって補正を行う構成としてもよい。

【0037】

上記の構成によれば、液晶層に対して印加される電圧と光の透過率との関係に関する波長依存性を各色成分ごとに的確に補償することが可能となるので、表示品位を向上させることができる。そして、データ処理装置における補正処理部が、上記補正量データを各色成分毎に独立して格納する補正量記憶部を参照して補正処理を行うので、補正量データを、各色成分毎にガンマ補正が行われることを前提とした補正量として設定しておくことが可能となる。よって、データ処理装置による補正処理、および、各色成分毎のガンマ補正処理の両方を的確に行うことが可能となる。

【0038】

また、本発明に係る液晶表示装置と、テレビジョン放送を受信するチューナ部とを備えるテレビジョン受像機を構成することも可能である。

【図面の簡単な説明】

【0039】

【図1】本発明の一実施形態に係る液晶表示装置の概略構成を示すブロック図である。

【図2】補正回路の概略構成を示すブロック図である。

【図3】LUTのメモリ構成の一例を示す図である。

【図4】LUTのメモリ構成の具体的な例を示す図である。

【図5】補正回路における処理の流れを示すフローチャートである。

【図6】具体的な駆動例における、画像信号DATA、データ信号線に印加される信号の電位を示すソース電圧、ゲート信号の電位を示すゲート電圧、および、画素電極の電位を示す電極電圧の波形を示すタイミングチャートである。

【図7】飛び越し走査方式によって1水平走査ラインおきのデータが画像信号DATAとして入力されている状態における、ゲートクロック、および、i番目の水平走査ラインに印加されるゲート信号の電位を示すゲート電圧を示すタイミングチャートである。

【図8】順次走査方式によって駆動が行われる例における、画像信号DATA、データ信号線に印加される信号の電位を示すソース電圧、ゲート信号の電位を示すゲート電圧、および、画素電極の電位を示す電極電圧の波形を示すタイミングチャートである。

【図9】ライン反転駆動を行う順次走査方式によって駆動が行われる場合の、i番目の水平走査ラインに印加されるゲート信号の電位を示すゲート電圧を示すタイミングチャートである。

【図10】テレビジョン受像機用の表示装置の構成を示すブロック図である。

【図11】チューナ部と表示装置との接続関係を示すブロック図である。

【図12】表示装置をテレビジョン受像機とするときの機械的構成の一例を示す分解斜視図である。

10

20

30

40

50

【図13】(a)は、補正回路が、表示制御回路から出力された画像信号に対して補正を行う構成を模式的に示すブロック図であり、(b)は、補正回路が、外部の信号源から出力されたデジタルビデオ信号に対して補正を行い、補正デジタルビデオ信号を表示制御回路に対して出力する構成を模式的に示すブロック図である。

【図14】独立ガンマ補正処理部の概略構成を示すブロック図である。

【図15】独立ガンマ用LUTの具体例を示す図である。

【図16】(a)は、 $n$ ライン目と $n+2$ ライン目の画像データに対して、独立ガンマ補正を行わずに、ゴースト補正のみを行った場合の例を示す図であり、(b)は、 $n$ ライン目と $n+2$ ライン目の画像データに対して、独立ガンマ補正を行った後にゴースト補正を行った場合の例を示す図であり、(c)は、 $n$ ライン目と $n+2$ ライン目の画像データに対して、ゴースト補正を行った後に独立ガンマ補正を行った場合の例を示す図である。

10

【図17】補正回路に設けられているLUTの例を示す図である。

【図18】RGBの各色成分に対応したLUTを設けた補正回路の構成を示すブロック図である。

【図19】従来の液晶表示装置の構成を示すブロック図である。

【図20】画素に対する充電を早める方式として、走査信号線を選択状態とするゲートオンパルスのパルス幅を長くする駆動が行われる場合のタイミングチャートである。

【図21】ゴーストが生じている画面表示例を示す図である。

【符号の説明】

【0040】

20

1 液晶表示装置

2 表示制御回路

3 ソースドライバ

4 ゲートドライバ

10 補正回路(データ処理装置)

11 バッファ

12・12R・12G・12B LUT(補正量記憶部)

13 補間演算部(補正処理部)

14 補正量格納部

15 加算器

30

21 独立ガンマ補正処理部

22 独立ガンマ用LUT

24 液晶駆動パネル

25 バックライト

80 Y/C分離回路

81 ビデオクロマ回路

82 A/Dコンバータ

83 液晶コントローラ

84 液晶パネル

85 バックライト駆動回路

40

86 バックライト

87 マイコン

88 階調回路

90 チューナ部

100 TFT

800 表示装置

801 第1筐体

801a 開口部

805 操作用回路

806 第2筐体

50

## 808 支持用部材

【発明を実施するための最良の形態】

【0041】

本発明の一実施形態について図面に基づいて説明すると以下の通りである。

【0042】

(液晶表示装置全体の構成)

図1は、本実施形態に係る液晶表示装置1の概略構成を示すブロック図である。この液晶表示装置1は、データ信号線駆動回路としてのソースドライバ3と、走査信号線駆動回路としてのゲートドライバ4と、アクティブマトリクス形の液晶駆動パネル24と、面状照明装置としてのバックライト25と、そのバックライト25を駆動する光源駆動回路700と、ソースドライバ3、ゲートドライバ4および光源駆動回路700を制御するための表示制御回路2と、表示制御回路2から出力される画像信号DATAを補正する補正回路(データ処理装置)10とを備えている。なお本実施形態では、液晶駆動パネル24はアクティブマトリクス型の液晶駆動パネルとして実現されているが、液晶駆動パネル24がソースドライバ3およびゲートドライバ4と共に一体化されて液晶駆動パネルを構成してもよい。

【0043】

上記液晶表示装置における液晶駆動パネル24は、複数本(q本)の走査信号線としてのゲートラインGL1~GLqと、それらのゲートラインGL1~GLqのそれぞれと交差する複数本(p本)のデータ信号線としてのソースラインSL1~SLpと、それらのゲートラインGL1~GLqとソースラインSL1~SLpとの交差点にそれぞれ対応して設けられた複数個(p×q個)の画素形成部とを含む。これらの画素形成部はマトリクス状に配置されて画素アレイを構成する。以下では、画素アレイの並びにおけるゲートライン方向を行方向、ソースライン方向を列方向と称する。

【0044】

各画素形成部は、対応する交差点を通過するゲートラインGLjにゲート端子が接続されるとともに当該交差点を通過するソースラインSLiにソース端子が接続されたスイッチング素子であるTF T100と、そのTF T100のドレイン端子に接続された画素電極と、上記複数の画素形成部に共通的に設けられた対向電極である共通電極Ecと、上記複数の画素形成部に共通的に設けられ画素電極と共通電極Ecとの間に挟持された液晶層とからなる。そして、画素電極と共通電極Ecとにより形成される液晶容量により画素容量Cpが構成される。なお通常、画素容量に確実に電圧を保持すべく、液晶容量に並列に補助容量(保持容量)が設けられるが、補助容量は本実施形態には直接に関係しないのでその説明および図示を省略する。

【0045】

各画素形成部における画素電極には、ソースドライバ3およびゲートドライバ4により、表示すべき画像に応じた電位が与えられ、共通電極Ecには、図示しない電源回路から所定電位Vcomが与えられる。これにより、画素電極と共通電極Ecとの間の電位差に応じた電圧が液晶に印加され、この電圧印加によって液晶層に対する光の透過量が制御されることで画像表示が行われる。

【0046】

なお、本実施形態では、垂直配向方式(VA(Vertical Alignment)方式)の液晶表示装置が想定されている。VA方式の液晶表示装置では、基板間に充填されている液晶は、電圧が印加されていない状態で基板面に対してほぼ垂直となるように配向する。この状態では、液晶表示装置に入射した光の偏光面は液晶層中でほぼ回転されない。一方、電圧が印加されると、液晶は電圧値に応じて基板面に対して垂直となる方向から角度がついた状態で配向する。この状態では、液晶表示装置に入射した光の偏光面は液晶層中で回転される。よって、液晶表示装置の光入射側および光出射側に配置される2枚の偏光板が、その偏光軸が互いにクロスニコルの関係となるように配置されることによって、電圧無印加時に黒表示、電圧印加時に白表示となるノーマリブラック表示が実現される。

10

20

30

40

50

## 【 0 0 4 7 】

ただし、本発明は、このようなVA方式の液晶表示装置に限定されるものではなく、TN (Twisted Nematic) 方式の液晶表示装置に対しても適用可能である。また、ノーマリブラック表示に限定されるものではなく、ノーマリホワイト表示にも適用可能である。

## 【 0 0 4 8 】

バックライト25は、上記液晶駆動パネル24を後方から照明する面状照明装置であり、例えば線状光源としての冷陰極管と導光板を用いて構成される。このバックライト25は光源駆動回路700によって駆動されて点灯し、これによってバックライト25から液晶駆動パネル24の各画素形成部に光が照射される。

## 【 0 0 4 9 】

表示制御回路2は、外部の信号源から、表示すべき画像を表すデジタルビデオ信号Dvと、当該デジタルビデオ信号Dvに対応する水平同期信号HSYおよび垂直同期信号VSYと、表示動作を制御するための制御信号Dcとを受け取る。また、表示制御回路2は、受け取ったこれらの信号Dv, HSY, VSY, Dcに基づき、そのデジタルビデオ信号Dvの表す画像を液晶駆動パネル24に表示させるための信号として、データスタートパルス信号SSPと、データクロック信号SCKと、ラッチストロブ信号(データ信号印加制御信号)LSと、極性反転信号POLと、表示すべき画像を表す画像信号DATA(ビデオ信号Dvに相当する信号)と、ゲートスタートパルス信号GSPと、ゲートクロック信号GCKと、ゲートドライバ出力制御信号(走査信号出力制御信号)GOEとを生成し出力する。

## 【 0 0 5 0 】

上記のようにして表示制御回路2において生成された信号のうち、ラッチストロブ信号LSとデータスタートパルス信号SSPとデータクロック信号SCKと極性反転信号POLとは、ソースドライバ3に入力され、ゲートスタートパルス信号GSPとゲートクロック信号GCKとゲートドライバ出力制御信号GOEとは、ゲートドライバ4に入力される。また、画像信号DATAは補正回路10に入力される。

## 【 0 0 5 1 】

補正回路10は、表示制御回路2から出力された画像信号DATAに対して補正を行い、補正画像信号DATA'をソースドライバ3に対して出力する。同図に示す構成では、補正回路10は、表示制御回路2の外部に設けられているが、補正回路10が表示制御回路2の内部に設けられていてもよい。なお、補正回路10の構成の詳細、および、補正処理の詳細については後述する。

## 【 0 0 5 2 】

ソースドライバ3は、補正画像信号DATA'とデータスタートパルス信号SSPおよびデータクロック信号SCKとラッチストロブ信号LSと極性反転信号POLとに基づき、補正画像信号DATA'の表す画像の各水平走査線における画素値に相当するアナログ電圧としてデータ信号S(1)~S(p)を1水平期間毎に順次生成し、これらのデータ信号S(1)~S(p)をソースラインSL1~SLnにそれぞれ印加する。

## 【 0 0 5 3 】

ゲートドライバ4は、ゲートスタートパルス信号GSP(GSPa, GSPb)およびゲートクロック信号GCK(GCKa, GCKb)と、ゲートドライバ出力制御信号GOE(GOEa, GOEb)とに基づき、走査信号G(1)~G(q)を生成し、これらをゲートラインGL1~GLqにそれぞれ印加することにより当該ゲートラインGL1~GLqを選択的に駆動する。

## 【 0 0 5 4 】

上記のようにソースドライバ3およびゲートドライバ4により液晶駆動パネル24のソースラインSL1~SLpおよびゲートラインGL1~GLqが駆動されることで、選択されたゲートラインGLjに接続されたTF100を介して画素容量CpにソースラインSLiの電圧が与えられる(i=1~p, j=1~q)。これにより各画素形成部において液晶層に補正画像信号DATA'に応じた電圧が印加され、その電圧印加によってバ

10

20

30

40

50

ックライト 25 からの光の透過量が制御されることで、外部からのデジタルビデオ信号 Dv の示す画像が液晶駆動パネル 24 に表示される。

【0055】

表示方式としては、順次走査方式（プログレッシブスキャン方式）と飛び越し走査方式（インターレーススキャン方式）とが挙げられる。順次走査方式は、1画面を表示する際、すなわち1フレーム期間に、ゲートラインGL1～GLqを最上部から最下部にかけて1水平走査ラインずつ順に選択する方式である。

【0056】

また、飛び越し走査方式は、ゲートラインGL1～GLqが所定の水平走査ライン間隔で同じグループとなるように複数のグループに分かれており、各グループに対する走査が順次行われる方式である。ゲートラインGL1～GLqが1水平走査ライン間隔で同じグループとなるように2つのグループに分かれている場合、1フレーム期間に、奇数または偶数番目のゲートラインGL1～GLqを最上部から最下部にかけて順に選択した後に、偶数または奇数番目のゲートラインGL1～GLqを最上部から最下部にかけて順に選択することになる。

10

【0057】

本発明は、順次走査方式および飛び越し走査方式のどちらにおいても適用可能であるが、以下に示す実施例では、まず、1水平走査ライン間隔の飛び越し走査方式を採用した場合について説明する。

【0058】

（補正回路の構成）

次に、補正回路10の構成について図2を参照しながら以下に説明する。同図に示すように、補正回路10は、バッファ11、LUT（ルックアップテーブル）（補正量記憶部）12、補間演算部（補正処理部）13、補正量格納部14、および加算器15を備えた構成となっている。

20

【0059】

バッファ11は、少なくとも2つの水平走査ライン分の画像信号DATAを一時的に記憶する記憶手段である。上記の飛び越し走査方式の場合、画像信号DATAは、奇数または偶数番目の水平走査ラインのデータが連続した後に、偶数または奇数番目の水平走査ラインのデータが連続したデータとなる。この場合、バッファ11に対して、n番目の水平走査ラインに対応するデータ(data[n])と、n+2番目の水平走査ラインに対応するデータ(data[n+2])とが連続して入力され、これらが順に記憶されることになる。

30

【0060】

補間演算部13は、バッファ11に格納されている2つの水平走査ラインに対応するデータから、特定のデータ信号線に対応する2つの画素データを読み出し、LUT12を参照して補間演算を行うことによって補正量を算出する処理を行う。上記の飛び越し走査方式の場合、特定のデータ信号線に対応するdata[n]における画素データとdata[n+2]における画素データとをバッファ11から読み出し、LUT12を参照して補間演算を行うことによって、data[n+2]における該当画素データに対する補正量を算出する。この補間演算の詳細については後述する。

40

【0061】

LUT12は、バッファ11に格納されている2つの水平走査ラインに対応するデータと、補正量との関係を格納する手段である。具体的には、LUT12は、参照すべきデータとしてのdata[n]のデータの値と、補正対象のデータとしてのdata[n+2]のデータの値との組み合わせに対応した補正量を格納する2次元メモリによって構成される。

【0062】

補正量格納部14は、補間演算部13によって算出された補正量を一時的に記憶する記憶手段である。加算器15は、補正量格納部14から補正量を読み出すとともに、バッ

50

ア 1 1 から、該補正量に対応する画素データを読み出し、これらを加算する処理を行う。具体的には、加算器 1 5 は、まず補正量格納部 1 4 から補正量を読み出す。また、加算器 1 5 は、バッファ 1 1 から、該補正量の算出に用いられた `data[n+2]` における画素データを読み出す。そして、加算器 1 5 は、読み出した画素データに対して、読み出した補正量を加算し、これを出力する。これを各画素に対して順に実行することによって、補正画像信号 `DATA'` が補正回路 1 0 から出力される。

#### 【 0 0 6 3 】

( L U T の構成 )

ここで、L U T 1 2 のメモリ構成の一例について、図 3 を参照しながら説明する。同図に示す例では、画素データの階調が 1 0 2 4 ( 1 0 b i t ) である場合の `data[n]` のデータの代表階調値と `data[n+2]` のデータの代表階調値との組み合わせに対応した補正量を格納するメモリ構成となっている。また、`data[n]` のデータの代表階調値、および、`data[n+2]` のデータの代表階調値は、6 4 階調ごとに設定されている。すなわち、1 0 2 4 階調のうち、6 4 階調ごとにピックアップされた 1 7 個の代表階調値が、参照すべきデータおよび補正対象のデータのそれぞれに対して設定されており、これらの全ての組み合わせに対応して補正量が格納されている。

#### 【 0 0 6 4 】

なお、上記の例はあくまで一例であり、参照すべきデータおよび補正対象のデータのそれぞれに対して設定されている代表階調値の個数は適宜設定されうるものである。例えば、代表階調値の個数を 1 0 2 4 個、すなわち、全ての階調に対して補正量が設定されているようになっていてもよい。この場合、L U T 1 2 の記憶容量が大きくなり、コストが増大することになるが、補間演算部 1 3 を設ける必要がなくなる。

#### 【 0 0 6 5 】

また、上記の例では、参照すべきデータおよび補正対象のデータのそれぞれに対して所定の階調 ( 6 4 階調 ) ごとに代表階調値を設定しているが、代表階調値の間隔は一定でなくてもよい。例えば、補正量の変化を細かく設定すべき階調近傍では代表階調値の間隔を狭くし、それ以外の階調では代表階調値の間隔を広くする、というような設定となってもよい。

#### 【 0 0 6 6 】

このような設定となっている場合、代表階調値の間隔を十分に狭く設定しておくことによって、補間演算部 1 3 を設ける必要をなくすことも可能である。すなわち、入力されるデータに対して最も近い代表階調値に対応する補正量をそのまま補正に用いる補正量として設定するようになっていてもよい。

#### 【 0 0 6 7 】

また、例えば液晶表示装置 1 に温度センサを設けておくとともに、L U T 1 2 を、温度に応じて複数設けておき、補間演算部 1 3 が、温度センサからの出力に応じて用いる L U T 1 2 を切り替えるようになっていてもよい。この場合、温度変化に伴う液晶駆動状態の変化に対応した補正を行うことが可能となり、どのような温度環境下でも表示品位を高く保つことが可能となる。

#### 【 0 0 6 8 】

また、L U T 1 2 を、補正対象となる画素の表示画面内での位置に応じて複数設けておき、補間演算部 1 3 が、補正対象となる画素の表示画面内での位置に応じて用いる L U T 1 2 を切り替えるようになっていてもよい。この場合、表示画面内での位置の変化に伴う液晶駆動状態の変化に対応した補正を行うことが可能となり、表示画面内の全ての場所において最適な表示を行うことが可能となる。また、この他に、パネル面内の補正值の相関を示す式を使用する、あるいは、他の L U T と併用、例えば、中心付近の L U T 1 2 に示す補正值を基準とした倍率を示す L U T 等を使用する、などが考えられる。

#### 【 0 0 6 9 】

( 補間演算処理の詳細 )

次に、補間演算部 1 3 による補間演算処理の詳細について説明する。上記のように、L

10

20

30

40

50

UT12においては、参照すべきデータおよび補正対象のデータのそれぞれに対して、代表階調値が設定されており、これらの代表階調値の組み合わせに対して補正量が設定されている。よって、実際のデータの階調値が、代表階調値以外の値である場合には、補間演算を行うことによって補正量を算出することになる。

【0070】

以下に、図4に示すLUT12の一例に基づいて補間演算を行う場合の具体例について説明する。一例として、data[n]のデータが100、data[n+2]のデータ100である場合の補間演算は次のようになる。

【0071】

data[n]のデータが100であるので、data[n]の代表階調値である「64」に対応する補正量と「128」に対応する補正量が考慮される。同様に、data[n+2]のデータが100であるので、data[n+2]の代表階調値である「64」に対応する補正量と「128」に対応する補正量が考慮される。ここで、LUT12における、参照すべきデータxおよび補正対象のデータyに対応する補正量をLUT(x, y)で表すとすると、data[n]のデータが100、data[n+2]のデータ100である場合、LUT(64, 64)、LUT(64, 128)、LUT(128, 64)、およびLUT(128, 128)の4つの補正量に基づいて線形補間演算を行うことによって補正量を算出することになる。

10

【0072】

まず、data[n]のデータが64、data[n+2]のデータが100である場合の補正量を線形補間演算によって求める。具体的には次の式、 $LUT(64, 100) = LUT(64, 64) + (LUT(64, 128) - LUT(64, 64)) * (100 - 64) / (128 - 64) = 0 + (0 - 0) * 36 / 64 = 0$ となる。

20

【0073】

次に、data[n]のデータが128、data[n+2]のデータが100である場合の補正量を線形補間演算によって求める。具体的には次の式、

$$LUT(128, 100) = LUT(128, 64) + (LUT(128, 128) - LUT(128, 64)) * (100 - 64) / (128 - 64) = -1 + (0 - (-1)) * 36 / 64 = -0.4375$$

30

となる。

【0074】

次に、LUT(64, 100)とLUT(128, 100)とに対して線形補間演算を行うことによってLUT(100, 100)を求める、具体的には次の式、

$$LUT(100, 100) = LUT(64, 100) + (LUT(128, 100) - LUT(64, 100)) * (100 - 64) / (128 - 64) = 0 + ((-0.4375) - 0) * 36 / 64 = -0.246$$

となる。

【0075】

なお、2行前と同じ階調値ならば補正は不要であるので、補間処理が必要か不必要かを判断する判定部を設け、この判定部が補間処理が不要であると判断した場合には、上記の補間演算を省略して補正を行わないようにしてもよい。

40

【0076】

なお、上記の例では、参照すべきデータに対応する2つの代表階調値の補正量に対して、それぞれ補正対象のデータを考慮した補間演算を行った後に、これらの補間演算結果に基づいて、参照すべきデータを考慮した補間演算を行っているが、補正対象に対応する2つの代表階調値の補正量に対して、それぞれ参照すべきデータを考慮した補間演算を行った後に、これらの補間演算結果に基づいて、補正対象のデータを考慮した補間演算を行ってもよい。

【0077】

50

また、上記の演算例に示すように、除算の分母は、隣り合う代表階調値同士の間差分値であることがわかる。すなわち、隣り合う代表階調値同士の間隔を2のべき乗に限定すれば、ビットのシフトだけで除算を実現できるので、単なるシフトレジスタのような簡単な回路で除算を実現することが可能となる。

【0078】

(補正回路における処理の流れ)

次に、補正回路10における処理の流れについて、図5に示すフローチャートを参照しながら以下に説明する。

【0079】

まず、表示制御回路2から補正回路10に対して画像信号DATAが入力されると、そのデータが1水平走査ライン分ずつ順にバッファ11に格納される。これにより、少なくとも2水平走査ライン分のデータがバッファ11に格納される(ステップ1、以降、S1のように称する)。

【0080】

次に、S2において、補間演算部13は、バッファ11から特定のデータ信号線に対応する画素データを2水平走査ライン分のデータからそれぞれ取得する。ここで、特定のデータ信号線の選択方法としては、例えば表示部の最も左に位置するデータ信号線から順に選択する、などが考えられる。ここで取得された画素データのうち、先にバッファされた水平走査ライン分のデータから取得された画素データが参照すべきデータとなり、後にバッファされた水平走査ライン分のデータから取得された画素データが補正対象のデータとなる。

【0081】

次に、S3において、補間演算部13は、参照すべきデータおよび補正対象のデータに基づいて、補間演算に必要な補正量データをLUT12から取得する。具体的には、補間演算部13は次の処理を行う。まず、LUT12における、参照すべきデータに対応する代表階調値の中から、参照すべきデータの前後の値をとる2つの代表階調値を特定する。また、LUT12における、補正対象のデータに対応する代表階調値の中から、補正対象のデータの前後の値をとる2つの代表階調値を特定する。そして、参照すべきデータに対応する2つの代表階調値、および、補正対象のデータに対応する2つの代表階調値の全ての組み合わせ(4つ)について、LUT12に登録されている補正量データを取得する。

【0082】

次に、S4において、補間演算部13は、S3において取得した4つの補正量データに基づいて補間演算を行うことにより、補正量を算出する。具体的には、上記したように、補間演算部13は、参照すべきデータ(または補正対象のデータ)に対応する2つの代表階調値の補正量に対して、それぞれ補正対象のデータ(または参照すべきデータ)を考慮した補間演算を行った後に、これらの補間演算結果に基づいて、参照すべきデータ(または補正対象のデータ)を考慮した補間演算を行う。これにより、実際の補正量が算出される。算出された補正量は、補正量格納部14に格納される。

【0083】

次に、S5において、加算器15は、補正量格納部14から補正量を読み出すとともに、バッファ11から、該補正量に対応する画素データを読み出し、これらを加算する処理を行う。具体的には、加算器15は、まず補正量格納部14から補正量を読み出すとともに、バッファ11から、補正対象のデータとしての画素データを読み出す。そして、加算器15は、読み出した画素データに対して、読み出した補正量を加算する。

【0084】

次に、S6において、加算器15は、S5における加算結果を出力する。その後、補間演算部13は、バッファ11において、補正対象のデータとして格納されている全ての画素データの補正が完了したかを確認し(S7)、全て完了していない場合(S7においてNO)には、S2からの処理を行う。

【0085】

10

20

30

40

50

全て完了している場合（S7においてYES）には、バッファ11に対して、表示制御回路2から送られてくる次の1水平走査ライン分のデータが入力される（S8）。その後、S1からの処理に戻ることになる。すなわち、バッファ11は、参照すべきデータとしての1水平走査ライン分のデータを破棄し、補正が完了した1水平走査ライン分のデータを参照すべきデータとするとともに、表示制御回路2から送られてくる次の1水平走査ライン分のデータを、補正対象のデータとして格納する。

【0086】

以上の処理が繰り返し行われることによって、表示制御回路2から補正回路10に対して画像信号DATAが、補正画像信号DATA'として補正回路10から出力されることになる。

10

【0087】

（駆動例）

次に、実際に表示が行われる場合の駆動例について、図6に示すタイミングチャートを参照しながら説明する。同図に示すタイミングチャートでは、特定のデータ信号線に関して、画像信号DATAにおける各data[i]の表示タイミング、データ信号線に印加される信号の電位を示すソース電圧、i番目の水平走査ラインに印加されるゲート信号の電位を示すゲート電圧[i]、および、i番目の水平走査ラインに接続されている画素電極の電位を示す電極電圧[i]が示されている。

【0088】

同図に示すように、ゲート電圧[i]において、data[i]が表示されるべき水平走査期間の開始タイミングよりも前となるタイミングからゲートオンパルスが立ち上がっている。すなわち、ゲートオンパルスには、プレ充電期間と本充電期間とが含まれていることになる。このように、実際の水平走査期間よりも前からTFT100におけるゲートがアクティブになることによって、画素電極に対する充電期間が長くなる。これにより、例えば走査周波数を高めるために、水平走査期間を短く設定する必要がある場合においても、プレ充電期間において画素電極に対して予め充電を行っておくことによって、本充電期間で所望の電位まで画素電極を確実に充電することが可能となっている。

20

【0089】

また、画像信号DATAは、飛び越し走査方式によって1水平走査ラインおきのデータとして入力されている。すなわち、画像信号DATAとしては、data[n-2]、data[n]、data[n+2]、...、data[n-1]、data[n+1]、...の順で順次表示制御回路2からデータが出力されている。

30

【0090】

ここで、同図に示す例における画像信号DATAは、n行目のゲートラインに対応するデータのみが黒表示であり、それ以外の行のゲートラインに対応するデータは所定の中間階調での表示（灰色表示）となっているものを想定している。この場合、補正を行わずに駆動を行うと、前記したように、n+2行目のゲートラインに対応する画素電極に対するプレ充電期間が、n行目のゲートラインに対応するデータの黒表示によって影響を受けることになり、所望とする充電が行われないことになる。この状態の充電電位を、図6の電極電圧[n+2]における破線で示している。

40

【0091】

これに対して、本実施形態では、上記したように、1つ前に走査が行われる画素データの値と、次に走査が行われる画素データの値との関係に応じて、次に走査が行われる画素データに対して補正がかけられている。図6に示す例では、data[n]に対応する画素データとdata[n+2]に対応する画素データとの関係によって、data[n+2]の値が、実際の値よりも高くなるように補正されている。この補正により、data[n+2]の表示が行われる期間におけるソース電圧が、補正が行われない状態の電圧よりもだけ高められている。

【0092】

このように補正が行われることによって、n+2行目のゲートラインに対応する画素電

50

極に対するプレ充電期間が、 $n$ 行目のゲートラインに対応するデータの黒表示によって影響を受けても、その影響を打ち消すように充電が行われることになる。これにより、 $n + 2$ 行目のゲートラインに対応する画素電極に対して、所望の電位まで適切に充電を行うことが可能となる。

【0093】

( 駆動方式の他の例 )

次に、上記した駆動方式とは異なる駆動方式を採用した場合の例について説明する。

【0094】

図7は、上記と同様に、飛び越し走査方式によって1水平走査ラインおきのデータが画像信号DATAとして入力されている状態における、ゲートクロックGCK、および、 $i$ 番目の水平走査ラインに印加されるゲート信号の電位を示すゲート電圧 $[i]$ を示している。前記した例では、1つのゲートオンパルスに、プレ充電期間と本充電期間とが含まれていたが、図7に示す例では、プレ充電期間に対応するゲートオンパルスと、本充電期間に対応するゲートオンパルスとが別々のパルスとしてそれぞれ印加されている。これは、ゲートドライバ4が、ゲートクロックGCKのパルスのパルス幅に同期してゲートオンパルスが生成されるような設計になっている場合に相当する。

【0095】

同図の例では、ゲートクロックGCKのパルスの立ち下がり時にゲートオンパルスがONとなり、ゲートクロックGCKのパルスの立ち上がり時にゲートオンパルスがOFFとなっており、プレ充電期間と本充電期間とが、ゲートクロックGCKのパルス幅だけ間隔を空けた別々のゲートオンパルスによって実現されている。この場合、 $n$ 行目のゲートラインに対応する本充電期間のゲートオンパルスと同じタイミングで、 $n + 2$ 行目のゲートラインに対応するプレ充電期間のゲートオンパルスが印加されている。よって、上記と同様に、 $n + 2$ 行目のゲートラインに対応する画素電極に対するプレ充電期間が、 $n$ 行目のゲートラインに対応するデータの黒表示によって影響を受けることになるので、上記と同様の補正を行うことが有効となる。

【0096】

なお、図7に示す例では、上記のように、プレ充電期間に対応するゲートオンパルスと、本充電期間に対応するゲートオンパルスとが別々のパルスとしてそれぞれ印加されている一方、前記した図6に示す例では、1つのゲートオンパルスに、プレ充電期間と本充電期間とが含まれている。両者を比較すると、図6に示す例の方が、ゲートラインに印加される信号の電圧変化の回数を少なくすることができるので、信号の周波数を低減することができ、消費電力を抑えることができる。

【0097】

図8は、順次走査方式によって駆動が行われる例を示している。同図は、図6に示すタイミングチャートに準じており、ゲートオンパルスには、プレ充電期間と本充電期間とが含まれている。

【0098】

また、画像信号DATAは、順次走査方式によって各水平走査ラインのデータが連続して入力されている。すなわち、画像信号DATAとしては、 $data[n - 1]$ 、 $data[n]$ 、 $data[n + 1]$ 、...の順で順次表示制御回路2からデータが出力されている。

【0099】

ここで、同図に示す例における画像信号DATAは、 $n$ 行目のゲートラインに対応するデータのみが黒表示であり、それ以外の行のゲートラインに対応するデータは所定の間段階調での表示(灰色表示)となっているものを想定している。この場合、補正を行わずに駆動を行うと、前記したように、 $n + 1$ 行目のゲートラインに対応する画素電極に対するプレ充電期間が、 $n$ 行目のゲートラインに対応するデータの黒表示によって影響を受けることになり、所望とする充電が行われなくなることになる。この状態の充電電位を、図8の電極電圧 $[n + 1]$ における破線で示している。

## 【 0 1 0 0 】

これに対して、本実施形態では、上記したように、1つ前に走査が行われる画素データの値と、次に走査が行われる画素データの値との関係に応じて、次に走査が行われる画素データに対して補正がかけられている。図8に示す例では、 $data[n]$ に対応する画素データと $data[n+1]$ に対応する画素データとの関係によって、 $data[n+1]$ の値が、実際の値よりも高くなるように補正されている。この補正により、 $data[n+1]$ の表示が行われる期間におけるソース電圧が、補正が行われない状態の電圧よりもだけ高められている。

## 【 0 1 0 1 】

このように補正が行われることによって、 $n+1$ 行目のゲートラインに対応する画素電極に対するプレ充電期間が、 $n$ 行目のゲートラインに対応するデータの黒表示によって影響を受けても、その影響を打ち消すように充電が行われることになる。これにより、 $n+1$ 行目のゲートラインに対応する画素電極に対して、所望の電位まで適切に充電を行うことが可能となる。

10

## 【 0 1 0 2 】

なお、図8に示す例では、フレーム反転駆動、すなわち、液晶層に対して印加する電圧の極性を1フレーム周期で反転させる交流駆動（反転駆動）が行われていることが想定されている。よって、1フレーム内においては、互いに隣接するゲートラインで、画素電極に対して印加される電圧の極性は同じとなるので、上記のようにプレ充電期間と本充電期間とを連続して設けることが可能となっている。

20

## 【 0 1 0 3 】

これに対して、ライン反転駆動、すなわち、液晶層に対して印加する電圧の極性を1水平走査ライン周期で反転させる交流駆動が行われる場合、互いに隣接するゲートラインで、画素電極に対して印加される電圧の極性が反転するので、上記のようにプレ充電期間と本充電期間とを連続して設けることができない。

## 【 0 1 0 4 】

図9は、ライン反転駆動を行う順次走査方式によって駆動が行われる場合の、 $i$ 番目の水平走査ラインに印加されるゲート信号の電位を示すゲート電圧 $[i]$ を示している。同図に示す例では、 $n$ 行目、 $n+2$ 行目、 $n+4$ 行目のゲートラインが一方の極性であり、 $n+1$ 行目、 $n+3$ 行目のゲートラインが他方の極性となっている。このような場合、プレ充電期間は、同じ極性で電圧印加が行われる2水平走査ライン前のゲートラインでの本充電期間と同じタイミングとなるように設定される。これにより、十分にプレ充電を行うことが可能となる。すなわち、上記と同様に、 $n+2$ 行目のゲートラインに対応する画素電極に対するプレ充電期間が、 $n$ 行目のゲートラインに対応するデータの本充電期間によって影響を受けることになるので、上記と同様の補正を行うことが有効となる。

30

## 【 0 1 0 5 】

また、異なる極性で電圧印加が行われる1水平走査ライン前のゲートラインでの本充電期間のタイミングでは、ゲート電圧を0にすることによって、異なる極性での電圧印加の影響を受けることなく、プレ充電の効果を維持することができる。

## 【 0 1 0 6 】

（補正回路の配置例）

上記の構成では、補正回路10は、表示制御回路2から出力された画像信号DATAに対して補正を行い、補正画像信号DATA'をソースドライバ3に対して出力するようになっている。図13の(a)は、この部分の構成を模式的に示している。

40

## 【 0 1 0 7 】

これに対して、補正回路10を、外部の信号源から出力されたデジタルビデオ信号Dvに対して補正を行い、補正デジタルビデオ信号Dv'を表示制御回路2に対して出力する構成とすることも可能である。図13の(b)は、この構成を模式的に示している。

## 【 0 1 0 8 】

このように、補正回路10は、表示制御回路2における表示制御が行われた後の画像信

50

号に対して補正を行うものであってもよいし、表示制御回路 2 における表示制御が行われる前のデジタルビデオ信号に対して補正を行うものであってもよい。ただし、表示制御回路 2 において独立ガンマ補正が行われる場合には注意が必要である。以下にこのことについて説明する。

【 0 1 0 9 】

独立ガンマ補正とは、液晶層に対して印加される電圧と光の透過率との関係を示す V - T カーブの波長依存性を補償するために、各色成分毎に行うガンマ補正である。つまり、一般的なガンマ補正は、入力階調のそれぞれに対して出力階調を設定することによって、入力階調の変化と実際の光の透過率との関係を適正にするものであるが、これを R G B の色成分それぞれに対して独立に行うものが独立ガンマ補正である。

10

【 0 1 1 0 】

図 1 4 は、独立ガンマ補正処理部 2 1 の概略構成を示している。同図に示すように、独立ガンマ補正処理部 2 1 は、独立ガンマ用 L U T 2 2 を備えている。また、図 1 5 は、独立ガンマ用 L U T 2 2 の具体例を示している。同図に示すように、独立ガンマ用 L U T 2 2 は、R G B の各色成分に対して、入力階調（同図の例では 0 ~ 2 5 5 階調）と出力階調との関係が設定されたテーブルとなっている。

【 0 1 1 1 】

独立ガンマ補正処理部 2 1 には、独立ガンマ補正前の画像データとして、R G B の各色成分のデータを含む画像データ ( R , G , B ) が入力される。独立ガンマ補正処理部 2 1 は、入力された画像データ ( R , G , B ) から、各色成分のデータを入力階調として抽出し、独立ガンマ用 L U T 2 2 を参照して、各色成分ごとに出力階調を特定する。この各色成分ごとの出力階調が、独立ガンマ補正後の画像データとしての画像データ ( R ' , G ' , B ' ) として出力される。

20

【 0 1 1 2 】

以上のような独立ガンマ補正は、基本的には表示制御回路 2 において行われる。すなわち、表示制御回路 2 が独立ガンマ補正処理部 2 1 を備えていることになる。ただし、独立ガンマ補正処理部 2 1 は、表示制御回路 2 に備えられているのではなく、表示制御回路 2 から独立して設けられていてもよい。

【 0 1 1 3 】

ここで、独立ガンマ補正処理部 2 1 による独立ガンマ補正が行われるタイミングと、補正回路 1 0 による上記の補正が行われるタイミングとの前後関係によって処理内容が変わってくることについて説明する。なお、以下の説明では、補正回路 1 0 による補正をゴースト補正と称する。

30

【 0 1 1 4 】

図 1 6 の ( a ) は、n ライン目と n + 2 ライン目の画像データ ( R , G , B ) の一例に対して、独立ガンマ補正を行わずに、ゴースト補正のみを行った場合の例を示している。この例では、n ライン目の画像データ ( R , G , B ) が ( 2 5 5 , 2 5 5 , 2 5 5 ) であり、n + 2 ライン目の画像データ ( R , G , B ) が ( 3 2 , 3 2 , 3 2 ) となっている。ここで、補正回路 1 0 に設けられている L U T 1 2 が図 1 7 のように設定されているものとする、補正回路 1 0 によるゴースト補正により、n + 2 ライン目の画像データ ( R , G , B ) が ( 2 6 , 2 6 , 2 6 ) に補正される。これによりゴーストと呼ばれる表示の不具合が解消される。

40

【 0 1 1 5 】

図 1 6 の ( b ) は、n ライン目と n + 2 ライン目の画像データ ( R , G , B ) の一例に対して、独立ガンマ補正を行った後にゴースト補正を行った場合の例を示している。この例では、n ライン目の画像データ ( R , G , B ) が ( 2 5 5 , 2 5 5 , 2 5 5 ) であり、n + 2 ライン目の画像データ ( R , G , B ) が ( 3 2 , 3 2 , 3 2 ) となっている。これに対して、図 1 5 に示す独立ガンマ用 L U T 2 2 によって独立ガンマ補正が行われると、n ライン目の画像データ ( R , G , B ) が ( 2 4 0 , 2 5 5 , 2 4 8 ) であり、n + 2 ライン目の画像データ ( R , G , B ) が ( 3 4 , 3 2 , 2 5 ) となる。その後、図 1 7 に

50

示すLUT12によってゴースト補正が行われると、 $n + 2$ ライン目の画像データ(R, G, B)が(25, 26, 19)に補正される。これによりゴーストと呼ばれる表示の不具合が解消される。つまり、独立ガンマ補正が行われた後にゴースト補正が行われる場合には、独立ガンマ補正およびゴースト補正の両方とも適切に行われることになる。

【0116】

図16の(c)は、 $n$ ライン目と $n + 2$ ライン目の画像データ(R, G, B)の一例に対して、ゴースト補正を行った後に独立ガンマ補正を行った場合の例を示している。この例では、 $n$ ライン目の画像データ(R, G, B)が(255, 255, 255)であり、 $n + 2$ ライン目の画像データ(R, G, B)が(32, 32, 32)となっている。これに対して、図17に示すLUT12によってゴースト補正が行われると、 $n + 2$ ライン目の画像データ(R, G, B)が(26, 26, 26)に補正される。その後、図15に示す独立ガンマ用LUT22によって独立ガンマ補正が行われると、 $n$ ライン目の画像データ(R, G, B)が(240, 255, 248)であり、 $n + 2$ ライン目の画像データ(R, G, B)が(28, 25, 20)となる。この場合、ゴースト補正が行われることによってゴーストの発生が解消された画像データに対して、独立ガンマ補正がさらに行われてしまうので、ゴーストが再発生してしまうことになる。

【0117】

すなわち、表示制御回路2において独立ガンマ補正が行われる場合、図13の(a)に示されるような構成、すなわち、表示制御回路2から出力される画像信号DATAに対して補正回路10がゴースト補正を行う構成であれば、適切に独立ガンマ補正およびゴースト補正を行うことができる。一方、図13の(b)に示されるような構成、すなわち、補正回路10によってゴースト補正された補正デジタルビデオ信号Dv'が表示制御回路2に入力される構成の場合、ゴースト補正が適切に行われないことになる。

【0118】

ゴースト補正を行った後に独立ガンマ補正を行う構成とする場合、補正回路10を図18に示すような構成とすることによって上記の問題を解決することができる。すなわち、補正回路10内に、RGBの各色成分に対応したLUT12R・12G・12Bを設け、RGBの各色成分ごとに独立して補正演算を行うようにする。ここで、LUT12R・12G・12Bを、後段で行われる独立ガンマ補正を考慮して各テーブルの値を設定しておくことにより、ゴースト補正を行った後に独立ガンマ補正を行っても、独立ガンマ補正およびゴースト補正の両方とも適切に行われることになる。この構成における補正演算および補間演算は上記した方法と同様であるのでここではその説明を省略する。

【0119】

なお、図18に示すような構成の補正回路10は、飛び越し走査方式および順次走査方式のいずれにおいても適用可能である。

【0120】

(補正回路の他の構成例)

上記の構成では、補正回路10は、補間演算部13がLUT12を参照して補間演算を行うことによって補正処理を行っているが、関数を用いた補正演算を行う補正演算処理部を設ける構成としてもよい。すなわち、この構成の場合、補正演算処理部は、まず、バッファ11から参照すべきデータおよび補正対象のデータを取得する。次に、補間演算処理部は、参照すべきデータおよび補正対象のデータを所定の関数に代入することによって、補正量を算出する。算出された補正量は、補正量格納部14に格納される。その後の処理は、上記した構成と同様である。

【0121】

(テレビジョン受像機の構成)

次に、本発明に係る液晶表示装置をテレビジョン受像機に使用した例について説明する。図10は、このテレビジョン受像機用の表示装置800の構成を示すブロック図である。この表示装置800は、Y/C分離回路80と、ビデオクロマ回路81と、A/Dコンバータ82と、液晶コントローラ83と、液晶パネル84と、バックライト駆動回路85

10

20

30

40

50

と、バックライト 86 と、マイコン（マイクロコンピュータ）87 と、階調回路 88 とを備えている。なお、上記液晶パネル 84 は、本発明に係る液晶表示装置に対応するものであり、アクティブマトリクス型の画素アレイからなる表示部と、その表示部を駆動するためのソースドライバおよびゲートドライバを含んでいる。

【0122】

上記構成の表示装置 800 では、まず、テレビジョン信号としての複合カラー映像信号 Scv が外部から Y/C 分離回路 80 に入力され、そこで輝度信号と色信号に分離される。これらの輝度信号と色信号は、ビデオクロマ回路 81 にて光の 3 原色に対応するアナログ RGB 信号に変換され、さらに、このアナログ RGB 信号は A/D コンバータ 82 により、デジタル RGB 信号に変換される。このデジタル RGB 信号は液晶コントローラ 83 10  
に入力される。また、Y/C 分離回路 80 では、外部から入力された複合カラー映像信号 Scv から水平および垂直同期信号も取り出され、これらの同期信号もマイコン 87 を介して液晶コントローラ 83 に入力される。

【0123】

液晶コントローラ 83 は、A/D コンバータ 82 からのデジタル RGB 信号（前記したデジタルビデオ信号 Dv に相当）に基づきドライバ用データ信号を出力する。また、液晶コントローラ 83 は、液晶パネル 84 内のソースドライバおよびゲートドライバを上記実施形態と同様に動作させるためのタイミング制御信号を、上記同期信号に基づいて生成し、それらのタイミング制御信号をソースドライバおよびゲートドライバに与える。また、階調回路 88 では、カラー表示の 3 原色 R, G, B それぞれの階調電圧が生成され、それらの階調電圧も液晶パネル 84 に供給される。 20

【0124】

液晶パネル 84 では、これらのドライバ用データ信号、タイミング制御信号および階調電圧に基づき内部のソースドライバやゲートドライバ等により駆動用信号（データ信号、走査信号等）が生成され、それらの駆動用信号に基づき内部の表示部にカラー画像が表示される。なお、この液晶パネル 84 によって画像を表示するには、液晶パネル 84 の後方から光を照射する必要がある。この表示装置 800 では、マイコン 87 の制御の下にバックライト駆動回路 85 がバックライト 86 を駆動することにより、液晶パネル 84 の裏面に光が照射される。

【0125】

上記の処理を含め、システム全体の制御はマイコン 87 が行う。なお、外部から入力される映像信号（複合カラー映像信号）としては、テレビジョン放送に基づく映像信号のみならず、カメラにより撮像された映像信号や、インターネット回線を介して供給される映像信号等も使用可能であり、この表示装置 800 では、様々な映像信号に基づいた画像表示が可能である。 30

【0126】

上記構成の表示装置 800 でテレビジョン放送に基づく画像を表示する場合には、図 11 に示すように、当該表示装置 800 にチューナ部 90 が接続される。このチューナ部 90 は、アンテナ（不図示）で受信した受信波（高周波信号）の中から受信すべきチャンネルの信号を抜き出して中間周波信号に変換し、この中間周波数信号を検波することによってテレビジョン信号としての複合カラー映像信号 Scv を取り出す。この複合カラー映像信号 Scv は、既述のように表示装置 800 に入力され、この複合カラー映像信号 Scv 40  
に基づく画像が当該表示装置 800 によって表示される。

【0127】

図 12 は、上記構成の表示装置をテレビジョン受像機とするときの機械的構成の一例を示す分解斜視図である。図 12 に示した例では、テレビジョン受像機は、その構成要素として、上記表示装置 800 の他に第 1 筐体 801 および第 2 筐体 806 を有しており、表示装置 800 を第 1 筐体 801 と第 2 筐体 806 とで包み込むようにして挟持した構成となっている。第 1 筐体 801 には、表示装置 800 で表示される画像を透過させる開口部 801a が形成されている。また、第 2 筐体 806 は、表示装置 800 の背面側を覆うも 50

のであり、当該表示装置 800 を操作するための操作回路 805 が設けられると共に、下方に支持用部材 808 が取り付けられている。

【0128】

本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせ得られる実施形態についても本発明の技術的範囲に含まれる。

【0129】

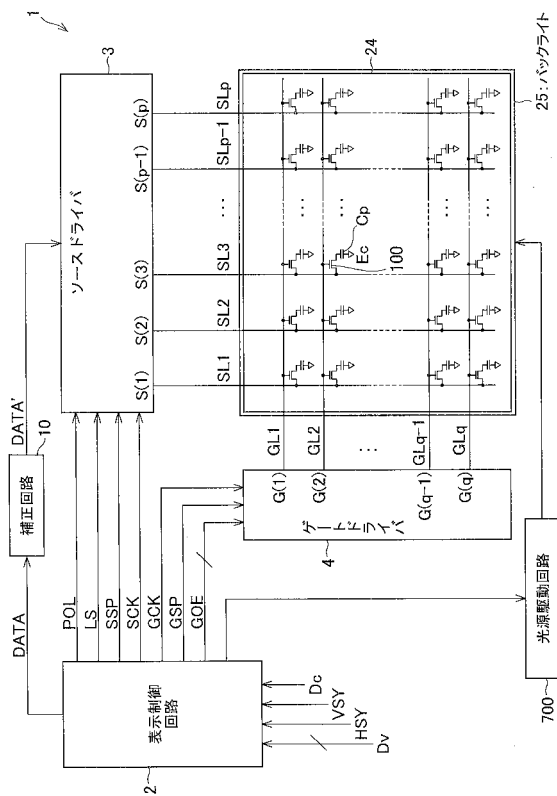
また、本願では説明の便宜上、列方向にデータ信号線、行方向に走査信号線と関連付けているが、画面を90°回転した構成なども含まれることは言うまでもない。

【産業上の利用可能性】

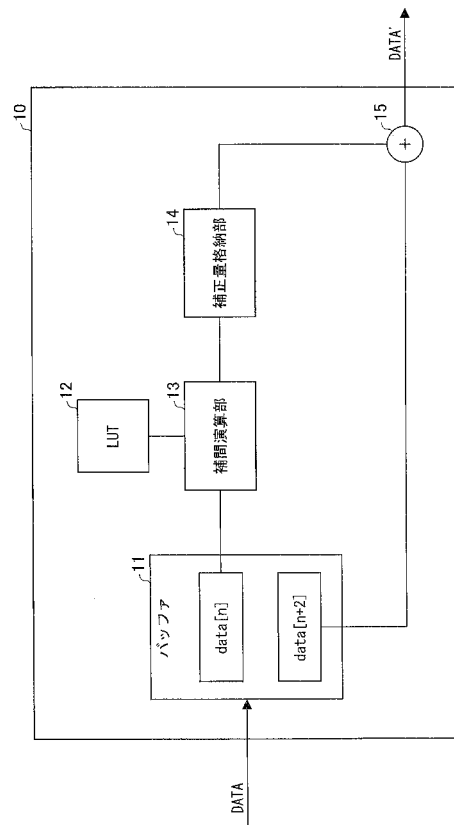
【0130】

本発明に係る液晶表示装置は、例えばパーソナルコンピュータのモニターやテレビジョン受像機など、各種の表示装置に適用できる。

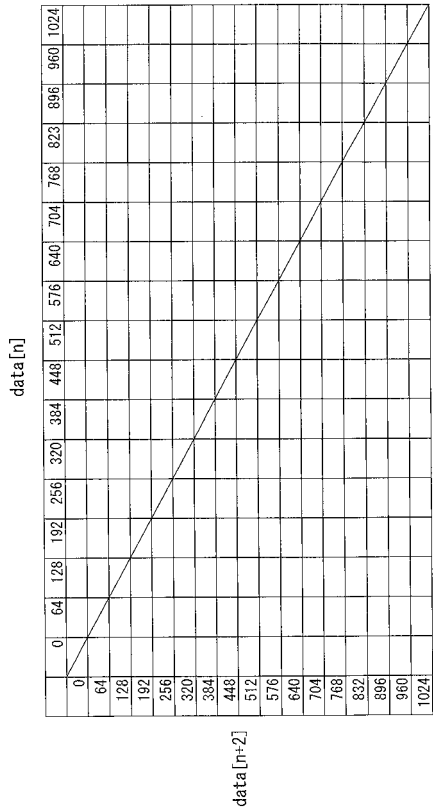
【図1】



【図2】



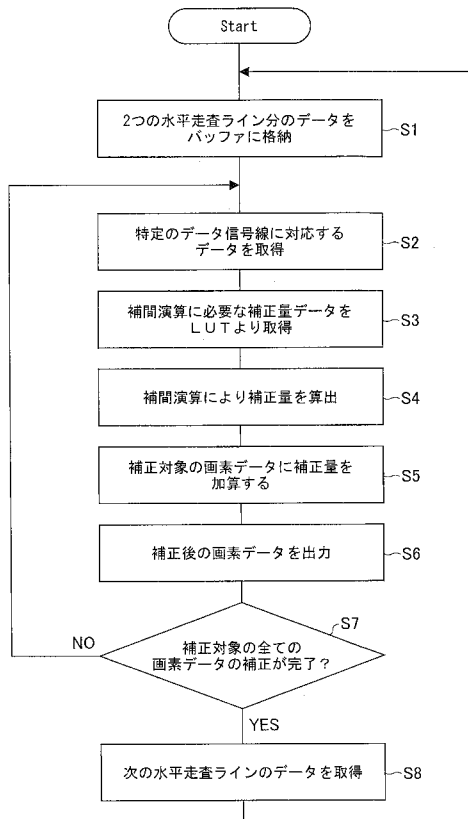
【 図 3 】



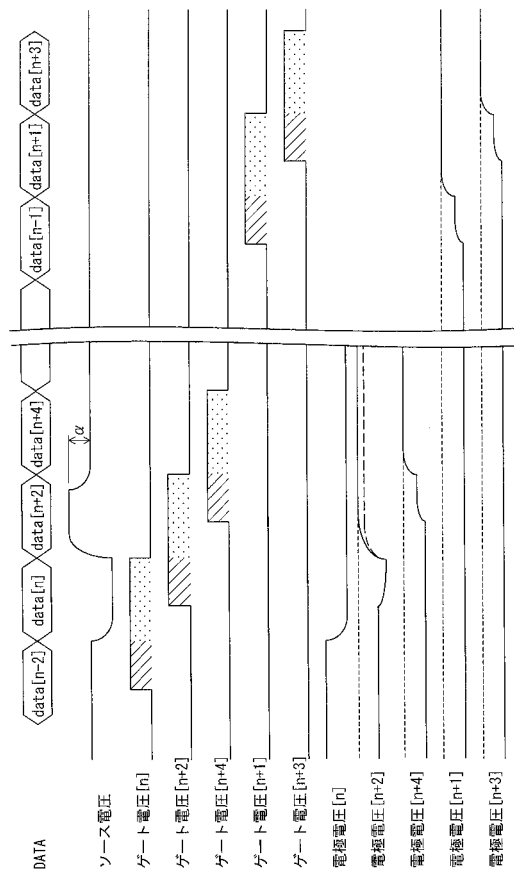
【 図 4 】

	data[n]				
	0	32	64	128	...
0	0	0	0	-1	
32	1	0	-1	-2	
64	2	1	0	-1	
128	1	0	0	0	
⋮					

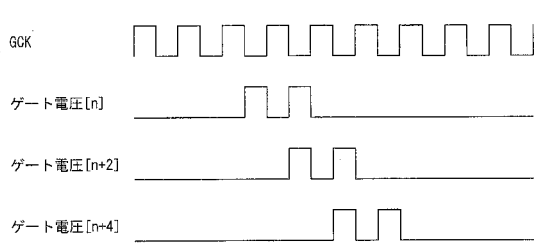
【 図 5 】



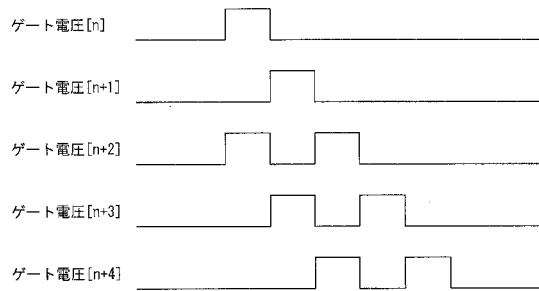
【 図 6 】



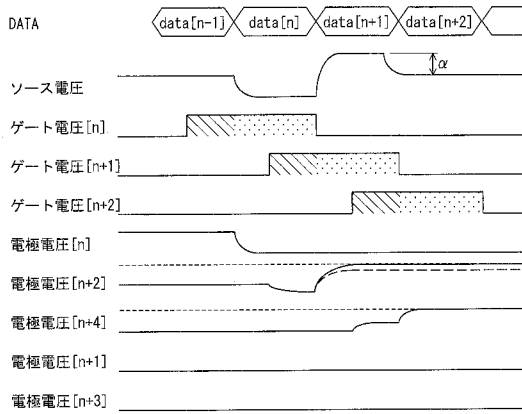
【図7】



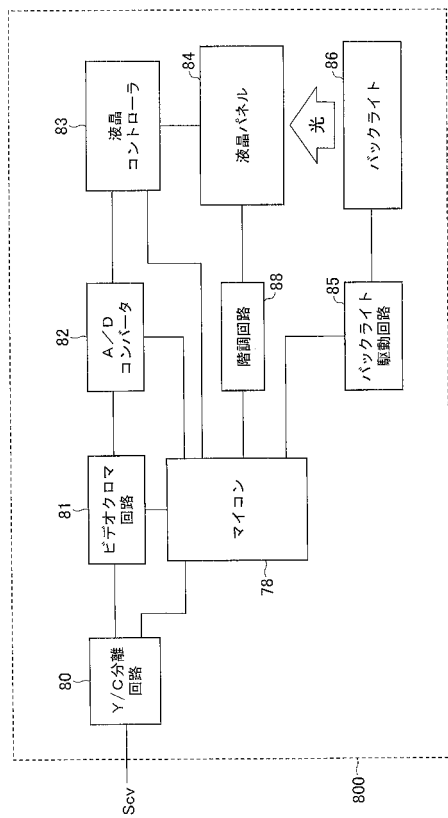
【図9】



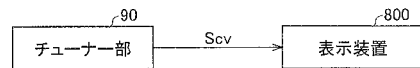
【図8】



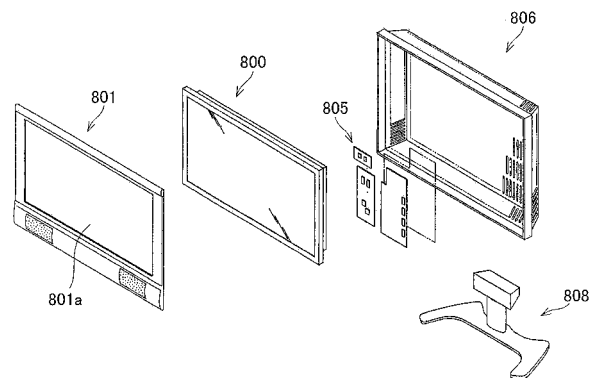
【図10】



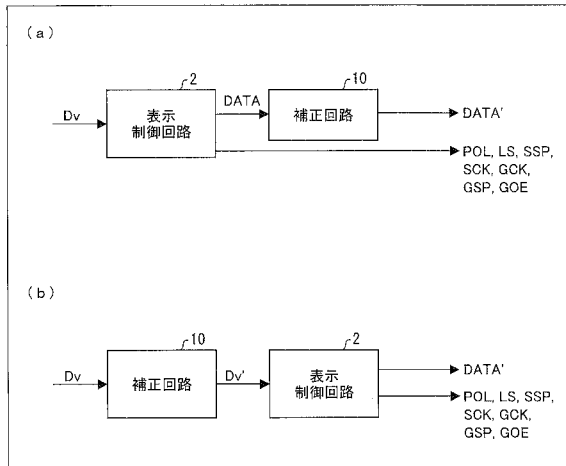
【図11】



【図12】



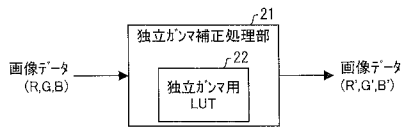
【図 13】



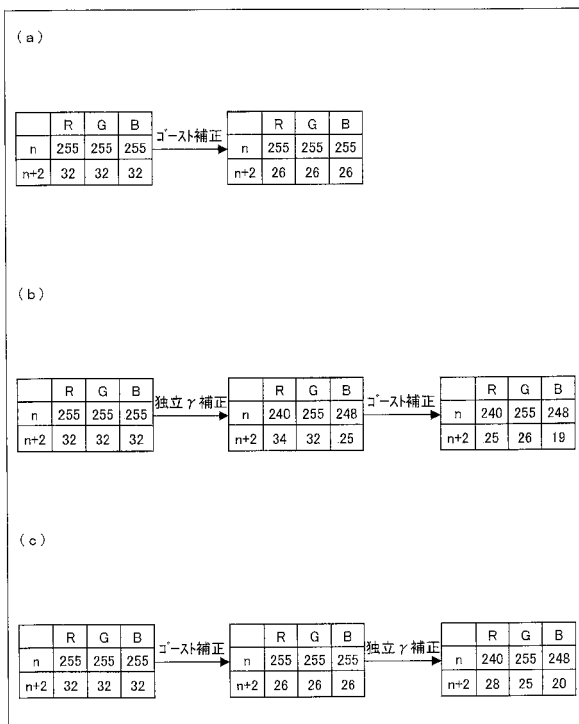
【図 15】

入力	出力		
	R	G	B
0	0	0	0
1	1	1	0
⋮			
26	28	25	20
⋮			
32	34	32	25
⋮			
240	244	240	220
⋮			
255	240	255	248

【図 14】



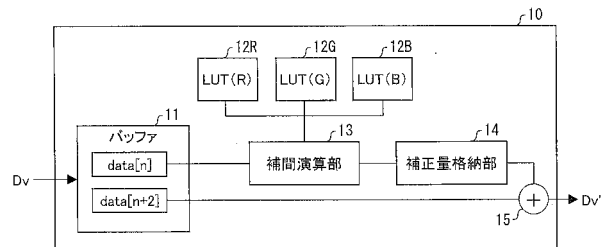
【図 16】



【図 17】

		nライン目						
		0	⋮	240	⋮	248	⋮	255
n+2 ライン 目	0							
	⋮							
	25					19		
	⋮							
	32							26
	34			25				
	⋮							
255								

【図 18】





---

フロントページの続き

(51)Int.Cl. F I

G 0 9 G	3/20	6 1 2 U
G 0 9 G	3/20	6 2 3 U
G 0 9 G	3/20	6 3 1 D
G 0 9 G	3/20	6 3 1 V
G 0 9 G	3/20	6 3 1 R
G 0 9 G	3/20	6 2 1 B
G 0 9 G	3/20	6 2 1 F
G 0 2 F	1/133	5 7 5
G 0 2 F	1/133	5 5 0

審査官 西島 篤宏

(56)参考文献 特開2005-140883(JP,A)  
特開2002-108288(JP,A)  
特開2003-084737(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G	3 / 0 0 - 3 / 3 8
G 0 2 F	1 / 1 3 3

专利名称(译)	数据处理装置，液晶显示装置，电视接收机和数据处理方法		
公开(公告)号	<a href="#">JP5208960B2</a>	公开(公告)日	2013-06-12
申请号	JP2009539981	申请日	2008-09-03
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	上田陽一 下敷領文一 入江健太郎		
发明人	上田 陽一 下敷領 文一 入江 健太郎		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3648 G09G3/2003 G09G2310/0205 G09G2310/0224 G09G2310/0251 G09G2320/0209 G09G2320/0276		
FI分类号	G09G3/36 G09G3/20.622.D G09G3/20.622.N G09G3/20.641.P G09G3/20.641.Q G09G3/20.612.U G09G3/20.623.U G09G3/20.631.D G09G3/20.631.V G09G3/20.631.R G09G3/20.621.B G09G3/20.621.F G02F1/133.575 G02F1/133.550		
优先权	2007290867 2007-11-08 JP 2008192237 2008-07-25 JP		
其他公开文献	JPWO2009060656A1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

1.一种数据处理装置，用于将由从外部输入的多个像素数据组成的图像信号校正到液晶驱动面板，校正电路校正要校正的第一像素数据和第一像素数据第二数据信号线，与基于第一像素数据驱动的数据信号线相同，并基于第一像素数据驱动它获得的像素数据，其特征在于，其校正根据第一像素数据的第二像素数据值的值之间的关系的第一像素数据的内插操作单元。因此，可以提供一种数据处理装置，其能够执行校正，以便当先前施加在特定数据信号线上的电压的影响影响像素的充电状态时抵消该影响。到。

【图 1】

