

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4634075号
(P4634075)

(45) 発行日 平成23年2月16日 (2011.2.16)

(24) 登録日 平成22年11月26日 (2010.11.26)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)**G02F 1/133 (2006.01)****G09G 3/20 (2006.01)**

G09G 3/36

G02F 1/133 550

G09G 3/20 612K

G09G 3/20 612R

G09G 3/20 622D

請求項の数 7 (全 14 頁) 最終頁に続く

(21) 出願番号 特願2004-192910 (P2004-192910)
 (22) 出願日 平成16年6月30日 (2004.6.30)
 (65) 公開番号 特開2006-17802 (P2006-17802A)
 (43) 公開日 平成18年1月19日 (2006.1.19)
 審査請求日 平成18年9月12日 (2006.9.12)

(73) 特許権者 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町2番2号
 (74) 代理人 100094525
 弁理士 土井 健二
 (74) 代理人 100094514
 弁理士 林 恒徳
 (72) 発明者 山崎 浩
 神奈川県川崎市中原区上小田中4丁目1番
 1号 富士通ディスプレイテクノロジーズ
 株式会社内

審査官 鳥居 祐樹

最終頁に続く

(54) 【発明の名称】 液晶表示装置の表示制御装置及びそれを有する液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

外部クロックと共に画像データを供給され、液晶表示パネルのデータドライバ及びゲートドライバにそれらのドライブタイミングを制御するタイミング制御信号を供給する表示制御装置において、

前記外部クロックに依存することなく内部クロックを生成する内部クロック生成ユニットと、

前記供給される画像データが前記外部クロックに同期して書き込まれるバッファメモリと、

前記バッファメモリに書き込まれた画像データを前記内部クロックに同期して前記データドライバに供給し、前記データドライバ及びゲートドライバのタイミング制御信号を、前記内部クロックに同期して生成するタイミング制御ユニットとを有し、

前記タイミング制御ユニットは、前記ゲートドライバによるゲート線へのドライブ終了後に前記データドライバによるデータ線へのデータ電圧の印加を継続するデータホールド時間を、前記内部クロックに同期して制御し、又は、前記タイミング制御ユニットは、前記データ線へのデータ電圧印加に先立って隣接するデータ線を短絡するチャージシェア時間を、前記内部クロックに同期して制御することを特徴とする表示制御装置。

【請求項 2】

請求項 1 において、

前記タイミング制御信号には、前記データドライバによる前記画像データに対応するデ

10

20

ータ電圧のデータ線への印加タイミングを制御するデータ電圧印加信号と、前記ゲートドライバによるゲート線のドライブタイミングを制御するゲートクロックとが含まれることを特徴とする表示制御装置。

【請求項 3】

請求項 1 において、

更に、外部からの表示同期信号に応じ且つ前記内部クロックに同期して生成される内部同期信号に応答して、カウンタ値をリセットし、前記内部クロックに同期してインクリメントまたはデクリメントするカウンタを有し、

前記タイミング制御ユニットは、前記カウンタのカウント値に基づいて、前記タイミング制御信号を生成することを特徴とする表示制御装置。

10

【請求項 4】

請求項 1 において、

前記バッファメモリは、1 行分の画像データを分割して格納する複数の分割ラインメモリであり、

前記タイミング制御ユニットは、前記外部クロックに同期して、前記画像データを前記複数の分割ラインメモリにシリアルに書き込み、前記内部クロックに同期して、前記複数の分割ラインメモリに格納された画像データをパラレルに読み出し、前記データドライバに供給することを特徴とする表示制御装置。

【請求項 5】

外部クロックと共に表示同期信号に対応して画像データを供給され、液晶表示パネルのデータドライバ及びゲートドライバにそれらのドライブタイミングを制御するタイミング制御信号を供給する表示制御装置において、

20

前記外部クロックに依存することなく一定周波数の内部クロックを生成する内部クロック生成ユニットと、

前記供給される画像データが前記外部クロックに同期してシリアルに書き込まれる第 1 及び第 2 のラインメモリと、

前記第 1 及び第 2 のラインメモリに書き込まれた画像データを前記内部クロックに同期して並列に読み出して前記データドライバに供給し、前記データドライバ及びゲートドライバのタイミング制御信号を前記内部クロックに同期して生成するタイミング制御ユニットとを有し、

30

前記タイミング制御ユニットは、前記ゲートドライバによるゲート線へのドライブ終了後に前記データドライバによるデータ線へのデータ電圧の印加を継続するデータホールド時間を、前記内部クロックに同期して制御し、又は、前記タイミング制御ユニットは、前記データ線へのデータ電圧印加に先立って隣接するデータ線を短絡するチャージシェア時間を、前記内部クロックに同期して制御することを特徴とする表示制御装置。

【請求項 6】

外部クロックと共に画像データを供給され、液晶表示パネルのデータドライバ及びゲートドライバにそれらのドライブタイミングを制御するタイミング制御信号を供給する表示制御装置を有する液晶表示装置において、

前記表示制御装置は、

40

前記外部クロックに依存することなく内部クロックを生成する内部クロック生成ユニットと、

前記供給される画像データが前記外部クロックに同期して書き込まれるバッファメモリと、

前記バッファメモリに書き込まれた画像データを前記内部クロックに同期して前記データドライバに供給し、前記データドライバ及びゲートドライバのタイミング制御信号を、前記内部クロックに同期して生成するタイミング制御ユニットとを有し、

前記タイミング制御ユニットは、前記ゲートドライバによるゲート線へのドライブ終了後に前記データドライバによるデータ線へのデータ電圧の印加を継続するデータホールド時間を、前記内部クロックに同期して制御し、又は、前記タイミング制御ユニットは、前

50

記データ線へのデータ電圧印加に先立って隣接するデータ線を短絡するチャージシェア時間を、前記内部クロックに同期して制御することを特徴とする液晶表示装置。

【請求項 7】

外部クロックと共に表示同期信号に対応して画像データを供給され、液晶表示パネルのデータドライバ及びゲートドライバにそれらのドライブタイミングを制御するにタイミング制御信号を供給する表示制御装置を有する液晶表示装置において、

前記外部クロックに依存することなく一定周波数の内部クロックを生成する内部クロック生成ユニットと、

前記供給される画像データが前記外部クロックに同期してシリアルに書き込まれる第 1 及び第 2 のラインメモリと、

前記第 1 及び第 2 のラインメモリに書き込まれた画像データを前記内部クロックに同期して並列に読み出して前記データドライバに供給し、前記データドライバ及びゲートドライバのタイミング制御信号を前記内部クロックに同期して生成するタイミング制御ユニットとを有し、

前記タイミング制御ユニットは、前記ゲートドライバによるゲート線へのドライブ終了後に前記データドライバによるデータ線へのデータ電圧の印加を継続するデータホールド時間を、前記内部クロックに同期して制御し、又は、前記タイミング制御ユニットは、前記データ線へのデータ電圧印加に先立って隣接するデータ線を短絡するチャージシェア時間を、前記内部クロックに同期して制御することを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置の表示制御装置及びそれを有する液晶表示装置に関し、特に、外部クロックに依存することなく液晶パネルのタイミングマージンを確保することができる表示制御装置及びそれを有する液晶表示装置に関する。

【背景技術】

【0002】

液晶表示装置は、液晶層を有する表示パネルと、その表示パネルを駆動するゲートドライバ、データドライバと、ゲートドライバやデータドライバの制御を行う表示制御装置とを有し、パーソナルコンピュータなどの表示信号供給装置から画像データとクロックを供給され、画像データに対応する画像を表示する。

【0003】

液晶表示装置は、外部からの入力クロックに同期して供給される画像データをラッチし、入力クロックに同期して内部のパネル駆動のためのタイミング制御信号を生成し、当該タイミング制御信号によってデータドライバやゲートドライバによるデータ線やゲート線のドライブ動作を制御する。このように、表示信号供給装置からの入力される入力クロックに同期して、入力画像データを入力し、表示パネル制御信号を生成する。

【0004】

例えば、特許文献 1 に液晶表示装置の表示制御装置が提案されている。この特許文献 1 には、入力クロックに同期して画像データを 1 対の左ラインメモリと右ラインメモリに書き込み、1 対の左右ラインメモリから並列に読み出してデータドライバに供給することが記載されている。この特許文献 1 によれば、内部で生成したクロックに同期して複数のラインメモリから並列に画像データを読み出してデータドライバに供給するので、画像データのデータドライバへの供給を確実に行うことができる。但し、データドライバやゲートドライバのタイミングを制御するタイミング制御信号についての記載はない。

【特許文献 1】特開 2003 - 66911 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

上記のように、従来の液晶表示装置の表示制御装置は、一部の例外を除いて、入力クロ

10

20

30

40

50

ックに同期して表示パネルのドライブタイミングを制御している。ところが、近年において、液晶表示パネルの大型化と画素数の増大に伴い、ゲート線のドライブタイミングのマー
ジンやデータ線のドライブタイミングのマージンがより厳しくなっている。また、
これらのドライブにおいて、従来に増してより複雑なドライブ制御が必要となり、様々な
タイミングマージンが厳しく、つまり小さくなる傾向にある。

【 0 0 0 6 】

一方で、パーソナルコンピュータなどの表示信号供給装置側のクロック速度のばらつき
が大きくなり、所定の規格範囲を超えたクロック速度で表示信号を供給することも少なく
なく、前述のタイミングマージンの低下とあいまって、外部クロックに同期して表示パネ
ルのドライブタイミングを制御することでは、安定して表示制御することができなくなる
という課題を有する。

10

【 0 0 0 7 】

そこで、本発明の目的は、外部クロックの周波数に依存せず、安定した表示制御を可能
にする液晶表示装置の表示制御装置及びそれを利用した液晶表示装置を提供することを目
的とする。

【課題を解決するための手段】

【 0 0 0 8 】

上記の目的を達成するために、本発明の第 1 の側面は、外部クロックと共に画像デー
タを供給され、液晶表示パネルのデータドライバ及びゲートドライバにそれらのドライブタ
イミングを制御するタイミング制御信号を供給する表示制御装置において、前記外部クロ
ックに依存することなく内部クロックを生成する内部クロック生成ユニットと、前記供給
される画像データが前記外部クロックに同期して書き込まれるバッファメモリと、前記バ
ッファメモリに書き込まれた画像データを前記内部クロックに同期して前記データドライ
バに供給し、前記データドライバによる前記画像データに対応するデータ電圧のデータ線
への印加タイミングを制御する電圧印加信号と、前記ゲートドライバによるゲート線のド
ライブタイミングを制御するゲートクロックとを少なくとも含むタイミング制御信号を、
前記内部クロックに同期して生成するタイミング制御ユニットとを有する。

20

【 0 0 0 9 】

上記の第 1 の側面において、より好ましい実施例では、前記タイミング制御ユニットは
、前記ゲート線のドライブ終了後に前記データ線へのデータ電圧の印加を継続するデータ
ホールド時間、前記データ線へのデータ電圧印加に先立って隣接するデータ線を短絡する
チャージシェア時間とを、前記内部クロックに同期して制御することを特徴とする。

30

【 0 0 1 0 】

上記の目的を達成するために、本発明の第 2 の側面は、上記第 1 の側面の表示制御装置
と、液晶表示パネルと、データドライバ及びゲートドライバとを有する液晶表示装置であ
る。

【発明の効果】

【 0 0 1 1 】

前記本発明の第 1 の側面によれば、液晶表示パネルのドライバ回路へのタイミング制御
信号を外部から供給される入力クロックではなく、入力クロックに依存しない内部クロッ
クに同期して生成しているので、ドライバ回路の種々のドライブマージンを満たすタイミ
ング制御信号により安定して表示制御することができる。

40

【発明を実施するための最良の形態】

【 0 0 1 2 】

以下、図面にしたがって本発明の実施の形態について説明する。但し、本発明の技術的
範囲はこれらの実施の形態に限定されず、特許請求の範囲に記載された事項とその均等物
まで及ぶものである。

【 0 0 1 3 】

図 1 は、本実施の形態における液晶表示装置の構成図である。液晶表示装置は、液晶表
示パネル 10 と、表示パネルの水平方向に配置されたゲート線 G L を水平同期信号に同期

50

して駆動する複数のゲートドライバGD-1～GD-M、表示パネルの垂直方向に配置されたデータ線DLに水平同期信号に同期して画像データに対応するデータ電圧を印加する複数のデータドライバDD-1～DD-Nと、それらのドライバの動作タイミングを制御する表示制御装置20とを有する。表示パネル10には、水平方向に複数のゲート線GLが配置され、垂直方向に複数のデータ線DLが配置され、それらの交差位置にセルトランジスタTFTと液晶画素LCとを有する画素PXが配置されている。複数のゲートドライバGDは、ゲートドライバ基板12上に搭載され、それぞれが複数本のゲート線をドライブする。また、複数のデータドライバDDは、データドライブ基板14上に搭載され、それぞれが複数本のデータ線にデータ電圧を印加する。

【0014】

10

更に、表示制御装置20は、図示しないパソコンなどの表示信号供給装置から入力クロックE-CLKに同期して画像データE-DATAが供給され、上記ドライバへのタイミング制御信号、つまり、ゲート信号制御信号GSG、ゲートクロックG-CLK、データ線電圧印加信号DVDと、内部画像データD-DATAとを生成し、ドライバGD、DDに供給する。表示制御装置20は、入力クロックに依存しない一定の周波数を有する内部クロックI-CLKを生成する内部クロック生成用発振回路OSCと、タイミング制御信号を生成するタイミング制御ユニット22と、入力される画像データE-DATAを一時的に蓄積するバッファメモリとしてのラインメモリ24とを有する。

【0015】

タイミング制御ユニット22は、供給される画像データE-DATAを入力クロックE-CLKに同期してラインメモリ24に書き込み、内部クロックI-CLKに同期して上記タイミング制御信号を生成すると共に、ラインメモリ24内に書き込んだデータを内部クロックI-CLKに同期して読み出し、データドライバDDに供給する。詳細な動作については、後述する。

20

【0016】

図2は、ゲートドライバとデータドライバの構成を示す図である。ゲートドライバGDは、ゲートクロックG-CLKに同期してシフトするシフトレジスタ30と、シフトレジスタ30の出力にตอบสนองして、対応するゲート線GLに所定のゲート電圧波形を印加するゲートドライバ回路32とを有する。このゲートドライバ回路32は、ゲート信号制御信号GSCのタイミングにตอบสนองして、ゲート電圧波形を後述する所定の形状に成形する。また、データドライバDDは、内部データD-DATAに対応してデータ線へのデータ電圧を生成し、データ線に当該データ電圧を印加するデータドライバ回路34と、データ線へのデータ電圧を印加する前に、隣接するデータ線間を短絡するデータ線短絡回路SCとを有する。

30

【0017】

液晶表示パネルは、液晶の寿命を長くする目的で、隣接するデータ線に印加する電圧の極性を水平同期期間毎に反転する反転駆動方式で駆動されるのが一般的である。その場合、隣接する水平同期期間において、前の水平同期期間での印加電圧極性とは反対の極性で、現在の水平同期期間での印加データ電圧が生成される。そこで、前水平同期期間での印加電力を無駄にしないために、隣接データ線間を短絡して、両データ線のチャージをシェアし、その後に、逆極性のデータ電圧を印加することが行われる。この短絡する時間を最適化することで、データ線のチャージを無駄にすることなく省電力化を図ることができる。そして、データ線電圧印加信号DVDにより隣接データ線間の短絡制御のタイミングが制御される。したがって、このデータ線電圧印加信号DVDのタイミングは、省電力化に影響を与える。

40

【0018】

図3、図4は、外部クロックに同期する場合の表示制御装置の動作波形図である。表示パネルのタイミング制御信号を外部クロックE-CLKに同期して生成することが従来例において行われている。パソコンなどの表示信号供給装置は、同期用のクロックE-CLKと表示同期信号情報が埋め込まれた画像データE-DATAとを液晶表示装置の表示制御装置20に供給する。そして、画像データに埋め込まれた表示同期信号情報に基づいて、表示制御装置20が入力クロックE-CLKに同期したイネーブル信号ENABLEを生成する。このイネーブル

50

信号が、水平同期期間と垂直同期期間を制御する表示同期信号である。または、パソコンなどの表示信号供給装置は、同期用のクロックE-CLK及びイネーブル信号ENABLEと、画像データE-DATAとを供給する場合もある。その場合は、イネーブル信号及び画像データE-DATAはいずれも入力クロックE-CLKに同期している。

【0019】

ゲートクロックG-CLKは、イネーブル信号ENABLEの立ち上がりより所定時間早く立ち上がり、イネーブル信号ENABLEの立ち下がりに対応して立ち下がる信号であり、ゲート線の走査タイミングを制御する。つまり、ゲートクロックG-CLKの立ち上がりに同期して、ゲート線GL-1, GL-2, GL-3が順次走査駆動される。また、ゲート信号制御信号GSCは、ゲートクロックG-CLKの立ち上がりに対応して立ち下がり、所定時間後に立ち上がるタイミング制御信号であり、ゲート信号制御信号GSCの立ち上がりに対応して、ゲート線GL-1, GL-2の駆動波形が、Hレベルから徐々に低下するように制御される。このゲート線駆動波形の低下は、表示パネルの水平方向に長く延びるゲート線の印加電圧波形が、ゲートドライバの反対側でなまるのを抑制するために行われる。

【0020】

更に、イネーブル信号ENABLEの立ち下がり立ち上がり、立ち上がり立ち下がるデータ電圧印加信号DVDは、隣接するデータ線間を短絡する短絡回路のタイミング制御回路であり、データ電圧印加信号DVDがHレベルの間 t_{SC} 、隣接データ線間が短絡される。したがって、水平同期期間Hsync開始から短絡期間（またはチャージシェア時間） t_{SC} の間は、隣接データ線間が短絡され、その後、データ電圧印加信号DVDがLレベルの間、データ線DLが画像データD-DATAに対応するデータ電圧でドライブされる。つまり、データ電圧印加信号DVDは、データ線DLへの電圧印加タイミングを制御している。そして、ゲート線GL-1, GL-2へのゲート電圧の印加が終了した後も、所定のデータ保持時間D_Hの間は、データ線DLへのデータ電圧印加が継続される。

【0021】

上記のデータ保持時間D_Hは、液晶表示パネルの駆動特性に影響を与えるので、設計された時間に納めることが必要である。同様に、前水平同期期間での蓄積チャージを有効利用してその駆動電力を無駄にしないために、短絡期間（チャージシェア時間） t_{GS} を設計された時間を確保することが必要であり、それにより最適な省電力化を図ることができる。

【0022】

図4は、入力クロックが高速になった場合の表示制御装置の動作波形図である。この動作波形においても、入力クロックE-CLKに同期して、表示パネルをドライブするタイミング制御信号G-CLK、GSC、DVDが生成される。但し、入力クロックE-CLKが高速になったことにより、各タイミング制御信号もそれに同期して高速化され、それらタイミング制御信号により生成される短絡期間（チャージシェア時間） t_{SC} やデータ保持期間D_Hが短くなり、表示パネルの設計値通りのタイミングマージンを確保することができなくなり、安定した表示パネルの動作が得られなくなる。このようなタイミングマージンの問題は、近年において、表示パネルの大型化と画素数の増大に起因するものである。したがって、タイミングマージンがより厳格になった液晶表示パネルのタイミング制御を、入力クロックに同期させる方法は、かかる大型化され画素数が増大した表示パネルには不適切になる傾向がある。

【0023】

図5は、本実施の形態における表示制御装置のタイミング制御ユニット22の構成図である。この図には、タイミング制御ユニット22の構成に加えて、ラインメモリ22も示されている。タイミング制御ユニット22は、入力画像データE-DATAから同期情報と画像データとを分離する信号分離回路44を有し、信号分離回路44は、分離した同期情報を基に入力クロックE-CLKに同期してイネーブル信号ENABLEを生成するとともに、分離した画像データD-DATAをラインメモリ22に供給する。このラインメモリ22は、たとえば、ライト入力端子とリード出力端子とを有し、書き込みと読み出しとを同時に行うことがで

きるデュアルポートメモリであり、ラインメモリ制御回路48により生成されるライトイネーブル信号WEとライトクロックWCLKとにより、ラインメモリへの画像データの書き込み動作が制御され、ラインメモリ制御回路48により生成されるリードイネーブル信号REとリードクロックRCLKとにより、画像データの読み出し動作が制御される。ラインメモリ制御回路48は、イネーブル信号ENABLEと入力クロックE-CLKに同期して、ライトイネーブル信号WEとライトクロックWCLKとを生成し、入力クロックに同期して供給画像データE-DATAをラインメモリ22に書き込む。

【0024】

タイミング制御ユニット22内の同期信号生成回路46は、イネーブル信号ENABLEのタイミングに基づき、内部クロックI-CLKに同期した内部同期信号I-SYNCを生成し、カウンタ40にリセット信号RSTとして供給する。カウンタ40は、リセット信号RSTによりリセットされた後、内部クロックI-CLKに同期してカウント動作を行う。そして、カウンタのカウント値COUNTがタイミング制御信号生成回路42に供給され、あらかじめ設定されたカウント値のタイミングで、ゲートクロックG-CLK、ゲート信号制御信号GSC、データ電圧印加信号DVDらのタイミング制御信号が生成される。また、タイミング制御ユニット22内のラインメモリ制御回路48は、このカウント値COUNTを入力し、あらかじめ設定されたカウント値のタイミングでリードイネーブル信号REとリードクロックRCLKとを生成し、ラインメモリ22の読み出し動作を制御する。

【0025】

図6は、本実施の形態における表示制御装置の動作波形図である。入力クロックE-CLKに同期したイネーブル信号ENABLEに応じて、ライトイネーブル信号WEが生成され、それに基づいて、入力画像データE-DATAが、ラインメモリ22に書き込まれる。一方、内部クロックI-CLKに同期して生成される内部同期信号I-SYNC(図示せず)と内部クロックI-CLKに同期して生成されるカウンタ40のカウント値COUNT(図示せず)をもとに、リードイネーブル信号RE、ゲートクロックG-CLK、ゲート信号制御信号GSC、データ電圧印加信号DVDが生成される。つまり、これらのタイミング制御信号は、外部クロックE-CLKにかかわらず一定周期の内部クロックI-CLKに同期した設計値通りのタイミングになる。

【0026】

まず、リードイネーブル信号REにตอบสนองして、ラインメモリ22内の画像データD-DATAが読み出され、データドライバに供給される。一方、ゲートクロックG-CLKにตอบสนองして、ゲート線が順次Hレベルにドライブされ、ゲート信号制御信号GSCにตอบสนองして、ゲート電圧が降下される。そして、データ電圧印加信号DVDにตอบสนองして、データドライバは、画像データD-DATAに対応するデータ電圧をデータ線に印加する。このように、内部のタイミング制御信号が全て内部クロックI-CLKに同期した設計値通りのタイミングになるので、データ線間の短絡期間(チャージシェア期間) t_{SC} や、ゲート線への電圧印加終了後にデータ線へのデータ電圧印加を継続するデータ保持期間DHも設計値通りの時間に制御される。

【0027】

図7は、本実施の形態における表示制御装置の動作波形図である。入力クロックE-CLKに同期するイネーブル信号ENABLEの立ち上がりエッジが発生する時に、内部クロックI-CLKに同期して内部同期信号I-SYNCが生成され、その内部同期信号I-SYNCでリセットされたカウンタが、内部クロックI-CLKに同期してカウントアップ(或いはカウントダウン)する。そして、そのカウンタのカウント値COUNTにもとづいて、タイミング制御信号、つまりリードイネーブル信号RE、ゲートクロック信号G-CLK、ゲート信号制御信号GSC、データ電圧印加信号DVDが生成される。例えば、ゲートクロック信号G-CLKは、カウント値COUNTが「2」になった次のタイミングでHレベルになり、カウント値が「6」になった次のタイミングでLレベルになる。他の制御信号も、図7に示されるとおり、それぞれのカウント値のタイミングでH,Lレベルに制御される。

【0028】

図8は、本実施の形態の変形例における液晶表示装置の構成図である。この変形例は、特許文献1に開示されているように、ラインメモリを複数個に分割し、入力画像データを

10

20

30

40

50

それら複数のラインメモリにシリアルに書き込み、複数のラインメモリから平行に画像データを読み出してデータドライバに供給する。その場合に、ラインメモリへの入力画像データの書き込みは、入力クロックE-CLKに同期して行われ、ラインメモリからの読み出しと表示パネルのドライバのタイミング制御は、内部クロックI-CLKに同期して行われる。

【0029】

図8に示されるように、表示制御装置20は、タイミング制御ユニット22と、左ラインメモリ24Lと右ラインメモリ24Rとを有する。そして、タイミング制御ユニット22は、左ラインメモリ24Lには、ライトイネーブル信号WE-Lのタイミングで入力クロックE-CLKに同期して1行の左側の画像データD-DATA-Lを書き込み、右ラインメモリ24Rには、ライトイネーブル信号WE-Rのタイミングで入力クロックE-CLKに同期して1行の右側の画像データD-DATA-Rを書き込む。表示信号供給装置からは、入力クロックE-CLKに同期して画像データD-DATAが画素単位でシリアルに供給されるので、タイミング制御ユニット22は、入力クロックE-CLKに同期して、左ラインメモリ24Lと右ラインメモリ24Rに画像データE-DATA-L,Rをシリアルに書き込む。

10

【0030】

一方、タイミング制御ユニット22は、左右ラインメモリ24L, 24Rに書き込まれた画像データI-DATA-L、I-DATA-Rを、内部クロックI-CLKに同期したリードイネーブル信号REのタイミングで並列に読み出し、それぞれ対応するデータドライバDDに供給する。この時のリードクロックRCLKは、内部クロックI-CLKに同期し、例えば、入力クロックE-CLKよりも高速のクロックであることが好ましい。それにより、短時間で左右ラインメモリ内の画像データをデータドライバに転送することができる。そして、ゲートドライバGDへのゲートクロックG-CLK、ゲート信号制御信号GSC、及び、データドライバDDへのデータ電圧印加信号DVDは、前述の実施の形態と同様に、内部クロックI-CLKに同期して生成される。

20

【0031】

図9は、図8の表示制御装置の動作波形図である。入力クロックE-CLKとイネーブル信号ENABLEに基づいてライトイネーブル信号WE-L, WE-Rが生成され、それに基づいて入力画像データE-DATA-L, E-DATA-Rがそれぞれ左右ラインメモリ24L, 24Rに書き込まれる。一方、入力クロックI-CLKに同期する内部同期信号I-SYNCが生成され、それによりタイミング制御ユニット22内のカウンタがリセットされ、内部クロックI-CLKに同期してカウンタがカウントアップを行う。そして、そのカウンタ値COUNTに基づいて、それぞれのタイミングのリードイネーブル信号RE、データ電圧印加信号DVDが生成される。前述したとおり、リードイネーブル信号REに反応して、左右のラインメモリ24L, 24Rから画像データが並列に読み出され、データドライバに供給される。この読み出し期間を短くするために、内部クロックI-CLKに同期し且つ外部クロックE-CLKよりも高速の読み出しクロックRCLK(図示せず)に同期して、読み出し動作を行うようにすることが好ましい。並列読みだしと高速読み出しクロックとにより、ラインメモリからデータドライバへの画像データの転送時間をより短くすることができる。しかも、ラインメモリからデータドライバへの画像データの転送は、内部クロックに同期して制御されるので、供給される入力クロックの周波数に依存せず、安定して画像データの転送を行うことができる。

30

40

【0032】

更に、左右ラインメモリは、画像データのシリアル書き込みと、平行読み出しとを同時に行うことができるように、デュアルポートメモリが採用される。そして、図9に示されるように、左右ラインメモリへの書き込みが終了する前から、並列読みだしが開始される。

【0033】

以上、実施の形態をまとめると以下の付記の通りである。

【0034】

(付記1) 外部クロックと共に画像データを供給され、液晶表示パネルのデータドライバ及びゲートドライバにそれらのドライブタイミングを制御するタイミング制御信号を供

50

給する表示制御装置において、

前記外部クロックに依存することなく内部クロックを生成する内部クロック生成ユニットと、

前記供給される画像データが前記外部クロックに同期して書き込まれるバッファメモリと、

前記バッファメモリに書き込まれた画像データを前記内部クロックに同期して前記データドライバに供給し、前記データドライバ及びゲートドライバのタイミング制御信号を、前記内部クロックに同期して生成するタイミング制御ユニットとを有することを特徴とする表示制御装置。

【0035】

10

(付記2) 付記1において、

前記タイミング制御信号には、前記データドライバによる前記画像データに対応するデータ電圧のデータ線への印加タイミングを制御するデータ電圧印加信号と、前記ゲートドライバによるゲート線のドライブタイミングを制御するゲートクロックとが含まれることを特徴とする表示制御装置。

【0036】

(付記3) 付記1において、

前記タイミング制御ユニットは、前記ゲート線のドライブ終了後に前記データ線へのデータ電圧の印加を継続するデータホールド時間を、前記内部クロックに同期して制御することを特徴とする表示制御装置。

20

【0037】

(付記4) 付記1において、

前記タイミング制御ユニットは、前記データ線へのデータ電圧印加に先立って隣接するデータ線を短絡するチャージシェア時間を、前記内部クロックに同期して制御することを特徴とする表示制御装置。

【0038】

(付記5) 付記1において、

前記内部クロックは、前記外部クロックの周波数に依存することなく一定の周波数を有することを特徴とする表示制御装置。

【0039】

30

(付記6) 付記1または5において、

更に、外部からの表示同期信号に応じ且つ前記内部クロックに同期して生成される内部同期信号にตอบสนองして、カウンタ値をリセットし、前記内部クロックに同期してインクリメントまたはデクリメントするカウンタを有し、

前記タイミング制御ユニットは、前記カウンタのカウント値に基づいて、前記タイミング制御信号を生成することを特徴とする表示制御装置。

【0040】

(付記7) 付記1において、

前記バッファメモリは、1行分の画像データを格納するラインメモリであることを特徴とする表示制御装置。

40

【0041】

(付記8) 付記1において、

前記バッファメモリは、1行分の画像データを分割して格納する複数の分割ラインメモリであり、

前記タイミング制御ユニットは、前記外部クロックに同期して、前記画像データを前記複数の分割ラインメモリにシリアルに書き込み、前記内部クロックに同期して、前記複数の分割ラインメモリに格納された画像データをパラレルに読み出し、前記データドライバに供給することを特徴とする表示制御装置。

【0042】

(付記9) 外部クロックと共に表示同期信号に対応して画像データを供給され、液晶表

50

示パネルのデータドライバ及びゲートドライバにそれらのドライブタイミングを制御するにタイミング制御信号を供給する表示制御装置において、

前記外部クロックに依存することなく一定周波数の内部クロックを生成する内部クロック生成ユニットと、

前記供給される画像データが前記外部クロックに同期してシリアルに書き込まれる第 1 及び第 2 のラインメモリと、

前記第 1 及び第 2 のラインメモリに書き込まれた画像データを前記内部クロックに同期して並列に読み出して前記データドライバに供給し、前記データドライバ及びゲートドライバのタイミング制御信号を前記内部クロックに同期して生成するタイミング制御ユニットとを有することを特徴とする表示制御装置。

10

【 0 0 4 3 】

(付記 1 0) 付記 9 において、

前記タイミング制御信号には、前記データドライバによる前記画像データに対応するデータ電圧のデータ線への印加タイミングを制御するデータ電圧印加信号と、前記ゲートドライバによるゲート線のドライブタイミングを制御するゲートクロックとが含まれることを特徴とする表示制御装置。

【 0 0 4 4 】

(付記 1 1) 付記 9 において、

前記タイミング制御ユニットは、前記ゲート線のドライブ終了後に前記データ線へのデータ電圧の印加を継続するデータホールド時間を、前記内部クロックに同期して制御することを特徴とする表示制御装置。

20

【 0 0 4 5 】

(付記 1 2) 付記 9 において、

前記タイミング制御ユニットは、前記データ線へのデータ電圧印加に先立って隣接するデータ線を短絡するチャージシェア時間を、前記内部クロックに同期して制御することを特徴とする表示制御装置。

【 0 0 4 6 】

(付記 1 3) 外部クロックと共に画像データを供給され、液晶表示パネルのデータドライバ及びゲートドライバにそれらのドライブタイミングを制御するタイミング制御信号を供給する表示制御装置を有する液晶表示装置において、

30

前記表示制御装置は、

前記外部クロックに依存することなく内部クロックを生成する内部クロック生成ユニットと、

前記供給される画像データが前記外部クロックに同期して書き込まれるバッファメモリと、

前記バッファメモリに書き込まれた画像データを前記内部クロックに同期して前記データドライバに供給し、前記データドライバ及びゲートドライバのタイミング制御信号を、前記内部クロックに同期して生成するタイミング制御ユニットとを有することを特徴とする液晶表示装置。

【 0 0 4 7 】

40

(付記 1 4) 外部クロックと共に表示同期信号に対応して画像データを供給され、液晶表示パネルのデータドライバ及びゲートドライバにそれらのドライブタイミングを制御するにタイミング制御信号を供給する表示制御装置を有する液晶表示装置において、

前記外部クロックに依存することなく一定周波数の内部クロックを生成する内部クロック生成ユニットと、

前記供給される画像データが前記外部クロックに同期してシリアルに書き込まれる第 1 及び第 2 のラインメモリと、

前記第 1 及び第 2 のラインメモリに書き込まれた画像データを前記内部クロックに同期して並列に読み出して前記データドライバに供給し、前記データドライバ及びゲートドライバのタイミング制御信号を前記内部クロックに同期して生成するタイミング制御ユニッ

50

トとを有することを特徴とする液晶表示装置。

【図面の簡単な説明】

【0048】

【図1】本実施の形態における液晶表示装置の構成図である。

【図2】ゲートドライバとデータドライバの構成を示す図である。

【図3】外部クロックに同期する場合の表示制御装置の動作波形図である。

【図4】外部クロックに同期する場合の表示制御装置の動作波形図である。

【図5】本実施の形態における表示制御装置のタイミング制御ユニットの構成図である。

【図6】本実施の形態における表示制御装置の動作波形図である。

【図7】本実施の形態における表示制御装置の動作波形図である。

【図8】本実施の形態の変形例における液晶表示装置の構成図である。

【図9】図8の表示制御装置の動作波形図である。

【符号の説明】

【0049】

10：液晶表示パネル、20：表示制御装置、22：タイミング制御ユニット

24：バッファメモリ（ラインメモリ）、OSC：内部クロック発生ユニット

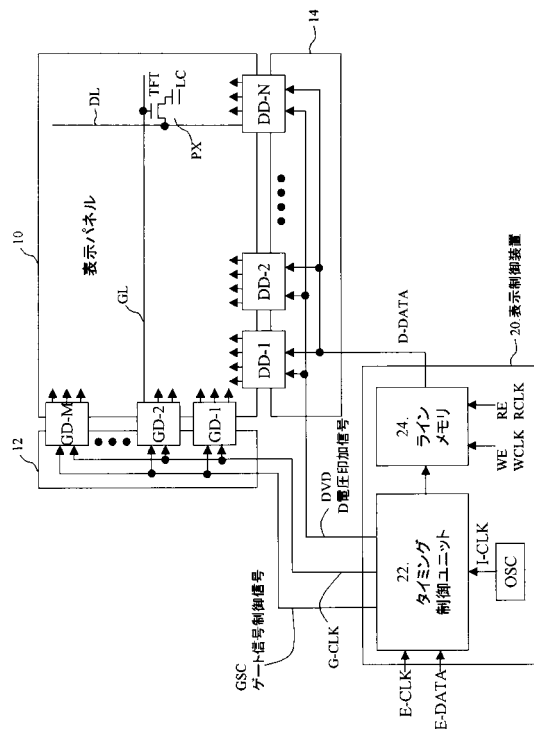
E-CLK：外部クロック、I-CLK：内部クロック、E-DATA：画像データ

GD：ゲートドライバ、DD：データドライバ

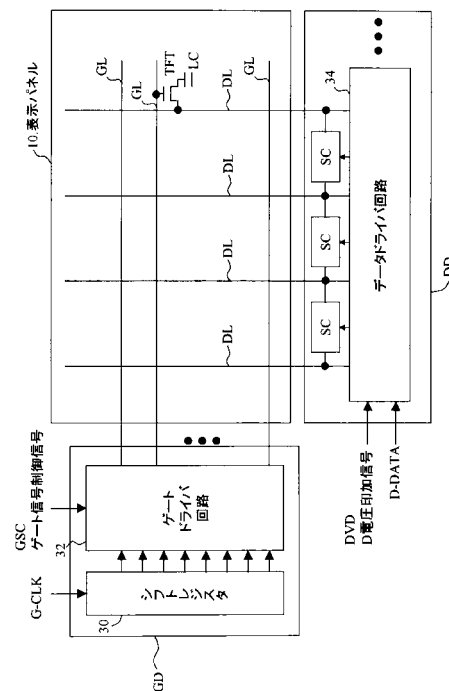
G-CLK：ゲートクロック、GSC：ゲート信号制御信号、DVD：データ電圧印加信号

WE：ライトイネーブル信号、RE：リードイネーブル信号

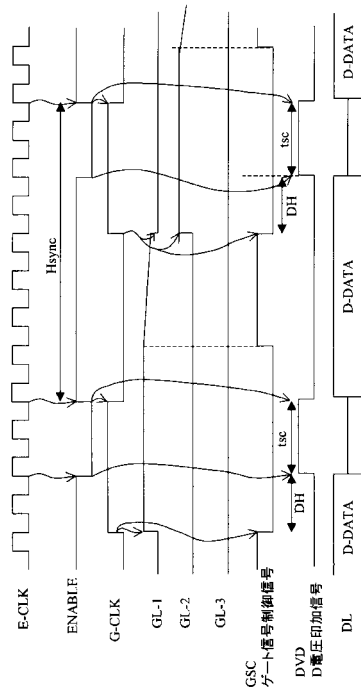
【図1】



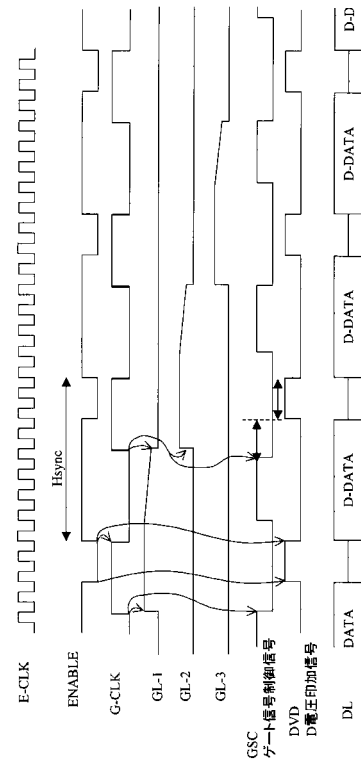
【図2】



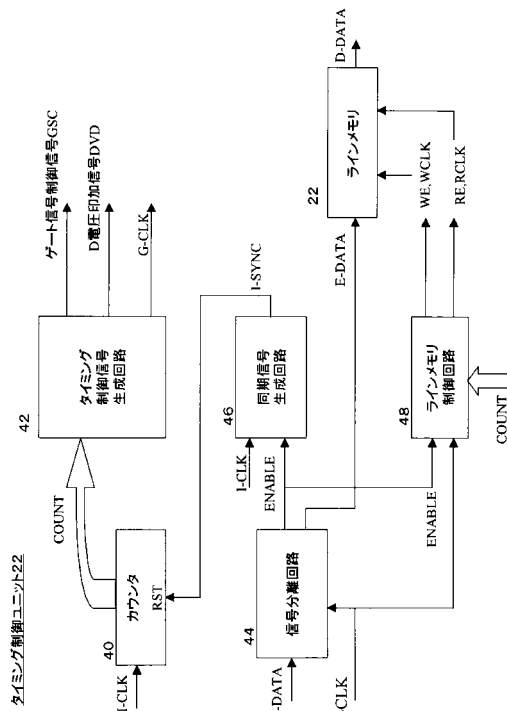
【図 3】



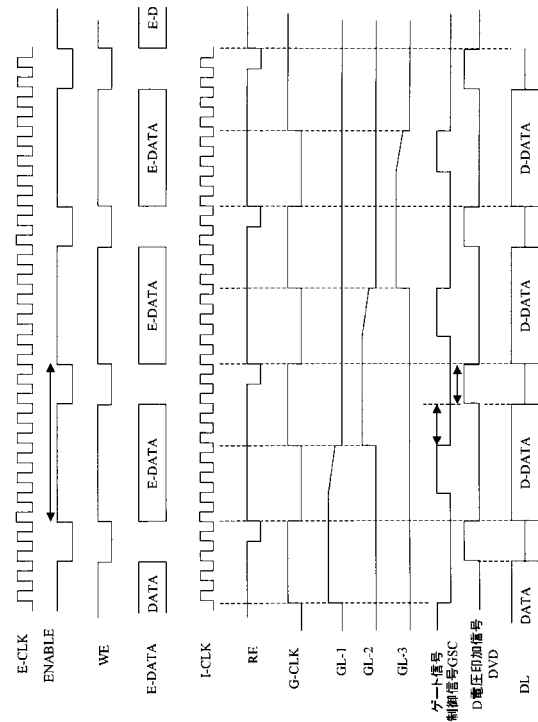
【図 4】



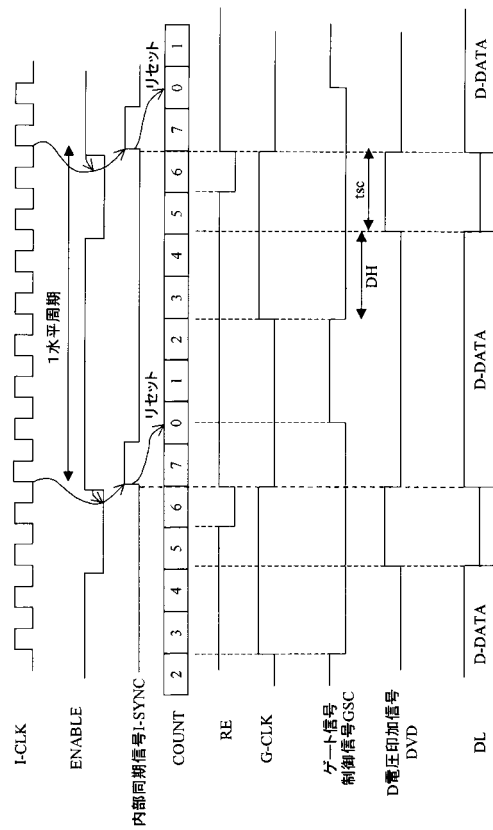
【図 5】



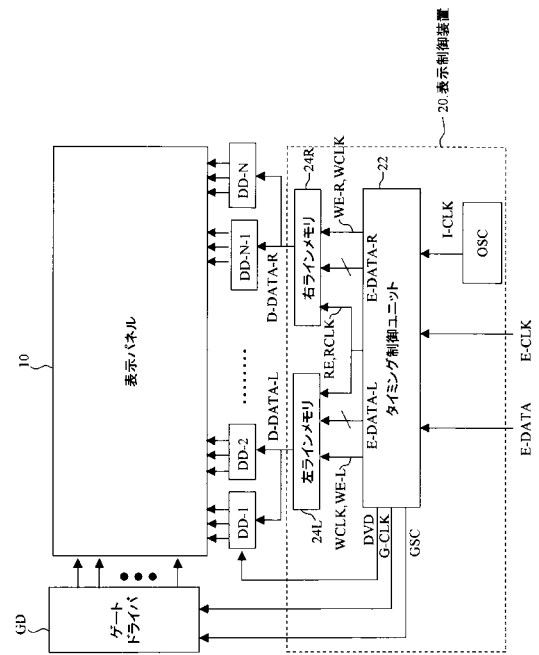
【図 6】



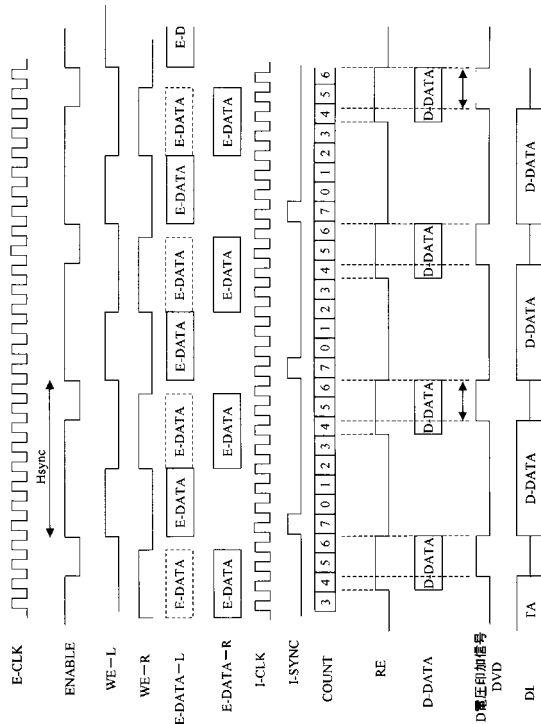
【 図 7 】



【 図 8 】



【 図 9 】



 フロントページの続き

(51)Int.Cl.	F I		
	G 0 9 G	3/20	6 2 3 D
	G 0 9 G	3/20	6 2 3 R
	G 0 9 G	3/20	6 2 3 Y
	G 0 9 G	3/20	6 3 1 B
	G 0 9 G	3/20	6 4 1 C

(56)参考文献 特開 2 0 0 2 - 2 4 4 6 1 1 (J P , A)
 特開 2 0 0 3 - 0 6 6 9 1 1 (J P , A)
 特開 2 0 0 1 - 1 9 4 6 4 4 (J P , A)
 特開 2 0 0 2 - 2 4 4 6 2 2 (J P , A)
 特開 2 0 0 0 - 0 3 9 8 7 0 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
 G 0 9 G 3 / 2 0
 G 0 9 G 3 / 3 6

专利名称(译)	用于液晶显示装置的显示控制装置和具有该显示控制装置的液晶显示装置		
公开(公告)号	JP4634075B2	公开(公告)日	2011-02-16
申请号	JP2004192910	申请日	2004-06-30
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	山崎浩		
发明人	山崎 浩		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/20 G09G3/3611 G09G2310/08 G09G2352/00 G09G2370/08		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.612.K G09G3/20.612.R G09G3/20.622.D G09G3/20.623.D G09G3/20.623.R G09G3/20.623.Y G09G3/20.631.B G09G3/20.641.C G09G3/20.612.L G09G3/20.621.F G09G3/20.623.G G09G3/20.623.J G09G3/20.631.M G09G3/20.650.H G09G3/20.650.J		
F-TERM分类号	2H093/NA16 2H093/NA43 2H093/NC13 2H093/NC16 2H093/NC28 2H093/NC34 2H093/ND34 2H093/ND37 2H193/ZA04 5C006/AA01 5C006/AA16 5C006/AF03 5C006/AF04 5C006/AF06 5C006/AF44 5C006/AF51 5C006/AF53 5C006/AF61 5C006/AF72 5C006/AF83 5C006/BB16 5C006/BC03 5C006/BC11 5C006/BC20 5C006/BF02 5C006/BF05 5C006/BF14 5C006/BF22 5C006/BF24 5C006/FA15 5C080/AA10 5C080/BB05 5C080/DD07 5C080/DD08 5C080/DD09 5C080/DD28 5C080/EE19 5C080/GG07 5C080/GG08 5C080/GG12 5C080/JJ02 5C080/JJ04		
代理人(译)	土井健治		
其他公开文献	JP2006017802A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置的显示控制装置，其控制稳定的显示驱动而不依赖于外部时钟。解决方案：本发明公开了一种显示控制装置20，其中提供具有外部时钟E-CLK的图像数据E-DATA，并且将用于控制驱动定时的定时控制信号提供给数据驱动器DD和栅极驱动器GD。液晶显示装置10。液晶显示装置包括：内部时钟发生单元OSC，用于产生内部时钟I-CLK而不依赖于外部时钟E-CLK；缓冲存储器22，通过与外部时钟E-CLK同步写入所提供的图像数据E-DATA；定时控制单元24，用于产生定时控制信号，该定时控制单元至少包括电压施加信号DVD，用于通过与内部时钟I-同步将写入缓冲存储器22的图像数据D-DATA提供给数据驱动器DD。CLK用于控制通过数据驱动器DD对与图像数据D-DATA对应的数据电压的数据线施加定时，以及用于通过栅极驱动器GD控制栅极线的驱动时序的栅极时钟C-CLK。Z

