

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4344131号
(P4344131)

(45) 発行日 平成21年10月14日(2009.10.14)

(24) 登録日 平成21年7月17日(2009.7.17)

(51) Int.Cl. F I
GO2F 1/1343 (2006.01) GO2F 1/1343
GO2F 1/1368 (2006.01) GO2F 1/1368

請求項の数 7 (全 15 頁)

(21) 出願番号	特願2002-368855 (P2002-368855)	(73) 特許権者	599142729
(22) 出願日	平成14年12月19日(2002.12.19)		奇美電子股▲ふん▼有限公司
(65) 公開番号	特開2004-198846 (P2004-198846A)		Chi Mei Optoelectronics Corporation
(43) 公開日	平成16年7月15日(2004.7.15)		台湾台南県台南科学工業園区新市郷奇業路1号
審査請求日	平成17年7月25日(2005.7.25)		NO. 1, Chi-Yeh Road, Tainan Science-Base Industrial Park, Tainan Country, Taiwan, R. O. C.
		(74) 代理人	100089118
			弁理士 酒井 宏明

最終頁に続く

(54) 【発明の名称】 画像表示装置

(57) 【特許請求の範囲】

【請求項 1】

表示画素に対応した画素電極および共通電極と、前記画素電極と前記共通電極によって規定された開口部とをアレイ基板上に備え、前記画素電極の電位を制御して前記アレイ基板表面と平行方向に電界を発生させることによって画像表示を行う面内応答型の画像表示装置において、

前記アレイ基板は、

前記画素電極の電位を制御するスイッチング素子と、

該スイッチング素子に対して走査信号を供給する走査線と、

前記スイッチング素子に対して表示信号を供給する信号線と、

前記走査線および／または前記信号線の上層に配置され、かつ前記共通電極の下層であって少なくとも前記開口部の直下に配置された電界遮蔽層と、

を備えたことを特徴とする画像表示装置。

【請求項 2】

前記電界遮蔽層は、前記走査線および／または前記信号線の上層であって、前記共通電極の下層に位置する層上に全面に渡って配置されることを特徴とする請求項 1 に記載の画像表示装置。

【請求項 3】

前記電界遮蔽層は、透明かつ導電性を有する材料によって形成されていることを特徴とする請求項 1 または 2 に記載の画像表示装置。

【請求項 4】

前記電界遮蔽層は、定電圧供給回路に接続され、ほぼ一定の電位に維持されることを特徴とする請求項 1 ~ 3 のいずれか一つに記載の画像表示装置。

【請求項 5】

前記電界遮蔽層は、前記共通電極とほぼ等しい電位に維持されることを特徴とする請求項 4 に記載の画像表示装置。

【請求項 6】

前記電界遮蔽層は、前記アレイ基板上の他の配線構造から絶縁され、フローティングとして機能することを特徴とする請求項 1 ~ 3 のいずれか一つに記載の画像表示装置。

【請求項 7】

前記アレイ基板に対向配置された対向基板と、

前記アレイ基板と前記対向基板との間に封入された液晶層と、

をさらに備えたことを特徴とする請求項 1 ~ 6 のいずれか一つに記載の画像表示装置。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

この発明は、面内応答型の画像表示装置に関し、特に、アレイ基板上に配置された回路構造から生じる電界が液晶層に対して与える影響を抑制しつつ、十分な開口率を確保した画像表示装置画像表示装置に関するものである。

【0002】**【従来の技術】**

近年、例えば液晶分子の電気光学効果を用いて画像表示を行う画像表示装置において、液晶分子を含む液晶層を挟持する基板表面に対して平行な方向に液晶分子の配向性を制御するための電界を印加する、いわゆる面内応答型（In-Plane Switching：以下、「IPS型」と称する）の画像表示装置が提案されている。IPS型の画像表示装置は、基板に対して垂直方向に電界を印加する従来の画像表示装置と比較して、電圧保持特性や視野角の観点において優れた特性を有することから、近年特に有望視されている。

【0003】

かかるIPS型の画像表示装置は、理論的には高品位の画像表示が可能となる一方、実際には信号線または走査線の電位変動によって液晶層に対して印加される電界の乱れを無視することができず、十分な画像品位の向上を図れないという問題が知られている。

【0004】

これに対し、アレイ基板上に設けられた共通電極を大型化して信号線および走査線を覆う事によって、走査線または信号線の電位変動によって生じる電界成分が液晶層に影響を与えることを抑制する構造が知られている。例えば、図12に示すように、走査線101および信号線102と、走査線101および信号線102と接続された薄膜トランジスタ106と、薄膜トランジスタ106を介して信号線102と接続された画素電極104と、大型化した共通電極105とを備えた構造が提案されている（例えば、特許文献1参照。）。

【0005】

図12に示す構造のように、共通電極105は格子状の形状かつ幅を大きくとることによって走査線101および信号線102を覆うように配置され、走査線101および信号線102から生じる電界成分を共通電極105によって遮蔽することが可能となる。

【0006】

また、他の例として、共通電極を立体的構造とすることによって、信号線および走査線を完全に覆う構造を有するIPS型画像表示装置について提案されている。具体的には、図13に示すように、信号線107を上部共通電極108、下部共通電極109およびコンタクトスリット110によって覆うことで、信号線107から生じる電界を遮蔽する構造を有する（例えば、特許文献2参照。）。

【0007】

10

20

30

40

50

図 1 3 に示すように、信号線 1 0 7 を立体的に覆う構造とすることで、信号線 1 0 7 から液晶層に対して電界が漏れ出すことはなく、表示画像の品位の低下を抑制している。

【 0 0 0 8 】

【特許文献 1】

特許第 3 1 2 5 8 7 2 号明細書（第 1 図）

【特許文献 2】

特許第 3 0 8 8 7 8 4 1 号明細書（第 3 4 図）

【 0 0 0 9 】

【発明が解決しようとする課題】

しかしながら、図 1 2 および図 1 3 に示すように共通電極によって信号線または走査線を覆う構造とした場合、開口率が低下するという問題を有する。以下、開口率の低下について具体的に説明する。

【 0 0 1 0 】

図 1 2 に示す構造の場合、信号線 1 0 1 および走査線 1 0 2 から生じる電界を実効的に遮蔽するためには、格子状の共通電極 1 0 5 の幅を大きくする必要がある。実際には、信号線 1 0 1 および走査線 1 0 2 から生じる電界は、アレイ基板に対して垂直方向に進行する成分のみならず、斜め方向に進行する成分も存在するため、かかる斜め方向の成分を遮蔽するためには、共通電極 1 0 5 の幅を拡大する必要がある。また、製造時におけるマスクパターンの位置合わせの誤差を考慮する必要があるため、共通電極 1 0 5 を信号線 1 0 1 および走査線 1 0 2 上に位置させるためには、共通電極 1 0 5 の幅をさらに拡大する必要がある。

【 0 0 1 1 】

また、図 1 3 に示す構造の場合には、さらに共通電極の幅を拡大する必要がある。すなわち、図 1 3 に示す構造では、信号線 1 0 7 に対して横方向にコンタクトスリット 1 1 0 を設ける構造としているためである。コンタクトスリット 1 1 0 が信号線 1 0 7 の近傍に配置された場合、信号線 1 0 7 とコンタクトスリット 1 1 0 が接近して配置された場合、容量結合によって信号線 1 0 7 の電位変動に影響を及ぼすこととなる。従って、信号線 1 0 7 とコンタクトスリット 1 1 0 との間に生じる寄生容量を低下させるために、信号線 1 0 7 とコンタクトスリット 1 1 0 との間を十分離隔させる構造とする必要がある。信号線 1 0 7 とコンタクトスリット間の距離に対応して上部共通電極 1 0 8 の幅はさらに拡大する必要があり、図 1 3 に示す構造においても共通電極の幅は大きくなる。

【 0 0 1 2 】

ところで、一般に IPS 型の画像表示装置においては、アレイ基板上に配置された画素電極と共通電極との間に生じる電界は、実際には画素電極の端部と、画素電極に対向する共通電極の端部との間で生じる。従って、共通電極の幅が大きい場合には、画像表示に寄与する横方向の電界が生じる領域が狭くなり、開口率が低下することとなる。開口率の低下に伴って画像表示に寄与する領域の面積は低下するため、図 1 2 および図 1 3 に示す構造の画像表示装置では、表示画像の輝度の低下等が問題となる。

【 0 0 1 3 】

この発明は、上記従来技術の問題点に鑑みてなされたものであって、アレイ基板上に配置された回路構造から生じる電界が液晶層に対して与える影響を抑制しつつ、十分な開口率を確保した画像表示装置を提供することを目的とする。

【 0 0 1 4 】

【課題を解決するための手段】

上記目的を達成するため、請求項 1 にかかる画像表示装置は、アレイ基板上に表示画素に対応した画素電極および共通電極と、前記画素電極と前記共通電極によって規定された開口部とを備え、前記画素電極の電位を制御して前記アレイ基板表面と平行方向に電界を発生させることによって画像表示を行う面内応答型の画像表示装置において、前記アレイ基板は、前記画素電極の電位を制御するスイッチング素子と、該スイッチング素子に対して走査信号を供給する走査線と、前記スイッチング素子に対して表示信号を供給する信

10

20

30

40

50

号線と、前記走査線および／または前記信号線の上層に配置され、かつ前記画素電極の下層であって少なくとも前記開口部の直下に配置された電界遮蔽層とを備えたことを特徴とする。

【0015】

この請求項1の発明によれば、信号線または／および走査線の上層であって、前記画素電極の下層に配置された電界遮蔽層を備えることとしたため、信号線または／および走査線の電位が電界遮蔽層によって遮蔽され、アレイ基板表面にまで到達することを抑制すると共に、共通電極のみで電界遮蔽を行う場合と比較して共通電極の設計自由度が向上し、高開口率の構造を実現することができる。また、光を透過して画像表示に直接寄与する開口部の直下に電界遮蔽層を配置した構造とすることで、信号線または／および走査線から

10

生じる電界のうち、開口部に到達する成分を効率的に遮蔽することができる。

【0018】

また、請求項2にかかる画像表示装置は、上記の発明において、前記電界遮蔽層は、前記走査線および／または前記信号線の上層であって、前記共通電極の下層に位置する層上に全面に渡って配置されることを特徴とする。

【0019】

この請求項2の発明によれば、電界遮蔽層が走査線および／または信号線と共通電極との間の層上に全面に渡って配置されることとしたため、走査線および／または信号線から生じる電界の上方向成分をほぼ完全に遮蔽し、電界がアレイ基板表面まで到達する事を抑制できると共に、共通電極が電界遮蔽機能を果たす必要が無くなることから共通電極の占有面積を低下させることが可能となる。

20

【0020】

また、請求項3にかかる画像表示装置は、上記の発明において、前記電界遮蔽層は、透明かつ導電性を有する材料によって形成されていることを特徴とする。

【0021】

また、請求項4にかかる画像表示装置は、上記の発明において、前記電界遮蔽層は、定電圧供給回路に接続され、ほぼ一定の電位に維持されることを特徴とする。

【0022】

また、請求項5にかかる画像表示装置は、上記の発明において、前記電界遮蔽層は、前記共通電極とほぼ等しい電位に維持されることを特徴とする。

30

【0023】

また、請求項6にかかる画像表示装置は、上記の発明において、前記電界遮蔽層は、前記アレイ基板上の他の配線構造から絶縁され、フローティングとして機能することを特徴とする。

【0024】

また、請求項7にかかる画像表示装置は、上記の発明において、前記アレイ基板に対向配置された対向基板と、前記アレイ基板と前記対向基板との間に封入された液晶層とをさらに備えたことを特徴とする。

【0025】

【発明の実施の形態】

40

以下、図面を参照して、この発明の実施の形態である画像表示装置について説明する。なお、図面は模式的なものであり、現実のものとは異なることに留意する必要がある。また、図面の相互間においても、互いの寸法の関係や比率が異なる部分が含まれていることはもちろんである。さらに、符号に付くa、b、c等の識別文字は必要に応じて付けるものとし、“信号線5a、5b”のように複数の同一部分が存在する場合には、必要に応じて“信号線5”と総称して記述する。

【0026】

まず、この発明の実施の形態にかかる画像表示装置について、液晶表示装置を例として説明する。本実施の形態にかかる画像表示装置は、IPS型の画像表示装置であって、共通電極とは別に開口部に対応した電界遮蔽層を設けることによって、信号線または／および

50

走査線の電位に起因した電界による画像品位の低下を抑制すると共に、共通電極の占有面積を減少させて開口部の面積を増大させている。図 1 は、本実施の形態にかかる画像表示装置の構造を示す模式的な断面図であって、以下図 1 等を適宜参照しつつ本実施の形態にかかる画像表示装置について説明を行う。

【0027】

図 1 に示すように、本実施の形態にかかる画像表示装置は、アレイ基板 1 と、アレイ基板 1 と対向配置された対向基板 2 と、アレイ基板 1 と対向基板 2 との間に封入された液晶層 3 を備えた構造を有する。また、アレイ基板 1 は、基板 4 上に配置された信号線 5 と、信号線 5 上に積層された保護層 6 と、保護層 6 上の一部領域に積層された電界遮蔽層 7 と、電界遮蔽層 7 および保護層 6 上に積層された平坦化層 8 と、平坦化層 8 上に配置された画素電極 9 および共通電極 10 とを備える。そして、画素電極 9 と共通電極 10 とによって画定される平坦化層 8 表面上の領域を開口部 11 とし、電界遮蔽層 7 は、信号線 5 の上層であって、かつ開口部 11 の下部に配置された構造を有する。

10

【0028】

図 2 は、アレイ基板 1 の一部の構造について示す平面図である。図 2 に示すように、表示画素に対応して画素電極 9a が中央に配置され、画素電極 9a の周囲を囲むように共通電極 10a が配置されている。また、共通電極 10a 下層には、縦方向に延在した信号線 5a、5b が配置され、画素電極 9a の近傍には横方向に延在した走査線 12 が配置されている。また、信号線 5a と画素電極 9a とはスイッチング素子たる薄膜トランジスタ 13 を介して接続されており、薄膜トランジスタ 13 のゲート電極は、走査線 12 と接続されている。

20

【0029】

基板 4 および対向基板 2 は、それぞれ無色透明な無アルカリガラス板を含んで形成されている。ここで、無アルカリガラスとは、 Na_2O 、 K_2O 等のアルカリ性物質の含有率を 0.8 重量%以下に抑制した構造のガラスをいう。アレイ基板 1 および対向基板 2 は、下方から入射される光の進路に影響を及ぼすことを避けるために表面が平坦性に優れた形状を有すると共に、低い熱膨張率を有する。なお、基板 4 および対向基板 2 は、用途等に応じて透明なプラスチック基板および石英ガラス等によって形成される構造としても良い。また、アレイ基板 1 と対向基板 2 との間隔を規定するため、アレイ基板 1 と対向基板 2 との間には図示を省略したスペーサが配置されている。

30

【0030】

液晶層 3 は、配向性を有する液晶分子を主成分として形成されている。液晶層 3 を構成する液晶分子の例としては、例えばフッ素系ネマチック液晶分子を使用することが可能である。また、フッ素系ネマチック液晶分子以外であっても、ヌメクチック液晶、コレステリック液晶等を構成する液晶分子を用いることとしても良い。すなわち、一般的に IPS 構造に対して用いられる液晶分子であれば本実施の形態にかかる液晶層 3 に使用することが可能であって、液晶分子について特に限定する必要はない。なお、液晶層 3 に含まれる液晶分子の配向性を規定するため、アレイ基板 1 および / または対向基板 2 は、液晶層 3 と接触する表面上に配向膜を備えた構造を有するのが一般的である。配向膜は、アレイ基板 1 および / または対向基板 2 の表面上にポリイミド、ポリアミック酸等の有機膜を塗布、焼成した後、コットン、レイヨン布等によって有機膜を所定方向に擦ることによって表面構造に異方性を有する構造を備える。かかる表面構造の異方性によって液晶分子の配向性を制御している。また、配向膜として蒸着、スパッタリング等によって無機膜を成膜し、光、イオンビーム等を無機膜に照射することによって表面構造に異方性を持たせた構造とすることも可能である。これら以外の構造であっても、液晶分子の配向性を規定できるものであれば良く、配向膜の構造を上記のものに限定する必要はない。

40

【0031】

画素電極 9 は、薄膜トランジスタ 13 を介して所定の電位を供給されることによって、共通電極 10 との間に電位差を生じ、かかる電位差に起因した横方向の電界を液晶層 3 に対して与えるためのものである。画素電極 9 の電位を制御することによって液晶層 3 に与え

50

られる電界の値が変化し、液晶層 3 に含まれる液晶分子の配向性が制御される。

【 0 0 3 2 】

電界遮蔽層 7 は、信号線 5 および走査線 1 2 の電位に起因した電界が液晶層 3 に到達することを抑制するためのものである。具体的には、電界遮蔽層 7 は、ITO (Indium Tin Oxide)、IZO (Indium Zinc Oxide) 等の透明性を有する導電層等によって形成されており、好ましくは所定の定電位供給回路に接続されてほぼ一定の電位を有する。なお、電界遮蔽層 7 が接続される定電位回路は、共通電極 1 0 と共通のものを用いてもよいし、別個独立した回路構造を用いてもよく、電界遮蔽層 7 が共通電極 1 0 と導通される場合に限定されるのではない。

【 0 0 3 3 】

本実施の形態にかかる画像表示装置の動作について簡単に説明する。まず、走査線 1 2 によって供給される電位によって薄膜トランジスタ 1 3 の駆動状態が制御され、薄膜トランジスタ 1 3 がオンの際には信号線 5 a から画素電極 9 a に対して電位が供給される。画素電極 9 a に対して電位が供給されることによって、画素電極 9 a と共通電極 1 0 a との間に電位差が生じ、液晶層 3 に対して横方向の電界が発生する。かかる横方向の電界によって液晶層 3 に含まれる液晶分子の配向方向が制御される。また、実際に光が透過して画像表示に寄与する開口部 1 1 a が画素電極 9 a および共通電極 1 0 a によって画定され、かかる開口部 1 1 a の下層には開口部 1 1 a をカバーするように電界遮蔽層 7 a が配置されている。アレイ基板 1 上には、かかる構造が表示画素に対応してマトリックス状に配置されており、個々の表示画素に対応して光の透過率を変化させることによって画像表示が行われる。

【 0 0 3 4 】

次に、本実施の形態にかかる画像表示装置における電界遮蔽層 7 の機能について説明する。図 3 は、電界遮蔽層 7 の機能を説明するための模式図である。図 3 に示すように、アレイ基板 1 上では、画素電極 9 に電位が供給されることによって画素電極 9 と共通電極 1 0 との間には図 3 の矢印で示す横方向の電界が発生し、画像表示が行われる。一方、上記したように、画素電極 9 に電位を供給するために信号線 5 は所定の電位を有するため、信号線 5 の電位に起因した電界が発生する。かかる電界は表示画像の品位を低下させる一因となるため、液晶層 3 にまで到達させることは好ましくない。

【 0 0 3 5 】

電界遮蔽層 7 は、開口部 1 1 a をカバーするように配置されており、信号線 5 から生じる電界のうち、開口部 1 1 を通過して液晶層 3 に対して影響を及ぼす成分について遮蔽している。図 3 に示すように、電界遮蔽層 7 は、信号線 5 に対して上層に位置することから、信号線 5 から生じる電界の上方向成分について遮蔽することが可能である。また、開口部 1 1 をカバーするように配置することによって、信号線 5 から生じる電界の上方向成分のうち、特に開口部 1 1 を通過して液晶層 3 に影響を与える成分について遮蔽することが可能である。なお、本実施の形態において、電界遮蔽層 7 は信号線 5 の直上には配置されていない構造を有するが、信号線 5 の直上には共通電極 1 0 a が配置されていることから、共通電極 1 0 a によって電界を遮蔽することが可能であるため、実用上特に問題はない。また、図 3 では走査線 1 2 から生じる電界については図示していないが、信号線 5 の場合と同様の原理によって、電界遮蔽層 7 によって電界が遮蔽されて画像品位の低下を抑制していることはもちろんである。

【 0 0 3 6 】

このように、本実施の形態にかかる画像表示装置では、信号線 5 および走査線 1 2 の電位に起因した電界の遮蔽を、共通電極 1 0 ではなく電界遮蔽層 7 によって行っている。従来構造の画像表示装置では、共通電極によって信号線等に起因した電界の遮蔽を行っていたため、十分に電界を遮蔽するためにはアレイ基板表面上における共通電極の占有面積を大きくする必要があり、この結果、画像表示に寄与する開口部の面積が減少し、表示画像の輝度が低下するなどの問題があった。一方、本実施の形態にかかる画像表示装置では、共通電極 1 0 とは別に電界遮蔽層 7 を設けることとしたため、共通電極 1 0 について、信号

10

20

30

40

50

線 5、走査線 1 2 の電位に起因した電界を遮蔽する機能を持たせる必要が無くなり、共通電極の形状を自由に設計することが可能となる。従って、共通電極 1 0 の占有面積を減少させることによって開口部の面積を増大させることが可能となり、表示画像の輝度を向上させることができる。すなわち、本実施の形態にかかる画像表示装置は、信号線 5、走査線 1 2 に起因した電界が液晶層 3 に影響を及ぼすことによる画像品位の低下を抑制するのみならず、共通電極 1 0 の占有面積を低下させることによって開口部 1 1 の面積を広げ、高輝度の画像表示を可能としている。

【 0 0 3 7 】

次に、本実施の形態にかかる画像表示装置において、電界遮蔽層 7 を設けることによって信号線 5 および走査線 1 2 の電位に起因した画像品位の低下が実際に抑制されていることについて説明する。本願発明者等は、実際に数値計算を行い、電界遮蔽層 7 を設けることによって、クロストーク、焼き付きおよび残像が視認不可能な程度にまで抑制することを確認している。以下、図 4 ~ 図 7 に示す数値計算の結果について説明する。なお、図 4 ~ 図 7 では、開口部 1 1 と画素電極 9 とによって形成される領域のうち、下半分の領域について図示し、画素電極 9 を省略して表示していることに注意が必要である。

10

【 0 0 3 8 】

まず、信号線の電位に起因したアレイ基板表面の電位変動について数値計算を行った結果について説明する。図 4 は、比較のために電界遮蔽層を有さない従来構造の画像表示装置について調べたものである。なお、従来構造の画像表示装置は、電界遮蔽層を備えない以外の点においては本実施の形態にかかる画像表示装置と同じ構造を有するものとする。また、図 4 の数値計算においては、信号線の電位を 1 0 V とし、走査線の電位を 0 V、共通電極の電位を 0 V としている。なお、走査線の電位が 0 V であるため、薄膜トランジスタはオフの状態となっており、信号線と画素電極とは電気的に接続していないことから、画素電極の電位は 0 V となり、画素電極と共通電極との間には電界は生じない。

20

【 0 0 3 9 】

従って、本来アレイ基板表面上の電位は全体に渡って 0 V に維持されているはずだが、従来構造の画像表示装置の場合、実際には図 4 に示すように、信号線の電位の影響によってアレイ基板表面上には信号線の延在方向と平行な方向の長軸を有する楕円状の電位領域が発生している。具体的には、かかる電位領域では、0 . 1 V ~ 0 . 5 V 程度の電位が生じている。上記のように信号線以外の配線の電位は 0 V に設定されていることから、図 4 に示される電位領域は信号線の電位に起因して生じるものと考えられる。従って、かかる電位領域の存在によって、画像表示の際にクロストークが生じているものと考察される。

30

【 0 0 4 0 】

これに対して、本実施の形態にかかる画像表示装置について同様の数値計算を行った結果を図 5 に示す。本実施の形態にかかる画像表示装置に関する数値計算では、図 4 の場合と同様に信号線 5 の電位を 1 0 V とし、それ以外の配線の電位を 0 V としている。また、電界遮蔽層 7 の電位についても 0 V としている。図 5 に示すように、本実施の形態にかかる画像表示装置では、図 4 と比較して信号線 5 の電位の影響が非常に低く抑制されている。具体的には、信号線 5 の電位に対応して一定の電位領域が存在するものの、電位の変動幅は、0 . 0 0 0 5 V ~ 0 . 0 0 1 V 程度に抑制されており、もっとも電位が変動している領域であっても、電界遮蔽層を設けなかった場合の 1 / 5 0 程度の電位変動に抑制されている。従って、本実施の形態にかかる画像表示装置において発生するクロストークは、視認不可能な程度にまで低減されて画像表示上問題になることはなく、高品位の画像を表示することが可能であることが示される。

40

【 0 0 4 1 】

次に、走査線の電位に起因したアレイ基板表面の電位変動について説明する。図 6 は、比較のため電界遮蔽層を有さない従来構造の画像表示装置について調べたものであり、図 6 に結果を示す数値計算においては、走査線の電位を - 1 5 V とし、信号線、画素電極および共通電極の電位を 0 V としている。

【 0 0 4 2 】

50

図 6 に示すように、従来構造の画像表示装置では、アレイ基板表面上であって、開口部の左下の領域に所定の電位領域が存在する。具体的には、かかる電位領域は、周囲よりも 0 . 1 V ~ 0 . 2 V 程度低い電位を有しており、電位領域の存在によって画像表示の際に残像または焼き付きが生じているものと考えられる。

【 0 0 4 3 】

一方、本実施の形態にかかる画像表示装置では、走査線の電位に起因したアレイ基板 1 表面上の電位変動を実用上無視できる程度にまで抑制することができる。図 7 は、電界遮蔽層を設けた実施の形態にかかる画像表示装置に関する数値計算の結果を示したものである。図 7 に示すように、本実施の形態にかかる画像表示装置では、図 6 の場合と比較してアレイ基板 1 表面の電位変動が実用上問題ない程度にまで抑制されている。具体的には、走査線 1 2 の電位に起因して所定の電位領域が存在するものの、周囲との電位差は 0 . 0 0 0 0 5 V ~ 0 . 0 0 0 2 V 程度と、従来構造の画像表示装置における電位の 1 / 1 0 0 以下にまで抑制されている。従って、本実施の形態にかかる画像表示装置は、走査線 1 2 の電位に起因してアレイ基板 1 表面の電位が変動することではなく、アレイ基板 1 上に配置される液晶層 3 に含まれる液晶分子の配向が乱れることもないため、残像、焼き付きが視認不可能な程度にまで抑制された画像表示が可能である。

【 0 0 4 4 】

次に、本実施の形態にかかる画像表示装置は、画素電極 9 の電位と液晶層 3 の光透過率との対応関係に優れることについて説明する。一般に、画像表示装置においては、高品位の画像表示を可能とするために画素電極 9 の電位と液晶層 3 の光透過率が 1 対 1 の関係を有することが好ましい。しかし、実際には画素電極 9 の電位を低電位から高電位へと変化させた場合と、高電位から低電位へと変化させた場合では、同じ電位であっても液晶層 3 の光透過率がわずかながら異なる値となることが知られている。図 8 は、従来構造の画像表示装置について、画素電極の電位と液晶層の光透過率との関係を示すグラフである。図 8 において、曲線 1₁ は、画素電極の電位を低電位から高電位にシフトさせた場合の液晶層の光透過率の変化を示し、曲線 1₂ は、高電位から低電位にシフトさせた場合の液晶層の光透過率の変化を示す。

【 0 0 4 5 】

図 8 に示すように、従来構造の画像表示装置では、画素電極の電位を低電位から高電位へとシフトした場合（曲線 1₁）と、高電位から低電位へとシフトした場合（曲線 1₂）とでは、画素電極の電位が等しいにも関わらず、わずかながら液晶層の光透過率が異なる値となる。従って、従来構造の画像表示装置では、同一階調の色表示を意図して画素電極に等しい電位を与えた場合であっても、電位のシフト方向によって異なる階調の色が表示されることとなり、妥当ではない。

【 0 0 4 6 】

一方、本実施の形態にかかる画像表示装置では、電位のシフト方向によって液晶層 3 の透過率が変動することはない。図 9 は、本実施の形態にかかる画像表示装置において、画素電極 9 の電位と液晶層 3 の光透過率との関係を示すグラフである。図 9 に示すように、本実施の形態にかかる画像表示装置では、画素電極 9 の電位を低電位から高電位にシフトした場合と、高電位から低電位にシフトした場合の液晶層 3 の光透過率の変化がほぼ完全に一致している。従って、電位のシフト方向に関わらず、画素電極 9 の電位と液晶層 3 の光透過率が 1 対 1 の関係を有することが示され、高品位の画像表示が可能である。

【 0 0 4 7 】

次に、本実施の形態にかかる画像表示装置において、画像表示時における液晶分子の配向の制御について、電界遮蔽層 7 を設けたことによる影響が無いことについて説明する。図 10 は、画素電極 9 に対して所定の電位を与えた際における液晶分子の配向状態について示す図である。本願発明者等は、実施の形態にかかる画像表示装置について数値計算を行うことによって、電界遮蔽層 7 を設けたにもかかわらず、液晶層 3 に対して横方向の電界が乱れることが無く、液晶分子の配向状態が問題なく制御されていることを確認している。具体的には、本願発明者等は、画素電極 9 に対して 8 V の電位を印加し、電界遮蔽層 7

および共通電極 10 の電位を 0 とした場合における電位分布と液晶分子の配向状態について調べている。図 10 において曲線はそれぞれ等電位線を示し、液晶層 3 中における白丸および白丸から延伸する直線はそれぞれ液晶分子および液晶分子の配向状態について示している。

【0048】

図 10 に示すように、液晶層 3 のうち開口部 11 に対応した領域においては、等電位線はアレイ基板 1 に対してほぼ垂直となっており、開口部 11 に対応した領域では横方向の電界が発生していることが示されている。また、液晶分子についても、開口部 11 に対応した領域ではほぼ横方向に配向した状態となっており、電界遮蔽層 7 によって液晶分子の配向状態に乱れが生じないことが示されている。このことは、電界遮蔽層 7 が実質的な開口率の低下要因とはならないことを示し、従来とは異なり、信号線、走査線に起因した電界を遮蔽するために開口率を犠牲にする必要がないことを示している。従って、本実施の形態にかかる画像表示装置では、電界遮蔽層 7 が配置されたにもかかわらず、画像表示時における液晶分子の配向状態に特に影響を及ぼすことはなく、十分な開口率を実現することができる。

【0049】

以上説明したように、本実施の形態にかかる画像表示装置では、アレイ基板 1 の表面と信号線 5、走査線 12 との間の層上であって、かつ開口部 11 をカバーするように電界遮蔽層 7 を配置した構造とすることによって、画像表示の際に信号線 5、走査線 12 の電位に起因した電界成分が開口部 11 を通過して液晶層 3 にまで及ぶことを抑制している。また、図 9 および図 10 に示すように、電界遮蔽層 7 を設けることによって横電界等に悪影響を及ぼすことはなく、高品位の画像を表示することが可能である。そして、共通電極 10 とは別個独立して電界遮蔽層 7 を配置するため、アレイ基板 1 表面上における共通電極 10 の占有面積を減少させることが可能である。従って、画像表示に直接寄与する開口部 11 の面積を増大させることが可能となり、高輝度の画像表示を可能とすることができる。

【0050】

(変形例)

次に、本実施の形態にかかる画像表示装置の変形例について説明する。図 11 は、変形例にかかる画像表示装置の構造について示す模式図である。図 11 に示す変形例では、電界遮蔽層 15 が、開口部 11 をカバーする領域のみならず、保護層 6 の上の全面に配置した構造を有する。かかる構造とした場合、信号線 5 および走査線 12 から生じる電界の上方向成分のすべてについて電界遮蔽層 15 によって遮蔽することが可能となるため、かかる電界が液晶層 3 中に含まれる液晶分子の配向に影響を与えることを完全に防止できる。図 11 に示す変形例の場合、共通電極 10 は電界遮蔽機能を果たす必要がなくなるため、信号線 5 の配置とは無関係に形状、配置する位置を決定することが可能となり、例えば、信号線 5 の幅よりも小さい幅とすることができる。

【0051】

また、実施の形態および変形例にかかる画像表示装置において、電界遮蔽層を定電位回路に接続してほぼ一定の電位を保つ構造とするのではなく、電氣的に他の配線構造から独立させてフローティングとして機能させることとしてもよい。かかる構造とした場合であっても、電界遮蔽層の大きさを十分とることによって信号線 5、走査線 12 に起因した電界を遮蔽することが可能であるためである。

【0052】

【発明の効果】

以上説明したように、この発明によれば、信号線またはノおよび走査線の上層であって、前記画素電極の下層に配置された電界遮蔽層を備える構成としたため、信号線またはノおよび走査線の電位が電界遮蔽層によって遮蔽され、アレイ基板表面にまで到達することを抑制すると共に、共通電極のみで電界遮蔽を行う場合と比較して共通電極の設計自由度が向上し、高開口率の構造を実現することができるため、高品位かつ高輝度の画像表示が可能となる効果を奏する。

【 0 0 5 3 】

また、この発明によれば、光を透過して画像表示に直接寄与する開口部の直下に電界遮蔽層を配置した構成とすることで、信号線またはノおよび走査線から生じる電界のうち、開口部に到達する成分を効率的に遮蔽することができ、高品位の画像表示が可能となる効果を奏する。

【 0 0 5 4 】

また、この発明によれば、電界遮蔽層が走査線およびノまたは信号線と共通電極との間の層上に全面に渡って配置されることとしたため、走査線およびノまたは信号線から生じる電界の上方向成分をほぼ完全に遮蔽し、電界がアレイ基板表面まで到達する事を抑制できると共に、共通電極が電界遮蔽機能を果たす必要が無くなることから共通電極の占有面積を低下させることが可能となり、高品位かつ高輝度の画像表示が可能となる効果を奏する。

10

【図面の簡単な説明】

【図 1】実施の形態にかかる画像表示装置の断面構造を示す模式図である。

【図 2】実施の形態にかかる画像表示装置の平面構造を示す模式図である。

【図 3】実施の形態にかかる画像表示装置において、電界遮蔽層の機能を説明するための図である。

【図 4】従来構造の画像表示装置において、信号線電位がアレイ基板表面の電位分布に与える影響を示す図である。

【図 5】実施の形態にかかる画像表示装置において、信号線電位がアレイ基板表面の電位分布に与える影響を示す図である。

20

【図 6】従来構造の画像表示装置において、走査線電位がアレイ基板表面の電位分布に与える影響を示す図である。

【図 7】実施の形態にかかる画像表示装置において、走査線電位がアレイ基板表面の電位分布に与える影響を示す図である。

【図 8】従来構造の画像表示装置において、画素電極の電位と液晶層の光透過率との関係を示すグラフである。

【図 9】実施の形態にかかる画像表示装置において、画素電極の電位と液晶層の光透過率との関係を示すグラフである。

【図 10】実施の形態にかかる画像表示装置において、画素電極の電位と液晶層の光透過率との関係を示すグラフである。

30

【図 11】実施の形態にかかる画像表示装置において、画素電極に電位を与えることによって開口部に対応した液晶層内において横電界が発生していることを示すグラフである。

【図 12】従来技術にかかる画像表示装置の構造を示す模式図である。

【図 13】従来技術にかかる画像表示装置の構造を示す模式図である。

【符号の説明】

- 1 アレイ基板
- 2 対向基板
- 3 液晶層
- 4 基板
- 5 信号線
- 6 保護層
- 7 電界遮蔽層
- 8 平坦化層
- 9 画素電極
- 10 共通電極
- 11 開口部
- 12 走査線
- 13 薄膜トランジスタ
- 15 電界遮蔽層

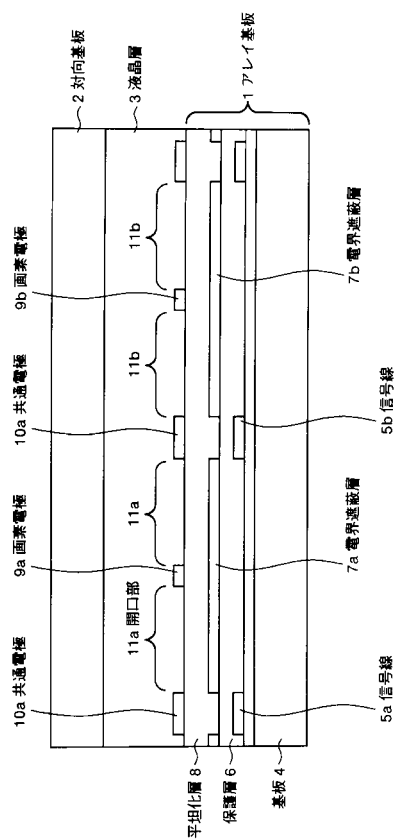
40

50

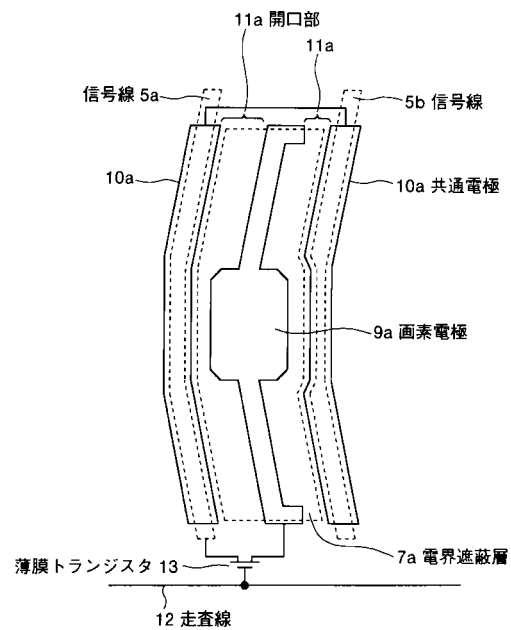
- 1 0 1 信号線
- 1 0 1 走査線
- 1 0 2 信号線
- 1 0 2 走査線
- 1 0 4 画素電極
- 1 0 5 共通電極
- 1 0 6 薄膜トランジスタ
- 1 0 7 信号線
- 1 0 8 上部共通電極
- 1 0 9 下部共通電極
- 1 1 0 コンタクトスリット

10

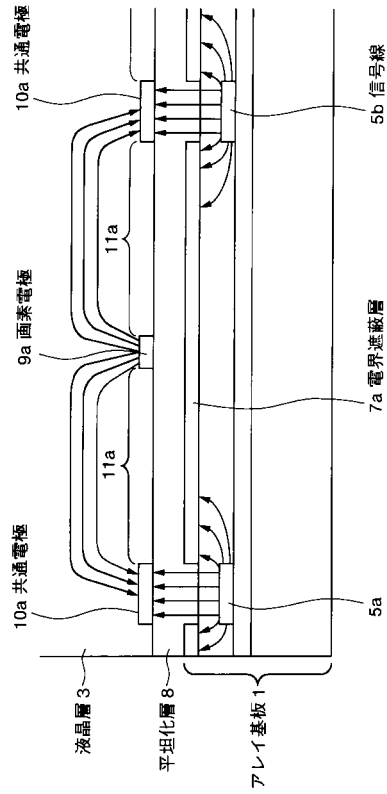
【図 1】



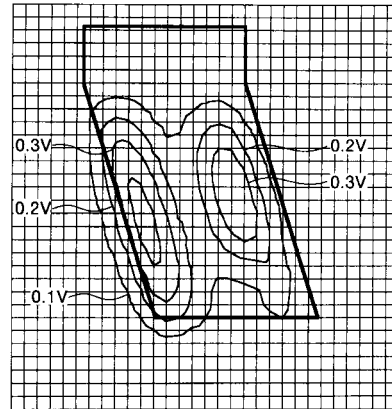
【図 2】



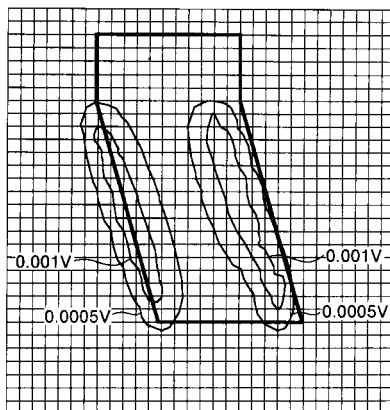
【図 3】



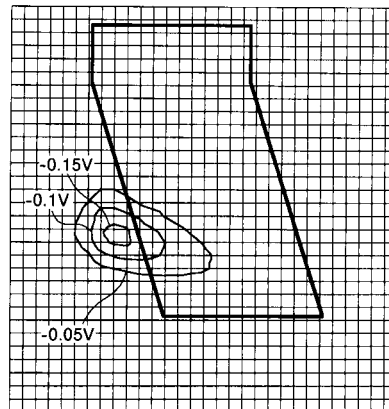
【図 4】



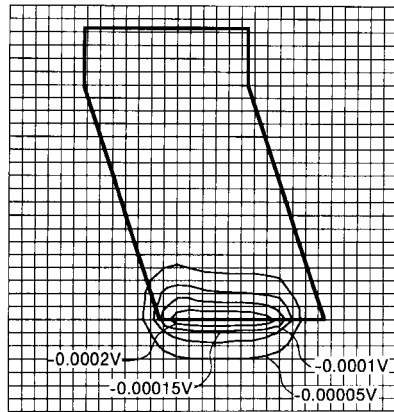
【図 5】



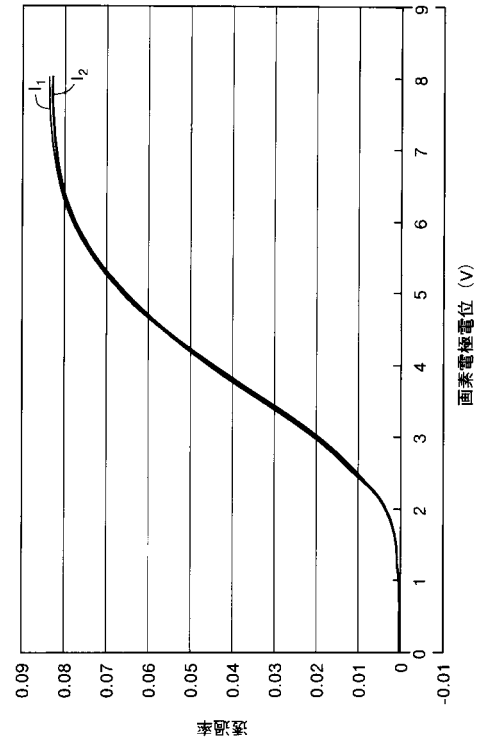
【図 6】



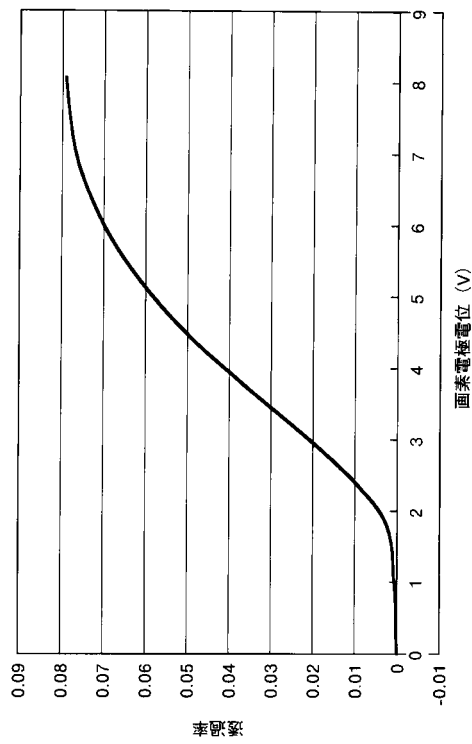
【図 7】



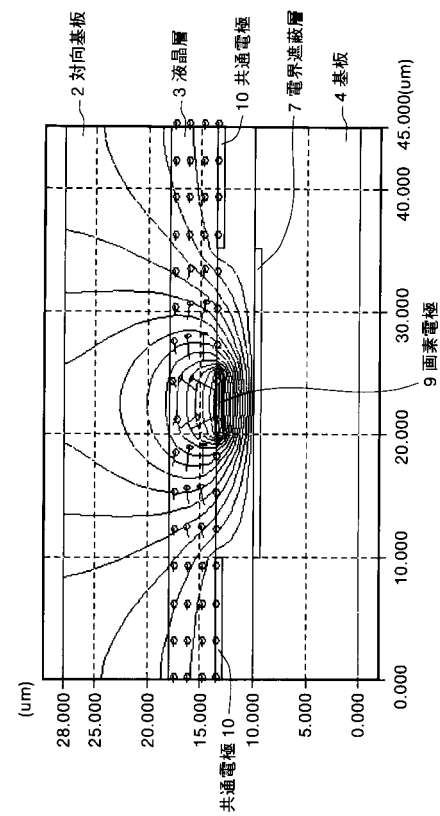
【図 8】



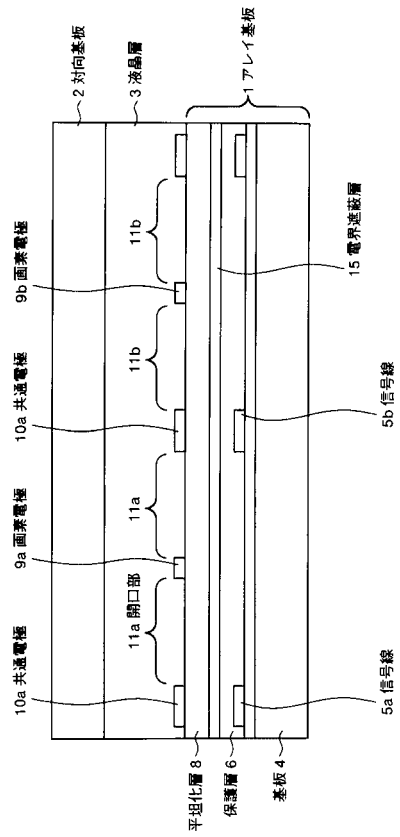
【図 9】



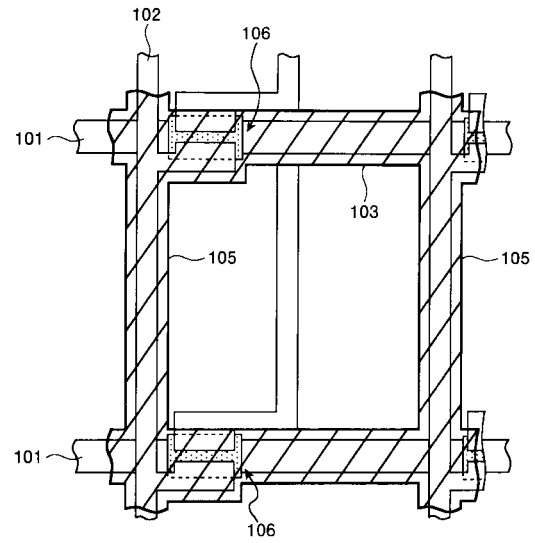
【図 10】



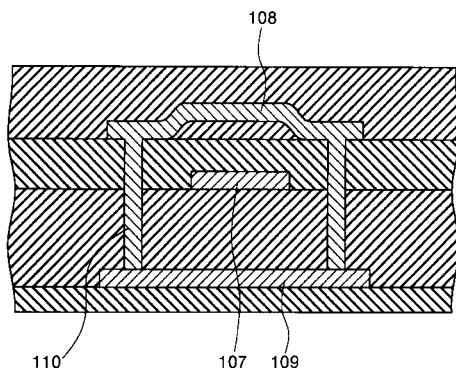
【 図 1 1 】



【 図 1 2 】



【 図 1 3 】



フロントページの続き

- (72)発明者 田中 大直
神奈川県大和市下鶴間 1 6 2 3 番地 1 4 インターナショナル ディスプレイ テクノロジー株式
会社 大和事業所内
- (72)発明者 齊藤 之人
神奈川県大和市下鶴間 1 6 2 3 番地 1 4 インターナショナル ディスプレイ テクノロジー株式
会社 大和事業所内
- (72)発明者 廣升 泰信
神奈川県大和市下鶴間 1 6 2 3 番地 1 4 インターナショナル ディスプレイ テクノロジー株式
会社 大和事業所内

審査官 金高 敏康

- (56)参考文献 特開平 1 1 - 0 0 2 8 3 6 (J P , A)
特開平 1 1 - 3 1 1 7 8 5 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G02F 1/1343

G02F 1/1368

专利名称(译)	画像表示装置		
公开(公告)号	JP4344131B2	公开(公告)日	2009-10-14
申请号	JP2002368855	申请日	2002-12-19
[标]申请(专利权)人(译)	群创光电股份有限公司		
申请(专利权)人(译)	奇美电子股▲ふん▼有限公司		
当前申请(专利权)人(译)	奇美电子股▲ふん▼有限公司		
[标]发明人	田中大直 齊藤之人 廣升泰信		
发明人	田中 大直 齊藤 之人 廣升 泰信		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/1362		
CPC分类号	G02F1/1362 G02F1/134363 G02F2001/136218		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/GA64 2H092/JB79 2H092/NA04 2H092/NA07 2H192/AA24 2H192/BB03 2H192/BB53 2H192/BB63 2H192/CC55 2H192/EA67 2H192/GA03 2H192/JA33		
代理人(译)	酒井宏明		
其他公开文献	JP2004198846A		
外部链接	Espacenet		

摘要(译)

为了防止由信号线和扫描线的电位引起的电场影响包括在液晶层中的液晶分子的行为，同时防止孔径比的降低。提供阵列基板，与阵列基板相对布置的对向基板，以及密封在阵列基板和相对基板之间的液晶层。阵列基板1包括布置在基板4上的信号线5，以及堆叠在所述信号线5上的保护层6，层叠在保护层6的一部分的电场屏蔽层7中，电场屏蔽平坦化层8层叠在层7和保护层6上，像素电极9和公共电极10设置在平坦化层8上。由像素电极9和公共电极10和开口11中，电场屏蔽层7所限定的表面上的平坦化层8的区域是信号线5的层，并且设置在开口11的下方具有以下结构。通过电场屏蔽层7屏蔽额外的电场，可以实现高质量的图像显示。

点域1

图 1

