

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4127623号
(P4127623)

(45) 発行日 平成20年7月30日 (2008. 7. 30)

(24) 登録日 平成20年5月23日 (2008. 5. 23)

(51) Int. Cl.

F 1

GO 2 F 1/139 (2006. 01)

GO 2 F 1/139

GO 2 F 1/1337 (2006. 01)

GO 2 F 1/1337 5 0 5

GO 2 F 1/1343 (2006. 01)

GO 2 F 1/1343

GO 2 F 1/1368 (2006. 01)

GO 2 F 1/1368

請求項の数 9 (全 15 頁)

(21) 出願番号 特願2002-135423 (P2002-135423)
 (22) 出願日 平成14年5月10日 (2002. 5. 10)
 (65) 公開番号 特開2003-330043 (P2003-330043A)
 (43) 公開日 平成15年11月19日 (2003. 11. 19)
 審査請求日 平成17年4月27日 (2005. 4. 27)

(73) 特許権者 302020207
 東芝松下ディスプレイテクノロジー株式会
 社
 東京都港区港南4-1-8
 (74) 代理人 100058479
 弁理士 鈴江 武彦
 (74) 代理人 100091351
 弁理士 河野 哲
 (74) 代理人 100088683
 弁理士 中村 誠
 (74) 代理人 100108855
 弁理士 蔵田 昌俊
 (74) 代理人 100075672
 弁理士 峰 隆司

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

少なくとも1つの画素電極を含むアレイ基板と、前記画素電極に対向する共通電極を含む対向基板と、前記アレイ基板および対向基板間に挟持され、各基板に対して略垂直に配向される液晶分子を含み、液晶分子配列が前記画素電極および前記共通電極間の電圧により制御される液晶層と、前記画素電極が有する構造体とを備え、

ここにおいて、前記構造体は前記電圧の印加に伴って各基板に略平行な様々な方向のそれぞれにおいて交互に並べた複数の強電場域および複数の弱電場域のストライプを前記画素電極および共通電極間の液晶層の画素領域に生成することにより液晶分子のチルト方向を制御して前記画素領域を液晶分子のチルト方向の異なる複数のドメインに分割する、

前記強電場域の幅 W_1 および弱電場域の幅 W_2 の各々は少なくとも2つのドメイン間で異なることを特徴とする液晶表示装置。

【請求項 2】

前記構造体は前記画素電極を複数の副電極部に区分しこれら副電極部に対応して得られる複数の副画素領域の各々を複数のドメインに分割するように構成され、前記強電場域の幅 W_1 および弱電場域の幅 W_2 の各々は少なくとも2つの副画素領域のドメイン間で異なることを特徴とする請求項1に記載の液晶表示装置。

【請求項 3】

前記構造体は前記強電場域の幅 W_1 と前記弱電場域の幅 W_2 との和 W_{12} を $6\ \mu\text{m}$ から $20\ \mu\text{m}$ の範囲に設定することを特徴とする請求項1に記載の液晶表示装置。

10

20

【請求項 4】

前記構造体は前記複数の強電場域が一端において相互に連結されるように配置されることを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 5】

前記構造体は前記複数の弱電場域が一端において相互に連結されるように配置されることを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 6】

前記構造体は前記複数の強電場域が一端において相互に連結され、さらに前記複数の弱電場域が前記複数の強電場域の一端とは逆側の一端において相互に連結されるように配置されることを特徴とする請求項 3 に記載の液晶表示装置。

10

【請求項 7】

前記構造体は前記画素電極の欠落部、前記画素電極上の誘電体層、および前記画素電極上の配線のうちの少なくとも 1 つであることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 8】

前記液晶層は誘電率異方性が負の液晶材料を含有することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 9】

前記画素電極および前記共通電極をそれぞれ覆う一対の垂直配向膜をさらに備えることを特徴とする請求項 1 に記載の液晶表示装置。

20

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、各画素領域が複数のドメインに分割される液晶表示装置に関する。

【0002】

【従来の技術】

液晶表示装置は、薄型、軽量、低消費電力である等の様々な特徴を有しており、OA 機器、情報端末、時計、およびテレビ等の様々な用途に応用されている。特に、薄膜トランジスタ（以下、TFT という）を有する液晶表示装置は、その高い応答性から、携帯テレビやコンピュータなどのように多量の情報を表示するモニタとして用いられている。

30

【0003】

近年、情報量の増加に伴い、画像の高精細化や表示速度の高速化に対する要求が高まっている。これら要求のうち画像の高精細化は、例えば、上述した TFT を含むアレイ構造を微細化することによって実現されている。

【0004】

一方、表示速度の高速化に関しては、従来の表示モードの代わりに、ネマチック液晶を用いた OCB モード、VAN (Vertical Aligned Nematic) モード、HAN モード、および π 配列モードや、スメクチック液晶を用いた界面安定型強誘電性液晶モードおよび反強誘電性液晶モードを採用することが検討されている。

【0005】

40

これら表示モードのうち、VAN モードでは、従来の TN (Twisted Nematic) モードよりも速い応答速度を得ることができ、しかも、垂直配向のため静電気破壊などの不良を発生させるラビング処理が不要である。なかでも、マルチドメイン型 VAN モード（以下、MVA モードという）は、視野角の補償設計が比較的容易なことから特に注目を集めている。

【0006】

しかしながら、従来は、MVA モードを採用した液晶表示装置において、アレイ基板だけでなく、対向基板に対しても畝状の誘電突起を形成するかあるいは対向基板上の共通電極にスリットなどを設けていた。そのため、アレイ基板と対向基板との位置合わせを極めて高い精度で行わなければならない、その結果、コストの上昇や信頼性の低下を生じてしまう

50

。

【0007】

また、近年では、TNモードの液晶表示装置の製造において、アレイ基板にカラーフィルタ層を形成する技術が実用化され始めている。この技術によると、アレイ基板と対向基板とを貼り合わせてセルを形成する際に、カラーフィルタ層を構成する各色領域と画素電極とを位置合わせする必要がない。従って、このような技術をMVAモードの液晶表示装置の製造にも適用することが望まれるが、従来のMVAモードの液晶表示装置では、アレイ基板と対向基板とを貼り合わせてセルを形成する際に、畝状誘電突起やスリットのような構造体に対応してアレイ基板および対向基板間の位置合わせを行う必要がある。そのため、従来のMVAモードの液晶表示装置では、アレイ基板にカラーフィルタ層を形成したとしても、TNモードの液晶表示装置で得られる利益を享受することはできなかった。

10

【0008】

【発明が解決しようとする課題】

本発明は、上記問題点に鑑みてなされたものであり、MVAモードを採用した場合であっても、アレイ基板および対向基板間の位置合わせにおいて高い精度を必要とせず輝度（または透過率）分布特性を制御することが可能な液晶表示装置を提供することを目的とする。

【0009】

【課題を解決するための手段】

本発明によれば、少なくとも1つの画素電極を含むアレイ基板と、画素電極に対向する共通電極を含む対向基板と、アレイ基板および対向基板間に挟持され、各基板に対して略垂直に配向される液晶分子を含み、液晶分子配列が画素電極および共通電極間の電圧により制御される液晶層とを備え、アレイ基板はさらに電圧の印加に伴って各基板に略平行な様々な方向のそれぞれにおいて交互に並べた複数の強電場域および複数の弱電場域のストライプからなる電場の揺らぎを画素電極および共通電極間の液晶層の画素領域に生成することにより液晶分子のチルト方向を制御して画素領域を液晶分子のチルト方向の異なる複数のドメインに分割するチルト制御部を含み、強電場域の幅 W_1 および弱電場域の幅 W_2 の各々は少なくとも2つのドメイン間で異なる液晶表示装置が提供される。

20

【0010】

この液晶表示装置では、チルト制御部が画素電極と一緒にアレイ基板側に設けられる。このようなチルト制御部は画素電極の欠落部、画素電極上の誘電体層、および画素電極上の配線のような構造体としてアレイ基板の製造プロセスに組み込むことができるため、このチルト制御部を対向基板側に配置する場合のように高い精度でアレイ基板および対向基板間の位置合せを行う必要がない。さらに、強電場域の幅 W_1 および弱電場域の幅 W_2 の各々は少なくとも2つのドメイン間で異なる。これにより、画素領域を電圧—透過率特性の違う2以上の領域で構成して輝度（または透過率）分布特性を制御することが可能となる。

30

【0011】

【発明の実施の形態】

以下、本発明の実施形態に係る液晶表示装置について添付図面を参照して説明する。

【0012】

図1はこの液晶表示装置1の外観を示し、図2は液晶表示装置の回路構造を概略的に示し、図3は液晶表示装置の部分的断面構造を示し、図4は液晶表示装置のアレイ基板の部分的断面構造をさらに詳細に示す。この液晶表示装置はMVAモードで動作するもので、アレイ基板2、対向基板3、およびアレイ基板2と対向基板3との間に挟持される液晶層4を備える。アレイ基板2および対向基板3には、偏光板5が液晶層4とは反対側において貼り付けられる。液晶層4は誘電率異方性が負であるネマチック液晶を含む液晶材料からなり、アレイ基板2および対向基板3間において周辺シール材6により取り囲まれる。アレイ基板2および対向基板3はこの周辺シール材6によって貼り合わされることにより液晶層4と一体化する。アレイ基板2と対向基板3との間隔はスペーサSPによって一定に維持される。

40

50

【0013】

アレイ基板2は、ガラス板等の光透過性絶縁基板7、マトリクス状に配置され各々液晶分子Lqの配列を制御する電場を液晶層4に印加する複数の画素電極8、これら画素電極8の行に沿って配置される複数の走査線Y(Y1~Ym)、各々対応行の画素電極8を横切るように配置される複数の補助容量線CL、これら画素電極8の列に沿って配置される複数の信号線X(X1~Xn)、各々対応走査線Yおよび対応信号線Xの交差位置近傍に配置される複数のスイッチング素子9、複数の走査線Yを駆動する走査線駆動回路10、および複数の信号線Xを駆動する信号線駆動回路11を含む。複数の補助容量線CLは共通電極駆動回路VCOMによって基準電位に設定される。

【0014】

絶縁基板7はアンダーコート表面7Aを有し、複数のスイッチング素子9、複数の画素電極8、並びに信号線X、走査線Y、補助容量線CLのような配線が絶縁してこのアンダーコート表面7Aの上方において積層される。これらの配線はアルミニウム、モリブデン、および銅などからなる。複数の画素電極8はITOのような透明導電材料からなり、例えばスパッタリング法などにより透明導電材料の薄膜を形成した後、フォトリソグラフィ技術およびエッチング技術を用いてその薄膜をパターンングすることにより形成される。この画素電極8は電圧無印加状態で液晶層4の液晶分子Lqをアレイ基板2平面に対して略垂直に配向する垂直配向膜12により覆われる。この垂直配向膜12はポリイミドなどの透明樹脂の薄膜で構成され、ラビング処理せずに垂直配向性が付与されている。各スイッチング素子9はアンダーコート表面7A上に形成されゲート絶縁膜13により覆われる例
20
例えばアモルファスシリコンやポリシリコンの半導体層M、この半導体層M上にゲート絶縁膜13を介して形成され層間絶縁膜14で覆われるゲート電極9G、並びにゲート絶縁膜13および層間絶縁膜14に形成されるコンタクトホールを介して半導体層Mに接続されたソースおよびドレイン電極9S、9Dを持つ薄膜トランジスタである。スイッチング素子9の電極9S、9D、9Gはアルミニウム、モリブデン、クロム、銅、およびタンタル等の金属材料で構成される。ソース電極9Sは対応画素電極8に接続され、ドレイン電極9Dは対応信号線Xに接続され、ゲート電極9Gは対応走査線Yに接続される。スイッチング素子9および層間絶縁膜14はカラーフィルタ層CFで覆われ、画素電極8はこのカラーフィルタ層CF上に形成される。カラーフィルタ層CFは各列の画素電極8に沿ったストライプとして形成される青色の着色層CF_B、緑色の着色層CF_G、および赤色の
30
着色層CF_Rにより構成される。画素電極8はカラーフィルタCFに形成されるコンタクトホールHを介してスイッチング素子8のソース電極9Sに接続される。補助容量線CLはゲート電極9Gと一緒にゲート絶縁膜13上に形成される。画素電極8はカラーフィルタ層CFおよび層間絶縁膜14に形成されるコンタクトホールHを介してコンタクト電極CEに接続される。このコンタクト電極CEは補助容量線CEに形成される開口を貫通してスイッチング素子8の半導体層Mと一緒に形成される半導体層M'にコンタクトする。補助容量線CLは、コンタクト電極CE、半導体層M'、および画素電極8に容量結合して補助容量SCを構成する。

【0015】

対向基板3は、ガラス板等の光透過性絶縁基板15、複数の画素電極8に対向するように
40
絶縁基板15上に形成される共通電極16、およびこの共通電極16を覆って形成され電圧無印加状態で液晶層4の液晶分子Lqを対向基板3平面に対して略垂直に配向する垂直配向膜12を含む。これら共通電極16および配向膜12は、画素電極8および配向膜12と同様の材料からなる。ここで、共通電極16は複数の画素電極8に対向した平坦な連続膜として形成され、アレイ基板2の補助容量線CLと共に共通電極駆動回路VCOMにより基準電位に設定される。

【0016】

上述の液晶表示装置では、アレイ基板2がさらに電圧印加に伴って各基板2、3に略平行な様々な方向のそれぞれにおいて強電場域および弱電場域を交互に並べた電場の揺らぎを画素電極8および共通電極16間の液晶層4からなる画素領域に生成することにより液晶
50

分子 Lq のチルト方向を制御して画素領域を液晶分子 Lq のチルト方向の異なる複数のドメインに分割するチルト制御部を含む。

【0017】

図5はこのチルト制御部の基本構造を示す。チルト制御部は画素電極8に対して強電場域および弱電場域の異方性分布を規定するドメイン分割パターンを有し、このドメイン分割パターンは画素電極8の周縁側および中央側に両端を持つように伸びた複数の強電場域に対して画素電極8の周縁側および中央側に両端を持つように伸びた複数の弱電場域をそれぞれ隣接させるように画素電極8からの電場の強度を変化させる構造体を有する。ここでは、構造体が画素電極8の欠落部として形成される複数のスリットSLからなる。これらスリットSLは画素電極8に含まれる4つの区画8a~8dの各々で例えば略平行に一定のピッチで並べられる。これらスリットSLは区画8aおよび8dで一方向に伸び、区画8bおよび8cで一方向に交差する他方向に伸びている。これにより、画素領域は液晶分子 Lq のチルト方向が互いに異なる4つのドメインに分割される。ここで、強電場域の幅 W_1 および弱電場域の幅 W_2 の各々は例えば区画8a、8cに対応する2つのドメインで5 μm に設定し区画8b、8dに対応するドメインで7 μm に設定される。

10

【0018】

ここで、図5に示す構造のチルト制御部による液晶分子 Lq の配向変化について概略的に説明する。図6の(a)および(c)は液晶分子 Lq の配向状態をアレイ基板2および対向基板3の基板平面に平行な平面で示し、図6の(b)および(d)は液晶分子 Lq の配向状態を基板平面に垂直な断面で示す。尚、液晶分子 Lq の周辺構造は簡略化して示されている。

20

【0019】

画素電極8および共通電極16間に電圧を印加しない場合、配向膜12は誘電率異方性が負の液晶分子 Lq を垂直配向させるように作用する。すなわち、液晶分子 Lq の長軸は配向膜12の膜面に対してほぼ垂直になる。

【0020】

画素電極8および共通電極16間に比較的低い第1電圧を印加すると、画素電極8からの漏れ電場がスリットSLの近傍に生じ、これにより電気力線が図6(b)に示すように傾く。

【0021】

画素電極8および共通電極16間の印加電圧は、電気力線に垂直な方向に液晶分子 Lq を配向させる電場を生成する。従って、液晶分子 Lq は、一对の配向膜12および電場の作用によって、図6(a)に示すように配向しようとする。

30

【0022】

しかしながら、液晶分子 Lq の配向状態は図6(a)に示すように一对のスリットSL間で画素電極8の幅方向に隣接していることにより互いに干渉する。このため、液晶分子 Lq は、図6(a)に示す矢印A1の向きまたは矢印A2の向きにチルト方向を変化させて、より安定な配向状態をとろうとする。

【0023】

ここで、図6(a)に示すように、スリットSL間画素電極8上およびその近傍領域の液晶分子 Lq がスリットSLに沿った方向において対称的な(あるいは、等方的な)配向状態であるとする。この場合、液晶分子 Lq のチルト方向が矢印A1の向きに変化する確率と、矢印A2の向きに変化する確率とが等しくなる。

40

【0024】

これに対し、図6(c)に示すように、スリットSL間画素電極8上およびその近傍の液晶分子 Lq がこれらスリットSLに沿った方向において非対称な(あるいは、異方的な)配向状態である場合、スリットSL間画素電極8の両端間で電気力線が非対称となり、同様に、スリットSLの両端間でも電気力線が非対称になる。そのため、液晶分子 Lq が矢印A2の向きに配向した配向状態は、液晶分子 Lq が矢印A1で示す向きに配向した配向状態に比べてより安定となる。その結果、液晶分子 Lq の平均的なチルト方向(ディレ

50

クタ)は、図6の(c)に示す矢印A2の向きとなる。

【0025】

第1電圧よりも高い第2電圧を画素電極8および共通電極16間に印加すると、一对の配向膜12が液晶分子Lqを垂直配向させようとする作用に対して、電場が液晶分子Lqをその電気力線に垂直な方向に配向させようとする作用がより大きくなる。従って、液晶分子Lqは、水平配向に近づくようにチルト角を変化させる。

【0026】

ここで、第2電圧を画素電極8および共通電極16間に印加した場合でも、第1電圧を画素電極8および共通電極16間に印加した場合と同様に、液晶分子Lqが矢印A2の向きに配向した配向状態は、液晶分子Lqが矢印A1で示す向きに配向した配向状態に比べてより安定である。そのため、画素電極8および共通電極16間の印加電圧を第1および第2電圧間で変化させた場合、液晶分子LqのディレクタはスリットSLの配列方向に垂直な面内で変化することとなる。すなわち、画素電極8および共通電極16間の印加電圧を第1および第2電圧間で変化させた場合、液晶分子Lqは、その平均的なチルト方向をスリットSLの配列方向に垂直な面内に維持したままチルト角を変化させる。

10

【0027】

従って、画素電極8の区画8a~8d間で互いに異なる長手方向を持つように複数のスリットSLを形成することにより、液晶分子Lqのチルト方向を図5に示すように維持したまま、そのチルト角を変化させることができる。すなわち、アレイ基板2に設けた構造体だけで、1つの画素領域内に液晶分子Lqのチルト方向が互いに異なる4つのドメインを形成することができる。また、本実施形態では、液晶分子Lqの平均的なチルト方向をスリットSLの配列方向に垂直な面内に維持したままチルト角を変化させることができるため、より速い応答速度を実現することができるのに加え、配向不良が発生し難く、良好な配向分割が可能である。

20

【0028】

本実施形態では、このように、画素領域内に電場の揺らぎを形成すると共にこの電場の強さを変化させて液晶層4の光学特性を制御することにより表示を行う。ところで、上述したような制御を行う場合、液晶層4において画素電極8の近傍にスリットSLの近傍よりも強い電場が生成される。そのため、画素電極8の近傍では、スリットSLの近傍に比べて、液晶分子Lqはより大きく倒れる。すなわち、液晶層4において画素電極8の近傍とスリットSLの近傍とでは、液晶分子Lqの平均的なチルト角は互いに異なる。このようなチルト角の違いは、光学的な違いとして観察可能である。

30

【0029】

上述したように、アレイ基板2は電圧の印加に伴って各基板2,3に略平行な様々な方向のそれぞれにおいて交互に並べた複数の強電場域および複数の弱電場域のストライプからなる電場の揺らぎを画素電極8および共通電極16間の液晶層4の画素領域に生成することにより液晶分子Lqのチルト方向を制御して画素領域を液晶分子のチルト方向の異なる複数のドメインに分割するチルト制御部を含む。この場合、ドメイン分割パターンは画素電極8の周縁側および中央側に両端を持つように伸びた複数の強電場域に対して画素電極8の周縁側および中央側に両端を持つように伸びた複数の弱電場域をそれぞれ隣接させるように画素電極8からの電場の強度を変化させる構造体を有する。図5に示す複数のスリットSLは画素電極8からの電場の強度を減衰させる構造体として利用される。これらスリットSLを利用した場合、比較的高い自由度で設計を行うことが可能である。さらに、強電場域の幅 W_1 および弱電場域の幅 W_2 の各々は区画8a~8dのうちの少なくとも2つに対応するドメイン間で異なる。これにより、画素領域を電圧-透過率特性の違う2以上の領域で構成して輝度(または透過率)分布特性を制御することが可能となる。

40

【0030】

ちなみに、電場の揺らぎはスリットSL以外の構造体によっても生じさせることができる。これについては、図7を参照して説明する。

【0031】

50

図7はチルト制御部の基本構造の他の変形例を概略的に示す。この変形例では、図7の(a)に示すように、複数の誘電体層21が図5に示す複数のスリットSLの代わりにこれらスリットSLと同様のパターンで画素電極8上に形成される。この場合、アクリル系樹脂、エポキシ系樹脂、ノボラック系樹脂などのように誘電体層21の誘電率が液晶材料の誘電率よりも低ければ、液晶層4において誘電体層21の近傍に電場の強さがより弱い弱電場域を生成することができる。従って、複数のスリットSLを形成した場合と同様の効果を得ることができる。

【0032】

また、図5に示す複数のスリットSLの代わりに、図7の(b)に示すように、複数の配線23が透明絶縁体層22を介して画素電極8上に形成されてもよい。配線23は、例えば、信号線、ゲート線、補助容量配線などであり、複数のスリットSLと同様のパターンで配列している。この場合、液晶層4において配線23の近傍に電場の強さがより強い強電場域を生成することができる。従って、この場合も、複数のスリットSLを形成した場合と同様の効果を得ることができる。

【0033】

尚、液晶表示装置1が透過型である場合、誘電体層21および配線23の材料は、透過率の観点から、透明な材料であることが好ましい。また、液晶表示装置1が反射型である場合、誘電体層21および配線23の材料として、透明な材料に加え、金属材料のように不透明な材料を用いてもよい。

【0034】

上述のようなチルト制御部の基本構造では、液晶層4において強電場域の幅 W_1 と弱電場域の幅 W_2 との和 W_{12} は $20\mu\text{m}$ 以下であることが好ましい。通常、和 W_{12} が $20\mu\text{m}$ 以下であれば、液晶分子Lqの配向を上述したように制御することができ、十分な透過率を実現することができる。また、和 W_{12} は $6\mu\text{m}$ 以上であることが好ましい。一般に、和 W_{12} が $6\mu\text{m}$ 以上であれば、液晶層4において強電場域と弱電場域とを生じさせる構造体を十分に高い精度で形成することができるのに加え、上述した液晶配向を安定に生じさせることができる。

【0035】

尚、和 W_{12} は、スリットSL間の画素電極8の幅とスリットSLの幅との和、誘電体層21間の画素電極8の幅と誘電体層21の幅との和、画素電極8上に設けた配線23の幅と配線23間の画素電極8の幅との和、第3電圧印加時にチルト角がより大きな領域の幅とより小さな領域の幅との和、第3電圧印加時に透過率がより高い領域の幅とより低い領域の幅との和などとほぼ等しい。従って、これら幅も $20\mu\text{m}$ 以下であることおよび $6\mu\text{m}$ 以上であることが好ましい。

【0036】

チルト制御部の基本構造において、幅 W_1 および幅 W_2 は、それぞれ、 $8\mu\text{m}$ 以下であることが好ましい。また、幅 W_1 および幅 W_2 は、それぞれ、 $4\mu\text{m}$ 以上であることが好ましい。この範囲においては、応答速度および透過率に関して実用上十分な性能を期待することができる。

【0037】

尚、幅 W_1 と幅 W_2 とは、スリットSL間の画素電極8の幅とスリットSLの幅、画素電極8上の誘電体層21に挟まれた領域の幅と誘電体層21の幅、画素電極8上に設けた配線23の幅と配線23間の画素電極8の幅、第3電圧印加時にチルト角がより大きな領域の幅とより小さな領域の幅、第3電圧印加時に透過率がより高い領域の幅とより低い領域の幅などに対応している。従って、これら幅も $8\mu\text{m}$ 以下で $4\mu\text{m}$ 以上であることが好ましい。

【0038】

チルト制御部の基本構造において、液晶層4において強電場域の長さおよび弱電場域の長さは、それぞれ、幅 W_1 および幅 W_2 よりも長ければよいが、それらの和である幅 W_{12} に対して2倍以上であることが好ましい。この場合、より多くの液晶分子Lqをそれら電場域

10

20

30

40

50

の長さ方向に配向させることができる。

【0039】

チルト制御部の基本構造は各画素電極8の全体的なアスペクト比によっては最適でない場合がある。例えばカラー表示を行う場合に、赤、緑、および青用の3画素を組み合わせるために画素電極8のアスペクト比(幅W:長さL)が1:3に設定される。このような場合には、チルト制御部を図8の(a)に示すような構造にせずに、例えば図8の(b)または(c)に示すように画素電極8を例えば3個の副電極部8Sに区分しこれら副電極部8Sに対してそれぞれ強電場域および弱電場域の異方性分布を規定する3つドメイン分割パターンを有することが好ましい。これら副電極部8Sはブリッジ電極BRにより相互接続される。各ドメイン分割パターンは対応副電極部8Sの周縁側および中央側に両端を持つように伸びた複数の強電場域に対して対応副電極部8Sの周縁側および中央側に両端を持つように伸びた複数の弱電場域をそれぞれ隣接させるように対応副電極部8Sからの電場の強さを変化させる構造体を含むことになる。この構造体は図8の(b)において副電極部8Sの欠落部として形成される複数のスリットSLで構成され、図8の(c)において副電極部8S上に形成される複数の誘電体層21で構成される。

10

【0040】

これらのドメイン分割パターンを利用すると、3個の副電極部8Sにそれぞれ対応した強電場域および弱電場域の異方性分布を独立に設定し、図8の(a)に示すような単一のドメイン分割パターンを用いる場合よりも適切にドメイン分割を行うことができる。ここでは、これらドメイン分割パターンが3個の副電極部8Sのうちの少なくとも2つに対する強電場域および弱電場域の異方性分布間に規則的な違いを持たせるように構成される。この場合、各ドメイン分割パターンは対応副電極部8Sの周縁側および中央側に両端を持つように伸びた複数の強電場域に対して対応副電極部8Sの周縁側および中央側に両端を持つように伸びた複数の弱電場域をそれぞれ隣接させると共に強電場域の幅 W_1 と弱電場域の幅 W_2 との和 W_{12} を $6\mu\text{m}$ から $20\mu\text{m}$ の範囲に設定して対応副電極部8Sからの電場の強さを変化させるスリットSLのような構造体を含み、規則的な違いが強電場域の幅 W_1 および弱電場域の幅 W_2 として設定される。これにより、電圧-透過率特性の違う2以上の領域で画素領域を構成でき、この結果として輝度(または透過率)分布特性を制御することが可能となる。

20

30

【0041】

本実施形態では、強電場域および弱電場域が図6の(c)に示すようにスリットSL間画素電極8の長手方向において非対称となるよう配向状態を得るように液晶層4に生成されるが、図6の(a)に示すようにスリットSL間画素電極8の長手方向において対称な配向状態を得るようにしてもよい。但し、前者の方が応答速度などの点で有利である。本実施形態では、誘電率異方性が負のネマチック液晶を垂直配向させたVANモードを採用したが、誘電率異方性が正のネマチック液晶を用いることも可能である。特に、高いコントラストが望まれる場合は、VANモードを採用し且つノーマリブラックとすることにより、例えば、400:1以上の高いコントラストと高透過率設計による明るい画面設計が可能である。

40

【0042】

本実施形態において、見かけ上、液晶の光学応答を速めるために、偏光板5の光透過容易軸あるいは光吸収軸と強電場域と弱電場域との配列方向とが為す角度を 45° から所定の角度 θ だけずらしてもよい。この角度 θ は、視野角などに応じて設定することもできるが、応答時間を短縮するには 22.5° とすることが最も効果的である。

【0043】

本実施形態では、第3電圧印加時に画素領域をドメイン分割するチルト制御部をアレイ基板2のみに設けたが、アレイ基板2および対向基板3の双方に設けてもよい。但し、前者の場合、アレイ基板2と対向基板3とを貼り合わせてセルを形成する際にアライメントマークなどを利用した高精度な位置合わせが不要となる。

50

【0044】

また、本実施形態では、カラーフィルタ層CFをアレイ基板2に設けた構造(COA: color filter on array)を採用したが、カラーフィルタ層CFは対向基板3に設けてもよい。但し、前者の場合、アレイ基板2と対向基板3とを貼り合わせてセルを形成する際にアライメントマークなどを利用した高精度な位置合わせが不要となる。

【0045】

以下、本発明の液晶表示装置の製造例について説明する。

(製造例1)

本製造例では、以下に説明する方法により液晶表示装置1を製造した。ここでは、画素電極8は図8の(a)に示す形状に形成した。

10

【0046】

まず、通常の薄膜トランジスタ形成プロセスと同様に成膜とパターニングとを繰返し、ガラス板である光透過性絶縁基板7の一主表面上に走査線Yおよび信号線等の配線並びにスイッチング素子8の薄膜トランジスタを形成した。次に、薄膜トランジスタを形成した絶縁基板7の表面側に常法により光透過性絶縁膜であるカラーフィルタ層CFを形成した。

【0047】

次いで、カラーフィルタ層CFを形成した絶縁基板7の表面側に所定パターンのマスクを介してITOをスパッタリングした。その後、このITO膜上にレジストパターンを形成し、このレジストパターンをマスクとして用いてITO膜の露出部をエッチングした。以上のようにして、図8の(a)に示すように画素電極8を形成した。尚、ここでは、スリットSLの幅およびスリットSL間画素電極8の幅はいずれも5 μ mとした。

20

【0048】

その後、画素電極8を形成した絶縁基板7の表面の全面に熱硬化性樹脂を塗布し、この塗膜を焼成することにより、垂直配向性を示す厚さ70nmの配向膜12を形成した。アレイ基板2は上述のようにして製作される。

【0049】

次に、別途用意したガラス板からなる光透過性絶縁基板15の一主表面上に、共通電極16として、スパッタリング法を用いてITO膜を形成した。続いて、この共通電極16の全面に、アレイ基板2に関して説明したのと同様の方法により配向膜12を形成した。以上のようにして、対向基板3を製作した。

30

【0050】

次いで、液晶材料を注入するための注入口を残してアレイ基板2と対向基板3の周縁部に周辺シール材6となる接着剤を塗布し、それぞれの配向膜12を内側にしてアレイ基板2と対向基板3を貼り合わせるることにより液晶注入空間(液晶セル)を形成した。尚、この液晶セルのセルギャップは、アレイ基板2に設けられ対向基板3に接触する長さ4 μ mの柱状スペーサSPにより一定に維持した。また、アレイ基板2および対向基板3を貼り合わせる際、これらアレイ基板2および対向基板3間の位置合わせはそれらの端面を揃えることにより行い、アライメントマークなどを利用する高精度な位置合わせは行わなかった。

【0051】

次いで、この液晶セル内に誘電率異方性が負である液晶材料を通常の方法により注入して液晶層4を形成した。次いで、液晶注入口を紫外線硬化樹脂で封止し、液晶セルの両面に偏光板5を貼り付けることにより液晶表示装置1を得た。

40

【0052】

尚、この液晶表示装置1は、例えば、画素電極8および共通電極16間の印加電圧を約1Vから約5Vまでの間で変化させることにより駆動され得る。

【0053】

次に、以上のようにして作製した液晶表示装置1を、画素電極8と共通電極16との間に4Vの電圧を印加した状態で観察した。その結果、画素電極8の形状に対応した透過率分布が見られた。

50

【0054】

(製造例2)

画素電極8を図8の(b)に示す形状とし、スリットSLの幅およびスリットSL間の画素電極8の幅をいずれも4 μ mとしたこと以外は製造例1で説明したのと同様の方法により液晶表示装置1を製作した。尚、この液晶表示装置1は、例えば、画素電極8と共通電極16との間に印加する電圧を約1Vと約4Vとの間で変化させることにより駆動され得る。

【0055】

次に、以上のようにして作製した液晶表示装置1を、画素電極8と共通電極16との間に3.5Vの電圧を印加した状態で観察した。その結果、画素電極8の形状に対応した透過率分布が見られた。

10

【0056】

(製造例3)

図8の(c)に示すように幅方向に並ぶ一対のスリットSL'でそれぞれ分離される3個の副電極部8Sを持つ画素電極8を形成し、これら副電極部8S上に誘電体層21を設けたこと以外は製造例1で説明したのと同様の方法により液晶表示装置1を製作した。尚、ここでは、誘電体層21の幅は4 μ mとし、誘電体層21の厚さは液晶層4において誘電体層21の近傍で電場の強さが十分に弱められるように1.4 μ mとした。また、これらスリットSL'は、誘電体層21による配向制御効果を向上させるために設けられている。ここでは、一対のスリットSL'が画素電極8の欠落部として形成され、これらスリットSL間の画素電極8の一部をブリッジ電極BRとして残す。

20

【0057】

以上のようにして製造された液晶表示装置1は、例えば、画素電極8および共通電極16間の印加電圧を約1Vから約4Vまでの間で変化させることにより駆動され得る。3.5Vの電圧を画素電極8および共通電極16間に印加して液晶表示装置1を状態で観察すると、その結果として画素電極8の形状に対応した透過率分布が見られた。

【0058】

次に、製造例1から製造例3に係る液晶表示装置1について、透過率および応答時間を測定した。その結果を以下の表に示す。

【0059】

30

【表1】

	透過率	配向分割均一性	応答時間
製造例1	17%	良好	25ms
製造例2	18%	良好	23ms
製造例3	19%	良好	29ms

40

【0060】

上記表から明らかなように、製造例1から製造例3に係る液晶表示装置1では、アレイ基板2および対向基板3を貼り合わせる際に高精度な位置合わせを行わなかったのにも拘らず、透過率が高く、配向分割均一性が良好であり、応答時間も短い。すなわち、製造例1から製造例3によると、アレイ基板2および対向基板3を高精度に位置合わせすることなくMVAモードの液晶表示装置を製造することができた。

【0061】

(製造例4)

また、図9に示すドメイン分割パターンA、B、Cが製造例1で詳述した処理で画素電極8の欠落部として形成された液晶表示装置を製造した。この場合、画素電極8は図8の(

50

b)と同様に3個の副電極8Sで構成されるが、ドメイン分割パターンA, B, Cはこれら副電極8Sに対する強電場域の幅 W_1 および弱電場域の幅 W_2 を図10に示す形式1, 形式2, または形式3に設定する。このような液晶表示装置の視角依存性について、3個の副電極8Sの並ぶ方向を縦軸とし、これに直角な方向を横軸として同一のバックライトを用いて測定したところ、輝度の視角依存性が副電極8S毎の強電場域の幅 W_1 および弱電場域の幅 W_2 の違いに対応して決定されることが確認された。

【0062】

図11は観察者の視点を横軸に沿って左右に移動させた場合に得られる左右角度に対する視角依存性の結果を示し、図12は観察者の視点を縦軸に沿って上下に移動させた場合の上下角度に対して得られた結果を示す。すなわち、強電場域の幅 W_1 および弱電場域の幅 W_2 をドメイン分割パターンA, B, Cにより $5\mu\text{m}$, $5\mu\text{m}$, $5\mu\text{m}$ という形式1に設定すると、輝度は正面で高いものの斜め方向で著しく低下する。次に、強電場域の幅 W_1 および弱電場域の幅 W_2 をドメイン分割パターンA, B, Cにより $7\mu\text{m}$, $5\mu\text{m}$, $5\mu\text{m}$ という形式2に設定すると、輝度が斜め方向で著しく低下しなくなる。さらに、強電場域の幅 W_1 および弱電場域の幅 W_2 をドメイン分割パターンA, B, Cにより $7\mu\text{m}$, $7\mu\text{m}$, $5\mu\text{m}$ という形式3に設定すると、輝度は斜め方向で著しく低下しないものの正面で低下する。従って、2種以上の強電場域の幅 W_1 および弱電場域の幅 W_2 を1画素領域に設定することにより視角依存性のような輝度(または透過率)分布特性を制御することが可能である。尚、ここでは、強電場域の幅 W_1 および弱電場域の幅 W_2 が3個の副電極8Sの各々について得られる4つのドメイン内で共通となっているが、これらドメイン間で図5と同様に異なってもよい。

【0063】

【発明の効果】

以上のように本発明によれば、画素領域がアレイ基板のチルト制御部によりドメイン分割され、強電場域の幅 W_1 および弱電場域の幅 W_2 の各々が少なくとも2つのドメイン間で異なる。これにより、画素領域を電圧-透過率特性の違う2以上の領域で構成して輝度(または透過率)分布特性を制御することが可能となる。従って、MVAモードを採用した場合であっても、アレイ基板および対向基板間の位置合わせにおいて高い精度を必要とせずに輝度(または透過率)分布特性を制御することが可能な液晶表示装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の一実施形態に係る液晶表示装置の外観を示す斜視図である。

【図2】図1に示す液晶表示装置の回路構造を概略的に示す図である。

【図3】図2に示す液晶表示装置の部分的断面構造を示す図である。

【図4】図3に示すアレイ基板の部分的断面構造をさらに詳細に示す図である。

【図5】図2に示す液晶表示装置のチルト制御部の基本構造を示す平面図である。

【図6】図5に示す液晶分子の配向状態を基板平面に平行な平面および基板平面に垂直な断面において示す図である。

【図7】図5に示すチルト制御部の基本構造の他の変形例を概略的に示す断面図である。

【図8】図5に示すチルト制御部の基本構造を画素電極のアスペクト比に適合させた構成例を示す平面図である。

【図9】図8に示す3つの副電極に対する強電場域の幅および弱電場域の幅を所定形式に設定する3つのドメイン分割パターンを示す平面図である。

【図10】図9に示す3つのドメイン分割パターンにより設定される幅の組み合わせを示す図である。

【図11】図9に示す3つのドメイン分割パターンにより図10に示す幅の組み合わせに設定した液晶表示装置において観察者の視点を横軸に沿って左右に移動させた場合に得られる左右角度に対する視角依存性の結果を示すグラフである。

【図12】図9に示す3つのドメイン分割パターンにより図10に示す幅の組み合わせに設定した液晶表示装置において観察者の視点を横軸に沿って左右に移動させた場合に得ら

れる左右角度に対する視角依存性の結果を示すグラフである。

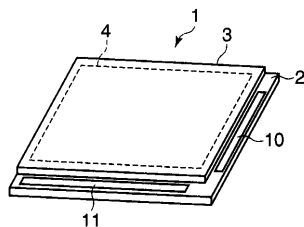
【符号の説明】

- 1 … 液晶表示装置
- 2 … アレイ基板
- 3 … 対向基板
- 4 … 液晶層
- 5 … 偏光板
- 7 … 光透過性絶縁基板
- 8 … 画素電極
- 8 a ~ 8 d … 区画
- 9 … スイッチング素子
- 1 2 … 配向膜
- 1 5 … 光透過性絶縁基板
- 1 6 … 共通電極
- 2 1 … 誘電体層
- 2 2 … 透明絶縁体層
- 2 3 … 配線
- S L … スリット
- L q … 液晶分子
- C F … カラーフィルタ層
- C F _ B , C F _ G , C F _ R … 着色層

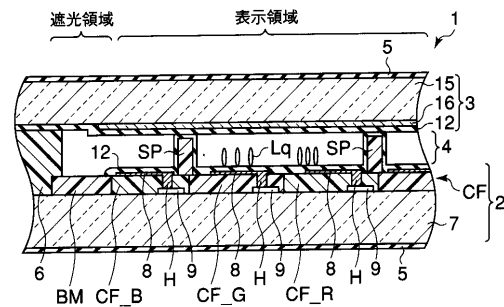
10

20

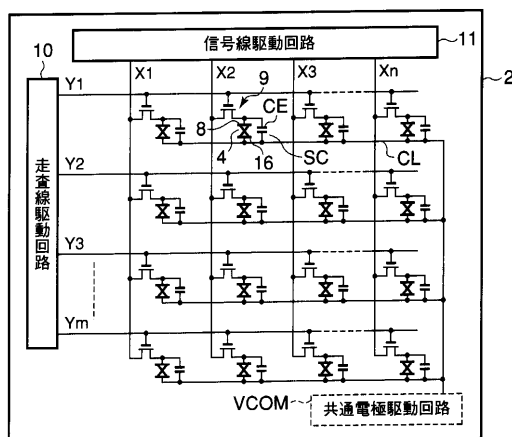
【図 1】



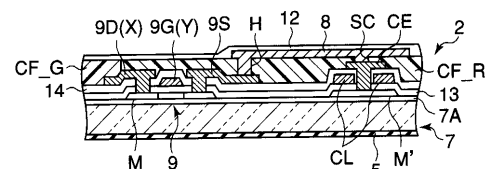
【図 3】



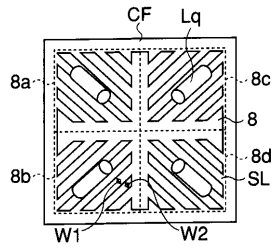
【図 2】



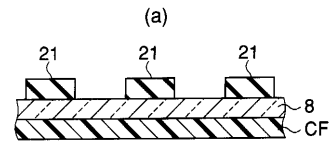
【図 4】



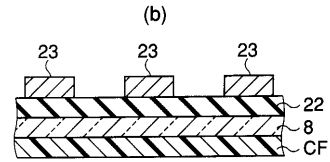
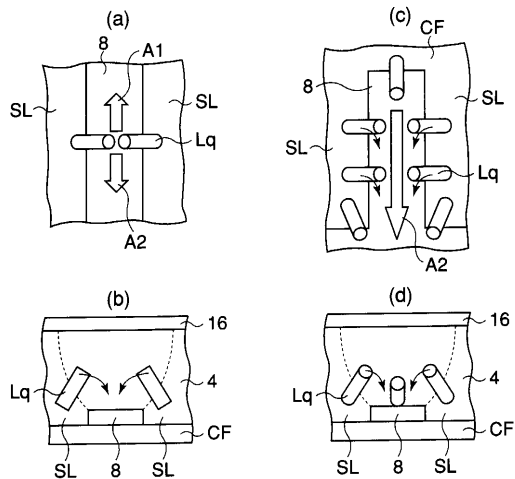
【図 5】



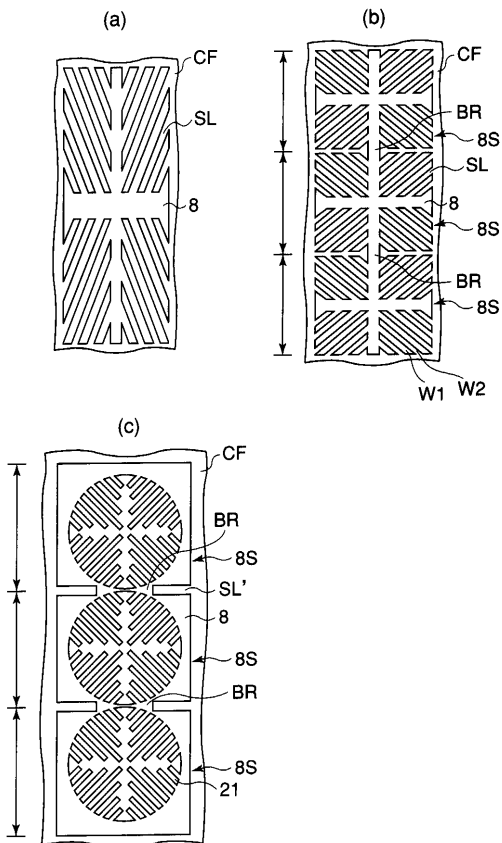
【図 7】



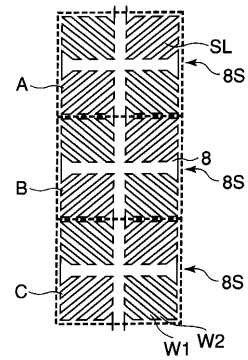
【図 6】



【図 8】



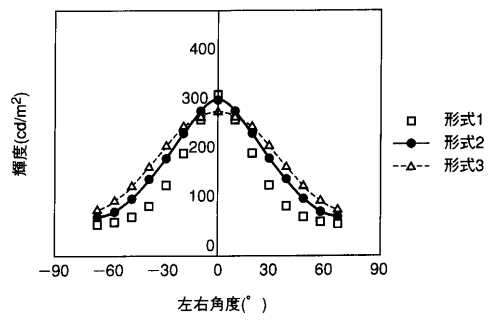
【図 9】



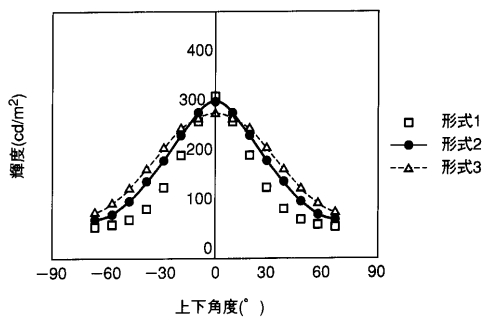
【図 10】

	W1及びW2幅(μm)		
ドメイン分割パターン	A	B	C
形式1	5	5	5
形式2	7	5	5
形式3	7	7	5

【図 1 1】



【図 1 2】



フロントページの続き

- (74)代理人 100109830
弁理士 福原 淑弘
- (74)代理人 100084618
弁理士 村松 貞男
- (74)代理人 100092196
弁理士 橋本 良郎
- (72)発明者 吉田 典弘
埼玉県深谷市幡羅町一丁目９番地２ 株式会社東芝深谷工場内
- (72)発明者 村山 昭夫
埼玉県深谷市幡羅町一丁目９番地２ 株式会社東芝深谷工場内
- (72)発明者 春原 一之
埼玉県深谷市幡羅町一丁目９番地２ 株式会社東芝深谷工場内
- (72)発明者 久武 雄三
埼玉県深谷市幡羅町一丁目９番地２ 株式会社東芝深谷工場内
- (72)発明者 川田 靖
埼玉県深谷市幡羅町一丁目９番地２ 株式会社東芝深谷工場内
- (72)発明者 山口 剛史
埼玉県深谷市幡羅町一丁目９番地２ 株式会社東芝深谷工場内
- (72)発明者 二ノ宮 希佐子
埼玉県深谷市幡羅町一丁目９番地２ 株式会社東芝深谷工場内
- (72)発明者 藤山 奈津子
埼玉県深谷市幡羅町一丁目９番地２ 株式会社東芝深谷工場内

審査官 右田 昌士

- (56)参考文献 特開２００２－１０７７３０（ＪＰ，Ａ）
特開２０００－２６７１０１（ＪＰ，Ａ）
特開平０７－１１０４８０（ＪＰ，Ａ）
特開２００３－３１５８００（ＪＰ，Ａ）
特開２００１－３４３６４７（ＪＰ，Ａ）

(58)調査した分野(Int.Cl., ＤＢ名)

G02F 1/139
G02F 1/1337
G02F 1/1343
G02F 1/1362 - 1/1368
G02F 1/1333

专利名称(译)	液晶表示装置		
公开(公告)号	JP4127623B2	公开(公告)日	2008-07-30
申请号	JP2002135423	申请日	2002-05-10
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	东芝公司		
当前申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	吉田典弘 村山昭夫 春原一之 久武雄三 川田靖 山口剛史 二ノ宮希佐子 藤山奈津子		
发明人	吉田 典弘 村山 昭夫 春原 一之 久武 雄三 川田 靖 山口 剛史 二ノ宮 希佐子 藤山 奈津子		
IPC分类号	G02F1/139 G02F1/1337 G02F1/1343 G02F1/1368		
FI分类号	G02F1/139 G02F1/1337.505 G02F1/1343 G02F1/1368		
F-TERM分类号	2H088/FA01 2H088/FA02 2H088/FA10 2H088/FA16 2H088/GA02 2H088/HA02 2H088/HA03 2H088/HA04 2H088/HA06 2H088/HA08 2H088/HA12 2H088/HA21 2H088/JA10 2H088/KA01 2H088/KA27 2H088/LA02 2H088/MA07 2H088/MA10 2H088/MA18 2H088/MA20 2H090/KA04 2H090/LA04 2H090/LA15 2H090/MA01 2H090/MA07 2H090/MA13 2H092/GA14 2H092/HA04 2H092/JA25 2H092/JA29 2H092/JA46 2H092/JB05 2H092/JB13 2H092/JB23 2H092/JB32 2H092/JB51 2H092/JB56 2H092/KA04 2H092/KA05 2H092/KA12 2H092/KA18 2H092/KA22 2H092/KB26 2H092/MA05 2H092/MA08 2H092/MA12 2H092/MA35 2H092/NA04 2H092/NA25 2H092/PA08 2H192/AA24 2H192/BA25 2H192/BC31 2H192/CB02 2H192/DA12 2H192/DA44 2H192/DA52 2H192/EA42 2H192/FB02 2H192/GD42 2H192/JA13 2H290/AA33 2H290/BA07 2H290/BB12 2H290/BB26 2H290/BB29 2H290/BB32 2H290/BB46 2H290/BB49 2H290/BB52 2H290/BB75 2H290/BB83 2H290/BC01 2H290/CA42 2H290/CA46 2H290/CA48 2H290/CB02 2H290/DA01		
代理人(译)	河野 哲 中村诚		
其他公开文献	JP2003330043A		
外部链接	Espacenet		

摘要(译)

本发明的目的是即使在采用MVA模式时也能够控制亮度（或透射率）分布特性，而不需要阵列基板和相对基板之间的高精度对准。一种液晶显示装置，包括：阵列基板，包括像素电极;相对基板，包括与像素电极相对的公共电极;以及液晶层，插入在基板之

间。阵列基板由多个强电场区域的条带和多个弱电场区域构成，当施加电压时，多个弱电场区域在基本平行于每个基板的各个方向上交替地布置。并且倾斜控制单元被配置为通过在其间的液晶层中产生像素区域来控制液晶分子的倾斜方向，以将像素区域划分为具有不同液晶分子的倾斜方向的多个域。特别地，强电场区域的宽度W b和弱电场区域的宽度W b中的每一个在至少两个域之间是不同的。

	透過率	配向分割均一性	応答時間
製造例 1	17%	良好	25ms
製造例 2	18%	良好	23ms
製造例 3	19%	良好	29ms