

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

**特許第3873003号**  
**(P3873003)**

(45) 発行日 平成19年1月24日(2007. 1. 24)

(24) 登録日 平成18年10月27日(2006. 10. 27)

(51) Int. Cl.	F I
<b>G09G 3/36 (2006.01)</b>	G09G 3/36
<b>G02F 1/133 (2006.01)</b>	G02F 1/133 550
<b>G02F 1/1368 (2006.01)</b>	G02F 1/1368
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 611J
	G09G 3/20 612D

請求項の数 4 (全 21 頁) 最終頁に続く

(21) 出願番号	特願2002-121634 (P2002-121634)	(73) 特許権者	502356528
(22) 出願日	平成14年4月24日(2002. 4. 24)		株式会社 日立ディスプレイズ
(65) 公開番号	特開2003-316328 (P2003-316328A)		千葉県茂原市早野3300番地
(43) 公開日	平成15年11月7日(2003. 11. 7)	(74) 代理人	100100310
審査請求日	平成16年2月19日(2004. 2. 19)		弁理士 井上 学
前置審査		(72) 発明者	後藤 充
			千葉県茂原市早野3300番地 株式会
			社日立製作所ディスプレイグループ内
		(72) 発明者	沼田 祐一
			千葉県茂原市早野3300番地 株式会
			社日立製作所ディスプレイグループ内
		(72) 発明者	澤畑 正人
			千葉県茂原市早野3300番地 株式会
			社日立製作所ディスプレイグループ内

最終頁に続く

(54) 【発明の名称】 液晶表示装置及びTFT基板

(57) 【特許請求の範囲】

【請求項1】

第1の基板と、第2の基板と、  
前記第1の基板と第2の基板の間に挟まれた液晶組成物と、  
前記第1の基板に設けられた画素電極と、  
前記画素電極に映像信号を供給するスイッチング素子と、  
前記スイッチング素子に映像信号を供給する映像信号線と、  
前記スイッチング素子を制御する走査信号を供給する走査信号線と、  
前記第1の基板に電氣的に接続された駆動回路とを有する液晶表示装置であって、  
前記駆動回路は、前記走査信号の高電位側の電圧と、前記走査信号の低電位側の電圧と、  
前記走査信号の高電位側の電圧よりも高い電圧とを生成する昇圧回路を有しており、  
前記液晶表示装置の電源オフ時に、前記高い電圧を、定電流素子を用いることで、徐々に  
GND電位に近づけることを特徴とする液晶表示装置。

10

【請求項2】

請求項1に記載の液晶表示装置において、  
前記高い電圧は、前記第1の基板に設けられ、ソース領域とドレイン領域とが前記画素電極に電氣的に接続されたMOSよりなる保持容量素子のゲート電極に供給されていることを特徴とする液晶表示装置。

【請求項3】

第1の基板と、

20

前記第1の基板に設けられた複数の画素電極と、  
前記スイッチング素子に映像信号を供給する映像信号線と、  
前記スイッチング素子を制御する走査信号を供給する走査信号線と、  
前記映像信号線と前記走査信号線とに接続されたスイッチング素子と、  
前記第1の基板に電氣的に接続された駆動回路とを有するTFT基板であって、  
前記駆動回路は、前記走査信号の高電位側の電圧と、前記走査信号の低電位側の電圧と、  
前記走査信号の高電位側の電圧よりも高い電圧とを生成する昇圧回路を有しており、  
前記駆動回路の電源をオフにする際に、前記高い電圧を、定電流素子を用いることで、徐々にGND電位に近づけることを特徴とするTFT基板。

【請求項4】

前記高い電圧は、前記第1の基板に設けられ、ソース領域とドレイン領域とが前記画素電極に電氣的に接続されたMOSよりなる保持容量素子のゲート電極に供給されていることを特徴とする請求項3に記載のTFT基板。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置に係わり、特に、携帯型表示装置に用いられる液晶表示装置の駆動回路に適用して有効な技術に関する。

【0002】

【従来の技術】

STN (Super Twisted Nematic) 方式、あるいはTFT (Thin Film Transistor) 方式の液晶表示装置は、ノート型パソコン等の表示装置として広く使用されている。これらの液晶表示装置は、液晶表示パネルと、液晶表示パネルを駆動する駆動回路を備えている。

【0003】

このような液晶表示装置において、携帯電話機等の携帯用端末装置の表示装置として利用されるものが増加している。液晶表示装置を携帯用端末装置の表示装置として用いる場合には、従来の液晶表示装置に比べて、さらに小型、高精細、のものが望まれる。

【0004】

小型化、高精細化が可能な液晶表示装置では、スイッチング素子としてポリシリコンTFTを用い、画素電極を形成する基板と同一の基板上に、駆動回路を形成する液晶表示装置 (以下駆動回路一体型液晶表示装置と呼ぶ) が知られている。

【0005】

【発明が解決しようとする課題】

携帯電話機等の携帯用端末装置の表示装置は、画像付きメール等の普及に伴い、高画質、高精細化等、画像表示機能のさらなる向上が望まれている。また、携帯端末であることから低消費電力化が求められており、さらには、コスト競争力の強化も重要な課題である。

【0006】

携帯端末装置の小型化に伴う問題点として、液晶表示装置の駆動回路を実装するスペースが減少することがあげられる。さらに、実装方法に関して、携帯端末装置では、装置の中心線と表示画面の中心とが重なる配置方法である所謂画面センター化の要望があり、駆動回路を実装する位置が制限され、配置に考慮が必要である。さらには、従来の液晶表示装置では、表示画面の隣合う2辺に駆動回路が設けられていたが、1辺にのみ駆動回路を実装する所謂3辺フリー化の要望もある。また、実装面積の縮小及び、低コスト化のために、実装部品の削減の必要もある。

【0007】

また、小型の表示装置に高精細化を求めると、1画素あたりのピッチが小さく、画素の開口率が減少する問題がある。さらには、画面サイズの増大に伴い画素数が増加すると、駆動速度に対して駆動回路の性能が追従できなくなる問題や、回路規模が増大し信号及び電源用の配線の引き回しが長くなり、信号波形の歪みや、ノイズの影響が無視できなくなるという問題が生じる。

10

20

30

40

50

## 【0008】

本発明は、前記従来技術の問題点を解決するためになされたものであり、本発明の目的は、小型の液晶表示装置において、最適な駆動回路を実現する技術を提供することにある。

## 【0009】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面によって明らかにする。

## 【0010】

## 【課題を解決するための手段】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記の通りである。

## 【0011】

## 【課題を解決するための手段】

液晶表示装置が有する第1の基板には保持容量素子が設けられており、前記保持容量素子はMOSにより形成されており、前記MOSのソース領域とドレイン領域とは画素電極に電氣的に接続しており、前記MOSのゲート電極には走査信号の高電位側よりも高い電圧で変動する電圧が供給されている。また、液晶表示装置には駆動回路が設けられており、前記駆動回路は、走査信号の高電位側の電圧と、前記走査信号の低電位側の電圧と、前記走査信号の高電位側の電圧よりも高い電圧とを生成する昇圧回路を有しており、前記昇圧回路には、時分割で駆動される第1の昇圧容量と第2の昇圧容量と第3の昇圧容量とが接続されている。また、液晶表示装置には駆動回路が設けられており、前記駆動回路には、走査信号の高電位側の電圧と、前記走査信号の低電位側の電圧と、前記走査信号の高電位側の電圧よりも高い電圧とを生成する昇圧回路を有しており、液晶表示装置の電源オフ時に、前記高い電圧を、定電流素子を用いることで、徐々にGND電位に近づける。

## 【0012】

TFT基板が有する基板には保持容量素子が設けられており、前記保持容量素子はMOSにより形成されており、前記MOSのソース領域とドレイン領域とは画素電極に電氣的に接続しており、前記MOSのゲート電極には走査信号の高電位側よりも高い電圧で変動する電圧が供給されている。また、TFT基板が有する基板には駆動回路が電氣的に接続されており、前記駆動回路は、走査信号の高電位側の電圧と、前記走査信号の低電位側の電圧と、前記走査信号の高電位側の電圧よりも高い電圧とを生成する昇圧回路を有しており、前記昇圧回路には、時分割で駆動される第1の昇圧容量と第2の昇圧容量と第3の昇圧容量とが接続されている。また、TFT基板が有する基板には駆動回路が電氣的に接続されており、前記駆動回路は、走査信号の高電位側の電圧と、前記走査信号の低電位側の電圧と、前記走査信号の高電位側の電圧よりも高い電圧とを生成する昇圧回路を有しており、電源オフ時に、前記高い電圧を、定電流素子を用いることで、徐々にGND電位に近づける。

## 【0013】

## 【発明の実施の形態】

以下、図面を参照して本発明の実施の形態を詳細に説明する。なお、実施の形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

## 【0014】

図1は、本発明の実施の形態の液晶表示装置の基本構成を示すブロック図である。同図に示すように、本実施の形態の液晶表示装置100は、液晶表示パネル1と、コントローラ3と、電源回路4と、駆動回路50とから構成される。

## 【0015】

液晶表示パネル1は、画素電極12、薄膜トランジスタ10、保持容量素子13等が形成されるTFT基板2と、カラーフィルタ等が形成されるフィルタ基板(図示せず)とを、所定の間隙を隔てて重ね合わせ、該両基板間の周縁部近傍に枠状に設けたシール材により、両基板を貼り合わせると共に、シール材の一部に設けた液晶封入口から両基板間のシ

10

20

30

40

50

ル材の内側に液晶を封入、封止し、さらに、両基板の外側に偏光板を貼り付けて構成される。なお、本実施の形態は対向電極 15 が T F T 基板 2 に設けられる所謂横電界方式の液晶表示パネルにも、対向電極 15 がフィルタ基板に設けられる所謂縦電界方式の液晶表示パネルにも同様に適用される。

**【 0 0 1 6 】**

各画素は、画素電極 12 と薄膜トランジスタ 10 から成り、複数の走査信号線（またはゲート信号線）G L と映像信号線（またはドレイン信号線）D L との交差する部分に対応して設けられる。

**【 0 0 1 7 】**

各画素の薄膜トランジスタ 10 は、ソースが画素電極 12 に接続され、ドレインが映像信号線 D L に接続され、ゲートが走査信号線 G L に接続される。この薄膜トランジスタ 10 は、画素電極 12 に表示電圧（階調電圧）を供給するためのスイッチとして機能する。また、画素電極 12 には保持容量素子 13 が接続されている。保持容量素子 13 は画素電極に書き込まれた電圧を保持するための素子である。

**【 0 0 1 8 】**

なお、ソース、ドレインの呼び方は、バイアスの関係で逆になることもあるが、ここでは、映像信号線 D L に接続される方をドレインと称する。

**【 0 0 1 9 】**

コントローラ 3 と、電源回路 4、駆動回路 50 とは、液晶表示パネル 1 の T F T 基板 2 を構成する透明性の絶縁基板（ガラス基板、樹脂基板等）に、それぞれ電氣的に接続される。コントローラ 3 から送出されたデジタル信号（表示データ、クロック信号等）、および電源回路 4 から供給される電源電圧は、駆動回路 50 に入力される。

**【 0 0 2 0 】**

コントローラ 3 は、半導体集積回路（L S I）から構成され、外部から送信されてくるクロック信号、ディスプレイタイミング信号、水平同期信号、垂直同期信号の各表示制御信号および表示用データ（R・G・B）を基に、駆動回路 50 を制御・駆動する。

**【 0 0 2 1 】**

駆動回路 50 は、T F T 基板 2 とは別の基板に形成された半導体集積回路（L S I）又は、T F T 基板 2 と同じ基板に形成された半導体回路から構成され、走査信号線 G L の駆動と、映像信号線 D L の駆動と、保持容量素子 13 に保持容量信号線 14 を介して、信号を供給している。

**【 0 0 2 2 】**

駆動回路 50 は、コントローラ 3 から送出されるフレーム開始指示信号（F L M、以下スタート信号とも呼ぶ）およびシフトクロック（C L 1）に基づき、1 水平走査時間（以下 1 H とも呼ぶ）毎に、順次液晶表示パネル 1 の各走査信号線 G L に H i g h レベルの選択走査電圧（走査信号）を供給する。これにより、液晶表示パネル 1 の各走査信号線 G L に接続された複数の薄膜トランジスタ 10 が、1 水平走査時間 1 H の間導通する。

**【 0 0 2 3 】**

また、駆動回路 50 は画素が表示すべき階調に対応する階調電圧を映像信号線 D L に出力する。薄膜トランジスタ 10 がオン状態になると、映像信号線 D L がから階調電圧（映像信号）が画素電極 12 に供給される。その後、薄膜トランジスタ 10 がオフ状態となることで画素が表示すべき映像に基づく階調電圧が画素電極 12 に保持される。

**【 0 0 2 4 】**

保持容量素子 13 は画素電極 12 に接続された電極と、保持容量信号線 14 に接続した電極との間で容量を形成しており、該容量により画素電極 12 に入力した階調電圧を保持する。従来、保持容量信号線 14 で供給される信号には、対向電極 15 に供給される共通電圧（V C O M）と同等な電圧が供給されるが、本実施の形態では、保持容量信号線 14 で供給される信号は、画素電極に供給される階調電圧よりも高い電圧が供給される。

**【 0 0 2 5 】**

図 2 は、図 1 に示す駆動回路を 2 つに分けた実施例を示す。図 2 では、駆動回路は T F T

10

20

30

40

50

基板 2 に形成された第 1 駆動回路 5 と、T F T 基板 2 とは別基板に形成され、液晶表示パネル 1 に接続された第 2 駆動回路 6 とで構成される。第 1 駆動回路 5 は走査信号線 G L に走査信号を出力する第 1 駆動回路 5 A、5 B とが、T F T 基板 2 の図中左右に分離して設けられている。また、第 2 駆動回路は映像信号線 D L に階調電圧を供給する回路であり、図中下方に設けられている。

【 0 0 2 6 】

なお、第 1 の駆動回路は T F T 基板 2 と同様の工程で形成される回路であり、第 2 駆動回路 6 はシリコン基板等に形成された集積回路で、T F T 基板 2 とは別工程で形成され、液晶表示パネル 1 完成後に異方性導電膜等により接続される回路である。

【 0 0 2 7 】

なお、図 2 では走査信号線 G L に走査信号を出力する第 1 駆動回路 5 A、5 B とを、分離して T F T 基板 2 の図中左右に設けたが、走査信号線 G L に走査信号を出力する第 1 駆動回路を一つにして、T F T 基板 2 の左右どちらか片側に設けることも可能である。また、T F T 基板 2 の図中下側に設けてもよい。

【 0 0 2 8 】

図 2 に示す構成では、走査信号線 G L を駆動する駆動回路は走査信号線 G L の延長線上（図中では液晶表示パネル 1 の左右）に設けられている。しかしながら、携帯電話機等の携帯電子機器では、表示画面部分の横幅が狭いことと、利用者に好まれる機器デザインの理由より、機器の中心線上に表示画面の中心が位置する所謂画面センター化の要望がある。よって、表示画面の両横側には第 2 駆動回路 5 A、5 B を配置する十分な領域が無いこと

【 0 0 2 9 】

すなわち、液晶表示パネル 1 を形成する際に、駆動回路も作り込んでおけば、比較的狭い領域に駆動回路を形成することが可能で、さらには外部接続端子等の構成を省略することができる。なお、絶縁基板上に駆動回路を形成可能な半導体層としてはポリシリコン半導体層等の結晶構造が単結晶に近い半導体層が利用可能である。

【 0 0 3 0 】

図 2 では、保持容量素子 1 3 としてスイッチング素子 1 0 と同様の構成を用いている（M O S キャップ容量）。すなわち、画素に設けられたスイッチング素子 1 0 では、ゲート電極が半導体層及び、絶縁膜を介して、ソース・ドレイン領域と重なっており容量（ゲート寄生容量）を形成する。保持容量素子 1 3 もスイッチング素子 1 0 と同様の構成をしており、ゲート電極は半導体層及び、絶縁膜を介して、ソース・ドレイン領域と重なっており容量素子を形成する。図 2 に示すように、保持容量素子 1 3 を構成する一方の電極（以下 S D 側対向電極とも呼ぶ）は、ドレイン領域とソース領域とが短絡され、画素電極に電気的に接続している。また、保持容量素子 1 3 を構成する他方の電極（G 側対向電極）はゲート電極で形成されている。

【 0 0 3 1 】

本実施の形態では、スイッチング素子 1 0 は n 型トランジスタであり、保持容量素子 1 3 のゲート電極には、画素電極に印加された電圧よりも高い電圧が印加される。保持容量素子 1 3 のゲート電極に保持容量信号線 1 4 を介して高電圧が印加されると、保持容量素子 1 3 を構成する半導体層（チャネル部）の電気抵抗が低下し、半導体層も容量素子の電極として機能する。特に、ゲート電極と半導体層との間の絶縁膜（例えばゲート酸化膜）は、膜厚が薄いため保持容量素子 1 3 の各電極の面積が、従来に比較して小さくても十分な容量を得ることができる。

【 0 0 3 2 】

従来、保持容量信号線 1 4 で供給される信号には、対向電極 1 5 に供給される共通電圧と同等な電圧が供給されたが、本実施の形態では、画素電圧に供給される階調電圧よりも高い電圧が供給され、さらには、走査信号よりも高い電圧が供給される。スイッチング素子 1 0 が n 型トランジスタの場合に、保持容量素子 1 3 をオンするためにゲート電極に印加

10

20

30

40

50

される電圧 ( $V_{th}$ ) は、画素電極に印加された電圧よりも充分に高い電圧とする必要がある。すなわち、スイッチング素子 10 をオンにする走査信号は、画素電極に印加された電圧よりも高い電圧である。

#### 【0033】

さらに、保持容量素子 13 が容量素子として機能するように、チャンネル部に充分な反転層が発生するためには、保持容量素子 13 の G 側対向電極に印加される電圧 ( $V_{sg}$ ) は、 $V_{sg} > V_{th}$  である必要がある。すなわち、保持容量素子 13 に印加される電圧 (G 側対向電極電圧) は走査信号の高電位側電圧よりも高い電圧である必要がある。そのため、電源回路 4 は走査信号よりも高電圧の電源電圧を形成する必要が生じることとなる。なお、電源回路 4 で高電圧を形成する昇圧回路の詳細については後述する。

10

#### 【0034】

次に図 2 に示す各回路の配置の問題点について説明する。図 2 においては、第 2 駆動回路 6 とコントローラ 3 と電源回路 4 とが、別々に設けられることから、各回路に接続される配線のレイアウトに問題が生じる。図 2 では、コントローラ 3 が右側で、電源回路 4 が左側に位置しており、コントローラ 3 から左側の第 1 駆動回路 5 A までの配線は、電源回路 4 から出力する配線を避けて設ける必要がある。例えば、配線をフレキシブル基板等に形成する場合は、高価な多層基板を用いる必要がある。そのため、各回路を同一チップで形成したり、出力端子位置を工夫することとした。

#### 【0035】

図 3 にコントローラ 3 と映像信号線出力回路とを 1 つの基板上にまとめて第 2 駆動回路 6 20

#### 【0036】

符号 31 は入力配線で、外部からの信号が第 2 駆動回路 6 や電源回路 4 に入力する。配線 32 は電源回路 4 から第 2 駆動回路に電圧を供給する配線で、配線 33 は第 2 駆動回路 6 から第 1 駆動回路 5 に接続する配線である。符号 34 は、コンデンサ等の外付け部品であり、第 2 駆動回路 6 に必要な外付け部品 34 がフレキシブルプリント基板 30 に搭載されている。電源回路 4 には昇圧回路が内蔵されており、昇圧回路に用いられるコンデンサが電源回路 4 に接続されている。

#### 【0037】

図 3 に示すように、コントローラ 3 と映像信号線出力回路とを 1 つのチップにまとめて形成すると、フレキシブル基板 30 上の配線が省略できる。ただし、高精細表示になり画素数が増加すると、第 2 駆動回路 6 を小型に形成することが困難となる。

30

#### 【0038】

次に図 4 に、映像信号線 DL に階調電圧を供給する回路を分配回路 60 として TFT 基板 2 上に形成した概略ブロック図を示す。

#### 【0039】

図 4 に示す第 2 駆動回路 6 からは 1 走査期間 1 H の間、時系列に 3 本の映像信号線に信号が出力する。分配回路 60 は 3 つの分配スイッチング素子 61 が 1 つの第 2 駆動回路 6 の出力に接続されており、順番に分配スイッチング素子 61 が導通することで、1 走査期間 1 H の間、3 本の映像信号線に信号が分配供給されることになる。符号 62 は分配制御信号線 40

#### 【0040】

分配回路 60 を液晶表示パネル 1 に設けることで、第 2 駆動回路 6 からの出力数を減少することが可能であり、第 2 駆動回路 6 の回路規模を縮小することから、チップ面積が小さくなり、低コスト化が可能である。また、出力数が減少することで、フレキシブル基板 30 と液晶表示パネル 1 との接続箇所数も減少し接続信頼性も向上する。

#### 【0041】

ただし、分配スイッチング素子 61 を制御する信号を供給する必要がある。分配スイッチング素子 61 は画素部のスイッチング素子 10 と同様の構成をしている。すなわち、分配スイッチング素子 61 を制御するためには、走査信号同様の電圧が必要となる。

50

## 【0042】

図4では、電源回路4から分配制御信号線62が出力しており、分配制御信号は電源回路4が供給している。電源回路4では第2駆動回路6から供給される信号の電圧を変換（レベルシフト）して、分配制御信号を形成する。電源回路4からは第1駆動回路5、保持容量素子13にも高電圧が供給されている。なお、電源回路4から出力する高電圧の制御信号は、第2駆動回路6からの信号をレベルシフトして出力している。

## 【0043】

図5に電源回路4を第2駆動回路6に設けた場合の概略ブロック図を示す。図5では、映像信号線DLに階調電圧を出力する回路と、コントローラと、電源回路4とが1チップ化されている。すなわち、図5に示す第2駆動回路6は、高電圧を発生させる回路を内蔵している。また、レベルシフト回路も内蔵されており、第2駆動回路6が分配スイッチング素子61、第1駆動回路5、保持容量素子13を制御する高電圧の信号を出力している。

10

## 【0044】

次に図6にTFT基板2上に、電源回路4を構成するチップを搭載した液晶表示装置100の概略ブロック図を示す。第1駆動回路5はTFT基板2に形成されており、絶縁膜等を介して第1駆動回路5上に半導体基板を搭載することが可能である。符号40は第1駆動回路5と電源回路4とが重なって設けられる領域で、第1駆動回路5と電源回路4との接続部が設けられる。また、外付け部品34とはフレキシブル基板30に形成された配線を介して電氣的に接続されている。

## 【0045】

次に、電源回路4に用いられる昇圧回路について説明する。携帯電話機等の小型携帯機器では、電源として電池の利用が一般的である。また、流通量の多さから電池は出力電圧が1.5V程度から4V程度のものが利用される。

20

## 【0046】

そのため、昇圧回路を用いて液晶表示装置用に電源電圧を作成している。図7に薄膜トランジスタ方式の液晶表示装置に必要な電源電圧を示す。なお、図7では図1から図6に示す液晶表示装置100の対向電極15に供給する電圧VCOMを一定周期で反転させる、所謂VCOM反転駆動方式を用いている場合の各駆動電圧を示している。

## 【0047】

図7においてVGONは画素部の薄膜トランジスタ（TFT）をオンするための走査信号VGのハイ電圧で、約7.5V程度が必要となる。また、VGOFFは薄膜トランジスタをオフするための電圧であり、走査信号VGのロウ電圧で、約-5.5V程度必要となる。VGHは走査信号VGを出力する第1駆動回路5（ゲートドライバ）用ハイ電源で、VGLは第1駆動回路5用ロウ電源である。走査信号のハイ電圧VGONが約7.5Vなので、VGHは8V、走査信号のロウ電圧VG OFFが約-5.5Vなので、VGLは-6V程度必要となる。

30

## 【0048】

次に、VDHは階調基準電圧である。階調基準電圧VDHを基準に第2駆動回路で階調電圧を生成する。液晶材の特性から5.0V程度が必要である。DDVDHは図4乃至図6に示す第2駆動回路（ソースドライバ）6用の電源電圧である。第2駆動回路6が出力する階調電圧の基準電圧VDHが5.0Vで、第2駆動回路6の最大定格が6.0Vであるため、5.5V程度が必要となる。

40

## 【0049】

VCOMHは対向電極用ハイ電圧で、VCOMLは対向電極用ロウ電圧である。VCOMHは5.0V以下が必要となり、VCOMLは-2.5V程度の電圧が必要となる。VCLは対向電極用電圧生成電源で、対向電極用ロウ電圧VCOMLを生成するための電源電圧である。VCOML生成回路の動作マージンを考慮し-3V程度が必要となる。

## 【0050】

さらに、VSTGHとVSTGLは保持容量素子13のG側対向電極に供給される電圧で、電圧VSTGから形成される。前述したように、VCOM反転駆動方式を用いるため、

50

保持容量素子 13 の G 側対向電極に供給される電圧もハイ側とロウ側が必要であり、 $V_{STGH}$  が G 側対向電極ハイ電圧で、 $V_{STGL}$  が G 側対向電極ロウ電圧である。G 側対向電極電圧は保持容量素子 13 が機能するように、走査信号よりも十分に高い電圧が印加される。そのため、電圧  $V_{STG}$  は  $16.5V$  程度必要である。

#### 【0051】

以上液晶表示装置に必要な電源の中で、第 2 駆動回路 6 用の電源電圧  $DDVDH$  と、第 1 駆動回路 5 用ハイ電源  $V_{GH}$  と、第 1 駆動回路 5 用ロウ電源  $V_{GL}$  と、対向電極用電圧生成電源  $V_{CL}$  と、保持容量素子 13 用の電圧  $V_{STG}$  をチャージポンプ方式の昇圧回路を用いて作成することとし、他の電圧は昇圧回路で形成した電圧を分圧等して形成することとした。

10

#### 【0052】

チャージポンプ方式の昇圧回路の動作原理について図 8 を用いて、2 倍昇圧を例に取り説明する。昇圧回路は入力電源  $V_{in}$ 、昇圧容量  $C_{11}$ 、保持容量  $C_{out1}$ 、切り替えスイッチ  $SW_1$ 、 $SW_2$  で構成され、切り替えスイッチにより図 8 (a) の充電状態と、図 8 (b) の放電状態を実現している。まず図 8 (a) の充電状態では切り替えスイッチ  $SW_1$  により、昇圧容量  $C_{11}$  の一方の電極を  $GND$  電位に接続し、スイッチ  $SW_2$  により昇圧容量  $C_{11}$  の他方の電極を入力電源  $V_{in}$  に接続して、昇圧容量  $C_{11}$  を入力電源  $V_{in}$  に対し並列に接続する。これにより入力電源  $V_{in}$  分の電荷が昇圧容量  $C_{11}$  に充電される。

#### 【0053】

次に図 8 (b) では、切り替えスイッチ  $SW_3$  により、図 8 (a) において昇圧容量  $C_{11}$  の  $GND$  電位に接続された電極に、入力電源  $V_{in}$  を印加するよう直列に接続する。この時、昇圧容量  $C_{11}$  の他方の電極は、入力電源  $V_{in}$  の 2 倍の電圧である  $2 \times V_{in}$  となる。スイッチ  $SW_4$  により昇圧容量  $C_{11}$ 、入力電源  $V_{in}$  に対し並列に  $C_{out1}$  を接続する。これにより保持容量  $C_{out1}$  には  $2 \times V_{in}$  の電圧が保持される。

20

#### 【0054】

次に、図 8 に示す昇圧回路で、前述の第 2 駆動回路 6 用の電源電圧  $DDVDH$  (約  $5.5V$ ) と、第 1 駆動回路 5 用ハイ電源  $V_{GH}$  (約  $7.5V$ ) と、第 1 駆動回路 5 用ロウ電源  $V_{GL}$  (約  $-6V$ ) と、対向電極用電圧生成電源  $V_{CL}$  (約  $-3V$ ) と、保持容量素子 13 用の電圧  $V_{STG}$  (約  $16.5V$ ) とを作成する場合を検討する。

30

#### 【0055】

入力電源  $V_{in}$  を  $3V$  とすると、第 2 駆動回路 6 用の電源電圧  $DDVDH$  (約  $5.5V$ ) は約 2 倍なので、入力電源  $V_{in}$  を 2 倍とする昇圧回路が必要である。第 1 駆動回路 5 B 用ハイ電源  $V_{GH}$  (約  $7.5V$ ) は 2 倍では不足なので、入力電源  $V_{in}$  を 3 倍とする昇圧回路が必要である。第 1 駆動回路 5 用ロウ電源  $V_{GL}$  は約  $-6V$  なので、入力電源  $V_{in}$  を  $-2$  倍とする昇圧回路が必要で、対向電極用電圧生成電源  $V_{CL}$  は約  $-3V$  なので、入力電源  $V_{in}$  を  $-1$  倍とする昇圧回路が必要となる。また、保持容量素子 13 用の電圧  $V_{STG}$  (約  $16.5V$ ) 用には入力電源  $V_{in}$  を  $3V$  を 6 倍とする昇圧回路を用いることとした。

#### 【0056】

図 9 に入力電源  $V_{in}$  を 2 倍、3 倍、6 倍、 $-2$  倍、 $-1$  倍とする昇圧回路 55 の構成を示す。なお、 $-2$  倍、 $-1$  倍とする場合では、厳密には昇圧ではないが、ここでは、昇圧回路を入力電圧から異なる電圧を形成する回路の意味で用いる。図 9 に示す回路では、回路の外付部品としてコンデンサ 51 を多数使用しており、実装部品点数が多くなり、実装面積が広がってしまうといった問題がある。なお、図中の符号  $C_{out1}$  から  $C_{out5}$  は出力電圧を保持する保持容量である。

40

#### 【0057】

次に、図 10 に昇圧回路 55 の出力を入力電源として利用することで、外付けコンデンサ 51 の数を減らす回路の概念ブロック図を示す。昇圧回路 52 では入力電源  $V_{in}$  を 2 倍にしているので、昇圧回路 52 の出力電圧を利用し、さらに昇圧回路 53 で 3 倍にするこ

50

とで、入力電源  $V_{in}$  を 3 V とすると、6 倍の電圧 18 V を形成することが可能である。図 10 に示す回路では、外付けコンデンサとして、昇圧回路 52 に接続している  $C_{11}$  と、昇圧回路 53 に接続している外付けコンデンサ  $C_{12}$ 、 $C_{21}$ 、 $C_{22}$  の 4 個となり、図 9 に示す回路に対して外付けコンデンサの数を 11 個から 4 個に減少することができる。なお、外付けコンデンサ  $C_{11}$  は 2 倍用で、外付けコンデンサ  $C_{12}$  は 1 倍用（- 1 倍用）で、外付けコンデンサ  $C_{21}$ 、 $C_{22}$  は 2 倍用（- 2 倍用）である。

【0058】

図 11 を用いて昇圧回路 53 の入力電源  $V_{in}$  を 3 倍にする動作を説明する。図 11 (a) では、入力電源電圧  $V_{in}$  を用い、昇圧容量（外付けコンデンサ） $C_{12}$  を充電している。また、図 11 (b) では、図 8 で説明したような入力電源電圧  $V_{in}$  を 2 倍とする昇圧回路で、電圧  $DDVDH$  が作成されている。その後、図 11 (c) に示すように、保持容量  $C_{out1}$  の出力である電圧  $DDVDH$  を用い、保持容量  $C_{out1}$  と昇圧容量  $C_{12}$  とを直列につなぐことで、入力電源  $V_{in}$  の 3 倍の電圧が作成される。

10

【0059】

次に、図 12 を用いて昇圧回路 53 の入力電源  $V_{in}$  を 6 倍にする動作を説明する。図 12 (a) では、昇圧回路 52 の保持容量  $C_{out1}$  の出力である電圧  $DDVDH$  を用い、昇圧容量  $C_{21}$  と  $C_{22}$  とを電圧  $DDVDH$  に充電する。その後、図 12 (b) では、昇圧容量  $C_{21}$ 、 $C_{22}$  と保持容量  $C_{out1}$  とを直列につなぐことで、電圧  $DDVDH$  の 3 倍で、入力電源  $V_{in}$  の 6 倍の電圧を作成している。

【0060】

20

次に、図 13 を用いて昇圧回路 55 の動作を説明する。図 13 (a) では、入力電源  $V_{in}$  を用いて、昇圧容量  $C_{12}$  を電圧  $V_{in}$  に充電する。その後、図 13 (b) では、昇圧容量  $C_{12}$  の正極性側の電極を GND 電位に接続することで、入力電源  $V_{in}$  と極性が反転した電圧  $V_{CL}$  を作成している。そして昇圧容量  $C_{12}$  と保持容量  $C_{out4}$  を並列につなぐことで、保持容量  $C_{out4}$  に電圧  $V_{CL}$  が保持される。

【0061】

次に、図 14 を用いて昇圧回路 53 の動作を説明する。図 14 (a) では、昇圧回路 52 の保持容量  $C_{out1}$  の出力である電圧  $DDVDH$  を用いて、昇圧容量  $C_{21}$  を電圧  $DDVDH$  に充電する。その後、図 14 (b) では、昇圧容量  $C_{21}$  の正極性側の電極を GND 電位に接続することで、電圧  $DDVDH$  と極性が反転した電圧  $V_{GL}$  を作成している。そして昇圧容量  $C_{21}$  と保持容量  $C_{out3}$  を並列につなぐことで、保持容量  $C_{out3}$  に電圧  $V_{GL}$  が保持される。

30

【0062】

なお、図 9 に示す昇圧回路では、例えば 5 倍の電圧を作成するのにコンデンサが 5 個と電源電圧に対して昇圧する電圧の倍数分のコンデンサが必要である。対して図 10 に示す昇圧回路では、保持容量  $C_{out1}$  で保持されている昇圧した電圧を利用することで、コンデンサを省略し部品数を減少させている。さらに、図 13、図 14 に示す回路では、負極性側の電圧をコンデンサの接続を逆転することと、保持容量の昇圧された電圧に加えて入力電源  $V_{in}$  を利用することで、コンデンサを兼用可能として部品数を減少させている。このコンデンサの数を省略可能としたり、兼用可能としているのは、液晶表示装置特有の電源が第 1 駆動回路 5A 用の電源電圧  $DDVDH$  と、第 2 駆動回路 5B 用ハイ電源  $V_{GH}$  と、第 2 駆動回路 5B 用ロウ電源  $V_{GL}$  と、対向電極用電圧生成電源  $V_{CL}$  のように複数あり、また、負極性側の電圧があるためである。そのため昇圧容量  $C_{12}$ 、 $C_{21}$ 、 $C_{22}$  を時分割で、複数の昇圧回路の間で兼用することや、昇圧した電圧を利用することが可能となっている。

40

【0063】

図 15 に図 10 に示す昇圧回路 53 のより具体的な構成を示し、以下図 16 に示すタイミングチャートを用いて動作を説明する。まず、電圧  $V_{GH}$  を作成するために、図 11 に示した動作を実現する方法について説明する。図 11 (a) に示す回路とするには、図 15 のスイッチ  $SW_1$  とスイッチ  $SW_3$  をオンにする。スイッチ  $SW_1$  とスイッチ  $SW_3$  をオ

50

ンにすると、昇圧容量  $C_{12}$  には入力電源  $V_{in}$  の電圧が充電される。この時、図 11 (b) に示す回路のように、昇圧回路 52 からは電圧  $DDVDH$  が出力している。次に、図 11 (c) に示す回路となるように、図 15 のスイッチ 1、スイッチ 3 をオフとし、スイッチ 4 をオンにして、昇圧容量  $C_{12}$  と  $C_{out1}$  とを直列に接続すると同時に、スイッチ 13 をオンにして、保持容量  $C_{out2}$  を充電する。

【0064】

次に、図 12 に示した回路の動作について説明する。図 12 (a) に示す回路となるように、図 15 のスイッチ 5、スイッチ 7、スイッチ 9、スイッチ 10 をオンにして、昇圧容量  $C_{21}$ 、 $C_{22}$  を電圧  $DDVDH$  で充電する。次に、図 12 (b) に示す回路となるように、スイッチ 5、スイッチ 7、スイッチ 9、スイッチ 10 をオフにし、スイッチ 11、  
10  
スイッチ 8 をオンにして、昇圧容量  $C_{21}$  と  $C_{22}$  と、保持容量  $C_{out1}$  とを直列に接続すると同時に、スイッチ  $SW_{12}$  をオンにして、保持容量  $C_{out3}$  を充電する。

【0065】

次に、図 13 に示した回路の動作について説明する。図 13 (a) に示す回路となるように、図 15 のスイッチ 1、スイッチ 3 をオンにして、昇圧容量  $C_{12}$  を入力電源  $V_{in}$  で充電する。次に、スイッチ 1、スイッチ 3 をオフにし、スイッチ 2 をオンにして極性を反転させ、さらにスイッチ 14 をオンにして保持容量  $C_{out4}$  を充電する。

【0066】

次に、図 14 に示した回路の動作について説明する。図 14 (a) に示す回路となるように、図 15 のスイッチ 5、スイッチ 7 をオンにして、昇圧容量  $C_{21}$  を電圧  $DDVDH$  で  
20  
充電する。次に、スイッチ 5、スイッチ 7 をオフにし、スイッチ 6 をオンにして極性を反転させ、さらにスイッチ 15 をオンにして保持容量  $C_{out5}$  を充電する。

【0067】

以上述べたように、図 15 に示す回路は、昇圧容量  $C_{12}$ 、 $C_{21}$ 、 $C_{22}$  を時分割で兼用している。また、図 16 に示すように、昇圧容量  $C_{12}$ 、 $C_{21}$ 、 $C_{22}$  は、スイッチ  $SW_1$ 、 $SW_3$ 、 $SW_5$ 、 $SW_7$ 、 $SW_9$ 、 $SW_{10}$  により繰り返し充電され、スイッチ  $SW_4$ 、 $SW_{13}$ 、 $SW_{11}$ 、 $SW_{12}$  により昇圧動作に使用されると共に、スイッチ  $SW_2$ 、 $SW_{14}$ 、 $SW_6$ 、 $SW_{15}$  により反転（昇圧）動作にも使用される。このように昇圧容量  $C_{12}$ 、 $C_{21}$ 、 $C_{22}$  を時分割で兼用することで、外付けコンデンサの数が減少し、液晶表示装置の部品点数が削減される。  
30

【0068】

次に、交流化駆動のための回路について説明する。図 17 は電源回路 4 に交流化駆動用回路を加えた構成を示す概略ブロック図である。符号 81 は対向電極電圧出力回路で、82 は振幅調整回路で、83 は保持容量信号出力回路で、84 は第 1 レギュレータで、85 は第 2 レギュレータで、86 は内部基準電圧生成回路で、87 は基準電圧出力回路で、M は交流化信号入力端子である。

【0069】

交流化駆動を行う目的は、直流電圧が液晶に印加されることによる劣化を防止するためである。画素電極と対向電極との間に電圧を印加するアクティブマトリクス型液晶表示装置において、交流化駆動を行う一つの方法として、対向電極に一定周期毎に高電圧と低電圧  
40  
とに変化する電圧を印加し、画素電極には対向電極に対して正極性、負極性の信号電圧を印加する、いわゆるコモン反転駆動方法が知られている。

【0070】

図 17 に示す回路では、コモン反転駆動が可能ないように、対向電極電圧出力回路 81 は、一定周期で反転する電圧が出力可能に構成されている。対向電極電圧出力回路 81 には交流化信号線 42 により交流化信号が伝えられており、交流化信号により対向電極高レベル電圧  $V_{COMH}$  と対向電極低レベル電圧  $V_{COML}$  が出力する。図 18 に対向電極高レベル電圧  $V_{COMH}$  と対向電極低レベル電圧  $V_{COML}$  を有する対向電極電圧の出力波形を示す。

【0071】

10

20

30

40

50

対向電極が反転することに合わせて、保持容量信号の電圧も変動する必要がある。すなわち画素電極と対向電極との電位差により、表示階調が定まるために、対向電極の電圧が変動するタイミングと電圧幅に合わせて、保持容量信号の電圧も変動する必要がある。そこで、保持容量信号出力回路 8 3 にも交流化信号が伝えられ、変動する電圧幅は振幅調整回路 8 2 により定められ、基準電圧幅を示す電圧が、保持容量信号出力回路 8 3 に伝えられる。

【 0 0 7 2 】

なお、振幅調整回路 8 2 で基準電圧幅を定め、対向電極電圧出力回路 8 1 と保持容量信号出力回路 8 3 とに伝えることで、図 1 8 に示す波形のように、保持容量信号出力回路 8 3 からの電圧振幅を対向電極電圧出力回路 8 1 からの電圧振幅に合わせることが可能になる。

10

【 0 0 7 3 】

図 1 7 に示す回路では、第 1 レギュレータ 8 4 から、対向電極高レベル電圧  $V_{COMH}$  として振幅調整回路 8 2 と対向電極電圧出力回路 8 1 の高レベル出力部 8 1 a に基準電圧が供給されている。振幅調整回路 8 2 では対向電極電圧として必要な振幅となるように、振幅基準電圧を作成し、対向電極高レベル電圧  $V_{COMH}$  から振幅基準電圧を減算することで、対向電極低レベル電圧  $V_{COML}$  を作成し低レベル出力部 8 1 b に出力している。対向電極電圧出力回路 8 1 は交流化信号に従い、高レベル出力部 8 1 a と低レベル出力部 8 1 b との接続を切換て、対向電極高レベル電圧  $V_{COMH}$  と対向電極低レベル電圧  $V_{COML}$  を出力する。

20

【 0 0 7 4 】

なお、対向電極電圧出力回路 8 1 と振幅調整回路 8 2 では、コントローラからの制御により、対向電極の基準電圧と振幅基準電圧の電圧値を変更可能になっている。また、調整用抵抗 8 8 が設けられており、液晶表示パネル毎の微調整が可能になっている。

【 0 0 7 5 】

第 2 レギュレータ 8 5 からは、保持容量信号用に基準電圧が、保持容量信号低レベル電圧  $V_{STGL}$  として振幅調整回路 8 2 と、保持容量信号出力回路 8 3 の低レベル出力部 8 3 b に供給されている。振幅調整回路 8 2 では振幅基準電圧を作成し、保持容量信号低レベル電圧  $V_{STGL}$  に振幅基準電圧を加算することで、保持容量信号高レベル電圧  $V_{STGH}$  を作成し高レベル出力部 8 3 a に出力している。保持容量信号出力回路 8 3 は交流化信号に従い、高レベル出力部 8 3 a と低レベル出力部 8 3 b との接続を切換て、保持容量信号高レベル電圧  $V_{STGH}$  と保持容量信号低レベル電圧  $V_{STGL}$  を出力する。保持容量信号出力回路 8 3 の出力に接続している定電流素子 8 9 は電源オフ時の不要な表示を防止する回路である。定電流素子 8 9 の詳細については後述する。

30

【 0 0 7 6 】

内部基準電圧生成回路 8 6 は、電池等から供給される外部電源電圧から入力電源  $V_{in}$  の電圧値を作成している。昇圧回路 5 2、5 3 では入力電源  $V_{in}$  を  $n$  倍しているが、内部基準電圧生成回路 8 6 では昇圧回路 5 2、5 3 から出力する電圧値に対して、入力電源  $V_{in}$  が最適な電圧となるように微調整が行われる。内部基準電圧生成回路 8 6 から出力する入力電源  $V_{in}$  は、基準電圧出力回路 8 7 で電流増幅され他の回路へ出力される。

40

【 0 0 7 7 】

次に図 1 9 に、電源回路 4 に分配回路 6 0 の 3 つの分配スイッチング素子 6 1 を駆動するためのレベルシフト回路 9 1 とミラー用液晶パネル駆動回路 9 3 を設けた構成を示す。

【 0 0 7 8 】

分配スイッチング素子 6 1 を駆動する信号は、例えばコントローラから信号が出力しているが、コントローラ等は比較的低電圧の信号で駆動しており、分配スイッチング素子 6 1 を駆動するためには、電圧レベルを変換する必要がある。そのため、電源回路 4 は外部から分配スイッチング素子 6 1 を駆動するタイミングを示す信号  $R$ 、 $G$ 、 $B$  を入力し、第 1 のレベルシフト回路 9 1 で電圧レベルを変換して制御信号  $ROUT$ 、 $GOUT$ 、 $BOUT$  として出力している。また、第 2 のレベルシフト回路 9 2 では走査信号線を駆動する駆動

50

回路用にフレーム信号 F L M とシフトクロック S F T C L K の電圧レベルを変換して、フレーム信号 F L M O U T とシフトクロック S F T O U T として出力している。

【 0 0 7 9 】

なお、図 1 9 において符号 9 4 はレジスタ回路で、9 5 はシリアルインターフェースである。シリアルインターフェース 9 5 はコントローラ等の外部から制御データを入力し、レジスタ 9 4 に保持する。レジスタ 9 4 に保持された制御データにより、第 1 レギュレータ 8 4、第 2 レギュレータ 8 5、振幅調整回路 8 2 等の制御が可能である。

【 0 0 8 0 】

次に図 2 0 を用いて、ミラー用液晶について説明する。図 2 0 において符号 1 は液晶表示パネルで、表示に用いられる。液晶表示パネル 1 を観察する側には、ミラー用液晶パネル 4 0 0 が設けられている。ミラー用液晶パネル 4 0 0 は、透過偏光軸可変部 4 1 0 と、反射型偏光部 4 2 0 と、吸収型偏光部 4 1 5 とを有している。

10

【 0 0 8 1 】

透過偏光軸可変部 4 1 0 は、入射した直線偏光の光が透過する際にその偏光軸を変化させる状態と、変化させない状態に制御が可能である。図 2 0 ( a ) のように、1 対の基板 4 1 1 と基板 4 1 2 に形成した電極間に、電源 4 1 6 から電圧を印加していない場合には、入射した直線偏光の光はその偏光軸が変化し、反射型偏光部 4 2 0 を透過して液晶表示パネル 1 に到達する。逆に液晶表示パネル 1 から出射する光が、反射型偏光部 4 2 0 を透過する直線偏光であれば、液晶表示パネル 1 から出射する光は、ミラー用液晶パネル 4 0 0 を透過して観察者まで到達する。

20

【 0 0 8 2 】

対して、図 2 0 ( b ) の基板 4 1 1 と基板 4 1 2 に形成した電極間に、電圧を印加した場合には、透過偏光軸可変部 4 1 0 に入射した直線偏光の光はその偏光軸が変化しないため、反射型偏光部 4 2 0 で反射する。また、液晶表示パネル 1 から出射した光は、反射型偏光部 4 2 0 を透過する直線偏光であれば、吸収型偏光部 4 1 5 で吸収され、観察者まで到達しない。

【 0 0 8 3 】

なお、ミラー用液晶パネル 4 0 0 に印加する電圧は、液晶表示パネル 1 と同様に交流化駆動する。そのために、電源回路 4 にはミラー用液晶パネル駆動回路 9 3 が設けられ、ミラー用液晶パネル駆動信号 M C L K が出力している。ミラー用液晶パネルは液晶に問題が発生しない程度に遅い周波数で駆動することが可能で、ミラー用液晶パネル駆動回路 9 3 は省電力のために、低周波駆動される。ただし、コントローラ等から送られてくる信号 O S C は高周波のためミラー用液晶パネル駆動回路 9 3 は分周回路を備えている。

30

【 0 0 8 4 】

次に電源回路 4 に設ける表示オフ時の発光を防止する回路について説明する。反射型の液晶表示パネルの場合に、保持容量に残っている電荷により、電源オフ時に一瞬発光する問題がある。透過型の液晶表示パネルの場合は、バックライトをオフとすることで発光を目立たなくすることが可能であるが、半透過型や反射型の液晶表示パネルでは発光が観察される。

【 0 0 8 5 】

発光の原因は、画素部の薄膜トランジスタ 1 0 がオフ状態のため、画素電極 1 2 に溜まった電荷の行き場がなく、保持容量素子に印加された電圧が急に変化すると、画素電極と対向電極間の電圧が変化し、それが表示の変化として観察されるためである。特にノマリーブラックモードでは画素電極と対向電極間に電圧が印加すると、白表示となり目立つことになる。

40

【 0 0 8 6 】

上記問題を解決するためには、保持容量に残っている電荷をゆっくりと放電する必要がある。図 2 1 に電荷をゆっくりと放電する場合の各電圧の変化の様子を示す。図 2 1 ( a ) は保持容量素子に高電圧の保持容量信号を供給する場合を示し、図 2 1 ( b ) は保持容量素子に走査信号を供給する場合を示す。

50

## 【 0 0 8 7 】

図中符号 C で示すタイミングで、対向電極に出力する電圧を対向電極低レベル電圧  $V_{C O M L}$  で出力停止し、保持容量素子に出力する電圧を図 2 1 ( a ) では保持容量信号低レベル電圧  $V_{S T G L}$  で出力停止し、図 2 1 ( b ) では走査信号  $O F F$  低レベル電圧  $V_{G O F F L}$  で出力を停止する。その後、図中符号 A 及び B に示すように保持容量素子に溜まった電荷を放電して、電圧を徐々に  $G N D$  電位に近づける。

## 【 0 0 8 8 】

このとき、保持容量素子の電圧の変化の割合は、変化率  $\kappa$  (液晶閾値電圧 / フレーム周期) の関係を満たす必要がある。フレーム周波数が  $60 \text{ Hz}$  の場合に、フレーム周期は  $17 \text{ ms}$  で、液晶の閾値を  $0.5 \text{ V}$  とすると、 $9 \text{ V}$  の保持容量信号低レベル電圧  $V_{S T G L}$  を  $306 \text{ ms}$  で下げなくてはならない。電荷を徐々に放電するためには、保持容量信号線に定電流素子を接続することで可能である。前述したように、図 1 7 の保持容量信号出力回路 8 3 の出力には定電流素子 8 9 が接続されており、保持容量信号線の電圧を徐々に放電している。

10

## 【 0 0 8 9 】

次に、図 2 2 に電源回路 4 の端子配置を示す。符号 4 5 1 は入力端子領域で、4 5 2 は出力端子領域で、4 5 3 は昇圧回路用端子領域である。出力端子領域 4 5 2 は駆動回路 5 0 側に設けられている。対して、接地電位線  $G N D$  は出力端子領域 4 5 2 と駆動回路 5 0 とを接続する配線 3 2 となるべく交差しないように配置されており、昇圧回路用端子領域 4 5 3 は接地電位線  $G N D$  との間に、昇圧回路用コンデンサ  $C o u t$  等を接続するため、接地電位線  $G N D$  側に設けられている。

20

## 【 0 0 9 0 】

## 【 発明の効果 】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

( 1 ) 本発明の液晶表示装置によれば、駆動回路の実装面積が小さく、駆動回路の配置が自由に選ぶことが可能となる。

( 2 ) 本発明の液晶表示装置によれば、外付け部品点数を少なくし、携帯に便利な電池を用いて駆動される液晶表示装置が実現可能となる。

## 【 図面の簡単な説明 】

30

【 図 1 】 本発明の実施の形態の液晶表示装置を示す概略ブロック図である。

【 図 2 】 本発明の実施の形態の液晶表示装置を示す概略ブロック図である。

【 図 3 】 本発明の実施の形態の液晶表示装置を示す概略ブロック図である。

【 図 4 】 本発明の実施の形態の液晶表示装置を示す概略ブロック図である。

【 図 5 】 本発明の実施の形態の液晶表示装置を示す概略ブロック図である。

【 図 6 】 本発明の実施の形態の液晶表示装置を示す概略ブロック図である。

【 図 7 】 本発明の実施の形態の液晶表示装置に用いられる駆動波形を示すタイミング図である。

【 図 8 】 本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

40

【 図 9 】 本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【 図 1 0 】 本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【 図 1 1 】 本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【 図 1 2 】 本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【 図 1 3 】 本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

50

【図14】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図15】本発明の実施の形態の液晶表示装置に用いられる昇圧回路を説明する概略回路図である。

【図16】本発明の実施の形態の液晶表示装置に用いられる昇圧回路の動作を説明するタイミング図である。

【図17】本発明の実施の形態の液晶表示装置に用いられる電源回路を説明する概略ブロック図である。

【図18】本発明の実施の形態の液晶表示装置に用いられる電源回路から出力する信号波形を説明するタイミング図である。

10

【図19】本発明の実施の形態の液晶表示装置に用いられる電源回路を説明する概略ブロック図である。

【図20】本発明の実施の形態の液晶表示装置に用いられるミラー用液晶パネルを説明する概略ブロック図である。

【図21】本発明の実施の形態の液晶表示装置に用いられる電源回路の動作を説明するタイミング図である。

【図22】本発明の実施の形態の液晶表示装置に用いられる電源回路の端子配置を説明する概略ブロック図である。

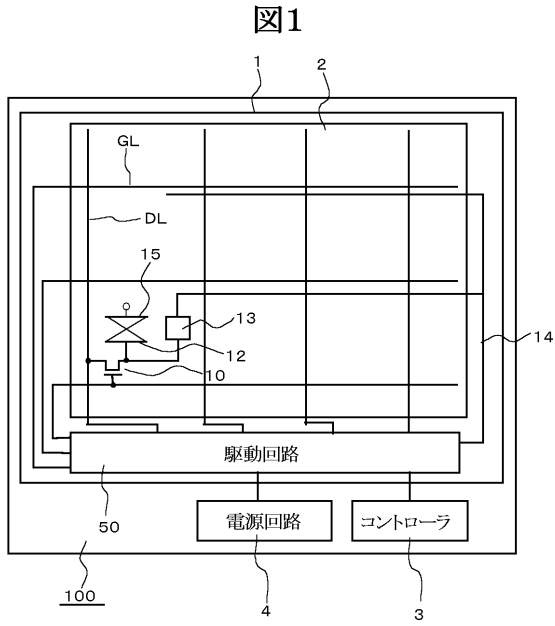
【符号の説明】

1 ... 液晶表示パネル、2 ... TFT基板、3 ... コントローラ、4 ... 電源回路、5 ... 第1駆動回路、6 ... 第2駆動回路、10 ... スイッチング素子（薄膜トランジスタ）、12 ... 画素電極、13 ... 保持容量素子、14 ... 保持容量信号線、15 ... 対向電極、30 ... フレキシブル基板、31 ... 入力配線、32、33 ... 配線、40 ... 重なる領域、42 ... 交流化信号線、50 ... 駆動回路、51、52、53、54、55 ... 昇圧回路、60 ... 分配回路、61 ... 分配スイッチング素子、62 ... 分配制御信号、81 ... 対向電極電圧出力回路、82 ... 振幅調整回路、83 ... 保持容量信号出力回路、84 ... 第1レギュレータ、85 ... 第2レギュレータ、86 ... 内部基準電圧生成回路、87 ... 基準電圧出力回路、91、92 ... レベルシフト回路、94 ... レジスタ回路、95 ... シリアルインターフェース、100 ... 液晶表示パネル、400 ... ミラー用液晶パネル、410 ... 透過偏光軸可変部、411、412 ... 基板、415 ... 吸収型偏光部、416 ... 電源、420 ... 反射型偏光部。

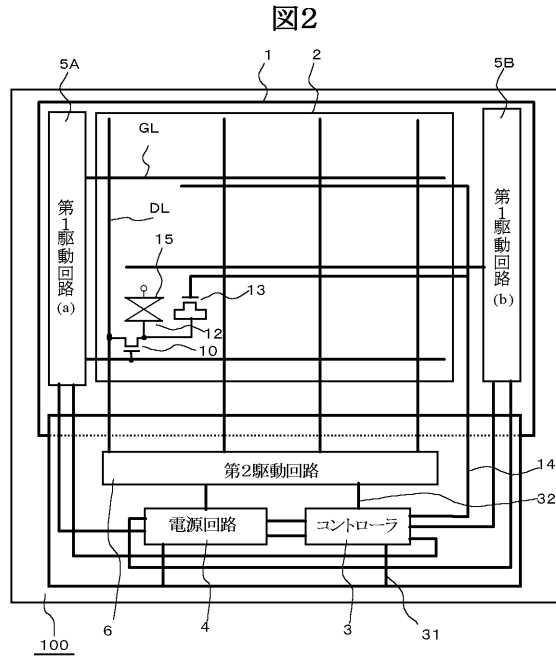
20

30

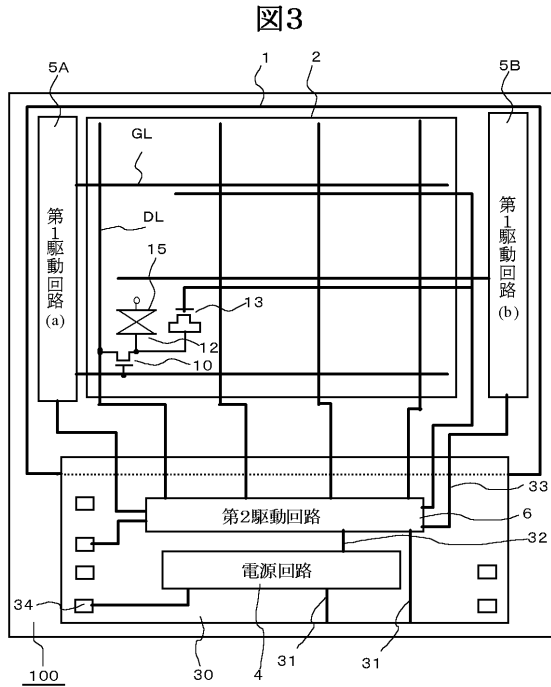
【 図 1 】



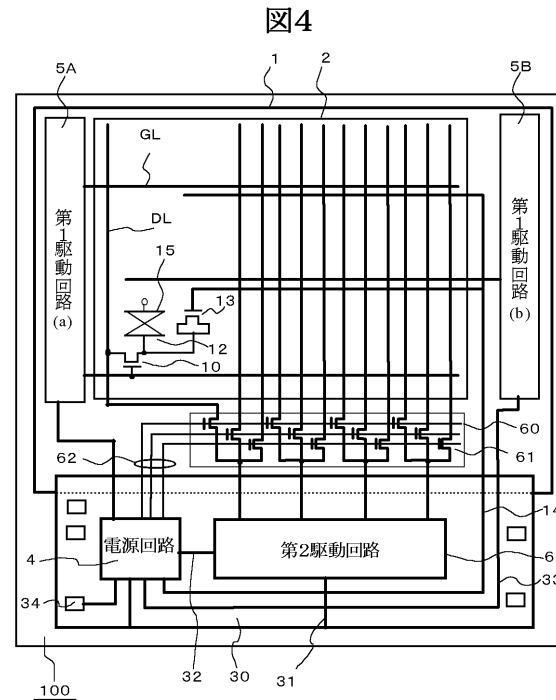
【 図 2 】



【 図 3 】



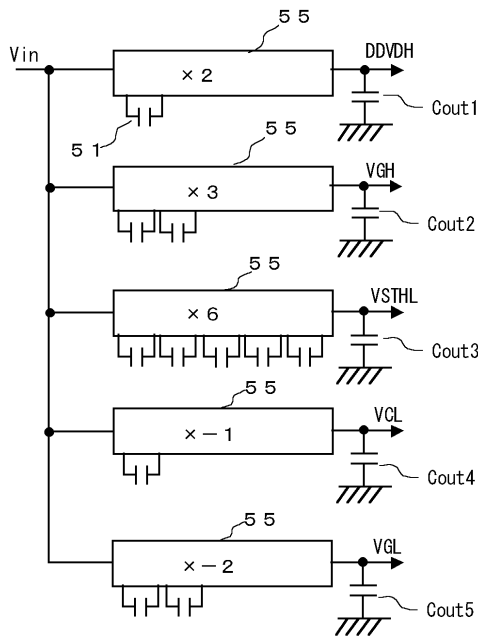
【 図 4 】





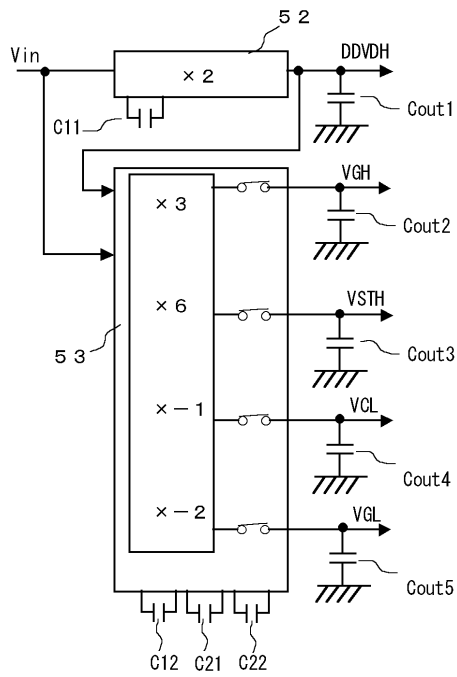
【 図 9 】

図9



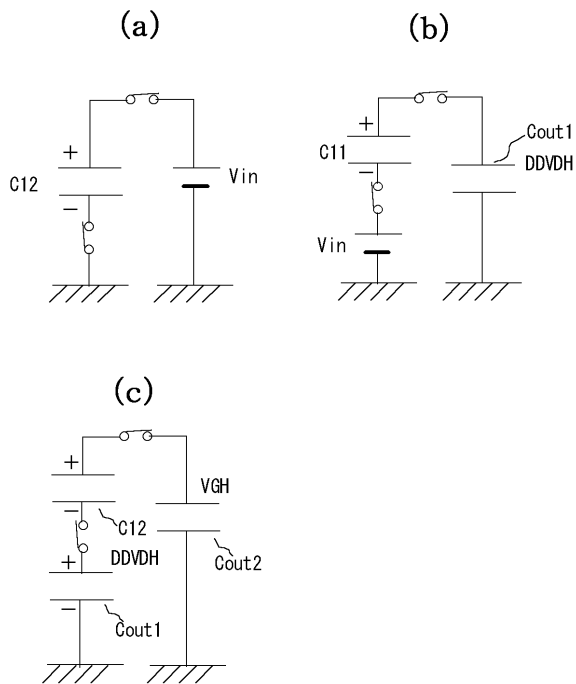
【 図 10 】

図10



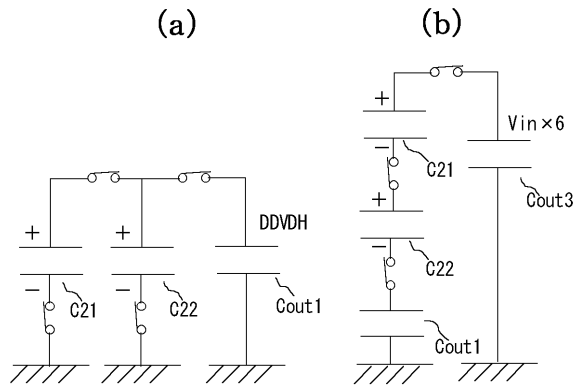
【 図 11 】

図11



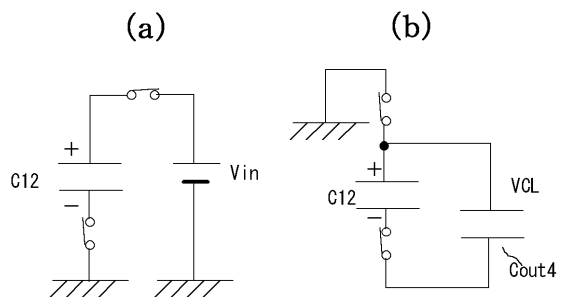
【 図 12 】

図12



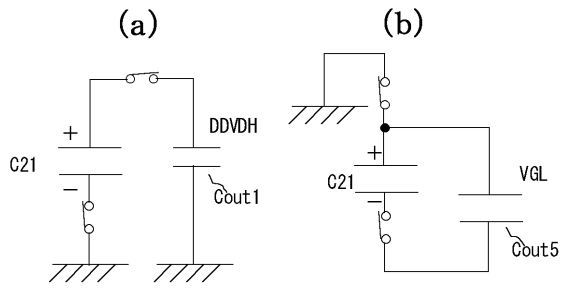
【 図 13 】

図13



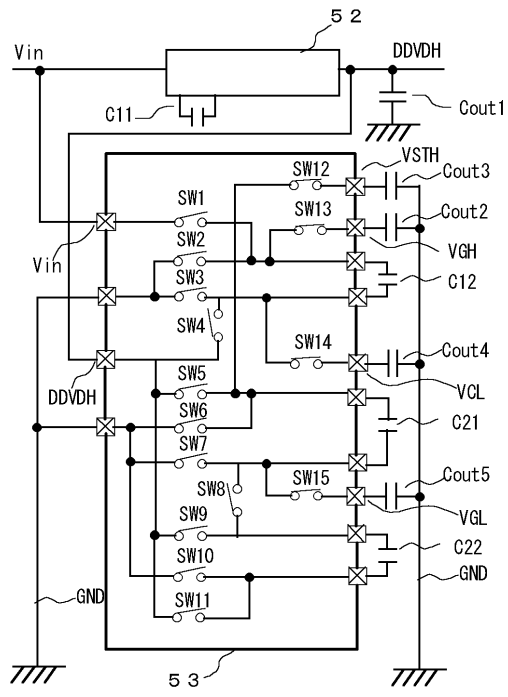
【 図 1 4 】

図14



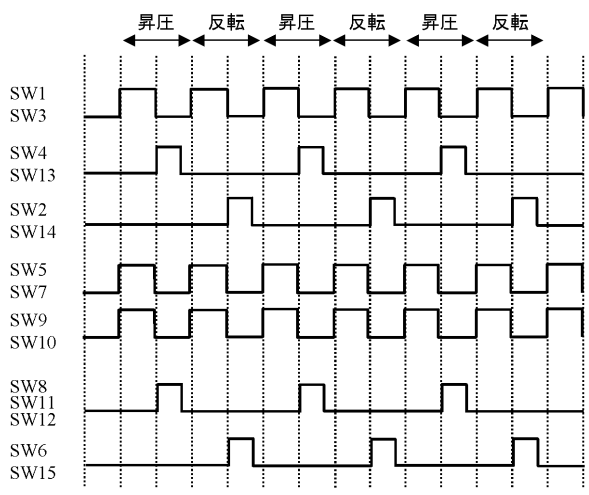
【 図 1 5 】

図15



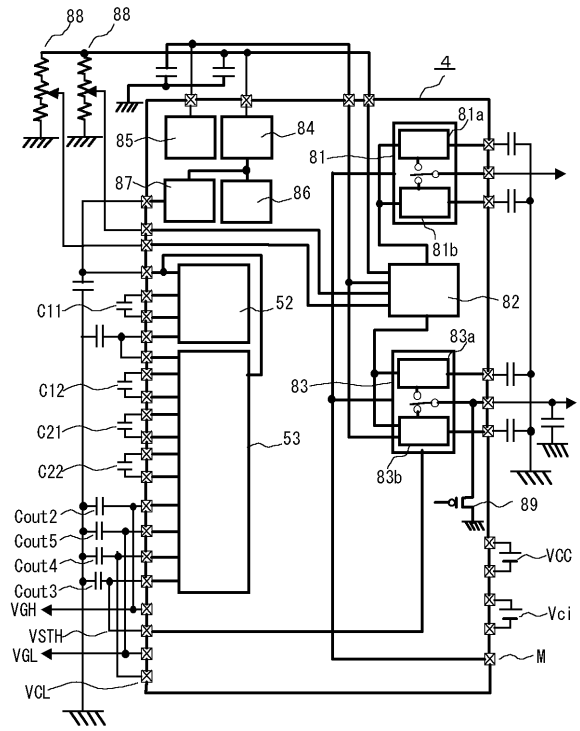
【 図 1 6 】

図 1 6



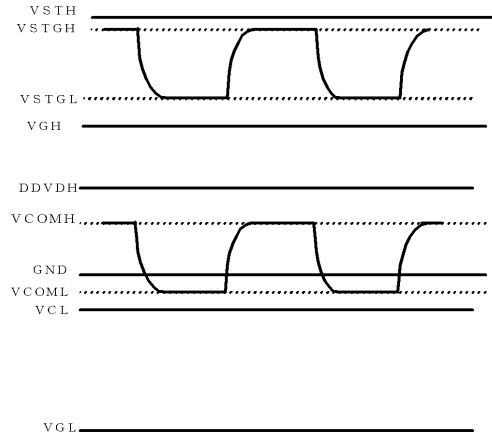
【 図 1 7 】

図17



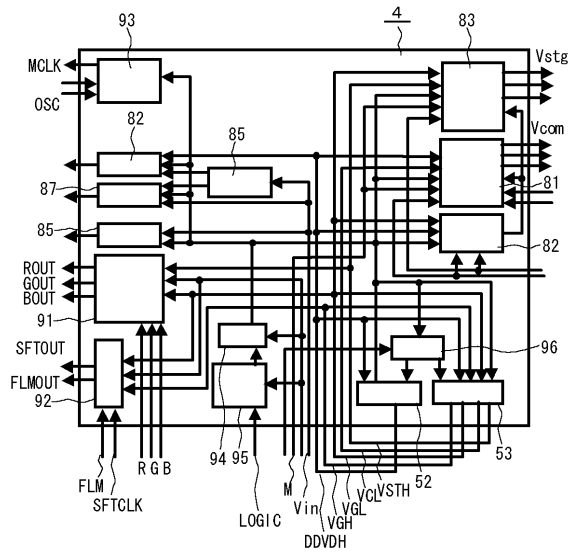
【 図 18 】

図18



【 図 19 】

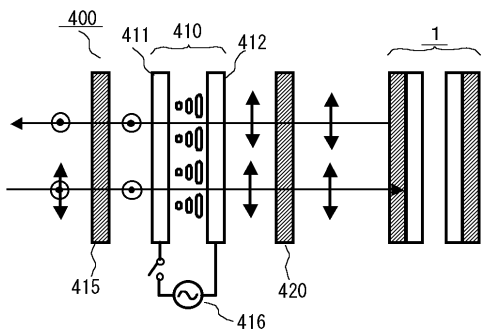
図19



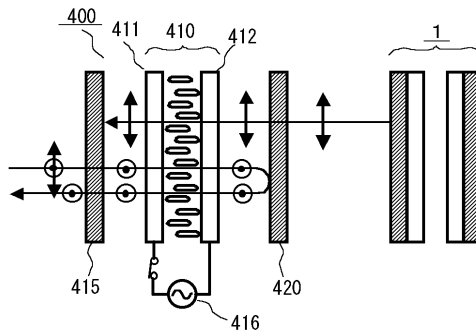
【 図 20 】

図20

(a)



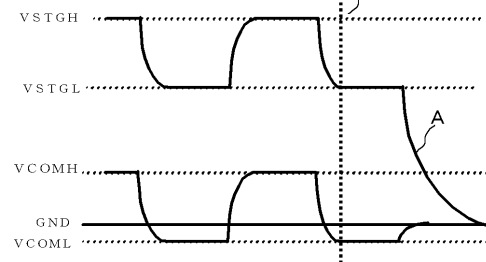
(b)



【 図 21 】

図21

(a)

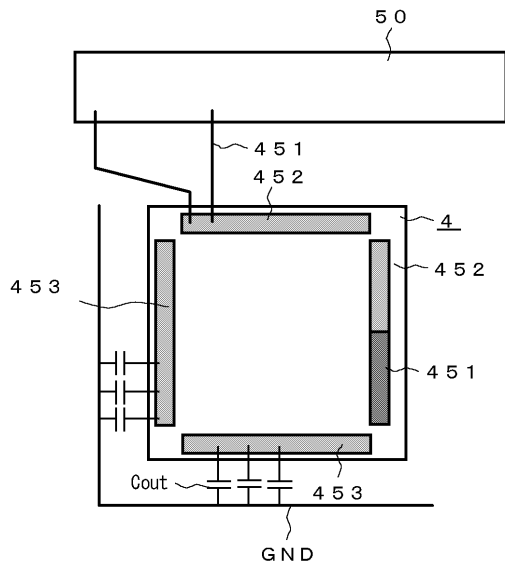


(b)



【 図 2 2 】

図22



## フロントページの続き

(51) Int.Cl.

F I

G 0 9 G 3/20 6 2 1 M

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 8 0 G

(72)発明者 小倉 明

千葉県茂原市早野3681番地 日立デバイスエンジニアリング株式会社内

審査官 福村 拓

(56)参考文献 特開平09-127556(JP,A)

特開2001-109435(JP,A)

特開2002-091388(JP,A)

特開昭59-018922(JP,A)

特開平09-033885(JP,A)

特開2001-265287(JP,A)

特開平04-100022(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/00-3/38

G02F 1/133 505-580

专利名称(译)	液晶表示装置及びTFT基板		
公开(公告)号	<a href="#">JP3873003B2</a>	公开(公告)日	2007-01-24
申请号	JP2002121634	申请日	2002-04-24
[标]申请(专利权)人(译)	株式会社日立制作所 日立器件工程株式会社		
申请(专利权)人(译)	日立显示器有限公司 日立设备工程有限公司		
当前申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	後藤充 沼田祐一 澤畑正人 小倉明		
发明人	後藤 充 沼田 祐一 澤畑 正人 小倉 明		
IPC分类号	G09G3/36 G02F1/133 G02F1/1368 G09G3/20		
CPC分类号	G09G3/3696 G09G3/3648 G09G2300/0408 G09G2300/0426 G09G2300/0876 G09G2310/0281 G09G2310/0297 G09G2310/06 G09G2310/063 G09G2330/02		
FI分类号	G09G3/36 G02F1/133.550 G02F1/1368 G09G3/20.611.J G09G3/20.612.D G09G3/20.621.M G09G3/20.624.B G09G3/20.680.G G09G3/20.622.K		
F-TERM分类号	2H092/GA50 2H092/GA59 2H092/JA24 2H092/JB01 2H092/JB22 2H092/JB31 2H092/JB61 2H092/NA29 2H092/PA06 2H093/NA16 2H093/NC01 2H093/NC03 2H093/NC22 2H093/NC34 2H093/NC35 2H093/ND43 2H093/ND54 2H093/NE10 2H192/AA24 2H192/DA12 2H192/DA42 2H192/DA44 2H192/DA52 2H192/EA43 2H192/FA44 2H192/FB02 2H192/FB23 2H192/FB46 2H193/ZA04 2H193/ZB08 2H193/ZF01 2H193/ZF03 2H193/ZF24 2H193/ZF44 2H193/ZP20 5C006/AA16 5C006/AA22 5C006/AC11 5C006/AC27 5C006/AF25 5C006/AF43 5C006/AF68 5C006/BB16 5C006/BB28 5C006/BC13 5C006/BC20 5C006/BC23 5C006/BF04 5C006/BF11 5C006/BF15 5C006/BF23 5C006/BF24 5C006/BF34 5C006/BF37 5C006/BF43 5C006/BF46 5C006/EB05 5C006/FA32 5C006/FA37 5C006/FA41 5C006/FA43 5C006/FA51 5C006/FA56 5C080/AA10 5C080/BB05 5C080/DD12 5C080/DD22 5C080/DD25 5C080/DD27 5C080/EE29 5C080/FF03 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 5C080/KK07		
代理人(译)	井上 学		
审查员(译)	福村 拓		
其他公开文献	JP2003316328A JP2003316328A5		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：提供一种可用于小型便携式装置的液晶显示装置，该装置是集成驱动电路并且电路规模小。ZSOLUTION：该装置是液晶显示装置，具有液晶显示面板和液晶驱动电路，液晶驱动电路由第一驱动电路构成，第一驱动电路以与液晶相同的工艺形成显示面板和安装在显示面板一侧的第二驱动电路和第一驱动电路的一个输出端可连接到(n)条信号线，第二驱动电路具有能够提

供信号的结构到第一个驱动电路。此外，存储电容器元件设置在显示面板中，并且信号从第二驱动电路提供给这些存储电容器元件。此外，第二驱动电路具有升压电路，以便将信号提供给第一驱动电路和存储电容器元件。

【图2】

