

(19) 日本国特許庁 (JP)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2009-53658

(P2009-53658A)

(43) 公開日 平成21年3月12日 (2009.3.12)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1345 (2006.01)	GO2F 1/1345	2H092
GO2F 1/1368 (2006.01)	GO2F 1/1368	

審査請求 未請求 請求項の数 10 O L (全 15 頁)

(21) 出願番号	特願2008-125571 (P2008-125571)	(71) 出願人	304053854 エプソンイメージングデバイス株式会社 長野県安曇野市豊科田沢6925
(22) 出願日	平成20年5月13日 (2008.5.13)	(74) 代理人	100095728 弁理士 上柳 雅誉
(31) 優先権主張番号	特願2007-200435 (P2007-200435)	(74) 代理人	100107261 弁理士 須澤 修
(32) 優先日	平成19年8月1日 (2007.8.1)	(74) 代理人	100127661 弁理士 宮坂 一彦
(33) 優先権主張国	日本国 (JP)	(72) 発明者	金子 英樹 長野県安曇野市豊科田沢6925 エプソ ンイメージングデバイス株式会社内
		(72) 発明者	堀口 正寛 長野県安曇野市豊科田沢6925 エプソ ンイメージングデバイス株式会社内 最終頁に続く

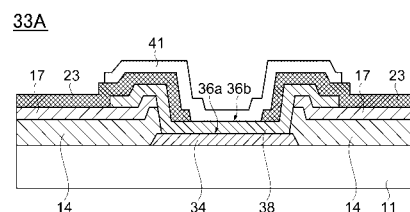
(54) 【発明の名称】 液晶表示パネル、その製造方法

(57) 【要約】

【課題】実装端子部の信頼性を向上させた平坦化膜上に上電極及び下電極を配置した F F S モードの液晶表示パネルを提供すること。

【解決手段】実装端子部 3 3 A は、実装端子用配線 3 4 の表面を被覆するゲート絶縁膜 1 4 及びパッシベーション膜 1 7 と、ゲート絶縁膜 1 4 及びパッシベーション膜 1 7 を貫通するように形成されたコンタクトホール 3 6 a と、実装端子用配線 3 4 と電気的に接続された第 1 透明導電性膜 3 8 と、第 1 透明導電性膜 3 8 の中央部にコンタクトホール 3 6 a の直径よりも小径の開口 3 6 b が形成された絶縁膜 2 3 と、第 1 透明導電性膜 3 8 と電気的に接続された第 2 透明導電性膜 4 1 からなる実装端子部を備え、第 1 透明導電性膜 3 8 及び第 2 透明導電性膜 4 1 はそれぞれ F F S モードの液晶表示パネルの下電極及び上電極と同材質であり、絶縁膜 2 3 は下電極及び上電極間に配置された絶縁膜と同材質であることを特徴とする。

【選択図】 図 3



【特許請求の範囲】**【請求項 1】**

表示領域の周縁部に実装端子部が形成されたアレイ基板を有する液晶表示パネルにおいて、

前記表示領域は、それぞれマトリクス状に形成された複数の走査線及び信号線と、平坦化膜上に形成され、前記走査線及び前記信号線で囲まれた領域毎に絶縁膜を介して対向配置されたそれぞれ透明導電性材料からなる下電極と複数のスリットを有する上電極とを備え、

前記実装端子部は、

実装端子用配線の表面を被覆する第 1 絶縁膜と、

前記実装端子用配線上の前記第 1 絶縁膜を貫通するように形成されたコンタクトホールと、

少なくとも前記コンタクトホールの底部の一部を被覆すると共に、前記実装端子用配線と電氣的に接続された第 1 導電性膜と、

前記第 1 絶縁膜の表面に設けられ、平面視で前記コンタクトホールと少なくとも一部が重なる開口を有する第 2 絶縁膜と、

前記コンタクトホールの周囲の前記第 2 絶縁膜の表面を被覆している第 2 導電性膜を有し、

前記第 1 導電性膜と前記第 2 導電性膜は、前記開口において電氣的に接続されていることを特徴とする液晶表示パネル。

【請求項 2】

前記第 2 絶縁膜は、前記コンタクトホールの内周面及び周縁部表面を被覆すると共に、前記コンタクトホールの中央部近傍に前記コンタクトホールの直径よりも小径の開口を有することを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 3】

前記第 2 絶縁膜は、前記コンタクトホールの周縁部に形成されていることを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 4】

前記第 1 導電性膜は前記実装端子用配線と電氣的に接続されており、前記コンタクトホールの底部を覆うように形成されていることを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 5】

前記第 1 導電性膜は前記実装端子用配線と電氣的に接続されており、前記実装端子用配線の表面の一部の領域に形成されていることを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 6】

前記第 1 導電性膜及び前記第 2 導電性膜はそれぞれ前記下電極及び前記上電極と同材質であり、前記第 2 絶縁膜は前記下電極及び前記上電極間に配置された前記絶縁膜と同材質であることを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 7】

前記実装端子用配線は前記表示領域の前記走査線と同材質の金属材料で形成されており、前記第 1 絶縁膜は前記表示領域の前記走査線上を被覆するゲート絶縁膜及び前記信号線上を被覆するパッシベーション膜と同材質の複層膜で形成されていることを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 8】

前記実装端子用配線は前記表示領域の前記信号線と同材質の金属材料で形成されており、前記第 1 絶縁膜は前記表示領域の前記信号線上を被覆するパッシベーション膜と同材質の膜で形成されていることを特徴とする請求項 1 に記載の液晶表示パネル。

【請求項 9】

前記表示領域の前記平坦化膜と前記下電極の間には部分的に反射板が形成されているこ

10

20

30

40

50

とを特徴とする請求項 1 ~ 4 のいずれか一項に記載の液晶表示パネル。

【請求項 10】

それぞれマトリクス状に形成された複数の走査線及び信号線と、平坦化膜上に形成され、前記走査線及び前記信号線で囲まれた領域毎に絶縁膜を介して対向配置されたそれぞれ透明導電性材料からなる下電極と複数のスリットを有する上電極とを備えた表示領域と、前記表示領域の周囲に形成された実装端子部を有する液晶表示パネルの製造方法において、前記実装端子部は以下の(1)~(7)の工程により製造することを特徴とする液晶表示パネルの製造方法。

(1) 基板表面の実装端子形成位置に、前記走査線又は前記信号線と同材質の所定のパターンの実装端子用配線を形成する工程、

10

(2) 前記実装端子用配線の表面を第1絶縁膜で被覆する工程、

(3) 前記実装端子用配線上の前記第1絶縁膜を貫通するようにコンタクトホールを形成する工程、

(4) 少なくとも前記コンタクトホールの底部の一部を被覆すると共に、前記実装端子用配線と電氣的に接続されるように、前記下電極と同材質の第1導電性膜を形成する工程、

(5) 前記第1絶縁膜の表面に、前記表示領域の前記下電極及び前記上電極間に配置された絶縁膜と同組成の第2絶縁膜を形成する工程、

(6) 前記第2絶縁膜に、平面視で前記コンタクトホールと少なくとも一部が重なる開口を形成する工程、

(7) 前記コンタクトホールの周囲の前記第2絶縁膜の表面を被覆すると共に、前記第1導電性膜と前記開口において電氣的に接続された前記上電極と同材質の第2導電性膜からなる実装端子を形成する工程。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、実装端子部に各種部材を実装する際に断線や腐食による配線抵抗の増大等の不都合が生じないようにした、平坦化膜上に画素電極及び共通電極を配置した F F S (Fringe Field Switching) モードの液晶表示パネル、その製造方法に関する。

【背景技術】

【0002】

液晶表示パネルは、表面に電極等が形成された一对の透明基板と、この一对の基板間に挟持された液晶層とを有し、両基板上の電極に電圧を印加することによって液晶を再配列させて種々の情報を表示する縦方向電界方式のものが多く使用されている。このような縦方向電界方式の液晶表示パネルは、T N (Twisted Nematic) モードのものが一般的であるが、視野角が狭いという問題点が存在するため、V A (Vertical Alignment) モードや M V A (Multi-domain Vertical Alignment) モード等、種々の改良された縦方向電界方式の液晶表示パネルが開発されている。

30

【0003】

一方、上述の縦方向電界方式の液晶表示パネルとは異なり、一方の基板にのみ画素電極及び共通電極からなる一对の電極を備えた横方向電界方式の液晶表示パネルとも称される I P S (In-Plane Switching) モードないし F F S モードの液晶表示パネルも知られている。

40

【0004】

このうち I P S モードの液晶表示パネルは、一对の電極を同一層に配置し、液晶に印加する電界の方向を基板にほぼ平行な方向として液晶分子を基板に平行な方向に再配列するものである。そのため、この I P S モードの液晶表示パネルは、前述の縦方向電界方式の液晶表示パネルと比すると非常に広視野角であるという利点を有している。しかしながら、I P S モードの液晶表示パネルは、液晶に電界を印加するため一对の電極が同一層に設けられているため、画素電極の上側に位置する液晶分子は十分に駆動されず、透過率等の低下を招いてしまうといった問題点が存在している。

50

【 0 0 0 5 】

このようなIPSモードの液晶表示パネルの問題点を解決するために、FFSモードの液晶表示パネルが開発されている（下記特許文献1及び2参照）。このFFSモードの液晶表示パネルは液晶層に電界を印加するための画素電極と共通電極をそれぞれ絶縁膜を介して異なる層に配置したものである。このFFSモードの液晶表示パネルは、IPSモードの液晶表示パネルよりも広視野角かつ高コントラストであり、更に低電圧駆動ができると共に高透過率であるため明るい表示が可能となるという特徴を備えている。加えて、FFSモードの液晶表示パネルは、IPSモードの液晶表示パネルよりも平面視で画素電極と共通電極との重複面積が大きいために、より大きな保持容量が副次的に生じ、別途補助容量線を設ける必要がなくなるという長所も存在している。

10

【 0 0 0 6 】

ここで、従来の液晶表示パネルの周縁部に形成される実装端子部の構成を図8を用いて説明する。

【 0 0 0 7 】

なお、図8（A）は従来例の低位配線の実装端子部の断面を示し、図8（B）は従来例の高位配線の実装端子部の断面を示す図である。

【 0 0 0 8 】

実装端子部の作製は、液晶表示パネルのアレイ基板における走査線ないし信号線の作製と同時に行われる。そのため、実装端子部には、図8（A）に示したような透明基板51上に走査線やゲート電極の作製と同時に作製される低位配線52に接続されるものと、図8（B）に示したような透明基板51の表面を被覆するゲート絶縁膜53上に信号線と同時に形成される高位配線54に接続されるものとが存在する。この高位配線54及びゲート絶縁膜53の表面はパッシベーション膜（保護絶縁膜とも称される）55で被覆されている。

20

【 0 0 0 9 】

そして、低位配線52用の実装端子56は、図8（A）に示したように、パッシベーション膜55及びゲート絶縁膜53を同時に貫通するように形成されたコンタクトホール57を介して画素電極の形成と同時に透明導電性材料により形成される。同じく、高位配線用の実装端子58は、図8（B）に示したように、パッシベーション膜55を貫通するように形成されるコンタクトホール59を介して画素電極の形成と同時に透明導電性材料により形成される。従って、低位配線52及び高位配線54は、フォトリソグラフィー法によるコンタクトホール57及び59の形成時に、一度エッチング雰囲気に出露される。このようにして形成された低位配線用及び高位配線用の実装端子56及び58は、それぞれ低位配線52及び高位配線54よりも高い位置に、かつ、低位配線52及び高位配線54よりも幅が太くなるように設けられ、これらの実装端子56及び58に接続される各種接続部材との電氣的接触が良好となるようになされている。

30

【 0 0 1 0 】

【特許文献1】特開2001-235763号公報

【特許文献2】特開2002-182230号公報

【発明の開示】

40

【発明が解決しようとする課題】

【 0 0 1 1 】

ところで、従来のFFSモードの液晶表示パネルは、TFT（薄膜トランジスタ）等のスイッチング素子やコモン配線と重なる画素電極の表面には段差が形成されているため、その段差の部分では液晶分子の配向が乱れてしまう。そこで、従来のFFSモードの液晶表示パネルにおいては、上記の段差の部分は、実質的に表示に寄与しない領域となるため、カラーフィルタ基板においてブラックマトリクスによって遮光しており、この段差の分だけ開口率が低下してしまう。

【 0 0 1 2 】

このような段差をなくすためには、上述のVA方式ないしMVA方式の液晶表示パネル

50

で使用されているような平坦化膜を用い、この平坦化膜上に画素電極や共通電極を配置することも考えられる。しかしながら、FFSモードの液晶表示パネルに対してこのような構成を採用すると、平坦化膜上に画素電極と共通電極とがそれぞれ絶縁膜を介して異なる層に配置されるため、周縁部に実装端子部を形成する際に低位配線ないし高位配線の表面に形成される絶縁膜が1層多くなる。このとき、フォトリソグラフィ法によって画素部のコンタクトホールを形成すると同時に、実装端子部の低位配線ないし高位配線を露出するためのコンタクトホールを形成する工程は次のようになる。すなわち、実装端子部のコンタクトホール形成位置に積層されたゲート絶縁膜（窒化膜）、保護膜（窒化膜）に開口部を形成し、実装端子部を除いて積層された平坦化膜上に共通電極を形成した後、全面に絶縁膜（窒化膜）を積層させ、実装端子部のコンタクトホール形成位置に、再び開口部を形成して電位配線まで貫通させる。そして、画素部に画素電極を形成すると同時に、実装端子部のコンタクトホールに共通電極と同材料の電極を形成させる。しかし、この方法の場合、低位配線ないし高位配線は二度もエッチング雰囲気に出露されてしまうことになる。

10

【0013】

低位配線及び高位配線は、アルミニウムないしアルミニウム合金等の導電性は良好であるが腐食されやすい金属から形成されているため、二度も絶縁膜のエッチング雰囲気に出露されるとダメージが大きくなり、実装時に断線や腐食による配線抵抗の増大等の不都合が発生することがある。

20

【0014】

そこで、画素電極のコンタクトホール開口時に、実装端子部のコンタクトホール配置位置のゲート絶縁膜（窒化膜）、保護膜（窒化膜）に開口を設けずに、画素電極と共通電極の間に介在する絶縁膜が形成された後に、実装端子部のコンタクトホールを一括でエッチングすることで、各電極配線がエッチング雰囲気に出露されないようにした。しかし、このプロセスの場合、ゲート絶縁膜、保護膜と絶縁膜の膜質が異なる為、エッチングレートが異なり、絶縁膜が逆テーパになってしまい、各窒化膜間で段差が生じ、上電極でコンタクト部を覆う際に、段切れを発生させ、非接触状態となってしまうという問題が発生した。

【課題を解決するための手段】

30

【0015】

本発明は、上記課題の少なくとも一部を解決するためになされたものであり、以下の形態又は適用例として実現することが可能である。

【0016】

〔適用例1〕本適用例に係る液晶表示パネルは、表示領域の周縁部に実装端子部が形成されたアレイ基板を有する液晶表示パネルにおいて、前記表示領域は、それぞれマトリクス状に形成された複数の走査線及び信号線と、平坦化膜上に形成され、前記走査線及び前記信号線で囲まれた領域毎に絶縁膜を介して対向配置されたそれぞれ透明導電性材料からなる下電極と複数のスリットを有する上電極とを備え、前記実装端子部は、実装端子用配線の表面を被覆する第1絶縁膜と、前記実装端子用配線上の前記第1絶縁膜を貫通するように形成されたコンタクトホールと、少なくとも前記コンタクトホールの底部の一部を被覆すると共に、前記実装端子用配線と電氣的に接続された第1導電性膜と、前記第1絶縁膜の表面に設けられ、平面視で前記コンタクトホールと少なくとも一部が重なる開口を有する第2絶縁膜と、前記コンタクトホールの周囲の前記第2絶縁膜の表面を被覆している第2導電性膜を有し、前記第1導電性膜と前記第2導電性膜は、前記開口において電氣的に接続されていることを特徴とする。

40

【0017】

この構成によれば、表示領域は、それぞれマトリクス状に形成された複数の走査線及び信号線と、平坦化膜上に形成され、走査線及び信号線で囲まれた領域毎に絶縁膜を介して対向配置されたそれぞれ透明導電性材料からなる下電極と複数のスリットを有する上電極とを備えている。かかる構成によって、液晶表示パネルをFFSモードの液晶表示パネル

50

として作動させることができる。

【 0 0 1 8 】

しかも、液晶表示パネルにおいては、絶縁膜を介して対向配置されたそれぞれ透明導電性材料からなる下電極と複数のスリットを有する上電極とが平坦化膜上に形成されているので、下電極や上電極にスイッチング素子やコモン配線等による段差が生じなくなる。そのため、液晶表示パネルによれば、他方の基板と上電極との間隔、すなわちセルギャップが均一となり、更に、表示領域内においてブラックマトリクスで遮光しなければならない領域の面積が減少するために開口率が大きくなる。従って、液晶表示パネルによれば、明るく表示画質が良好な F F S モードの液晶表示パネルが得られる。なお、F F S モードの液晶表示パネルにおいては、上電極及び下電極のいずれをも画素電極ないし共通電極として作用させることができる。すなわち、上電極及び下電極のうち、スイッチング素子に接続された方が画素電極となり、コモン配線に接続された方が共通電極となる。

10

【 0 0 1 9 】

加えて、液晶表示パネルにおいては、実装端子部の実装端子用配線の表面が第 1 導電性膜で被覆されている。そのため、フォトリソグラフィ法によって第 2 絶縁膜の中央部近傍に開口を形成する際、実装端子用配線の表面が露出しないので、実装端子用配線のダメージが少なくなる。従って、液晶表示パネルによれば、実装端子部に所定の部材を実装する際に断線や腐食による配線抵抗の増大等の不都合が生じなくなり、実装部の信頼性が良好な F F S モードの液晶表示パネルが得られる。

【 0 0 2 0 】

20

[適用例 2] 上記適用例に係る液晶表示パネルにおいて、前記第 2 絶縁膜は、前記コンタクトホールの内周面及び周縁部表面を被覆すると共に、前記コンタクトホールの中央部近傍に前記コンタクトホールの直径よりも小径の開口を有することが好ましい。

【 0 0 2 1 】

この構成によれば、第 2 絶縁膜がコンタクトホールの内周まで形成されている。よって、例えば、第 2 絶縁膜がエッチング雰囲気中で急激にエッチングされ、コンタクトホールの壁まで侵食されたとしても、第 2 絶縁膜が表面を覆っている面積が広い為、実装端子部の実装部となるコンタクトホールの周縁部まで侵食されず、実装部の高さを維持することが可能となる。これにより、各実装端子部で高さのバラツキが発生しにくくなり、非接触部分の発生を抑制することができる。

30

【 0 0 2 2 】

[適用例 3] 上記適用例に係る液晶表示パネルにおいて、前記第 2 絶縁膜は、前記コンタクトホールの周縁部に形成されていることが好ましい。

【 0 0 2 3 】

この構成によれば、第 2 絶縁膜がコンタクトホールの底部（ボトム部）まで形成されずに、コンタクトホールの周縁部に設けられているので、第 1 導電性膜と第 2 導電性膜との接触面積が広がる。よって、各実装端子部は、低抵抗化となり、安定した電圧を供給することができる。

【 0 0 2 4 】

[適用例 4] 上記適用例に係る液晶表示パネルにおいて、前記第 1 導電性膜は前記実装端子用配線と電気的に接続されており、前記コンタクトホールの底部を覆うように形成されていることが好ましい。

40

【 0 0 2 5 】

この構成によれば、コンタクトホールの底部（実装端子用配線の表面）を覆うように第 1 導電性膜が形成されているので、実装端子用配線がエッチング雰囲気に露出されないようにすることができる。よって、実装端子用配線をより効果的に保護することができる。

【 0 0 2 6 】

[適用例 5] 上記適用例に係る液晶表示パネルにおいて、前記第 1 導電性膜は前記実装端子用配線と電気的に接続されており、前記実装端子用配線の表面の一部の領域に形成されていることが好ましい。

50

【 0 0 2 7 】

この構成によれば、第 1 導電性膜が実装端子用配線と電氣的に接続されている実装端子用配線の表面の一部の領域に形成されているので、その形成領域においては、エッチング雰囲気で露出面がある程度荒らされたとしても、実装端子用配線を保護することができる。

【 0 0 2 8 】

[適用例 6] 上記適用例に係る液晶表示パネルにおいて、前記第 1 導電性膜及び前記第 2 導電性膜はそれぞれ前記下電極及び前記上電極と同材質であり、前記第 2 絶縁膜は前記下電極及び前記上電極間に配置された前記絶縁膜と同材質であることが好ましい。

【 0 0 2 9 】

このような構成とすると、表示領域の形成の際に同時に実装端子部を形成できるため、工数を増やすことなく表示領域と実装端子部を形成することができる。なお、「同材質」とは、それぞれ同じ材料で形成されている場合を含む他、例えば一方が複層構造である場合には他方も同様の複層構造を備えていることを意味する。

【 0 0 3 0 】

また、下電極及び上電極としては I T O (Indium Tin Oxide) 又は I Z O (Indium Zinc Oxide) 等の透明導電性材料を使用することができる。この場合、下電極及び上電極とは同組成のものであっても異なる組成のものであっても良い。また、平坦化膜は、少なくとも表面が平坦性を有する透明な有機絶縁性膜であれば使用することができ、例えばアクリル樹脂やポリイミド等の透明樹脂を使用することができる。更に、各種絶縁膜としては酸化ケイ素や窒化ケイ素等の無機絶縁膜を使用することができる。

【 0 0 3 1 】

[適用例 7] 上記適用例に係る液晶表示パネルにおいて、前記実装端子用配線は前記表示領域の前記走査線と同材質の金属材料で形成されており、前記第 1 絶縁膜は前記表示領域の前記走査線上を被覆するゲート絶縁膜及び前記信号線上を被覆するパッシベーション膜と同材質の複層膜で形成されていることが好ましい。

【 0 0 3 2 】

この構成によれば、表示領域の走査線は通常透明基板上に直接低位配線として形成されるから、この走査線と同時に形成される実装端子用配線の表面はゲート絶縁膜及びパッシベーション膜の両方で覆われるので、このゲート絶縁膜及びパッシベーション膜の両者が第 1 絶縁膜となる。係る態様の液晶表示パネルによれば、実装端子用配線が直接基板上に形成される低位配線の場合であっても、上記発明の効果を奏する液晶表示パネルが得られる。但し、前述した構成においては、ゲート絶縁膜及びパッシベーション膜の両者を第 1 絶縁膜としたが、実装端子用配線上に形成されている絶縁膜は一層であっても二層であっても第 1 絶縁膜に相当する。

【 0 0 3 3 】

[適用例 8] 上記適用例に係る液晶表示パネルにおいて、前記実装端子用配線は前記表示領域の前記信号線と同材質の金属材料で形成されており、前記第 1 絶縁膜は前記表示領域の前記信号線上を被覆するパッシベーション膜と同材質の膜で形成されていることが好ましい。

【 0 0 3 4 】

この構成によれば、表示領域の信号線は通常ゲート絶縁膜の表面に高位配線として形成されるから、この信号線と同時に形成される実装端子用配線の表面はパッシベーション膜で覆われるので、このパッシベーション膜が第 1 絶縁膜となる。係る態様の液晶表示パネルによれば、実装端子用配線がゲート絶縁膜の表面に高位配線の場合であっても、上記発明の効果を奏する液晶表示パネルが得られる。

【 0 0 3 5 】

[適用例 9] 上記適用例に係る液晶表示パネルにおいて、前記表示領域の前記平坦化膜と前記下電極の間には部分的に反射板が形成されているものとすることができる。

【 0 0 3 6 】

係る態様の液晶表示パネルによれば、平坦化膜と下電極の間に部分的に反射板が形成されている箇所が反射部として作用し、他の部分が透過部として作用するため、FFSモードの半透過型液晶表示パネルが得られる。

【0037】

[適用例10] 本適用例に係る液晶表示パネルの製造方法は、それぞれマトリクス状に形成された複数の走査線及び信号線と、平坦化膜上に形成され、前記走査線及び前記信号線で囲まれた領域毎に絶縁膜を介して対向配置されたそれぞれ透明導電性材料からなる下電極と複数のスリットを有する上電極とを備えた表示領域と、前記表示領域の周囲に形成された実装端子部を有する液晶表示パネルの製造方法において、前記実装端子部は以下の(1)～(7)の工程により製造することを特徴とする液晶表示パネルの製造方法。(1) 10
(1) 基板表面の実装端子形成位置に、前記走査線又は前記信号線と同材質の所定のパターンの実装端子用配線を形成する工程、(2) 前記実装端子用配線の表面を第1絶縁膜で被覆する工程、(3) 前記実装端子用配線上の前記第1絶縁膜を貫通するようにコンタクトホールを形成する工程、(4) 少なくとも前記コンタクトホールの底部の一部を被覆すると共に、前記実装端子用配線と電氣的に接続されるように、前記下電極と同材質の第1導電性膜を形成する工程、(5) 前記第1絶縁膜の表面に、前記表示領域の前記下電極及び前記上電極間に配置された絶縁膜と同組成の第2絶縁膜を形成する工程、(6) 前記第2絶縁膜に、平面視で前記コンタクトホールと少なくとも一部が重なる開口を形成する工程、(7) 前記コンタクトホールの周囲の前記第2絶縁膜の表面を被覆すると共に、前記第1導電性膜と前記開口において電氣的に接続された前記上電極と同材質の第2導電性膜からなる実装端子を形成する工程。 20

【0038】

係る態様の液晶表示パネルの製造方法によれば、容易に上記効果を奏する液晶表示パネルを製造することができる。

【発明を実施するための最良の形態】

【0039】

以下、図面を参照して本発明の最良の実施形態を各種実施例より説明する。但し、以下に示す実施例は、本発明の技術思想を具体化するための液晶表示パネルとしてFFSモードの液晶表示パネルを例示するものであって、本発明をこのFFSモードの液晶表示パネルに限定することを意図するものではなく、特許請求の範囲に含まれるその他の実施形態のものにも等しく適応し得るものである。 30

【0040】

なお、図1は実施例1のFFSモードの液晶表示パネル10Aのカラーフィルタ基板を透視したアレイ基板の1画素分の模式平面図である。図2は図1のII-II線に沿った断面図である。図3は実施例1の液晶表示パネルの低位配線の端子部の模式断面図である。図4は実施例1の液晶表示パネルの高位配線の端子部の模式断面図である。図5は実施例2のFFSモードの半透過型液晶表示パネルのカラーフィルタ基板を透視したアレイ基板の1画素分の模式平面図である。図6は図5のVI-VI線に沿った断面図である。

【実施例1】

【0041】

実施例1のFFSモードの液晶表示パネルとして、平坦化膜を有するFFSモードの液晶表示パネル10Aの例を製造工程順に図1～図4を用いて説明する。この液晶表示パネル10Aにおけるアレイ基板ARの製造に際しては、最初にガラス基板等の透明基板11の表面全体に亘って例えばアルミニウム又はアルミニウム合金からなる導電性層を形成する。その後、周知のフォトリソグラフィ法及びエッチング法によって、表示領域に複数の走査線12及び複数のコモン配線13を互いに平行になるように形成すると共に、表示領域の周縁部の低位配線用実装端子部33A(図3参照)にはゲート配線からなる実装端子用配線34を形成する。このゲート配線は、必ずしも走査線12用の配線として使用されるものではなく、走査線12と同じ材質の配線であるために「ゲート配線」と称されているものであり、図示省略したが適宜各種の配線用に使用されるものである。また、ここ 40 50

ではコモン配線 13 は自画素の走査線 12 に沿うように形成した例を示したが、隣接する画素の走査線 12 側に沿うように形成しても、あるいは両走査線 12 の間に形成してもよい。

【0042】

次いで、この表面全体に窒化ケイ素層ないし酸化ケイ素層からなるゲート絶縁膜 14 を被覆する。その後、CVD（化学的気相成長）法によりたとえばアモルファス・シリコン（以下「a-Si」という。）層をゲート絶縁膜 14 の表面全体に亘って被覆した後、同じくフォトリソグラフィ法及びエッチング法によって、TFT形成領域にa-Si層からなる半導体層 15 を形成する。この半導体層 15 が形成されている位置の走査線 12 の領域がTFTのゲート電極 G を形成する。

10

【0043】

次いで、ゲート絶縁膜 14 及び半導体層 15 の表面に例えばアルミニウム又はアルミニウム合金からなる導電性層を形成する。更に、その導電性層を、フォトリソグラフィ法及びエッチング法により、表示領域において走査線 12 に交差するようにソース電極 S を含む信号線 16 を形成し、TFT形成領域にドレイン電極 D を形成し、更に、高位配線用実装端子部 33B（図 4 参照）にソース配線からなる実装端子用配線 35 を形成する。このソース配線は、ゲート配線の場合と同様に、必ずしも信号線 16 の配線として使用されるものではなく、信号線 16 と同じ材質の配線であるために「ソース配線」と称されているものであり、図示省略したが適宜各種の配線用に使用されるものである。

【0044】

20

その後、上記工程で得られた透明基板 11 の表面全体にパッシベーション膜 17 を被覆する。このパッシベーション膜 17 としては、窒化ケイ素層ないし酸化ケイ素層からなるものを使用することができるが、絶縁性の観点からは窒化ケイ素層の方が望ましい。このうち、低位配線用実装端子部 33A の実装端子用配線 34 の表面に存在するゲート絶縁膜 14 及びパッシベーション膜 17 が発明の第 1 絶縁膜に対応し、同じく高位配線用実装端子部 33B の実装端子用配線 35 の表面に存在するパッシベーション膜 17 も第 1 絶縁膜に対応する。

【0045】

次いで、フォトリソグラフィ法及びエッチング法により、コモン配線 13 上及び低位配線用実装端子部 33A の実装端子用配線 34 上の表面のゲート絶縁膜 14 及びパッシベーション膜 17 にそれぞれコンタクトホール 21 及び 36a を形成する。それと同時に、高位配線用実装端子部 33B の実装端子用配線 35 上のパッシベーション膜 17 にコンタクトホール 37a を形成する。このコンタクトホール 21、36a 及び 37a の形成には、乾式エッチング法の 1 種であるプラズマエッチング法や緩衝フッ酸による湿式エッチング法を採用し得る。これにより、コモン配線 13、実装端子用配線 34 及び 35 の表面が露出される。なお、このときドレイン電極 D 上のパッシベーション膜 17 には未だコンタクトホールは形成しない。更に、表示領域のパッシベーション膜 17 の表面に、フォトリソグラフィ法によって、コンタクトホール 21 部分及びドレイン電極 D 上のコンタクトホール形成予定部分を除いて、例えばアクリル樹脂ないしポリイミド樹脂から成る平坦化膜（層間膜とも称される）18 を積層する。

30

40

【0046】

次いで、平坦化膜 18 が形成された透明基板 11 の表面全体に亘って例えばITOやIZOからなる透明導電性層を被覆する。その後、フォトリソグラフィ法及びエッチング法によって、それぞれの画素毎に平坦化膜 18 の表面に下電極 22 を形成すると共に、実装端子用配線 34 及び 35 の表面及びこれらの周囲のパッシベーション膜 17 を被覆するように、それぞれ第 1 透明導電性膜 38 及び 39 を形成する。このとき、それぞれの画素毎の下電極 22 はコンタクトホール 21 を介してコモン配線 13 と電氣的に接続される。

【0047】

更に、下電極 22、第 1 透明導電性膜 38 及び 39 が形成された透明基板 11 の表面全体に亘って窒化ケイ素層ないし酸化ケイ素層からなる絶縁膜 23 を形成する。このとき、

50

ドレイン電極 D 上のコンタクトホール形成予定部分のパッシベーション膜 17 の表面、第 1 透明導電性膜 38 及び 39 の表面も絶縁膜 23 によって被覆される。次いで、フォトリソグラフィ法及びエッチング法によって、ドレイン電極 D 上のコンタクトホール形成予定部分のパッシベーション膜 17 及び絶縁膜 23 に対してコンタクトホール 24 を、第 1 透明導電性膜 38 及び 39 の表面上に位置する絶縁膜 23 に対して開口 36b 及び 37b をそれぞれ形成する。このコンタクトホール 24、開口 36b 及び 37b の形成には、乾式エッチング法の 1 種であるプラズマエッチング法や緩衝フッ酸による湿式エッチング法を採用し得る。なお、図 1 においては、絶縁膜 23 は、以下に述べる上電極 26 の部分を除いて全面に現れるが、液晶表示パネル 10A の理解を容易にするために図示省略されている。

10

【0048】

従って、ドレイン電極 D はここで初めてエッチング雰囲気に出露されるが、実装端子用配線 34 及び 35 の表面には第 1 透明導電性膜 38 及び 39 が存在しているから、開口 36b 及び 37b の形成時に実装端子用配線 34 及び 35 が直接エッチング雰囲気に出露されることがない。従って、開口 36b 及び 37b の形成時に実装端子用配線 34 及び 35 が再度ダメージを受けたり腐食されたりすることがなくなる。

【0049】

また、この開口 36b 及び 37b は、実装端子用配線 34 上のゲート絶縁膜 14 及びパッシベーション膜 17 に形成されたコンタクトホール 36a 及び実装端子用配線 35 上のパッシベーション膜 17 に形成されたコンタクトホール 37a よりも小径にされている。従って、第 1 透明導電性膜 38 及び 39 上の絶縁膜 23 は開口 36b 及び 37b の周縁側で部分的に第 1 透明導電性膜 38 及び 39 を被覆していることになる。この構造を採ることにより、絶縁膜 23 がコンタクトホール 36a、37a の内周まで形成されているので、例えば、絶縁膜 23 がエッチング雰囲気中で急激にエッチングされ、コンタクトホール 36a、37a の壁まで侵食されたとしても、絶縁膜 23 が表面を覆っている面積が広い為、各実装端子部 33A、33B の実装部となるコンタクトホール 36a、37a の周縁部まで侵食されず、実装部の高さを維持することが可能となる。そのため、各実装端子部 33A、33B で高さのバラツキが発生しにくくなり、非接触部分の発生を抑制することが可能となる。なお、この絶縁膜 23 のうち、実装端子用配線 34 及び 35 上に存在する第 1 透明導電性膜 38 及び 39 の表面に形成された部分が第 2 絶縁膜に対応する。

20

30

【0050】

更に、絶縁膜 23 が形成された透明基板 11 の表面全体に亘って例えば ITO や IZO からなる透明導電性層を被覆する。その後、フォトリソグラフィ法及びエッチング法によって、それぞれの画素毎に絶縁膜 23 の表面に複数のスリット 25 が形成された上電極 26 を形成すると共に、第 1 透明導電性膜 38 及び 39 の表面及びこれらの周囲の絶縁膜 23 を被覆するように、それぞれ第 2 透明導電性膜 41 及び 42 を形成する。この第 2 透明導電性膜 41 及び 42 は、絶縁膜 23 に形成された開口 36b 及び 37b を介してそれぞれ第 1 透明導電性膜 38 及び 39 の表面と接触しており、それぞれ実装端子に対応する。この後、表示部の上電極 26 を含む表面全体に配向膜（図示せず）を設けることにより実施例 1 の液晶表示パネル 10A のアレイ基板 AR が完成される。

40

【0051】

なお、本実施例では下電極を共通電極とし、上電極を画素電極とした構成で記載しているが、例えば、下電極を画素電極としてドレイン電極 D と接続させ、上電極を共通電極とし画素内または表示領域周辺部に配置されているコモン配線 13 に電氣的に接続させて構成することも可能である。

【0052】

さらに、表示領域外に配置されている実装端子部の導電材料においては、第 1 透明導電性膜 38 及び 39 と、第 2 透明導電性膜 41 及び 42 は ITO や IZO 等の透明電極だけでなく、例えばアルミ、モリブ、チタン、クロム等導電性遮光膜で形成しても可能である。

50

【 0 0 5 3 】

また、カラーフィルタ基板 C F は、図 2 に示したように、第 2 の透明基板 2 7 の表面には、アレイ基板 A R の走査線 1 2、信号線 1 6 及び T F T に対応する位置を被覆するようにブラックマトリクス 2 8 が形成されている。更に、ブラックマトリクス 2 8 で囲まれた第 2 の透明基板 2 7 の表面には、所定の色のカラーフィルタ層 2 9 が形成され、また、ブラックマトリクス 2 8 及びカラーフィルタ層 2 9 の表面を被覆するようにオーバーコート層 3 0 が形成されている。そして、オーバーコート層 3 0 の表面には配向膜（図示せず）が形成されて、カラーフィルタ基板 C F が完成される。

【 0 0 5 4 】

更に、アレイ基板 A R の上電極 2 6 とカラーフィルタ基板 C F のカラーフィルタ層 2 9 が互いに対向するようにアレイ基板 A R 及びカラーフィルタ基板 C F を対向させ、その間に液晶 3 1 を封入することにより実施例 1 の F F S モードの液晶表示パネル 1 0 A が得られる。

【 0 0 5 5 】

このようにして製造された実施例 1 の液晶表示パネル 1 0 A によれば、表示領域の周縁部に形成された実装端子部 3 3 A 及び 3 3 B は、表示部の作製時に同時に作製することができ、しかも、実装端子用配線 3 4 及び 3 5 はその表面に形成された各種絶縁層にコンタクトホールないし開口を形成する際に一度しかエッチング雰囲気に出露されることがない。そのため、実施例 1 の液晶表示パネル 1 0 A によれば、実装端子用配線 3 4 及び 3 5 がエッチング雰囲気によってダメージを受け難くなるので、実装端子に対応する第 2 透明導電性膜 4 1 及び 4 2 に各種部材を実装する際に断線や腐食による配線抵抗の増大等の不都合が生じることが少なくなり、実装端子部 3 3 A 及び 3 3 B の信頼性が向上した F F S モードの液晶表示パネル 1 0 A が得られる。

【 実施例 2 】

【 0 0 5 6 】

なお、実施例 1 の液晶表示パネル 1 0 A としては透過型の F F S モードの液晶表示パネルの例を示したが、半透過型の F F S モードの液晶表示パネルとすることもできる。ここで実施例 2 として半透過型の F F S モードの液晶表示パネル 1 0 B の構成を図 5 及び図 6 を用いて説明する。なお、実施例 2 の液晶表示パネル 1 0 B においては、実施例 1 の液晶表示パネル 1 0 A と同一の構成部分には同一の参照符号を付与してその詳細な説明は省略する。

【 0 0 5 7 】

実施例 2 の半透過型の F F S モードの液晶表示パネル 1 0 B が実施例 1 の透過型の F F S モードの液晶表示パネル 1 0 A と構成が相違している点は、平坦化膜 1 8 の表面の一部に凹凸が形成され（図示省略）、この凹凸が形成された平坦化膜 1 8 の表面に光反射性金属からなる反射板 1 9 が形成されている点である。この反射板 1 9 は、平坦化膜 1 8 の表面と下電極 2 2 との間に配置されている。従って、実施例 2 の液晶表示パネル 1 0 B では、それぞれの上電極 2 6 が形成されている部分において、反射板 1 9 が形成されている部分が反射部 2 0 を形成し、その他の部分が透過部を形成する。なお、光反射性金属としては、アルミニウム、アルミニウム合金ないし銀等の半透過型液晶表示パネルの反射板形成材料として汎用的に使用されているものを適宜選択して使用し得る。

【 0 0 5 8 】

この実施例 2 の液晶表示パネル 1 0 B においては、平坦化膜 1 8 の形成後に表面全体に亘って光反射性金属膜を形成し、その後、フォトリソグラフィ法及びエッチング法によって反射板 1 9 を形成する。その後、フォトリソグラフィ法及びエッチング法により、最初にそれぞれの画素毎の反射板 1 9 の部分を残して他の部分の光反射性金属膜を除去する。引き続いて、エッチングを進めることによって、コモン配線 1 3 上及び低位配線用実装端子部 3 3 A の実装端子用配線 3 4 上の表面のゲート絶縁膜 1 4 及びパッシベーション膜 1 7 にそれぞれコンタクトホール 2 1 及び 3 6 a を形成する共に、高位配線用実装端子部 3 3 B の実装端子用配線 3 5 上のパッシベーション膜 1 7 にコンタクトホール 3 7 a を

形成する。その後の製造工程は実施例 1 の液晶表示パネル 10A の場合と同様である。

【0059】

なお、この実施例 2 の液晶表示パネル 10B における表示領域の周縁部に形成される実装端子部 33A 及び 33B の構成は実施例 1 の液晶表示パネル 10A の場合と同一の構成となる。従って、実施例 2 の液晶表示パネル 10B によれば、実施例 1 の液晶表示パネル 10A と同様の効果を奏する半透過型の FFS モードの液晶表示パネルが得られる。

【0060】

次に、実施例 1 の変形例である図 7 の 33C ~ 33E の説明をする。なお、実施例 1 の液晶表示パネル 10A と同一の構成部分には同一の参照符号を付与してその詳細な説明は省略する。なお、以下に後述する変形例においては低位配線に基づいて説明するが、高位配線に対しても汎用可能である。

10

【0061】

(変形例 1)

図 7 の 33C は、絶縁膜 23 がコンタクトホール 36a のボトムまで形成されずに、第 1 透明導電性膜 38 の両端部上 (コンタクトホール 36a の周縁部) に設けられ、第 1 透明導電性膜 38 と第 2 透明導電性膜 41 の接触面積が実施例 1 の接触面積より広い構造となっている。そのため、各実装端子部を低抵抗化することが可能となり、安定した電圧を供給することが可能となる。

【0062】

(変形例 2)

図 7 の 33D は、第 1 透明導電性膜 38 が実装端子用配線 34 と電氣的に接続されているコンタクトホール 36a のボトム部を少なくとも覆うように形成されている。より詳しくは、第 1 透明導電性膜 38 がコンタクトホール 36a のボトム部 (実装端子用配線 34 の上部) を覆い、その上から、第 1 透明導電性膜 38 と実装端子用配線 34 の接触部を露出させるように、絶縁膜 23 が形成され、最表面に第 2 透明導電性膜 41 が設けられている構造となっている。これは、実装端子用配線 34 の表面が少なくとも第 1 透明導電性膜 38 で覆われた構造であり、これにより、実装端子用配線 34 がエッチング雰囲気中に露出されるのを防ぐことができる。よって、実装端子用配線 34 をより効果的に保護することができる。

20

【0063】

(変形例 3)

図 7 の 33E は、第 1 透明導電性膜 38 がコンタクトホール 36a のボトム部の一部の領域 (例えば、両端部を除いた中央部) に形成され実装端子用配線 34 の上部を覆い、コンタクトホール 36a の周縁部に絶縁膜 23 が形成され、それらを覆うように第 2 透明導電性膜 41 が設けられている構造となっている。これは、実装端子用配線 34 がエッチング雰囲気中に露出されないように、例えば、実装端子用配線 34 の両端部が少し露出して中央部分の表面のみを第 1 透明導電性膜 38 で覆った構造となっている。この構造の場合、その形成領域においては、エッチング雰囲気中で露出面がある程度荒らされたとしても、実装端子用配線 34 を保護することができる。

30

【図面の簡単な説明】

40

【0064】

【図 1】実施例 1 の FFS モードの液晶表示パネルのカラーフィルタ基板を透視したアレイ基板の 1 画素分の模式平面図。

【図 2】図 1 の II - II 線に沿った断面図。

【図 3】実施例 1 の液晶表示パネルの低位配線の端子部の模式断面図。

【図 4】実施例 1 の液晶表示パネルの高位配線の端子部の模式断面図。

【図 5】実施例 2 の FFS モードの半透過型液晶表示パネルのカラーフィルタ基板を透視したアレイ基板の 1 画素分の模式平面図。

【図 6】図 5 の VI - VI 線に沿った断面図。

【図 7】端子部の変形例を示す模式断面図。

50

【図 8】図 8 (A) は従来例の低位配線の実装端子部の断面を示し、図 8 (B) は従来例の高位配線の実装端子部の断面を示す図。

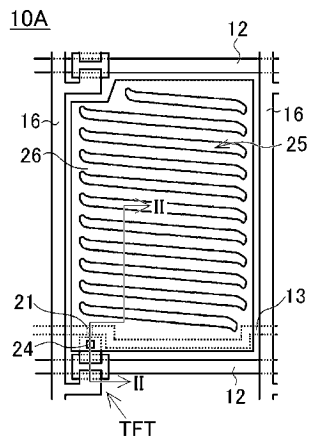
【符号の説明】

【 0 0 6 5 】

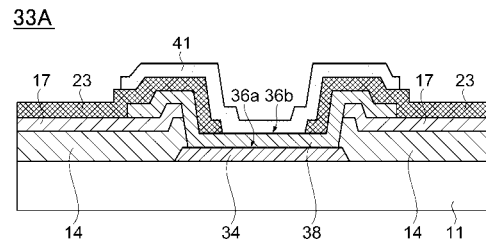
10 A、10 B：液晶表示パネル 11：透明基板 12：走査線 13：共通配線
14：ゲート絶縁膜 15：半導体層 16：信号線 17：パッシベーション膜 18：平坦化膜 19：反射板 20：反射部 21、24：コンタクトホール 22：下電極 23：絶縁膜 25：スリット 26：上電極 27：第 2 の透明基板 28：ブラックマトリクス 29：カラーフィルタ層 30：オーバーコート層 31：液晶 33 A：低位配線用実装端子部 33 B：高位配線用実装端子部 34、35：実装端子用配線 36 a、37 a：コンタクトホール 36 b、37 b：開口 38、39：第 1 透明導電性膜 41、42：第 2 透明導電性膜。

10

【 図 1 】

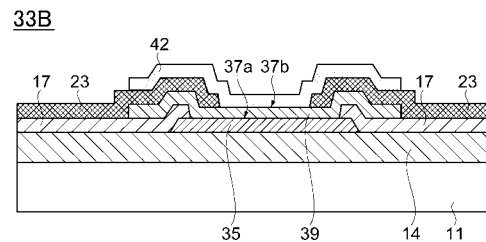
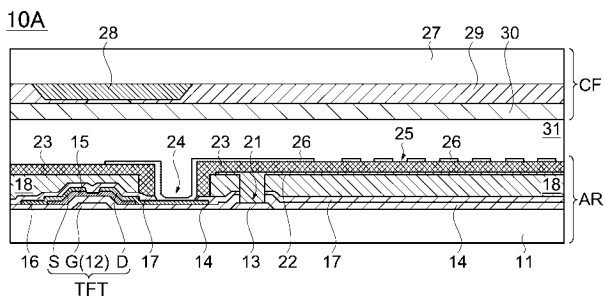


【 図 3 】

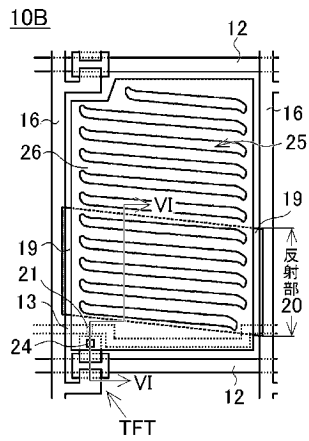


【 図 4 】

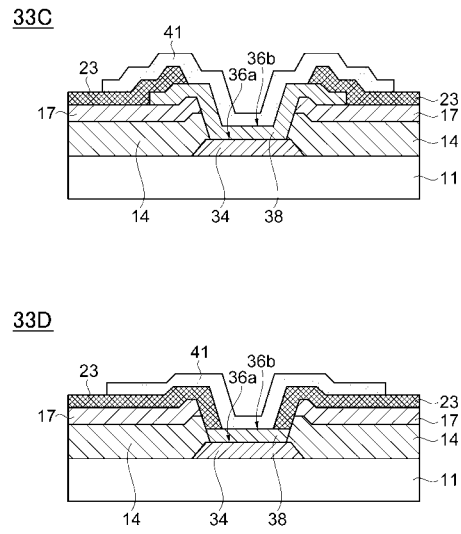
【 図 2 】



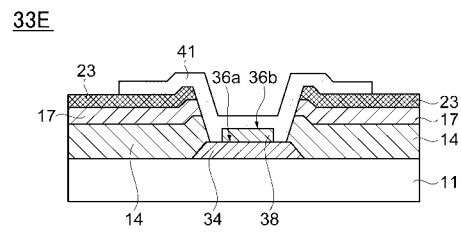
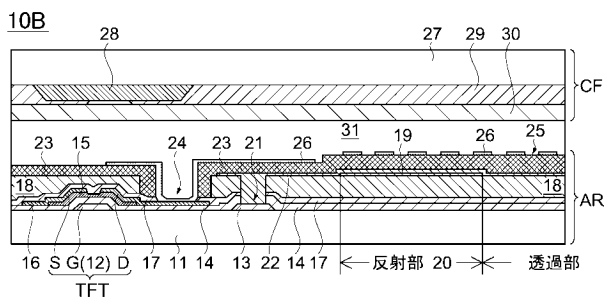
【図 5】



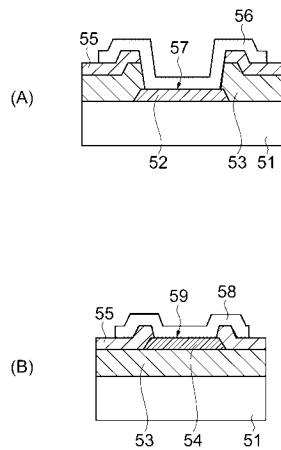
【図 7】



【図 6】



【図 8】



フロントページの続き

F ターム(参考) 2H092 GA14 GA16 GA17 GA25 GA35 GA43 HA04 HA12 HA19 JA24
JB21 JB57 JB58 KB04 KB22 KB24 MA13 NA15 NA17 QA06

专利名称(译)	液晶显示面板及其制造方法		
公开(公告)号	JP2009053658A	公开(公告)日	2009-03-12
申请号	JP2008125571	申请日	2008-05-13
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
[标]发明人	金子英樹 堀口正寛		
发明人	金子 英樹 堀口 正寛		
IPC分类号	G02F1/1345 G02F1/1368		
CPC分类号	G02F1/134309 G02F1/136227 G02F1/136286 G02F2001/134372 G02F2001/136295		
FI分类号	G02F1/1345 G02F1/1368 G02F1/1343		
F-TERM分类号	2H092/GA14 2H092/GA16 2H092/GA17 2H092/GA25 2H092/GA35 2H092/GA43 2H092/HA04 2H092/HA12 2H092/HA19 2H092/JA24 2H092/JB21 2H092/JB57 2H092/JB58 2H092/KB04 2H092/KB22 2H092/KB24 2H092/MA13 2H092/NA15 2H092/NA17 2H092/QA06 2H192/AA24 2H192/BB12 2H192/BB13 2H192/BB73 2H192/BC31 2H192/BC63 2H192/BC72 2H192/BC82 2H192/CB05 2H192/EA22 2H192/EA43 2H192/FA65		
代理人(译)	须泽 修 宫坂和彦		
优先权	2007200435 2007-08-01 JP		
其他公开文献	JP5154298B2		
外部链接	Espacenet		

摘要(译)

为了提供将所述上部电极的FFS模式的液晶显示面板和在平坦化膜可靠性下部电极在所述安装端子部进行了改进。的安装端子部33A包括：栅极绝缘膜14和覆盖该安装端子布线34的表面的钝化膜17，接触孔36a形成穿过栅极延伸绝缘膜14和钝化膜17第一透明导电膜38电连接到安装端子布线34，开口36b的绝缘膜的直径比接触孔36a的在第一透明导电膜38的中心部分的直径形成23，并且由透明的导电膜41电连接到所述第一透明导电膜38的第二安装端，所述第一透明导电膜38和第二透明导电膜41是分别FFS具有相同的材料作为下部电极和模式的液晶显示面板的上电极，绝缘膜23的特征在于，它是一种绝缘膜设置在所述下部电极与所述上部电极之间的相同的材料。点域

