

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-3408

(P2009-3408A)

(43) 公開日 平成21年1月8日(2009.1.8)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 550	5C006
G09G 3/20 (2006.01)	G09G 3/20 611E	5C080
	G09G 3/20 623C	
	G09G 3/20 621B	
審査請求 有 請求項の数 10 O L (全 20 頁) 最終頁に続く		

(21) 出願番号 特願2007-339872 (P2007-339872)
 (22) 出願日 平成19年12月28日 (2007.12.28)
 (31) 優先権主張番号 10-2007-0062238
 (32) 優先日 平成19年6月25日 (2007.6.25)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 501426046
 エルジー ディスプレイ カンパニー リ
 ミテッド
 大韓民国 ソウル, ヨンドゥンポーク, ヨ
 イドードン 20
 (74) 代理人 100064447
 弁理士 岡部 正夫
 (74) 代理人 100085176
 弁理士 加藤 伸晃
 (74) 代理人 100094112
 弁理士 岡部 譲
 (74) 代理人 100096943
 弁理士 臼井 伸一
 (74) 代理人 100101498
 弁理士 越智 隆夫

最終頁に続く

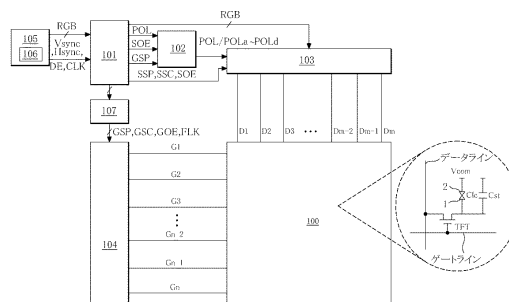
(54) 【発明の名称】 液晶表示装置とその駆動方法

(57) 【要約】

【課題】直流化残像とフリッカーを予防して表示品質を高めるようにした液晶表示装置とその駆動方法を提供する。

【解決手段】複数のデータラインとゲートラインとが交差し第1及び第2液晶セル群を有する液晶表示パネルと、極性制御信号にตอบสนองしてデータラインにデータ電圧を供給するデータ駆動回路と、ゲートハイ電圧とゲートロー電圧との間でスイングするスキャンパルスでゲートラインに供給するゲート駆動回路と、極性制御信号を毎フレーム期間ごとに異なるように発生して、2フレーム期間中に第1液晶セル群に充電されるデータ電圧の極性を維持し、第2液晶セル群に充電されるデータ電圧の極性を1回反転させる第1ロジック回路と、ゲート駆動回路を制御して、予め決定された変調時間の間にスキャンパルスのゲートハイ電圧をゲートハイ電圧とゲートロー電圧との間の変調電圧まで下げる第2ロジック回路とを備え、変調時間は略4.5 μ s~6.5 μ sの範囲である。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

複数のデータラインと複数のゲートラインとが交差し、第 1 及び第 2 液晶セル群を有する液晶表示パネルと、

極性制御信号に応答して、前記データラインにデータ電圧を供給するデータ駆動回路と、ゲートハイ電圧とゲートロー電圧との間でスイングするスキャンパルスを前記ゲートラインに供給するゲート駆動回路と、

前記極性制御信号を毎フレーム期間ごとに異なるように発生して、2 フレーム期間中に前記第 1 液晶セル群に充電される前記データ電圧の極性を維持し、前記第 2 液晶セル群に充電される前記データ電圧の極性を 1 回反転させる第 1 ロジック回路と、

前記ゲート駆動回路を制御して、予め決定された変調時間の間に前記スキャンパルスのゲートハイ電圧を前記ゲートハイ電圧と前記ゲートロー電圧との間の変調電圧まで下げる第 2 ロジック回路と

を備え、

前記変調時間は、略 $4.5 \mu s \sim 6.5 \mu s$ の範囲であることを特徴とする液晶表示装置。

10

【請求項 2】

前記変調時間は、前記スキャンパルスの立ち上がりエッジと前記スキャンパルスの立ち下りエッジとの間の変調開始時点から前記スキャンパルスの立ち下りエッジまでの時間であることを特徴とする請求項 1 に記載の液晶表示装置。

20

【請求項 3】

前記スキャンパルスの立ち上がりエッジから前記変調開始時点までの間、前記ゲートラインに前記ゲートハイ電圧が供給され、前記変調時間の間に前記ゲートラインに前記変調電圧が供給された後、前記スキャンパルスの印加時間以外の時間の間に前記ゲートラインに前記ゲートロー電圧が供給されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】

前記ゲートハイ電圧は略 $20 V$ であり、前記ゲートロー電圧は略 $-5 V$ であり、前記変調電圧は略 $15 V$ であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】

前記第 2 ロジック回路は、前記スキャンパルスをシフトさせるゲートシフトクロックに同期するスキャンパルス変調制御信号を前記ゲート駆動回路に供給して、前記変調時間を制御することを特徴とする請求項 1 に記載の液晶表示装置。

30

【請求項 6】

前記スキャンパルス変調制御信号の立ち上がりエッジは、前記ゲートシフトクロックの立ち上がりエッジに同期し、前記スキャンパルス変調制御信号のパルス幅は、前記ゲートシフトクロックのパルス幅より広いことを特徴とする請求項 5 に記載の液晶表示装置。

【請求項 7】

複数のデータラインと複数のゲートラインとが交差し、第 1 及び第 2 液晶セル群を有する液晶表示パネルを備える液晶表示装置の駆動方法であって、

極性制御信号に応答して、前記データラインにデータ電圧を供給するステップと、ゲートハイ電圧とゲートロー電圧との間でスイングするスキャンパルスを前記ゲートラインに供給するステップと、

前記極性制御信号を毎フレーム期間ごとに異なるように発生して、2 フレーム期間中に前記第 1 液晶セル群に充電される前記データ電圧の極性を維持し、前記第 2 液晶セル群に充電される前記データ電圧の極性を 1 回反転させるステップと、

予め決定された変調時間の間に前記スキャンパルスのゲートハイ電圧を前記ゲートハイ電圧と前記ゲートロー電圧との間の変調電圧まで下げるステップと

を含み、

前記変調時間は、略 $4.5 \mu s \sim 6.5 \mu s$ の範囲であることを特徴とする液晶表示装置の駆動方法。

40

50

【請求項 8】

前記変調時間は、前記スキャンパルスの立ち上がりエッジと前記スキャンパルスの立ち下りエッジとの間の変調開始時点から前記スキャンパルスの立ち下りエッジまでの時間であることを特徴とする請求項 7 に記載の液晶表示装置の駆動方法。

【請求項 9】

前記スキャンパルスの立ち上がりエッジから前記変調開始時点までの間に前記ゲートラインに前記ゲートハイ電圧が供給され、前記変調時間の間に前記ゲートラインに前記変調電圧が供給された後、前記スキャンパルスの印加時間以外の時間の間に前記ゲートラインに前記ゲートロー電圧が供給されることを特徴とする請求項 7 に記載の液晶表示装置の駆動方法。

10

【請求項 10】

前記ゲートハイ電圧は、略 20 V であり、前記ゲートロー電圧は、略 - 5 V であり、前記変調電圧は、略 15 V であることを特徴とする請求項 7 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に関し、特に、直流化残像とフリッカーを予防して表示品質を高めるようにした液晶表示装置とその駆動方法に関する。

【背景技術】

20

【0002】

液晶表示装置は、ビデオ信号に応じて液晶セルの光透過率を調節して画像を表示する。アクティブマトリクス (Active Matrix) タイプの液晶表示装置は、図 1 のように、液晶セル C1c ごとに形成された薄膜トランジスタ (Thin Film Transistor; 以下、TFT と略す) を用いて液晶セルに供給されるデータ電圧をスイッチングしてデータを能動的に制御するので、動画の表示品質を高めることができる。図 1 において、図面符号「Cst」は、液晶セル C1c に充電されたデータ電圧を維持するためのストレージキャパシタ (Storage Capacitor; Cst)、「DL」は、データ電圧が供給されるデータライン、そして「GL」は、スキャン電圧が供給されるゲートラインをそれぞれ意味する。

30

【発明の開示】

【発明が解決しようとする課題】

【0003】

このような液晶表示装置は、直流オフセット成分を減少させ、液晶の劣化を減らすために、隣接した液晶セルの間で極性が反転し、フレーム期間の単位で極性が反転するインバージョン (Inversion) 方式で駆動されている。ところが、データ電圧の二極性の中でいずれかの極性が長時間優勢的 (dominant) に供給されれば、残像が発生する。このような残像は、液晶セルに同一極性の電圧が繰り返しの充電されるので、「直流化残像 (DC Image sticking)」という。このような例の 1 つは、液晶表示装置にインターレース (Interlace) 方式のデータ電圧が供給される場合である。インターレース方式は、奇数フレーム期間に奇数水平ラインの液晶セルに表示される奇数ラインのデータ電圧のみを含み、偶数フレーム期間に偶数水平ラインの液晶セルに表示されるデータ電圧のみを含む。

40

【0004】

図 2 は、液晶セル C1c に供給されるインターレース方式のデータ電圧の一例を示す波形図である。図 2 のようなデータ電圧が供給される液晶セル C1c は、奇数水平ラインに配置された液晶セルのうちのいずれか一つである。

【0005】

図 2 に示しているように、液晶セル C1c には、奇数フレーム期間中に正極性電圧が供給され、偶数フレーム期間中に負極性電圧が供給される。インターレース方式において、

50

奇数水平ラインに配置された液晶セルC1cに奇数フレーム期間中にのみ高い正極性データ電圧が供給されるから、4個のフレーム期間中にボックス内の波形のように正極性データ電圧が負極性データ電圧に比べて優勢になって直流化残像が現れるようになる。図3は、インターレースデータによって現れる直流化残像の実験結果を示すイメージである。図3における左のイメージのような円状画像をインターレース方式で液晶表示パネルに所定の時間の間に供給すれば、極性がフレーム期間単位で変わるデータ電圧の振幅が、奇数フレームと偶数フレームとで変わる。その結果、左のイメージのような円状画像の後に液晶表示パネルのすべての液晶セルC1cに中間階調、例えば127階調のデータ電圧を供給すれば、右のイメージのように円状画像のパターンがかすかに見える直流化残像が現れる。

10

【0006】

直流化残像の他の例として、同じ画像を一定の速度で移動又はスクロールさせれば、スクロールされる絵の大きさとスクロールの速度(移動速度)との相関関係によって、液晶セルC1cに同一極性の電圧が繰り返しの蓄積されて直流化残像が現れる。このような実例は、図4のようになる。図4は、斜線パターンと文字パターンを一定の速度で移動させるときに現れる直流化残像の実験結果を示すイメージである。

【0007】

液晶表示装置では、直流化残像により動画の表示品質が低下し、かつ肉眼にて輝度差を周期的に感じるフリッカー現象によっても表示品質が低下する。したがって、液晶表示装置の表示品質を高めるためには、直流化残像を解決し、かつフリッカー現象を防止しなければならない。

20

【0008】

本発明は、上述の問題点に鑑みてなされたもので、その目的は、直流化残像とフリッカーとを予防して表示品質を高めるようにした液晶表示装置とその駆動方法を提供することにある。

【課題を解決するための手段】

【0009】

上記の目的を達成するために、本発明の実施の形態に係る液晶表示装置は、複数のデータラインと複数のゲートラインとが交差し、第1及び第2液晶セル群を有する液晶表示パネルと、極性制御信号に応答して、前記データラインにデータ電圧を供給するデータ駆動回路と、ゲートハイ電圧とゲートロー電圧との間でスイングするスキャンパルスを実記ゲートラインに供給するゲート駆動回路と、前記極性制御信号を毎フレーム期間ごとに異なるように発生して、2フレーム期間中に前記第1液晶セル群に充電される前記データ電圧の極性を維持し、前記第2液晶セル群に充電される前記データ電圧の極性を1回反転させる第1ロジック回路と、前記ゲート駆動回路を制御して、予め決定された変調時間の間に前記スキャンパルスのゲートハイ電圧を前記ゲートハイ電圧と前記ゲートロー電圧との間の変調電圧まで下げる第2ロジック回路とを備え、前記変調時間は、略4.5 μ s~6.5 μ sの範囲である。

30

【0010】

前記変調時間は、前記スキャンパルスの立ち上がりエッジと前記スキャンパルスの立ち下りエッジとの間の変調開始時点から前記スキャンパルスの立ち下りエッジまでの時間である。

40

【0011】

前記スキャンパルスの立ち上がりエッジから前記変調開始時点まで前記ゲートラインには、前記ゲートハイ電圧が供給され、前記変調時間の間に前記ゲートラインには、前記変調電圧が供給された後、前記スキャンパルスの印加時間以外の時間の間に前記ゲートラインには、前記ゲートロー電圧が供給される。

【0012】

前記ゲートハイ電圧は略20Vであり、前記ゲートロー電圧は略-5Vであり、前記変調電圧は略15Vである。

50

【 0 0 1 3 】

前記第 2 ロジック回路は、前記スキャンパルスを変調させるゲートシフトクロックに同期するスキャンパルス変調制御信号を前記ゲート駆動回路に供給して、前記変調時間を制御する。

【 0 0 1 4 】

前記スキャンパルス変調制御信号の立ち上がりエッジは、前記ゲートシフトクロックの立ち上がりエッジに同期し、前記スキャンパルス変調制御信号のパルス幅は、前記ゲートシフトクロックのパルス幅より広い。

【 0 0 1 5 】

本発明の実施の形態に係る液晶表示装置の駆動方法は、複数のデータラインと複数のゲートラインとが交差し、第 1 及び第 2 液晶セル群を有する液晶表示パネルを備える液晶表示装置の駆動方法であって、極性制御信号に応答して、前記データラインにデータ電圧を供給するステップと、ゲートハイ電圧とゲートロー電圧との間でスイングするスキャンパルスを前記ゲートラインに供給するステップと、前記極性制御信号を毎フレーム期間ごとに異なるように発生して、2 フレーム期間中に前記第 1 液晶セル群に充電される前記データ電圧の極性を維持し、前記第 2 液晶セル群に充電される前記データ電圧の極性を 1 回反転させるステップと、予め決定された変調時間の間に前記スキャンパルスのゲートハイ電圧を前記ゲートハイ電圧と前記ゲートロー電圧との間の変調電圧まで下げるステップとを含み、前記変調時間は、略 $4.5 \mu s \sim 6.5 \mu s$ の範囲である。

10

【 発明の効果 】

20

【 0 0 1 6 】

本発明の液晶表示装置とその駆動方法によれば、液晶表示パネルの第 1 液晶セル群に供給されるデータ電圧の駆動周波数を低く制御して直流化残像を予防し、第 2 液晶セル群に供給されるデータ電圧の駆動周波数を高く制御してフリッカーを予防して表示品質を高めることができる。さらに、本発明の実施の形態に係る液晶表示装置とその駆動方法は、上記の駆動下でスキャンパルスの変調時間を最適化して、画面の中央とエッジでの液晶セルの充電量の不均一及び不安定を補償することによって、揺らぎノイズを防止することができる。

【 発明を実施するための最良の形態 】

【 0 0 1 7 】

30

以下、図 5 ～ 図 17 を参照して、本発明の好ましい実施の形態について説明する。

【 0 0 1 8 】

本発明の実施の形態に係る液晶表示装置の駆動方法は、2 フレーム期間中に隣接した第 1 液晶セル群と第 2 液晶セル群との駆動周波数を互いに異なるようにする。

【 0 0 1 9 】

第 1 液晶セル群の液晶セルと第 2 液晶セル群の液晶セルに充電されるデータ電圧の極性は、2 フレーム期間ごとに反転する。本発明の実施の形態に係る液晶表示装置の駆動方法は、第 1 液晶セル群の液晶セルに充電されるデータ電圧の極性反転周期と第 2 液晶セル群の液晶セルに充電されるデータ電圧の極性反転周期とを互いに異なるように制御する。その結果、図 5 のように、2 フレーム期間中に第 1 液晶セル群の液晶セルに充電されるデータ電圧の極性は同一に維持されるのに対し、同じ期間中に第 2 液晶セル群の液晶セルに充電されるデータ電圧の極性は 1 回反転する。また、第 1 液晶セル群の位置と第 2 液晶セル群の位置とは、毎フレームごとに互いに変わる。第 1 液晶セル群と第 2 液晶セル群に充電されるデータ電圧の極性パターンは、4 フレームごとに繰り返される。

40

【 0 0 2 0 】

第 1 液晶セル群は、2 フレーム期間中に同一極性のデータ電圧を充電して直流化残像を予防し、第 2 液晶セル群は、同じ 2 フレーム期間中に極性が 1 回反転して空間周波数を速くすることによって、フリッカー現象を予防する。以下、第 1 液晶セル群による直流化残像の予防効果を、図 6 を参照して説明する。

【 0 0 2 1 】

50

図6に示すように、第1液晶セル群に含まれた任意の液晶セルC1cに奇数フレーム期間中に高いデータ電圧が供給され、偶数フレーム期間中に相対的に低いデータ電圧が供給され、そのデータ電圧が2フレーム期間ごとに極性が変わると仮定する。すると、第1及び第2フレーム期間中に第1液晶セル群の液晶セルC1cに供給される正極性データ電圧と第3及び第4フレーム期間中に第1液晶セル群の液晶セルC1cに供給される負極性データ電圧とが中和されて、液晶セルC1cに偏向した極性の電圧が蓄積されない。したがって、本発明の液晶表示装置は、第1液晶セル群により図7のように奇数フレームと偶数フレームのうちのいずれか一つから優勢な極性の高い電圧が印加されるデータ電圧、例えば、インターレース画像のデータ電圧でも直流化残像が現れない。

【0022】

10

第1液晶セル群は、直流化残像を予防することはできるが、同一極性のデータ電圧が2フレーム期間ごとに液晶セルC1cに供給されるので、フリッカーが現れ得る。第2液晶セル群の液晶セルC1cは、第2液晶セル群が同一極性を維持する2フレーム期間中に極性が1回反転するデータ電圧を充電して空間周波数を速くすることによって、フリッカー現象を最小化する。これは、人間の肉眼は変化に敏感なため、肉眼にて第1液晶セル群と第2液晶セル群とが共存する画面を見る場合、駆動周波数の高い第2液晶セル群の駆動周波数で画面の駆動周波数を認識するためである。

【0023】

図7及び図8は、第1及び第2液晶セル群に供給されるデータ電圧の極性パターンの例を示す図である。

20

【0024】

図7に示すように、本発明の実施の形態に係る液晶表示装置の駆動方法は、4フレーム期間ごとにデータ電圧の極性パターンを繰り返し、毎フレームごとに第1及び第2液晶セル群の位置を移動させる。

【0025】

第 $4i+1$ (i は、0以上の整数)フレーム期間において、第1液晶セル群は、偶数水平ラインの液晶セルC1cを含み、第2液晶セル群は、奇数水平ラインの液晶セルC1cを含む。第 $4i+1$ フレーム期間中に第2液晶セル群の液晶セルC1cを隔てて垂直方向に隣接する第1液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互いに相反し、水平方向に隣接する第1液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互いに相反する。同様に、第 $4i+1$ フレーム期間中に第1液晶セル群の液晶セルC1cを隔てて垂直方向に隣接する第2液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互いに相反し、水平方向に隣接する第2液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互いに相反する。

30

【0026】

第 $4i+2$ フレーム期間中に、第1及び第2液晶セル群には、第 $4i+1$ フレーム期間のデータ電圧の極性パターンに対して反転した極性パターンのデータ電圧が供給される。第 $4i+1$ フレーム期間の第1液晶セル群は、第 $4i+2$ フレーム期間において第2液晶セル群に変わり、第 $4i+1$ フレーム期間の第2液晶セル群は、第 $4i+2$ フレーム期間において第1液晶セル群に変わる。したがって、第 $4i+2$ フレーム期間において第1液晶セル群は、奇数水平ラインの液晶セルC1cを含み、第2液晶セル群は、偶数水平ラインの液晶セルC1cを含む。第 $4i+2$ フレーム期間中に、第2液晶セル群の液晶セルC1cを隔てて垂直方向に隣接する第1液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互いに相反し、水平方向に隣接する第1液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互いに相反する。同様に、第 $4i+2$ フレーム期間中に第1液晶セル群の液晶セルC1cを隔てて垂直方向に隣接する第2液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互いに相反し、水平方向に隣接する第2液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互いに相反する。

40

【0027】

第 $4i+3$ フレーム期間中に、第1及び第2液晶セル群には、第 $4i+2$ フレーム期間

50

のデータ電圧の極性パターンに対して反転した極性パターンのデータ電圧が供給される。第4*i* + 2フレーム期間の第1液晶セル群は、第4*i* + 3フレーム期間において第2液晶セル群に変わり、第4*i* + 2フレーム期間の第2液晶セル群は、第4*i* + 3フレーム期間において第1液晶セル群に変わる。したがって、第4*i* + 3フレーム期間において第1液晶セル群は、偶数水平ラインの液晶セルC1cを含み、第2液晶セル群は、奇数水平ラインの液晶セルC1cを含む。第4*i* + 3フレーム期間中に、第2液晶セル群の液晶セルC1cを隔てて垂直方向に隣接する第1液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互いに相反し、水平方向に隣接する第1液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互いに相反する。同様に、第4*i* + 3フレーム期間中に、第1液晶セル群の液晶セルC1cを隔てて垂直方向に隣接する第2液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互いに相反し、水平方向に隣接する第2液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互いに相反する。第4*i* + 3フレーム期間のデータ電圧の極性パターンと第4*i* + 1フレーム期間のデータ電圧の極性パターンとの比較から分かるように、第4*i* + 1フレーム期間と第4*i* + 3フレーム期間とにおいて第1及び第2液晶セル群の位置は同じであるのに対し、データ電圧の極性は相反する。

10

【0028】

第4*i* + 4フレーム期間中に、第1及び第2液晶セル群には、第4*i* + 3フレーム期間のデータ電圧の極性パターンに対して反転した極性パターンのデータ電圧が供給される。第4*i* + 3フレーム期間の第1液晶セル群は、第4*i* + 4フレーム期間において第2液晶セル群に変わり、第4*i* + 3フレーム期間の第2液晶セル群は、第4*i* + 4フレーム期間において第1液晶セル群に変わる。したがって、第4*i* + 4フレーム期間において第1液晶セル群は、奇数水平ラインの液晶セルC1cを含み、第2液晶セル群は、偶数水平ラインの液晶セルC1cを含む。第4*i* + 4フレーム期間中に、第2液晶セル群の液晶セルC1cを隔てて垂直方向に隣接する第1液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互いに相反し、水平方向に隣接する第1液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互いに相反する。同様に、第4*i* + 4フレーム期間中に第1液晶セル群の液晶セルC1cを隔てて垂直方向に隣接する第2液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互いに相反し、水平方向に隣接する第2液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互いに相反する。第4*i* + 4フレーム期間のデータ電圧の極性パターンと第4*i* + 2フレーム期間のデータ電圧の極性パターンとの比較から分かるように、第4*i* + 2フレーム期間と第4*i* + 4フレーム期間とにおいて第1及び第2液晶セル群の位置は同じであるのに対し、データ電圧の極性は相反する。

20

30

【0029】

第4*i* + 1フレーム期間において発生する第1極性制御信号POLaと第4*i* + 3フレーム期間中に発生する第3極性制御信号POLcは、互いに逆位相の波形で発生する。第4*i* + 2フレーム期間において発生する第2極性制御信号POLbと第4*i* + 4フレーム期間中に発生する第4極性制御信号POLdは、互いに逆位相の波形で発生する。第1極性制御信号POLaと第2極性制御信号POLbとは、1水平期間分だけの位相差があり、第3極性制御信号POLcと第4極性制御信号POLdとも、1水平期間分だけの位相差がある。

40

【0030】

図8のデータ電圧の極性パターンを制御する極性制御信号POLa ~ POLdの中で第2及び第4極性制御信号POLb、POLdは、図7の第2及び第4極性制御信号POLb、POLdに比べて逆位相で発生する。

【0031】

図8に示すように、第4*i* + 1フレーム期間において、第1液晶セル群は、奇数水平ラインの液晶セルC1cを含み、第2液晶セル群は、偶数水平ラインの液晶セルC1cを含む。第4*i* + 1フレーム期間中に第2液晶セル群の液晶セルC1cを隔てて垂直方向に隣接する第1液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互いに相反し、水平方向に隣接する第1液晶セル群の液晶セルC1cに充電されるデータ電圧の極性は互

50

いに相反する。同様に、第 $4i + 1$ フレーム期間中に第 1 液晶セル群の液晶セル C1c を隔てて垂直方向に隣接する第 2 液晶セル群の液晶セル C1c に充電されるデータ電圧の極性は互いに相反し、水平方向に隣接する第 2 液晶セル群の液晶セル C1c に充電されるデータ電圧の極性は互いに相反する。

【0032】

第 $4i + 2$ フレーム期間中に、第 1 及び第 2 液晶セル群には、第 $4i + 1$ フレーム期間のデータ電圧の極性パターンに対して反転した極性パターンのデータ電圧が供給される。第 $4i + 1$ フレーム期間の第 1 液晶セル群は、第 $4i + 2$ フレーム期間において第 2 液晶セル群に変わり、第 $4i + 1$ フレーム期間の第 2 液晶セル群は、第 $4i + 2$ フレーム期間において第 1 液晶セル群に変わる。したがって、第 $4i + 2$ フレーム期間において第 1 液晶セル群は、偶数水平ラインの液晶セル C1c を含み、第 2 液晶セル群は、奇数水平ラインの液晶セル C1c を含む。第 $4i + 2$ フレーム期間中に、第 2 液晶セル群の液晶セル C1c を隔てて垂直方向に隣接する第 1 液晶セル群の液晶セル C1c に充電されるデータ電圧の極性は互いに相反し、水平方向に隣接する第 1 液晶セル群の液晶セル C1c に充電されるデータ電圧の極性は互いに相反する。同様に、第 $4i + 2$ フレーム期間中に第 1 液晶セル群の液晶セル C1c を隔てて垂直方向に隣接する第 2 液晶セル群の液晶セル C1c に充電されるデータ電圧の極性は互いに相反し、水平方向に隣接する第 2 液晶セル群の液晶セル C1c に充電されるデータ電圧の極性は互いに相反する。

10

【0033】

第 $4i + 3$ フレーム期間中に、第 1 及び第 2 液晶セル群には、第 $4i + 2$ フレーム期間のデータ電圧の極性パターンに対して反転した極性パターンのデータ電圧が供給される。第 $4i + 2$ フレーム期間の第 1 液晶セル群は、第 $4i + 3$ フレーム期間において第 2 液晶セル群に変わり、第 $4i + 2$ フレーム期間の第 2 液晶セル群は、第 $4i + 3$ フレーム期間において第 1 液晶セル群に変わる。したがって、第 $4i + 3$ フレーム期間において第 1 液晶セル群は、奇数水平ラインの液晶セル C1c を含み、第 2 液晶セル群は、偶数水平ラインの液晶セル C1c を含む。第 $4i + 3$ フレーム期間中に、第 2 液晶セル群の液晶セル C1c を隔てて垂直方向に隣接する第 1 液晶セル群の液晶セル C1c に充電されるデータ電圧の極性は互いに相反し、水平方向に隣接する第 1 液晶セル群の液晶セル C1c に充電されるデータ電圧の極性は互いに相反する。同様に、第 $4i + 3$ フレーム期間中に、第 1 液晶セル群の液晶セル C1c を隔てて垂直方向に隣接する第 2 液晶セル群の液晶セル C1c に充電されるデータ電圧の極性は互いに相反し、水平方向に隣接する第 2 液晶セル群の液晶セル C1c に充電されるデータ電圧の極性は互いに相反する。第 $4i + 1$ フレーム期間と第 $4i + 3$ フレーム期間とにおいて、第 1 及び第 2 液晶セル群の位置は同じであるのに対し、データ電圧の極性は相反する。

20

30

【0034】

第 $4i + 4$ フレーム期間中に、第 1 及び第 2 液晶セル群には、第 $4i + 3$ フレーム期間のデータ電圧の極性パターンに対して反転した極性パターンのデータ電圧が供給される。第 $4i + 3$ フレーム期間の第 1 液晶セル群は、第 $4i + 4$ フレーム期間において第 2 液晶セル群に変わり、第 $4i + 3$ フレーム期間の第 2 液晶セル群は、第 $4i + 4$ フレーム期間において第 1 液晶セル群に変わる。したがって、第 $4i + 4$ フレーム期間において第 1 液晶セル群は、偶数水平ラインの液晶セル C1c を含み、第 2 液晶セル群は、奇数水平ラインの液晶セル C1c を含む。第 $4i + 4$ フレーム期間中に、第 2 液晶セル群の液晶セル C1c を隔てて垂直方向に隣接する第 1 液晶セル群の液晶セル C1c に充電されるデータ電圧の極性は互いに相反し、水平方向に隣接する第 1 液晶セル群の液晶セル C1c に充電されるデータ電圧の極性は互いに相反する。同様に、第 $4i + 4$ フレーム期間中に第 1 液晶セル群の液晶セル C1c を隔てて垂直方向に隣接する第 2 液晶セル群の液晶セル C1c に充電されるデータ電圧の極性は互いに相反し、水平方向に隣接する第 2 液晶セル群の液晶セル C1c に充電されるデータ電圧の極性は互いに相反する。第 $4i + 2$ フレーム期間と第 $4i + 4$ フレーム期間とにおいて、第 1 及び第 2 液晶セル群の位置は同じであるのに対し、データ電圧の極性は相反する。

40

50

【 0 0 3 5 】

第 1 液晶セル群の液晶セル C 1 c は、極性変化の周期が相対的に長いので、空間的に集中配置されれば、フリッカーが見えるようにすることができる。したがって、本発明の実施の形態に係る液晶表示装置の駆動方法は、図 7 及び図 8 のように各フレーム期間において第 1 液晶セル群の液晶セル C 1 c は、2 水平ライン以上連続しないようにデータ電圧の極性を制御する。

【 0 0 3 6 】

第 1 液晶セル群の液晶セル C 1 c は、極性変化の周期が相対的に長いので、その位置が 3 個フレーム期間以上同一であれば、他の水平ラインとの輝度差を引き起こして波状ノイズを引き起こすことができる。したがって、本発明の実施の形態に係る液晶表示装置の駆動方法は、図 7 及び図 8 のように、毎フレームごとに第 1 液晶セル群を第 2 液晶セル群で、そして第 2 液晶セル群を第 1 液晶セル群で制御する。

【 0 0 3 7 】

図 9 は、図 7 及び図 8 のような極性パターンで 1 2 7 階調のデータ電圧を液晶表示パネルに供給し、その液晶表示パネルの電圧波形を測定した実験結果を示す。この実験において、液晶表示パネルの第 2 液晶セル群は、2 フレーム期間中に 6 0 H z 周波数に極性が変化するデータ電圧を受け、第 1 液晶セル群は、3 0 H z の周波数に極性が変化するデータ電圧を受けるが、周波数が速い 6 0 H z 周波数が優勢なので、液晶表示パネルから測定されるデータ電圧の周波数は 6 0 H z と測定された。このようなデータ電圧の交流電圧値 (A C)、すなわち、振幅は、3 0 . 3 5 m V と測定され、交流電圧のセンターと基底電圧 (G N D) との間の直流オフセット値 (D C) は、1 . 3 8 9 V と測定された。また、この実験で液晶表示パネル上に光センサーを設置して光波形を測定した結果、第 2 液晶セル群の優勢な周波数によって、試片液晶表示パネルの光波形も 6 0 H z と測定された。これは、試片液晶表示パネルから測定される光波形は、周波数の遅い第 1 液晶セルよりは、周波数の速い第 2 液晶セル群の光変化周期により決定されるためである。

【 0 0 3 8 】

一方、第 1 液晶セル群のデータ極性の周期が 2 フレーム期間と比較的長く、液晶セルで同じ階調のデータを印加しても正極性データ電圧の充電量と負極性データ電圧の充電量とが不均一である。このため、第 1 液晶セル群の位置が毎フレームごとに移動しつつ第 1 液晶セル群の液晶セルが明るく見える現象が現れることができる。このような現象を緩和するために、すべての液晶セルの共通電極に供給される共通電圧 V c o m を調整する方法がある。ところが、共通電極がすべての液晶セルにわたって共通に接続されているから、共通電極の面抵抗又は線抵抗によって画面の位置に応じて共通電圧の電圧降下が変わる。また、ゲートラインの抵抗によって画面の位置に応じてゲートラインに印加されるスキャンパルスの電圧が変わる。このため、共通電圧 V c o m を図 1 0 のように画面の中央位置 B を基準に最適化すれば、左右の両エッジ A、C で明るい点が揺れる現象のように見える揺らぎノイズ (シマーリングノイズ、shimmering noise) が現れる。画面のエッジ A、C を基準に共通電圧 V c o m を最適化すれば、画面の中央 B から揺らぎノイズが見える。スキャンパルス S P も、ゲートラインの抵抗によってゲート駆動回路から遠く的位置 C でスキャンパルスの電圧降下が大きくなる。揺らぎノイズを減らすために、本発明の発明者らは、図 7 及び図 8 の極性パターンでデータ電圧をデータラインに供給して、液晶表示パネルを第 1 及び第 2 液晶セル群によって駆動しつつ共通電圧とスキャンパルスの電圧とを調整する実験を繰り返した。その結果、本発明の発明者らは、スキャンパルスの立ち下りエッジの近辺でスキャンパルスの電圧をダウン変調し、該変調電圧が印加される時間を最適化して画面全体で直流化残像と揺らぎノイズが見えないことを確認した。スキャンパルスの変調方法についての詳細な説明は後述する。

【 0 0 3 9 】

図 1 1 ~ 図 1 6 は、本発明の実施の形態に係る液晶表示装置を示す。

【 0 0 4 0 】

図 1 1 に示すように、本発明の実施の形態に係る液晶表示装置は、液晶表示パネル 1 0

10

20

30

40

50

0、タイミングコントローラ101、POLロジック回路102、FLKロジック回路107、データ駆動回路103、及びゲート駆動回路104を備える。

【0041】

液晶表示パネル100は、2枚のガラス基板の間に液晶分子が注入される。この液晶表示パネル100は、m個のデータラインD1～Dmとn個のゲートラインG1～Gnとが交差構造によりマトリクス状に配置されたm×n個の液晶セルC1cを含む。液晶セルC1cは、前述のように、互いに異なるデータ電圧の周波数で駆動される第1液晶セル群と第2液晶セル群とを含む。

【0042】

液晶表示パネル100の下部ガラス基板には、データラインD1～Dm、ゲートラインG1～Gn、TFT、TFTに接続した液晶セルC1cの画素電極1、及びストレージキャパシタCstなどが形成される。液晶表示パネル100の上部ガラス基板には、ブラックマトリクス、カラーフィルタ及び共通電極2が形成される。一方、共通電極2は、TN(Twisted Nematic)モードとVA(Vertical Alignment)モードのような垂直電界駆動方式で上部ガラス基板上に形成され、IPS(In Plane Switching)モードとFFS(Fringe Field Switching)モードのような水平電界駆動方式で画素電極1と共に下部ガラス基板上に形成される。液晶表示パネル100の上部ガラス基板と下部ガラス基板上には、光軸が直交する偏光板が付着され、液晶と接する内面に液晶のプレチルト角を設定するための配向膜が形成される。

【0043】

タイミングコントローラ101は、垂直同期信号Vsync/水平同期信号Hsync、データイネーブル(Data Enable)DE、クロック信号CLKなどのタイミング信号を受けて、データ駆動回路103、ゲート駆動回路104及びPOLロジック回路102の動作タイミングを制御する制御信号を発生させる。このような制御信号は、ゲートスタートパルス(Gate Start Pulse)GSP、ゲートシフトクロック信号(Gate Shift Clock)GSC、ゲート出力イネーブル信号(Gate Output Enable)GOE、ソーススタートパルス(Source Start Pulse)SSP、ソースサンプリングクロック(Source Sampling Clock)SSC、ソース出力イネーブル信号(Source Output Enable)SOE、基準極性制御信号(Polarity)POLを含む。ゲートスタートパルスGSPは、1つの画面が表示される1垂直期間中にスキャンが始まるスタート水平ラインを指示する。ゲートシフトクロック信号GSCは、ゲート駆動回路内のシフトレジスタに入力されて、ゲートスタートパルスGSPを順次シフトさせるためのタイミング制御信号であって、TFTのオン(ON)期間に対応するパルス幅で発生する。ゲート出力信号GOEは、ゲート駆動回路104の出力を指示する。ソーススタートパルスSSPは、データが表示される1水平ラインでスタート画素を指示する。ソースサンプリングクロックSSCは、立ち上がりエッジ又は立下がりエッジに基づいてデータ駆動回路103内でデータのラッチ動作を指示する。ソース出力イネーブル信号SOEは、データ駆動回路103の出力を指示する。基準極性制御信号POLは、液晶表示パネル100の液晶セルC1cに供給されるデータ電圧の極性を指示する。基準極性制御信号POLは、1水平期間ごとに論理が反転する1ドットリンバージョンの極性制御信号又は2水平期間ごとに論理が反転する2ドットリンバージョンの極性制御信号のうち、いずれか一形態で発生する。

【0044】

POLロジック回路102は、ゲートスタートパルスGSP、ソース出力イネーブル信号SOE、及び基準極性制御信号POLを受けて、残像とフリッカーとを予防するための第4i+1～第4i+4フレーム期間の極性制御信号POLa～POLdを順次出力するか、又は選択的に毎フレームごとに同一の基準極性制御信号POLを出力する。

【0045】

10

20

30

40

50

F L K ロジック回路 1 0 7 は、ゲートシフトクロック G S C を受けてゲートシフトクロック G S C の立ち上がりエッジに同期し、ゲートシフトクロック G S C より広いパルス幅のスキャンパルス変調制御信号 F L K を発生させる。

【 0 0 4 6 】

データ駆動回路 1 0 3 は、タイミングコントローラ 1 0 1 の制御下にデジタルビデオデータ R G B をラッチし、そのデジタルビデオデータをタイミングコントローラ 1 0 1 からの極性制御信号 P O L / P O L a ~ P O L d に応答してアナログ正極性 / 負極性のガンマ補償電圧に変換することによって正極性 / 負極性アナログデータ電圧を発生し、そのデータ電圧をデータライン D 1 ~ D m に供給する。

【 0 0 4 7 】

ゲート駆動回路 1 0 4 は、シフトレジスタ、シフトレジスタの出力信号を液晶セルの T F T 駆動に適したスイング幅に変換するためのレベルシフタ、及びレベルシフタとゲートライン G 1 ~ G n との間に接続する出力バッファをそれぞれ含む複数のゲートドライブ集積回路で構成されて、略 1 水平期間のパルス幅を有するスキャンパルスを順次出力する。スキャンパルスは、画素アレイの T F T のしきい電圧より高いゲートハイ電圧 (G a t e H i g h V o l t a g e) V g h と T F T のしきい電圧より低いゲートロー電圧 (G a t e L o w V o l t a g e) V g l との間でスイングする。特に、ゲート駆動回路 1 0 4 は、図 1 6 のような変調回路を用いて、F L K ロジック回路 1 0 7 からのスキャンパルス変調制御信号 F L K に応答して、スキャンパルスの立下がりエッジの近辺から立下がりエッジまでゲートハイ電圧 V g h を下げて、揺らぎノイズを防止する。

【 0 0 4 8 】

P O L ロジック回路 1 0 2 と F L K ロジック回路 1 0 7 とは、タイミングコントローラ 1 0 1 内に内蔵されることができる。

【 0 0 4 9 】

本発明の実施の形態に係る液晶表示装置は、タイミングコントローラ 1 0 1 にデジタルビデオデータ R G B とタイミング信号 V s y n c 、 H s y n c 、 D E 、 C L K とを供給するシステム 1 0 5 をさらに備える。

【 0 0 5 0 】

システム 1 0 5 は、放送信号、外部機器インタフェース回路、グラフィック処理回路、ラインメモリ 1 0 6 などを含んで、放送信号や外部機器から入力される映像ソースからビデオデータを抽出し、そのビデオデータをデジタルに変換してタイミングコントローラ 1 0 1 に供給する。システム 1 0 6 で受信されるインターレース放送信号は、ラインメモリに格納された後に出力される。インターレース放送信号のビデオデータは、奇数フレーム期間に奇数ラインにのみ存在し、偶数フレーム期間に偶数ラインにのみ存在する。したがって、システム 1 0 5 は、インターレース放送信号を受信すれば、ラインメモリ 1 0 6 に格納された有効データの平均値又はブラックデータ値により奇数フレーム期間の偶数ラインデータ、そして偶数フレームの奇数ラインデータを発生させる。このようなシステム 1 0 5 は、デジタルビデオデータと共にタイミング信号 V s y n c 、 H s y n c 、 D E 、 C L K と電源をタイミングコントローラ 1 0 1 に供給する。

【 0 0 5 1 】

図 1 2 及び図 1 3 は、データ駆動回路 1 0 3 を詳細に示す回路図である。

【 0 0 5 2 】

図 1 2 及び図 1 3 に示すように、データ駆動回路 1 0 3 は、それぞれ k (k は、m より小さな整数) 個のデータライン D 1 ~ D k を駆動する複数の集積回路 (I n t e g r a t e d C i r c u i t ; I C) を含み、集積回路それぞれは、シフトレジスタ 1 1 1 、データレジスタ 1 1 2 、第 1 ラッチ 1 1 3 、第 2 ラッチ 1 1 4 、デジタル / アナログ変換器 (以下、D A C と略す) 1 1 5 、チャージシェア回路 (C h a r g e S h a r e C i r c u i t) 1 1 6 及び出力回路 1 1 7 を含む。

【 0 0 5 3 】

シフトレジスタ 1 1 1 は、タイミングコントローラ 1 0 1 からのソーススタートパル

スSSPをソースサンプリングクロックSSCに応じてシフトさせて、サンプリング信号を発生させる。また、シフトレジスタ111は、ソーススタートパルスSSPをシフトさせて、次段の集積回路のシフトレジスタ111にキャリア信号CARを伝達する。データレジスタ112は、タイミングコントローラ101により分離された奇数デジタルビデオデータRGBoddと偶数デジタルビデオデータRGBevenとを一時格納し、該格納されたデータRGBodd、RGBevenを第1ラッチ113に供給する。第1ラッチ113は、シフトレジスタ111から順次入力されるサンプリング信号に应答して、データレジスタ112からのデジタルビデオデータRGBeven、RGBoddをサンプリングし、そのデータRGBeven、RGBoddをラッチした後、該ラッチされたデータを同時に出力する。第2ラッチ114は、第1ラッチ113から入力されるデータをラッチした後、ソース出力イネーブル信号SOEのロー論理期間中に他の集積回路の第2ラッチ114と同時にラッチされたデジタルビデオデータを同時に出力する。DAC115は、図13のように、正極性のガンマ基準電圧GHが供給されるPデコーダ(PDEC)121、負極性のガンマ基準電圧GLが供給されるNデコーダ(NDEC)122、極性制御信号POL/POLa~POLdに应答してPデコーダ121の出力とNデコーダ122の出力を選択するマルチプレクサ123を含む。P-デコーダ121は、第2ラッチ114から入力されるデジタルビデオデータをデコードして、そのデータの階調値に該当する正極性のガンマ補償電圧を出力し、Nデコーダ122は、第2ラッチ114から入力されるデジタルビデオデータをデコードして、そのデータの階調値に該当する負極性のガンマ補償電圧を出力する。マルチプレクサ123は、極性制御信号POL/POL1/POL2に应答して、正極性のガンマ補償電圧と負極性のガンマ補償電圧を交互に選択し、該選択された正極性/負極性のガンマ補償電圧をアナログデータ電圧として出力する。チャージシェア回路116は、ソース出力イネーブル信号SOEのハイ論理期間中に、隣接したデータ出力チャネルを短絡(short)させて隣接したデータ電圧の平均値を出力するか、又はソース出力イネーブル信号SOEのハイ論理期間中にデータ出力チャネルに共通電圧Vcomを供給して、正極性データ電圧と負極性データ電圧の急激な変化を減らす。出力回路117は、バッファを含んでデータラインD1~Dkに供給されるアナログデータ電圧の信号の減衰を最小化する。

【0054】

図14及び図15は、POLロジック回路102を詳細に示す回路図である。

【0055】

図14及び図15に示すように、POLロジック回路102は、フレームカウンタ131、ラインカウンタ132、POL発生回路133、及びマルチプレクサ134を備える。

【0056】

フレームカウンタ131は、1フレーム期間中に1回発生し、1フレーム期間の開始と同時に発生するゲートスタートパルスGSPに应答して、液晶表示パネル100に表示される画像のフレーム数を指示するフレームカウント情報Fcntを出力する。フレームカウント情報Fcntは、図7及び図8のようなデータ電圧の極性パターンが発生すると仮定するとき、4個のフレーム期間それぞれを識別し得るように2ビット情報で発生する。

【0057】

ラインカウンタ132は、毎水平ラインにデータ電圧を供給する時点を指示するソース出力イネーブル信号SOEに应答して、液晶表示パネル100に表示される水平ラインを指示するラインカウント情報Lcntを出力する。ラインカウント情報Fcntは、図7及び図8のようなデータ電圧の極性パターンから分かるように、液晶表示パネル100に表示されるデータ電圧の極性が1又は2水平ラインごとに反転するので、2ビット情報で発生する。

【0058】

フレームカウンタ131とラインカウンタ132とに供給されるタイミング信号としてタイミングコントローラ101の内部発振器から発生するクロックを用いることができ

るが、このクロックは周波数が高いため、タイミングコントローラ 101 と POL ロジック回路 102 との間で EMI (electromagnetic interference) を増加させることができる。本発明は、タイミングコントローラ 101 の内部発振器から発生するクロックに比べて周波数の小さなゲートスタートパルス GSP とソース出力イネーブル信号 SOE をフレームカウンタ 131 とラインカウンタ 132 の動作タイミング信号として用いて、タイミングコントローラ 101 と POL ロジック回路 102 との間で EMI の増加を減らすことができる。

【0059】

POL 発生回路 133 は、第 1 POL 発生回路 141、第 2 POL 発生回路 142、第 1 及び第 2 インバータ 143、144、マルチプレクサ 145 を含む。第 1 POL 発生回路 141 は、ラインカウンタ情報 Lcnt に基づいて 2 水平期間単位で極性が反転する第 1 極性制御信号 POLa を発生させる。第 1 インバータ 143 は、第 1 極性制御信号 POLa を反転させて、第 3 極性制御信号 POLc を発生させる。第 2 POL 発生回路 142 は、ラインカウンタ情報 Lcnt に基づいて 2 水平期間ごとに極性が反転し、第 1 極性制御信号 POLa に対して略 1 水平期間分だけの位相差を有する第 2 極性制御信号 POLb を発生させる。第 2 インバータ 144 は、第 2 極性制御信号 POLb を反転させて、第 4 極性制御信号 POLd を発生させる。第 1 及び第 2 POL 発生回路 141、142 のそれぞれは、フレームカウンタ情報 Fcnt に応答して、フレーム期間ごとに極性制御信号 POLb、POLc の極性を反転させる。マルチプレクサ 145 は、2 ビットのフレームカウンタ情報 Fcnt に応答して、第 4i + 1 フレーム期間中に第 1 極性制御信号 POLa を出力した後、第 4i + 2 フレーム期間中に第 2 極性制御信号 POLb を出力してから、第 4i + 3 フレーム期間中に第 3 極性制御信号 POLc を出力する。そして、マルチプレクサ 145 は、第 4i + 4 フレーム期間中に第 4 極性制御信号 POLd を出力する。

【0060】

マルチプレクサ 134 は、オプションピンに接続した制御端子の論理値に応じて、図 7 及び図 8 のように各フレーム期間に対応する POL 発生回路 133 からの極性制御信号 POLa ~ POLd を選択する。オプションピンは、マルチプレクサ 134 の制御端子に接続されて、セットメーカーのオペレーターにより基底電圧 (GND) 又は電源電圧 (Vcc) に選択的に接続され得る。例えば、オプションピンが基底電圧 (GND) とマルチプレクサ 134 の制御端子に接続されれば、マルチプレクサ 134 は、自身の制御端子に「0」の選択制御信号 SEL が供給されて基準極性制御信号を出力し、オプションピンが電源電圧 (Vcc) とマルチプレクサ 134 の制御端子に接続されれば、マルチプレクサ 134 は、自身の制御端子に「1」の選択制御信号 SEL が供給されて、POL 発生回路 133 からの極性制御信号 POL1a ~ POL1d を出力する。マルチプレクサ 134 の選択制御信号 SEL は、ユーザーインタフェースを介して入力されるユーザー選択信号、又はデータの分析結果に応じて、システム 105 又はタイミングコントローラ 101 から自動発生する選択制御信号に置き換えられることができる。

【0061】

図 16 は、図 11 に示すゲート駆動回路内のゲート電圧変調回路を詳細に示す。

【0062】

図 16 に示すように、ゲート電圧変調回路 104A は、トランジスタ Q1、第 1 及び第 2 抵抗 R1、R2 を備える。

【0063】

トランジスタ Q1 は、自身のベース端子に供給されるスキャンパルス変調制御信号 FLK のロー論理電圧に応答してターンオンして、エミッター端子とコレクター端子との間に電流パスを形成する。このとき、第 1 及び第 2 抵抗 R1、R2 は分圧抵抗として機能して、出力端子 OUT を介して出力される電圧がゲートハイ電圧 Vgh とゲートロー電圧 Vgl との間のゲート変調電圧 Vgm に変わる。

【0064】

これに対し、スキャンパルス変調制御信号 FLK がハイ論理電圧であれば、トランジス

タQ 1はターンオフする。このとき、ゲートハイ電圧 V_{gh} が出力端子OUTを介して出力される。

【0065】

出力端子OUTを介して出力されるゲートハイ電圧 V_{gh} 又はゲート変調電圧 V_{gm} は、ゲート駆動回路内のレベルシフタのゲートハイ電圧の入力端子に供給される。レベルシフタは、シフトレジスタからのハイ論理電圧をゲートハイ電圧 V_{gh} 又はゲート変調電圧 V_{gm} に変換してゲートライン $G_1 \sim G_n$ に供給し、シフトレジスタからのロー論理電圧をゲートロー電圧 V_{gl} に変換してゲートライン $G_1 \sim G_n$ に供給する。

【0066】

図17は、タイミングコントローラ101とFLKロジック回路107とから出力されるゲートタイミング制御信号を示す波形図である。

10

【0067】

図17に示すように、FLKロジック回路107から発生するスキャンパルス変調制御信号FLKの立ち上がりエッジは、ゲートシフトクロックGSCの立ち上がりエッジに同期し、ゲートシフトクロックGSCのパルス幅より広い。

【0068】

ゲート駆動回路107は、ゲートシフトクロックGSCに応じてゲートスタートパルスGSPをシフトさせ、ゲート出力イネーブル信号GOEのパルスの間でスキャンパルスSPを出力する。また、ゲート駆動回路107は、スキャンパルス変調制御信号FLKの立ち下りエッジに同期して、スキャンパルスSPのゲートハイ電圧 V_{gh} を下げる。

20

【0069】

スキャンパルスSPにおいて、ゲートハイ電圧 V_{gh} は略20V、ゲートロー電圧 V_{gl} は略-5Vである。そして、スキャンパルスSPにおいて、スキャンパルス変調制御信号FLKに応じてゲートハイ電圧 V_{gh} から低くなるゲート変調電圧 V_{gm} は略15Vである。ゲートハイ電圧 V_{gh} とゲートロー電圧 V_{gl} との間でゲートライン $G_1 \sim G_m$ にゲートハイ電圧 V_{gh} から低くなるゲート変調電圧 V_{gm} が印加される変調時間 t_1 は、略4.5 $\mu s \sim 6.5 \mu s$ の範囲が好ましい。これは、前述のように、共通電圧 V_{com} を画面の中央B又はエッジA、Cを中心に最適化し、スキャンパルスの変調電圧 V_{gm} の印加時間を調整しつつ全画面で揺らぎノイズが観察されない条件であるためである。ゲート変調電圧 V_{gm} が印加される変調時間 t_1 が4.0 μs 以下であれば、画面中央Bと画面エッジA、Cでの液晶セルの充電量の不均一によって画面の中央又はエッジから揺らぎノイズが見える。また、ゲート変調電圧 V_{gm} が印加される変調時間 t_1 が7.0 μs 以上であれば、画面中央Bと画面エッジA、Cでの液晶セルの充電量の不安定によって画面の中央又はエッジから揺らぎノイズが見える。

30

【0070】

一方、第1及び第2液晶セル群の駆動方法は、本願出願人により既出願された韓国特許出願10-2007-004246号(2007.1.15)、韓国特許出願10-2007-052679号(2007.5.30)、韓国特許出願10-2007-047787号(2007.5.16)、韓国特許出願10-2007-053959号(2007.6.1)で提案された駆動方式も適用可能である。

40

【0071】

上述のように、本発明の実施の形態に係る液晶表示装置とその駆動方法は、液晶表示パネルの第1液晶セル群に供給されるデータ電圧の駆動周波数を低く制御して直流化残像を予防し、第2液晶セル群に供給されるデータ電圧の駆動周波数を高く制御してフリッカーを予防して表示品質を高めることができる。進んで、本発明の実施の形態に係る液晶表示装置とその駆動方法は、上記の駆動下でスキャンパルスの変調時間を最適化して、画面の中央とエッジでの液晶セルの充電量の不均一及び不安定を補償することによって、揺らぎノイズを防止することができる。

【0072】

上述した本発明の好ましい実施の形態は、例示の目的のために開示されたものであり、

50

本発明の属する技術の分野における通常の知識を有する者であれば、本発明の技術的思想を逸脱しない範囲内で、様々な置換、変形、及び変更が可能であり、このような置換、変更などは、特許請求の範囲に属するものである。

【図面の簡単な説明】

【 0 0 7 3 】

【図 1】液晶表示装置の液晶セルを示す等価回路図である。

【図 2】インターレースデータの一例を示す波形図である。

【図 3】インターレースデータによる直流化残像を示す実験結果の画面である。

【図 4】スクロールデータによる直流化残像を示す実験結果の画面である。

【図 5】本発明の第 1 の実施の形態に係る液晶表示装置の駆動方法を説明するための図である。 10

【図 6】図 5 に示す第 1 液晶セル群による直流化残像効果を示す波形図である。

【図 7】第 1 及び第 2 液晶セル群に充電されるデータ電圧の第 1 の実施の形態を示す図である。

【図 8】第 1 及び第 2 液晶セル群に充電されるデータ電圧の第 2 の実施の形態を示す図である。

【図 9】図 7 及び図 8 のようなデータ電圧が供給される液晶表示パネルで測定されるデータ電圧の交流値と直流オフセット値とを示す波形図である。

【図 10】シマーリングノイズの一例を示す図である。

【図 11】本発明の第 1 の実施の形態に係る液晶表示装置を示すブロック図である。 20

【図 12】図 11 に示すデータ駆動回路を詳細に示すブロック図である。

【図 13】図 12 に示すデジタル / アナログ変換器を詳細に示す回路図である。

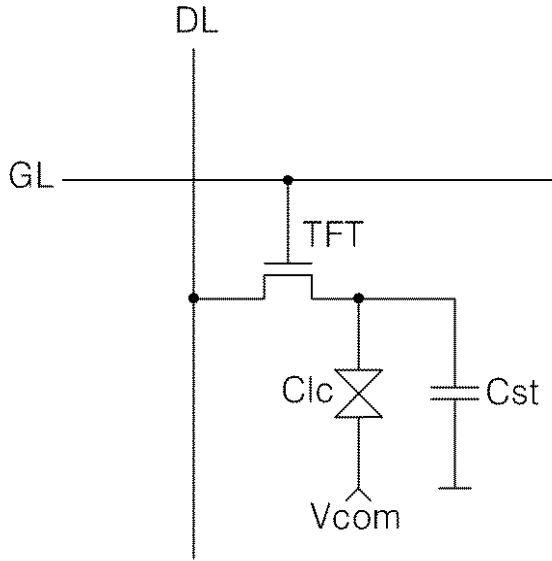
【図 14】図 11 に示す P O L ロジック回路を詳細に示すブロック図である。

【図 15】図 12 に示す P O L 発生回路を詳細に示すブロック図である。

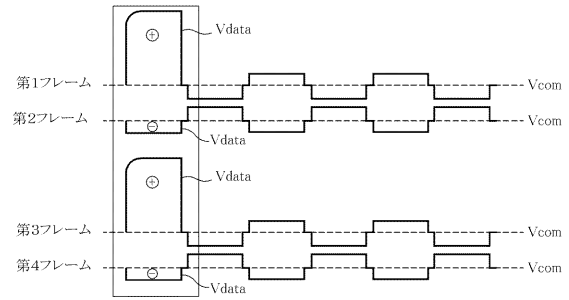
【図 16】図 11 に示すゲート駆動回路内の変調回路を詳細に示す回路図である。

【図 17】図 11 に示す F L K ロジック回路から出力されるスキャンパルス変調制御信号を示す波形図である。

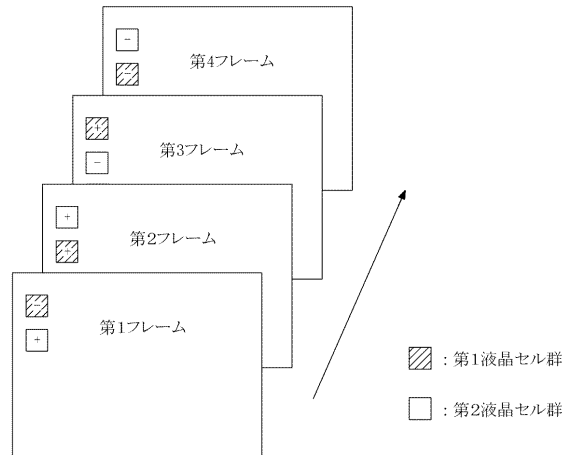
【図 1】



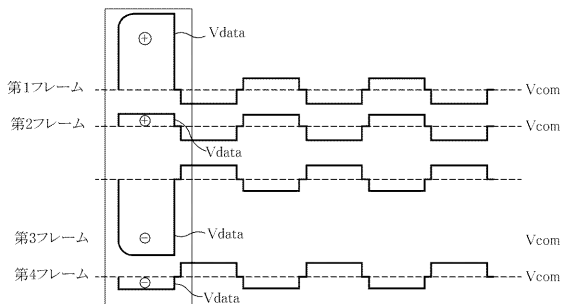
【図 2】



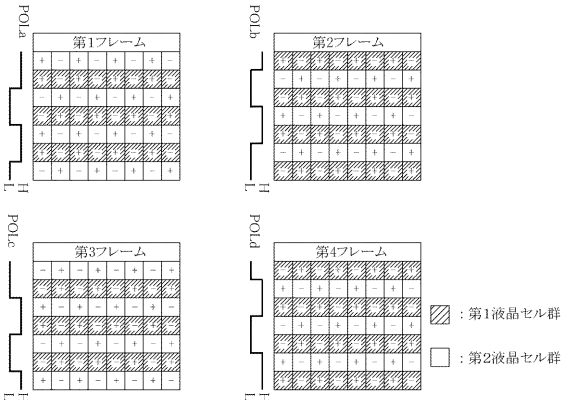
【図 5】



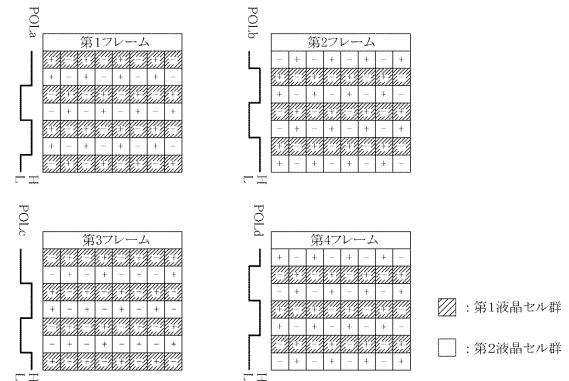
【図 6】



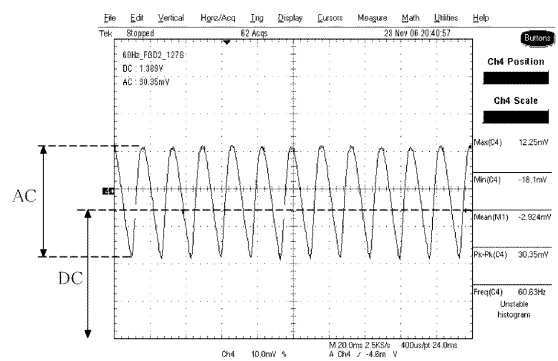
【図 7】



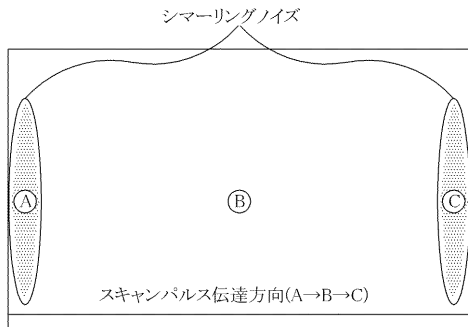
【図 8】



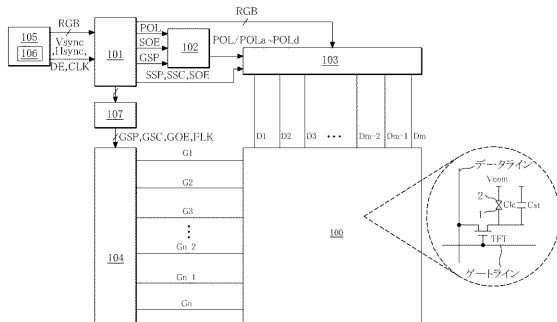
【図 9】



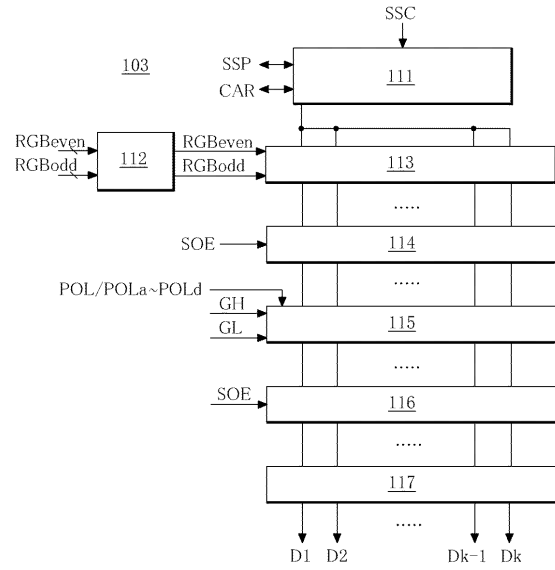
【図 10】



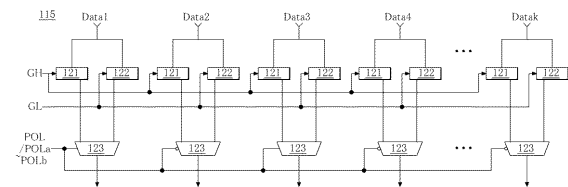
【図 11】



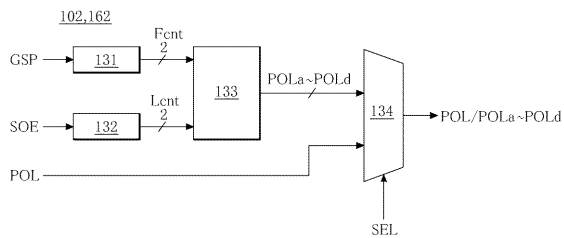
【図 12】



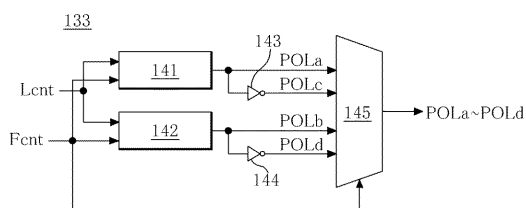
【図 13】



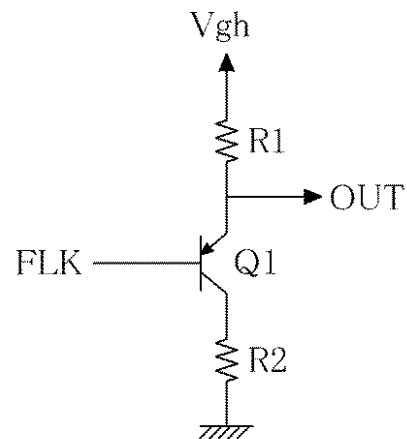
【図 14】



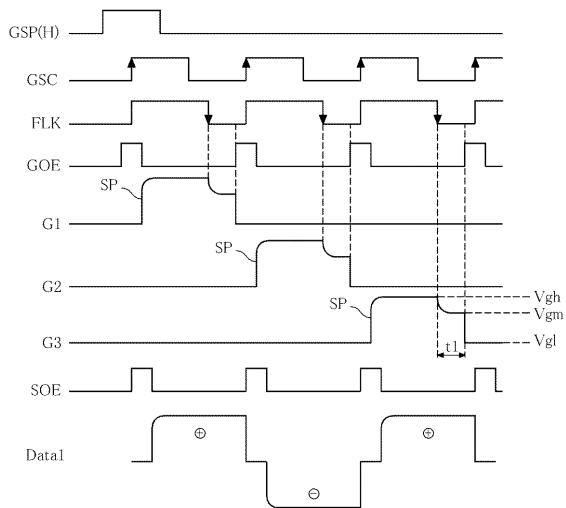
【図 15】



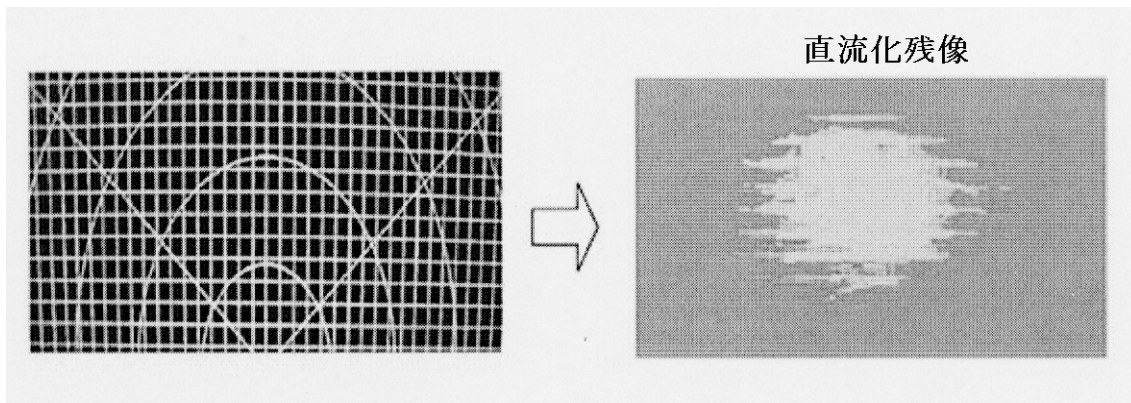
【図 16】



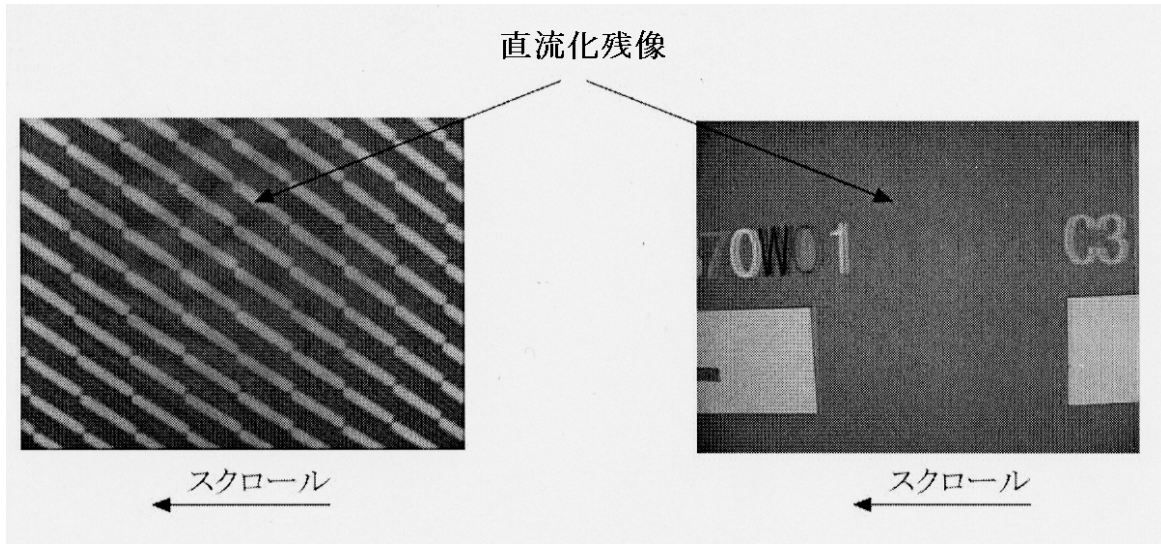
【図 17】



【図 3】



【 図 4 】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)

G 0 9 G	3/20	6 2 2 B
G 0 9 G	3/20	6 2 2 C
G 0 9 G	3/20	6 2 2 D
G 0 9 G	3/20	6 1 2 L

(74)代理人 100104352

弁理士 朝日 伸光

(74)代理人 100128657

弁理士 三山 勝巳

(72)発明者 宋 鴻 聲

大韓民国 キョンブク グミシ グピョンドン 4 7 4 - 7 ブヨン アパートメント 8 0 3 - 7 0 6

(72)発明者 ▲ミン▼ 雄 基

大韓民国 デグ ブック ドンチョンドン 8 9 1 ドンファゴールデンヴィル 1 0 3 - 1 2 0 5

(72)発明者 張 修 赫

大韓民国 デグ ブック ドンチョンドン ヨンナム セカンド タウン 1 0 3 - 9 0 2

F ターム(参考) 2H093 NA16 NA32 NA33 NA34 NC22 NC24 NC26 NC34 NC35 ND10

ND12

5C006 AC11 AC21 AC22 AC24 AC26 BB16 BC06 FA23 FA34

5C080 AA10 BB05 DD01 DD06 EE19 FF11 JJ01 JJ02 JJ03 JJ04

KK02 KK43

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP2009003408A	公开(公告)日	2009-01-08
申请号	JP2007339872	申请日	2007-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	宋鴻聲 ミン雄基 張修赫		
发明人	宋 鴻 聲 ▲ミン▼ 雄 基 張 修 赫		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3659 G09G3/3614 G09G2320/0247 G09G2320/0257		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.E G09G3/20.623.C G09G3/20.621.B G09G3/20.622.B G09G3/20.622.C G09G3/20.622.D G09G3/20.612.L		
F-TERM分类号	2H093/NA16 2H093/NA32 2H093/NA33 2H093/NA34 2H093/NC22 2H093/NC24 2H093/NC26 2H093/NC34 2H093/NC35 2H093/ND10 2H093/ND12 5C006/AC11 5C006/AC21 5C006/AC22 5C006/AC24 5C006/AC26 5C006/BB16 5C006/BC06 5C006/FA23 5C006/FA34 5C080/AA10 5C080/BB05 5C080/DD01 5C080/DD06 5C080/EE19 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/KK02 5C080/KK43 2H193/ZA04 2H193/ZB02 2H193/ZC02 2H193/ZC15 2H193/ZC16 2H193/ZC17 2H193/ZC20 2H193/ZC26 2H193/ZQ06 2H193/ZQ11 2H193/ZQ16		
代理人(译)	臼井伸一 朝日 伸光		
优先权	1020070062238 2007-06-25 KR		
其他公开文献	JP5583886B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置及其驱动方法，其能够通过防止直流图像和闪烁来改善显示质量。数据驱动电路响应极性控制信号向数据线提供数据电压，数据驱动电路响应极性控制信号向数据线提供数据电压。一种栅极驱动电路，用于将栅极高电压和栅极低电压之间摆动的扫描脉冲提供给栅极线，每个帧周期不同地产生极性控制信号，以产生第一液晶单元组第一逻辑电路，用于保持在第一液晶单元组中充电的数据电压的极性，并且反转在第二液晶单元组中充电的数据电压的极性，第二逻辑电路，用于将扫描脉冲的栅极高电压降低到栅极高电压和栅极低电压之间的调制电压，调制时间约为4.5μs至6.5μs它是在范围内。

The 11

