

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-225436

(P2008-225436A)

(43) 公開日 平成20年9月25日(2008.9.25)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H092
GO2F 1/133 (2006.01)	GO2F 1/133 550	2H093

審査請求 未請求 請求項の数 18 O L (全 24 頁)

(21) 出願番号 特願2007-204079 (P2007-204079)
 (22) 出願日 平成19年8月6日(2007.8.6)
 (31) 優先権主張番号 10-2007-0024481
 (32) 優先日 平成19年3月13日(2007.3.13)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839
 三星電子株式会社
 SAMSUNG ELECTRONICS
 CO., LTD.
 大韓民国京畿道水原市靈通区梅灘洞416
 416, Maetan-dong, Yeongtong-gu, Suwon-si,
 Gyeonggi-do 442-742
 (KR)
 (74) 代理人 100094145
 弁理士 小野 由己男
 (74) 代理人 100106367
 弁理士 稲積 朋子

最終頁に続く

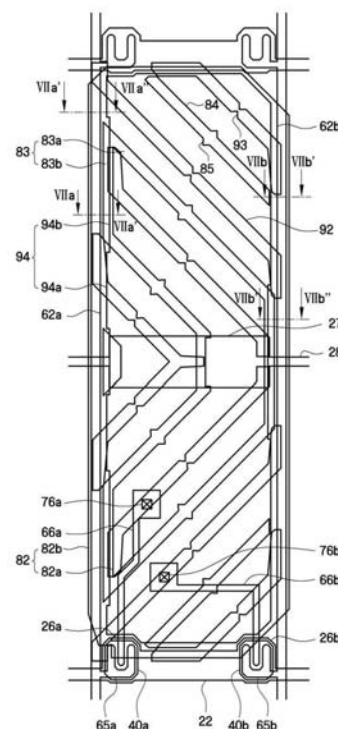
(54) 【発明の名称】 液晶表示装置

(57) 【要約】 (修正有)

【課題】表示品質を向上させることができる液晶表示装置を提供する。

【解決手段】液晶表示装置は、第1絶縁基板と、第1絶縁基板上に形成され第1方向にのびたゲート線と、ゲート線と絶縁され交差し、互いに分離して第2方向にのびた第1および第2データ線と、第1および第2データ線から各々互いに異なるデータ電圧が印加されて間隙によって分離した第1および第2副画素電極を具備する画素電極と、第2副画素電極の少なくとも一部は第1および第2データ線と重畳する画素電極と、第1絶縁基板と対向する第2絶縁基板と、第2絶縁基板上に形成され第1および第2データ線について延びて、凹凸形状を持つブラックマトリックスと、第1および第2絶縁基板の間に介在した液晶層とを含む。

【選択図】図5



【特許請求の範囲】

【請求項 1】

第 1 絶縁基板と、
前記第 1 絶縁基板上に形成され第 1 方向に延びているゲート線と、
前記ゲート線と絶縁され交差し、互いに分離して第 2 方向に延びている第 1 および第 2 データ線と、
前記第 1 および第 2 データ線から各々異なるデータ電圧が印加され、間隙をあけて互いに分離されている第 1 および第 2 副画素電極を具備する画素電極であって、前記第 2 副画素電極の少なくとも一部は前記第 1 および第 2 データ線と重畳している画素電極と、
前記第 1 絶縁基板と対向する第 2 絶縁基板と、
前記第 2 絶縁基板上に前記第 1 および第 2 データ線に沿って延びて形成され、凹凸形状を有するブラックマトリックスと、
前記第 1 および第 2 絶縁基板の間に設けられた液晶層と、
を含む液晶表示装置。

10

【請求項 2】

前記第 1 副画素電極には、前記第 2 副画素電極に比べて高いデータ電圧が印加される、請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 1 および第 2 データ線は、前記第 1 方向で前記第 2 副画素電極と重畳している、請求項 1 に記載の液晶表示装置。

20

【請求項 4】

前記第 1 および第 2 データ線は前記第 1 副画素電極と重畳しない、請求項 3 に記載の液晶表示装置。

【請求項 5】

前記第 2 副画素電極は前記第 1 副画素電極を囲むように形成されている、請求項 1 に記載の液晶表示装置。

【請求項 6】

前記第 1 副画素電極は V 字形状を有し、
前記第 2 副画素電極は前記画素電極内で前記第 1 副画素電極以外の領域に形成されている、請求項 1 に記載の液晶表示装置。

30

【請求項 7】

前記第 2 副画素電極は、前記ゲート線と 45 度または -45 度をなすメイン領域と、前記データ線に沿って配列され前記メイン領域の間を連結するブリッジ領域とを有し、
前記データ線は前記ブリッジ領域と重畳している、請求項 5 または請求項 6 に記載の液晶表示装置。

【請求項 8】

前記ブラックマトリックスは、前記間隙と重畳している凸部と、前記間隙と重畳しない凹部とを有し、

前記間隙は、前記ゲート線と傾斜をなす斜線部と、前記斜線部の間を連結し前記第 1 および第 2 データ線に沿って配列された縦部とを有し、

40

前記凸部は前記縦部と重畳して配置されている、請求項 5 または請求項 6 に記載の液晶表示装置。

【請求項 9】

前記画素電極を多数のドメインに分割するドメイン分割手段が前記第 2 副画素電極に形成され、

前記間隙は、前記ゲート線と傾斜をなす斜線部と前記斜線部の間を連結し、前記第 1 および第 2 データ線に沿って配列された縦部とを有し、

前記ドメイン分割手段の終端に隣接した前記第 2 副画素電極の幅が前記縦部に隣接した前記第 2 副画素電極の幅より大きい、請求項 8 に記載の液晶表示装置。

【請求項 10】

50

前記ブラックマトリックスは、前記間隙と重畳する凸部と、前記間隙と重畳しない凹部とを有する、請求項 1 に記載の液晶表示装置。

【請求項 1 1】

前記間隙は、前記ゲート線と傾斜をなす斜線部と、前記斜線部の間を連結し前記第 1 および第 2 データ線に沿って配列された縦部とを有し、

前記凸部は、前記縦部と重畳して配置されている請求項 1 0 に記載の液晶表示装置。

【請求項 1 2】

前記凹部に比べて前記凸部は、前記第一方向に 3 μ m 以上突出している、請求項 1 0 に記載の液晶表示装置。

【請求項 1 3】

前記画素電極を多数のドメインに分割するドメイン分割手段が前記第 2 副画素電極に形成され、

前記間隙は、前記ゲート線と傾斜をなす斜線部と、前記斜線部の間を連結し前記第 1 および第 2 データ線に沿って配列された縦部とを有し、

前記ドメイン分割手段の端部に隣接した前記第 2 副画素電極の幅が前記縦部に隣接した前記第 2 副画素電極の幅より広い、請求項 1 または請求項 1 1 に記載の液晶表示装置。

【請求項 1 4】

前記ドメイン分割手段の端部と前記第 1 または第 2 データ線の水平離隔距離が前記縦部と前記第 1 または第 2 データ線の水平離隔距離より長い、請求項 1 3 に記載の液晶表示装置。

【請求項 1 5】

前記ドメイン分割手段の端部と前記第 1 または第 2 データ線の水平離隔距離が前記縦部と前記第 1 または第 2 データ線の水平離隔距離より 2 μ m 以上長い、請求項 1 4 に記載の液晶表示装置。

【請求項 1 6】

前記第 1 データ線から前記第 1 副画素電極にデータ電圧が印加される第 1 型画素と、前記第 2 データ線から前記第 1 副画素電極にデータ電圧が印加される第 2 型画素とが、前記第 1 および第 2 方向に交互に配置されている、請求項 1 に記載の液晶表示装置。

【請求項 1 7】

前記第 1 データ線から前記第 1 副画素電極にデータ電圧が印加される第 1 型画素と、前記第 2 データ線から前記第 1 副画素電極にデータ電圧が印加される第 2 型画素とが、前記第 1 および第 2 方向に交互に配置されている、請求項 9 に記載の液晶表示装置。

【請求項 1 8】

前記第 1 データ線から前記第 1 副画素電極にデータ電圧が印加される第 1 型画素と、前記第 2 データ線から前記第 1 副画素電極にデータ電圧が印加される第 2 型画素とが、前記第 1 および第 2 方向に交互に配置されている、請求項 1 3 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ディスプレイ装置に関するもので、より詳しくは液晶表示装置に関するものである。

【背景技術】

【0002】

液晶表示装置は、現在最も広く使われている平板表示装置のうち一つであって、画素電極と共通電極など電界生成電極が形成されている 2 枚の表示板とその間に挿入されている液晶層で形成され、電界生成電極に電圧を印加し、液晶層に電界を生成する。これによって、液晶層の液晶分子の配向を決定し入射光の偏光を制御することによって映像を表示する。

その中でも、電界が印加されない状態で液晶分子の主方向子が上下表示板に対し垂直をなすように配列した垂直配向モード液晶表示装置は、コントラスト比 (c o n t r a s t

10

20

30

40

50

r a t i o) が大きくて広い基準視野角の具現が容易であり脚光を浴びている。

このような垂直配向方式の液晶表示装置は前面視認性に比べて、側面視認性が低下するという問題点がある。このような問題点を改善するために、一つの画素 (p i x e l) を一対の副画素 (s u b - p i x e l) に分割し、各副画素にスイッチング素子を形成して、副画素ごとに別途の電圧を印加する方法が提案された。

ただし、このような従来技術による液晶表示装置において、データ線上部に位置する液晶は、画素電極に起因する電界によってその動きが正確に制御されることができないため、光漏れが発生し液晶表示装置の表示特性を低下させる。

またこのような構造の液晶表示装置において、相対的に高いデータ電圧が印加される副画素電極とこれの両側に位置する一対のデータ線とのカップリングキャパシタンス (c o u p l i n g c a p a c i t a n c e) が不一致な場合、表示特性が低下する。

したがって、このような副画素とこれに隣接するデータ線とのカップリングキャパシタンスを減らす必要がある。

【特許文献 1】韓国特許公開第 2 0 0 6 - 0 0 1 8 4 0 1 号

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 3 】

本発明が解決しようとする課題は、表示品質を向上させることができる液晶表示装置を提供することである。

本発明の技術的課題は以上で言及した技術的課題に制限されず、言及されないまた他の技術的課題は後述の記載から当業者に明確に理解できるであろう。

【課題を解決するための手段】

【 0 0 0 4 】

前記技術的課題を達成するために、本発明 1 は、下記の構成を含む液晶表示装置を提供する。

- ・ 第 1 絶縁基板と、
- ・ 前記第 1 絶縁基板上に形成され第 1 方向に延びているゲート線と、
- ・ 前記ゲート線と絶縁され交差し、互いに分離して第 2 方向に延びている第 1 および第 2 データ線と、
- ・ 前記第 1 および第 2 データ線から各々異なるデータ電圧が印加され、間隙をあけて互いに分離されている第 1 および第 2 副画素電極を具備する画素電極であって、前記第 2 副画素電極の少なくとも一部は前記第 1 および第 2 データ線と重畳している画素電極と、
- ・ 前記第 1 絶縁基板と対向する第 2 絶縁基板と、
- ・ 前記第 2 絶縁基板上に前記第 1 および第 2 データ線に沿って延びて形成され、凹凸形状を有するブラックマトリックスと、
- ・ 前記第 1 および第 2 絶縁基板の間に設けられた液晶層。

本発明 2 は、発明 1 において、前記第 1 副画素電極には、前記第 2 副画素電極に比べて高いデータ電圧が印加される、液晶表示装置を提供する。

本発明 3 は、発明 1 において、前記第 1 および第 2 データ線は、前記第 1 方向で前記第 2 副画素電極と重畳している液晶表示装置を提供する。

本発明 4 は、発明 3 において、前記第 1 および第 2 データ線は前記第 1 副画素電極と重畳しない、液晶表示装置を提供する。

本発明 5 は、発明 1 において、前記第 2 副画素電極は前記第 1 副画素電極を囲むように形成されている、液晶表示装置を提供する。

本発明 6 は、発明 1 において、前記第 1 副画素電極は V 字形状を有し、前記第 2 副画素電極は前記画素電極内で前記第 1 副画素電極以外の領域に形成されている、液晶表示装置を提供する。

本発明 7 は、発明 5 または発明 6 において、前記第 2 副画素電極は、前記ゲート線と 4 5 度または - 4 5 度をなすメイン領域と、前記データ線に沿って配列され前記メイン領域の間を連結するブリッジ領域とを有し、前記データ線は前記ブリッジ領域と重畳している

10

20

30

40

50

、液晶表示装置を提供する。

本発明 8 は、発明 5 または発明 6 において、前記ブラックマトリックスは、前記間隙と重畳している凸部と、前記間隙と重畳しない凹部とを有し、前記間隙は、前記ゲート線と傾斜をなす斜線部と、前記斜線部の間を連結し前記第 1 および第 2 データ線に沿って配列された縦部とを有し、前記凸部は前記縦部と重畳して配置されている、液晶表示装置を提供する。

本発明 9 は、発明 8 において、前記画素電極を多数のドメインに分割するドメイン分割手段が前記第 2 副画素電極に形成され、前記間隙は、前記ゲート線と傾斜をなす斜線部と前記斜線部の間を連結し、前記第 1 および第 2 データ線に沿って配列された縦部とを有し、前記ドメイン分割手段の終端に隣接した前記第 2 副画素電極の幅が前記縦部に隣接した前記第 2 副画素電極の幅より大きい、液晶表示装置を提供する。

本発明 10 は、発明 1 において、前記ブラックマトリックスは、前記間隙と重畳する凸部と、前記間隙と重畳しない凹部とを有する、液晶表示装置を提供する。

本発明 11 は、発明 10 において、前記間隙は、前記ゲート線と傾斜をなす斜線部と、前記斜線部の間を連結し前記第 1 および第 2 データ線に沿って配列された縦部とを有し、前記凸部は、前記縦部と重畳して配置されている、液晶表示装置を提供する。

本発明 12 は、発明 10 において、前記凹部に比べて前記凸部は、前記第一方向に 3 μ m 以上突出している、液晶表示装置を提供する。

本発明 13 は、発明 1 または発明 11 において、前記画素電極を多数のドメインに分割するドメイン分割手段が前記第 2 副画素電極に形成され、前記間隙は、前記ゲート線と傾斜をなす斜線部と、前記斜線部の間を連結し前記第 1 および第 2 データ線に沿って配列された縦部とを有し、前記ドメイン分割手段の端部に隣接した前記第 2 副画素電極の幅が前記縦部に隣接した前記第 2 副画素電極の幅より広い、液晶表示装置を提供する。

本発明 14 は、発明 13 において、前記ドメイン分割手段の端部と前記第 1 または第 2 データ線の水平離隔距離が前記縦部と前記第 1 または第 2 データ線の水平離隔距離より長い、液晶表示装置を提供する。

本発明 15 は、発明 14 において、前記ドメイン分割手段の端部と前記第 1 または第 2 データ線の水平離隔距離が前記縦部と前記第 1 または第 2 データ線の水平離隔距離より 2 μ m 以上長い、液晶表示装置を提供する。

本発明 16 は、発明 1 において、前記第 1 データ線から前記第 1 副画素電極にデータ電圧が印加される第 1 型画素と、前記第 2 データ線から前記第 1 副画素電極にデータ電圧が印加される第 2 型画素とが、前記第 1 および第 2 方向に交互に配置されている、液晶表示装置を提供する。

本発明 17 は、発明 9 において、前記第 1 データ線から前記第 1 副画素電極にデータ電圧が印加される第 1 型画素と、前記第 2 データ線から前記第 1 副画素電極にデータ電圧が印加される第 2 型画素とが、前記第 1 および第 2 方向に交互に配置されている、液晶表示装置を提供する。

本発明 18 は、発明 13 において、前記第 1 データ線から前記第 1 副画素電極にデータ電圧が印加される第 1 型画素と、前記第 2 データ線から前記第 1 副画素電極にデータ電圧が印加される第 2 型画素とが、前記第 1 および第 2 方向に交互に配置されている、液晶表示装置を提供する。

その他実施形態の具体的な事項は詳細な説明および図に含まれている。

【発明の効果】

【0005】

前述したように本発明による液晶表示装置によれば、データ線周辺で発生する光漏れ現象を防止することができ、開口率を高めることができる。また第 1 副画素電極と第 1 および第 2 データ線とのカップリングキャパシタンスを減らすことによって、液晶表示装置の表示特性が低下することを防止することができる。

【発明を実施するための最良の形態】

【0006】

10

20

30

40

50

本発明の利点および特徴、そしてそれらを達成する方法は添付される図と共に詳細に後述されている実施形態を参照すれば明確になるであろう。

しかし本発明は、以下で開示される実施形態に限定されるものではなく互いに異なる多様な形態で具現されるものであり、単に本実施形態は本発明の開示が完全なようにし、本発明が属する技術分野で通常の知識を有する者に発明の範疇を完全に知らせるために提供されているもので、本発明は請求項の範囲によってのみ定義される。

図において層および領域の大きさおよび相対的な大きさは、説明の明瞭性のために拡大されたものである。

素子 (e l e m e n t s) または層が異なる素子または層の「上 (o n) 」にあるとされる場合は、他の素子または層の真上だけでなく中間に他の層または他の素子を介在した場合をすべて含む。

一方、素子が「直接上 (d i r e c t l y o n) 」または「真上」にあるとされる場合は、中間に他の素子または層を介在しないものを表す。明細書全体にかけて同一参照符号は同一構成要素を示す。「および / または」は言及されたアイテムの各々および一つ以上のすべての組合せを含む。

空間的に相対的な用語の「下 (b e l o w) 」, 「の下 (b e n e a t h) 」, 「下部 (l o w e r) 」, 「上 (a b o v e) 」, 「上部 (u p p e r) 」等は、図面に図示されているように一つの素子または構成要素と他の素子または構成要素との相関関係を容易に記述するために使用され得る。空間的に相対的な用語は図面に図示されている方向に加え、使用時または動作時の素子の互いに異なる方向を含む用語として理解しなければならない。

本明細書で記述する実施形態は、本発明の理想的な概略図の平面図および断面図を参考にして説明されるものである。したがって、製造技術および / または許容誤差などによって例示図の形態が変形し得る。したがって、本発明の実施形態は図示された特定形態に制限されるものではなく、製造工程により生成される形態の変化も含むものである。したがって、図面で例示された領域は概略的な属性を有し、図面で例示された領域の形は素子の領域の特定形態を例示するためのもので、発明の範疇を制限するためのものではない。

以下添付された図を参照し、本発明の一実施形態による液晶表示装置に対し詳細に説明する。

図 1 は、本発明の一実施形態による液晶表示装置の画素アレイを概略的に表した図面である。図 2 は、図 1 の液晶表示装置のある画素に対する等価回路図である。

本発明の一実施形態による液晶表示装置は、液晶パネルアセンブリ (l i q u i d c r y s t a l p a n e l a s s e m b l y) と、これに連結されたゲート駆動部およびデータ駆動部と、データ駆動部に連結された階調電圧生成部と、これらを制御する信号制御部とを含む。

液晶パネルアセンブリは、多数の表示信号線に連結され行列状に配列された多数の画素 (P X) を含む。ここで、液晶パネルアセンブリは、互いに向かい合う下部表示板と上部表示板と、そしてこれらの間に介在した液晶層とを含む。

図 1 および図 2 を参照すれば、表示信号線は下部表示板に具備されており、ゲート信号を伝達する多数のゲート線 (G) とデータ信号を伝達するデータ線 (D a 、 D b) とを含む。ゲート線 (G) は、概ね行方向に延び互いにほぼ平行であり、データ線 (D a 、 D b) は概ね列方向に延び互いにほぼ平行である。

各画素 (P X) は、一对の副画素 (P X a 、 P X b) を含む。各副画素 (P X a 、 P X b) は、データ線 (D a 、 D b) および一つのゲート線 (G) に連結されているスイッチング素子 (Q a 、 Q b) と、これに連結された液晶キャパシタ (l i q u i d c r y s t a l c a p a c i t o r) (C l c a 、 C l c b) と、これに連結されたストレージキャパシタ (s t o r a g e c a p a c i t o r) (C s t a 、 C s t b) とを含む。すなわち、一对の副画素 (P X a 、 P X b) には、二つのデータ線 (D a 、 D b) と一個のゲート線 (G) が割当てられる。ストレージキャパシタ (C s t a 、 C s t b) は必要により省略し得る。

各副画素 (P X a、P X b) のスイッチング素子 (Q a、Q b) は、下部表示板に具備されている薄膜トランジスタなどから成り、ゲート信号が印加されるゲート線 (G) に連結されている制御端子 (以下、ゲート電極)、データ線 (D a、D b) に連結されている入力端子 (以下、ソース電極)、そして液晶キャパシタ (C l c a、C l c b) およびストレージキャパシタ (C s t a、C s t b) に連結されている出力端子 (以下、ドレイン電極) を有する三端子素子である。

液晶キャパシタ (C l c a、C l c b) は、下部表示板の副画素電極と上部表示板の共通電極を二つの端子とし、副画素電極と共通電極の間の液晶層は誘電体として機能をする。各副画素電極 (P X a、P X b) は、各スイッチング素子 (Q a、Q b) に連結され、共通電極は上部表示板の前面に形成されており、共通電圧 (V c o m) の印加を受ける。ここで、共通電極が下部表示板に具備される場合もあり、この時には副画素電極と共通電極のうち少なくとも一つが線形または棒形に作られ得る。

液晶キャパシタ (C l c a、C l c b) の補助的な役割をするストレージキャパシタ (C s t a、C s t b) は、下部表示板に具備されるストレージ配線と副画素電極とが絶縁体を間に置いて重畳して形成されており、ストレージ配線には共通電圧 (V c o m) などの定められた電圧が印加される。ここで、ストレージキャパシタ (C s t a、C s t b) は、副画素電極が絶縁体を媒介に真上の前端ゲート線と重畳され形成されてもよい。

一方、色表示を具現するためには、各画素が原色 (p r i m a r y c o l o r) のうち一つを固有に表示したり (空間分割) 各画素が時間によって交互に三原色を表示するように (時間分割) して、これら三原色の空間的、時間的な和によって望む色相が認識されるようにする。原色の例としては、赤色、緑色および青色を挙げることができる。空間分割の一例として、各画素が上部表示板の領域に原色のうち一つを表すカラーフィルタを具備することができる。

また、カラーフィルタは、下部表示板の副画素電極の上または下に形成することもできる。

ゲート駆動部はゲート線 (G) に連結され、外部からのゲートオン電圧 (V o n) とゲートオフ電圧 (V o f f) の組合せでなされるゲート信号をゲート線 (G) に印加する。

階調電圧生成部 (g r a y v o l t a g e g e n e r a t o r) は、画素の透過率と関連した二つの階調電圧集合 (または基準階調電圧集合) を生成し、データ駆動部に提供し得る。すなわち、二つの階調電圧集合は、一つの画素をなす一对の副画素に独立的に提供され得る。ただ、本発明はこれに限定されず、二つの階調電圧集合の代わりに一つの階調電圧集合だけを生成することもできる。

データ駆動部は、一对のデータ線 (D a、D b) に各々連結されている。データ駆動部は、データ線 (D a) を通して一つの画素を構成する一对の副画素のうちある一つの副画素にデータ電圧を伝達し、データ線 (D b) を通して、一つの画素を構成する一对の副画素のうち他の一つの副画素に別途のデータ電圧を伝達する。

このようなゲート駆動部またはデータ駆動部は、多数の駆動集積回路チップの形態で液晶パネルアセンブリ上に直接装着されたり、可撓性印刷回路フィルム (f l e x i b l e p r i n t e d c i r c u i t f i l m) 上に装着され、テープキャリアパッケージ (t a p e c a r r i e r p a c k a g e) の形態で液晶パネルアセンブリに付着されたりこともできる。これとは異なり、ゲート駆動部またはデータ駆動部は、表示信号線 (G、D a、D b) と薄膜トランジスタスイッチング素子 (Q a、Q b) などと共に液晶パネルアセンブリに集積 (i n t e g r a t i o n) され得る。

信号制御部は、ゲート駆動部およびデータ駆動部などの動作を制御する。

また図 1 を参照すれば、一つの画素は、二つのスイッチング素子と、各スイッチング素子に連結された副画素電極 (P a、P b) とを含む。ここで第 1 副画素電極 (P a) に相対的に高いデータ電圧が印加され、第 2 副画素電極 (P b) に相対的に低いデータ電圧が印加される場合を仮定する。

以下、データ電圧の高低は共通電圧とデータ電圧の差異の高低を意味する。また、第 1 データ線 (D a) を通して第 1 副画素電極 (P a) にデータ電圧が印加される画素を A 型

10

20

30

40

50

画素とし、第 2 データ線 (D b) を通して第 1 副画素電極 (P a) にデータ電圧が印加される画素を B 型画素とする。

図 1 に図示されたように、A 型画素と B 型画素を横方向および縦方向に交互に配置することによって、液晶表示装置において縦縞または横縞が視認されることを防止することができる。

もし、すべての画素に対し第 1 データ線 (D a) を通して第 1 副画素電極 (P a) にデータ電圧が印加された場合、すなわち画素アレイがすべて A 型画素で成された場合、液晶表示装置がカラム反転 (column inversion) によって駆動されると、フレーム当たり一画素分水平方向に移動する検査パターンに対して水平方向に移動する縦縞が視認される。一方、一つの画素行 (row) に対して第 1 データ線 (D a) を通して第 1 副画素電極 (P a) にデータ電圧が印加され、次の画素行をなす画素に対して第 2 データ線 (D b) を通して第 1 副画素電極 (P a) にデータ電圧が印加される場合は、すなわち A 型画素の行と B 型画素の行が交互に配置される場合、先に言及した水平方向に移動する縦縞が視認されることを防止することができる。

ただし第 1 副画素電極 (P a) とその両側に位置する第 1 および第 2 データ線 (D a、D b) との間にカップリング (coupling) が起きると、第 1 副画素電極 (P a) と第 1 および第 2 データ線 (D a、D b) のカップリングキャパシタンスが A 型画素および B 型画素により異なるために横縞が視認され得る。

したがって図 1 に図示された本発明の一実施形態による液晶表示装置のように、A 型画素と B 型画素を横方向および縦方向に交互に配置することによって先に言及した水平方向に移動する縦縞または横縞を防止することができる。

ただしこのような構造の液晶表示装置が低い階調 (gray scale) で動作する場合、相対的に高いデータ電圧が印加される第 1 副画素電極 (P a) によってのみ液晶が実質的に動作するため、A 型画素および B 型画素の各々に対して第 1 副画素電極 (P a) と第 1 データ線 (D a) のカップリングキャパシタンスと第 1 副画素電極 (P a) と第 2 データ線 (D b) のカップリングキャパシタンスの差異を減らすことによってクロストークによる表示品質の低下を改善することができる。

さらに、本発明の一実施形態のように、第 1 および第 2 データ線 (D a、D b) を第 2 副画素電極 (P b) と重畳するように配置して第 2 副画素電極 (P b) が第 1 副画素電極 (P a) を囲むようにすることによって、A 型画素と B 型画素を横方向および縦方向に交互に配置しなくとも縦縞もまたは横縞が認識されるのを防止することができる。すなわち第 1 および第 2 データ線 (D a、D b) と第 1 副画素電極 (P a) のカップリングキャパシタンスを最小化することによって、表示特性が低下することを防止することができる。これに対しては後で詳しく説明する。

以下、図 3 A ないし図 7 B を参照して、本発明の一実施形態による液晶表示装置を詳細に説明する。

本実施形態による液晶表示装置は、薄膜トランジスタアレイ (thin film transistor array) が形成された下部表示板、これと向かい合う上部表示板およびこれらの間に介在した液晶層を含む。

まず、図 3 A ないし図 3 C を参照して、本発明の一実施形態による液晶表示装置の下部表示板に対し詳細に説明する。ここで図 3 A は、本発明の一実施形態による図 1 の A 型画素を含む下部表示板の配置図である。図 3 B は、図 3 A の下部表示板を III b - III b' 線で切った断面図である。図 3 C は、図 3 A の下部表示板を III c - III c' 線および III c'' - III c''' 線で切った断面図である。

透明なガラス等で成された絶縁基板 10 上に、主に横方向に延びておりゲート信号を伝達するゲート線 22 が形成されている。ゲート線 22 は、一つの画素に対して一つずつ割り当てられている。そして、ゲート線 22 には突出した一対の第 1 および第 2 ゲート電極 (26 a、26 b) が形成されている。このようなゲート線 22 と第 1 および第 2 ゲート電極 (26 a、26 b) とをゲート配線という。

また絶縁基板 10 の上には、画素領域を横切ってゲート線 22 と実質的に平行に横方向

に延びているストレージ線 (storage line) 28 が形成されていて、ストレージ線 28 に連結され広い幅を持つストレージ電極 27 が形成されている。ストレージ電極 27 は、画素電極 82 と重畳され画素の電荷保存能力を向上させるストレージキャパシタ (storage capacitor) を形成する。このようなストレージ電極 27 およびストレージ線 28 をストレージ配線という。

本実施形態でストレージ配線 27、28 は、画素領域の中心と重畳されるように形成されているが、本発明はこれに限定されず、ストレージ配線 27、28 の形および配置は各種形態に変形され得る。さらに画素電極 82 とゲート線 22 の重畳で発生するストレージキャパシタンスが十分な場合は、ストレージ配線 27、28 が形成されないこともある。

ゲート配線 22、26a、26b とストレージ配線 27、28 は、アルミニウム (Al) とアルミニウム合金などアルミニウム系列の金属、銀 (Ag) と銀合金など銀系列の金属、銅 (Cu) と銅合金など銅系列の金属、モリブデン (Mo) とモリブデン合金などモリブデン系列の金属、クロム (Cr)、チタニウム (Ti)、タンタリウム (Ta) など

でなされ得る。

また、ゲート配線 22、26a、26b とストレージ配線 27、28 は、物理的性質が異なる二つの導電膜 (図示されていない) を含む多重膜構造を有し得る。

このうち、ある導電膜は、ゲート配線 22、26a、26b とストレージ配線 27、28 の信号遅延や電圧降下を減らすことができるよう低い比抵抗 (resistivity) の金属、例えばアルミニウム系列金属、銀系列金属、銅系列金属などで成される。

これとは異なり、他の導電膜は他の物質、特に ITO (Indium tin oxide) および IZO (Indium zinc oxide) との接触特性が優秀な物質、例えばモリブデン系列金属、クロム、チタニウム、タンタリウムなどで成される。このような組合せの良い例としては、クロム下部膜とアルミニウム上部膜およびアルミニウム下部膜とモリブデン上部膜をあげることができる。ただし、本発明はこれに限定されず、ゲート配線 22、26a、26b およびストレージ配線 27、28 は多様な各種な金属と導電体で作られ得る。

ゲート線 22 およびストレージ配線 27、28 の上には、窒化ケイ素 (SiN_x) 等でなされたゲート絶縁膜 30 が形成されている。

ゲート絶縁膜 30 上には、水素化非晶質ケイ素 (hydrogenated amorphous silicon) または多結晶ケイ素などでなされた一対の半導体層 40a、40b が形成されている。半導体層 40a、40b は、俵形、扇形などのように多様な形状を有することができ、例えば本実施形態のように俵形で形成され得る。

各半導体層 40a、40b の上部には、シリサイド (silicide) または n 型不純物が高濃度でドーピングされている n + 水素化非晶質ケイ素などの物質で作られたオーミックコンタクト層 (ohmic contact layer) 55a、56a が形成されている。オーミックコンタクト層 55a、56a は対 (pair) をなして、半導体層 40a、40b の上に位置する。

オーミックコンタクト層 55a、56a およびゲート絶縁膜 30 の上には、一対の第 1 および第 2 データ線 62a、62b と、第 1 および第 2 データ線 62a、62b に各々対応する一対の第 1 および第 2 ドレイン電極 66a、66b が形成されている。

第 1 および第 2 データ線 62a、62b は主に縦方向に延びてゲート線 22 およびストレージ線 28 と交差し、データ電圧を伝達する。第 1 および第 2 データ線 62a、62b には、第 1 および第 2 ドレイン電極 66a、66b に向かって各々のびた第 1 および第 2 ソース電極 65a、65b が形成されている。図 3A に図示されたように、一つの画素 82 は一対の副画素 82a と副画素 82b とに分割され、第 1 データ線 62a は、一つの副画素 82a にデータ信号を伝達し、第 2 データ線 62b は他の副画素 82b に別途のデータ信号を伝達する。

このような第 1 および第 2 データ線 62a、62b と、第 1 および第 2 ソース電極 65a、65b と、第 1 および第 2 ドレイン電極 66a、66b とをデータ配線という。

データ配線 62a、62b、65a、65b、66a、66b は、クロム、モリブデン

10

20

30

40

50

系列の金属、タンタリウムおよびチタニウムなど耐火性金属でなされるのが好ましく、耐火性金属などの下部膜（未図示）とその上に位置した低抵抗物質上部膜（未図示）でなされた多層膜構造を有し得る。多層膜構造の例としては、先に説明したクロム下部膜とアルミニウム上部膜またはアルミニウム下部膜とモリブデン上部膜の二重膜以外にもモリブデン膜 - アルミニウム膜 - モリブデン膜の三重膜をあげることができる。

第1および第2ソース電極65a、65bは、各々半導体層40a、40bと少なくとも一部分が重畳され、第1および第2ドレーン電極66a、66bは各々ゲート電極（26a、26b）を中心として第1および第2ソース電極65a、65bと対向し、半導体層40a、40bと少なくとも一部分が重畳される。

ここで、先に言及したオーミックコンタクト層55a、56aは、その下部の半導体層40a、40bと、その上部の第1および第2ソース電極65a、65bおよび第1および第2ドレーン電極66a、66bとの間に存在し、接触抵抗を低くする役割をする。

データ配線62a、62b、65a、65b、66a、66bと露出した半導体層40a、40b上には、保護膜（passivation layer）70が形成されている。保護膜70は、窒化ケイ素または酸化ケイ素でなされた無機物、平坦化特性が優秀で、感光性（photosensitivity）を有する有機物またはプラズマ化学気相蒸着（plasma enhanced chemical vapor deposition、PECVD）で形成されるa-Si:C:O、a-Si:O:Fなどの低誘電率絶縁物質などで成される。また、保護膜70は、有機膜の優秀な特性を生かしつつも露出した半導体層40a、40b部分を保護するために、下部無機膜と上部有機膜の二重膜構造を有し得る。さらに保護膜70では赤色、緑色または青色のカラーフィルタ層が使用され得る。

保護膜70には、第1および第2コンタクトホール（contact hole）76a、76bを介して各々第1および第2ドレーン電極66a、66bと電気的に連結しており、画素領域に位置する第1および第2副画素電極82a、82bが形成されている。ここで、第1および第2副画素電極82a、82bは、ITOまたはIZOなどの透明導電体またはアルミニウムなどの反射性導電体で成される。

第1および第2副画素電極82a、82bは、各々第1および第2コンタクトホール76a、76bを介して第1および第2ドレーン電極66a、66bと物理的・電気的に連結され、第1および第2ドレーン電極66a、66bから互いに異なるデータ電圧の印加を受ける。

データ電圧が印加された第1および第2副画素電極82a、82bは、上部表示板の共通電極と共に電気場を生成することによって第1および第2副画素電極82a、82bと共通電極の間の液晶分子の配列を決定する。

また先に説明したように図2および図3Aを参照すれば、各副画素電極82a、82bと共通電極とは液晶キャパシタ（Clca、Clcb）をなし、薄膜トランジスタ（Qa、Qb）がターンオフされた後にも印加された電圧を維持する。電圧維持能力を強化するために液晶キャパシタ（Clca、Clcb）と並列で連結されたストレージキャパシタ（Csta、Cstb）は、第1および第2副画素電極82a、82bまたはこれに連結されている第1および第2ドレーン電極66a、66bとストレージ配線（27、28）と重畳して形成される。

改めて図3Aないし図3Cを参照すれば、一つの画素電極82は所定の間隙（gap）83を間におき互いに電気的に分離された第1および第2副画素電極82a、82bを有する。第1副画素電極82aは、概ね横になったV字形状を有し、第2副画素電極82bは、画素電極82内で第1副画素電極82a以外の領域に形成されている。具体的には、第2副画素電極82bは第1副画素電極82aを囲むように形成されている。

このような間隙83は、ゲート線22と約45度または-45度を成す斜線部83aと、斜線部83aの間を連結し、第1および第2データ線62a、62bに沿って配列された縦部83bとを含む。

第2副画素電極82bには、ゲート線22と約45度または-45度を成し、例えば切

開 (cut out) または突出 (protrusion) している第 1 ドメイン分割手段 84 が形成され得る。画素電極 82 の表示領域は、液晶層に含まれた液晶分子の主方向子が電界印加時に配列される方向によって多数のドメインに分割される。間隙 83 および第 1 ドメイン分割手段 84 は、画素電極 82 を多くのドメインに分割する役割をする。ここでドメインとは、画素電極 82 と共通電極 (図 4 の図面符号 90 参照) の間に形成された電界によって液晶分子の方向子が特定方向に群れをなして傾く液晶分子で成された領域を意味する。図示されていないが、第 1 副画素電極 82a にもドメイン分割手段が形成され得る。

間隙 83 の斜線部 83a および第 1 ドメイン分割手段 84 には、むらや残像が発生するのを防止することができるノッチ (notch) 85 が形成され得る。

先に言及したように、第 1 副画素電極 82a は全体的に V 字形状を有し、第 2 副画素電極 82b は第 1 副画素電極 82a を囲むように形成されている。具体的には、第 2 副画素電極 82b は、間隙 83 の斜線部 83a と隣接して全体的にゲート線 22 と約 45 度または -45 度を成し、液晶分子の動きを制御するメイン領域と、間隙 83 の縦部 83b と隣接して第 1 および第 2 データ線 62a、62b に沿って配列されメイン領域を連結するブリッジ領域で成される。

図 3A に図示されたように、第 1 および第 2 データ線 62a、62b は、第 2 副画素電極 82b と少なくとも一部が重畳されるように形成される。望ましくは第 1 および第 2 データ線 62a、62b は、幅方向で第 2 副画素電極 82b と重畳されるように形成される。また、望ましくは第 1 および第 2 データ線 62a、62b は、幅方向で第 2 副画素電極 82b と完全に重畳されるように形成される。具体的に第 1 および第 2 データ線 62a、62b は、第 2 副画素電極 82b のブリッジ領域と重畳される。したがって、第 1 および第 2 データ線 62a、62b が第 1 副画素電極 82a と重畳せず、第 2 副画素電極 82b と重畳するように配置することによって、第 1 および第 2 データ線 62a、62b と第 1 副画素電極 82a 間のカップリングキャパシタンスを減らして液晶表示装置の表示特性を向上させることができる。

第 2 副画素電極 82b を第 1 および第 2 データ線 62a、62b と重畳させて配置し、低い階調で液晶表示装置を動作させる場合、第 2 副画素電極 82b によってこれを通過する光が遮蔽されるため、第 1 および第 2 データ線 62a、62b 周辺で発生する光漏れ現象を防止することができる。しかし、第 1 ドメイン分割手段 84 の端部分周辺では第 2 副画素電極 82b と第 1 および第 2 データ線 62a、62b の重畳の程度および視野角により光漏れが発生し得る。例えば、第 2 データ線 62b に隣接した第 1 ドメイン分割手段 84 の端部分周辺では、相対的に第 2 副画素電極 82b の幅が狭いため光漏れが発生し得る。

第 1 ドメイン分割手段 84 の端部分周辺で光漏れ現象を防止するために、図 3A および図 3C に図示されたように、第 1 ドメイン分割手段 84 の端部分に隣接した第 2 副画素電極 82b の幅 (W1) が間隙 83 の縦部 83b と隣接する第 2 副画素電極 82b のブリッジ領域の幅 (W2) より大きいのが好ましい。より一層好ましくは、第 1 ドメイン分割手段 84 の長さを減らすことによって第 1 ドメイン分割手段 84 の端部分と第 2 データ線 62b の水平離隔距離 (L1) が間隙 83 の縦部 83b と第 2 データ線 62b の水平離隔距離 (L2) より長いことが好ましい。ここで水平離隔距離とは配置図上の離隔距離をいう。水平離隔距離 (L1) は水平離隔距離 (L2) より約 2 μm 以上長いものが好ましい。例えば水平離隔距離 (L2) が約 1 μm の場合、水平離隔距離 (L1) は約 3 μm 以上であるものが好ましい。

このような第 1 および第 2 副画素電極 82a、82b、および保護膜 70 上には、液晶層を配向することができる配向膜 (図示せず) が塗布され得る。

次に図 4 ないし図 7B を参照し、上部表示板および液晶表示装置について説明する。ここで図 4 は、図 3A の下部表示板と結合する上部表示板の配置図である。図 5 は、図 3A の下部表示板と図 4 の上部表示板を含む液晶表示装置の配置図である。図 6 は、図 5 の画素電極とブラックマトリックスの配置図である。図 7A は、図 5 の液晶表示装置を Villa -

10

20

30

40

50

VIIa' 線およびVIIa' - VIIa' ' 線で切った断面図である。図7Bは、図5の液晶表示装置をVIIb - VIIb' 線およびVIIb' - VIIb' ' 線で切った断面図である。

透明なガラスなどで成された絶縁基板100上に光漏れを防止し、画素領域を定義するブラックマトリックス94が形成されている。ブラックマトリックス94は、ゲート線22と第1および第2データ線62a、62bに対応する部分と薄膜トランジスタに対応する部分に形成され得る。また、ブラックマトリックス94は、第1および第2副画素電極82a、82bと薄膜トランジスタ付近での光漏れを遮断するために多様な形状を有し得る。ブラックマトリックス94は、クロム、クロム酸化物などの金属(金属酸化物)、または有機ブラックレジストなどでなされ得る。

第1副画素電極82aが第1および第2データ線62a、62bと隣接する領域、すなわち間隙83の縦部83b周辺には光漏れ発生が予想される。したがってこのような光漏れ現象を防止して液晶表示装置の開口率(aperture ratio)を高めるために、ブラックマトリックス94は、第1および第2データ線62a、62bに沿ってのびて凹凸形状を有することができる。具体的には、図6を参照すればブラックマトリックス94は、間隙83の縦部83bと隣接して重畳する凸部94bと、間隙83の縦部83bと隣接しない凹部94aとを含む。ここでブラックマトリックス94の凹部94aは、画素電極82との重畳面積を減らすことによって液晶表示装置の開口率を高める役割をする。ブラックマトリックス94の凸部94bは、間隙83の縦部83b周辺で光漏れが発生するのを防止する役割をする。

図7Aを参照すれば、ブラックマトリックス94の凸部94bの端部分は、間隙83の縦部83b上に配置され、ブラックマトリックス94の凸部94bの端部分と第1データ線62aの水平離隔距離(L3)は、ブラックマトリックス94の凹部94aの端部分と第1データ線62aの水平離隔距離(L4)より長いことが好ましい。水平離隔距離(L3)は水平離隔距離(L4)より約3μm以上長いことが好ましい。例えば水平離隔距離(L4)が約3μmの場合、水平離隔距離(L3)は約6μm以上であることが好ましい。言い換えれば凸部94bの端部分と凹部94aの端部分は約3μm以上の段差を有し得る。

ブラックマトリックス94の間の画素領域には赤色、緑色、青色のカラーフィルタ(未図示)が順次的に配列され得る。

このようなカラーフィルタ上には、これらの段差を平坦化するためのオーバーコート層(overcoat layer)110が形成され得る。

オーバーコート層110上にはITOまたはIZOなどの透明な導電物質からなる共通電極90が形成されている。共通電極90は、第1および第2副画素電極82a、82bと向かい合い、ゲート線22に対し約45度または-45度をなし、例えば切開または突出している第2ドメイン分割手段92を含み得る。第2ドメイン分割手段92には、むらや残像が発生することを防止することができるノッチ(notch)93が形成され得る。

共通電極90上には、液晶分子を配向する配向膜(未図示)が塗布され得る。

このような構造の下部表示板と上部表示板を整列して結合し、その間に液晶物質を注入して、垂直配向すれば本発明の一実施形態による液晶表示装置の基本構造が成される。

液晶層120に含まれている液晶分子は、画素電極82と共通電極90間に電界が印加されない状態で、その方向子(director)が下部表示板と上部表示板に対して垂直を成すように配向されており、陰の遺伝率異方性を有する。

液晶表示装置は、このような基本構造に偏光板、バックライトなどの要素を配置して成される。この時偏光板は基本構造両側に各々一つずつ配置され、その透過軸はゲート線22に対して二つのうち一つは並んでおり、残り一つはこれに垂直をなすように配置する。

下部表示板と上部表示板の間に電界を印加すると大部分の領域では二つの表示板に垂直の電界が形成されるが、間隙83やドメイン分割手段84、92の近くでは水平電界が形成される。このような水平電界は、各ドメインの液晶分子の配向を助ける役割をする。

本実施形態の液晶分子は陰の遺伝率異方性を有するため、液晶分子に電界が印加される場合、各ドメイン内の液晶分子は前記ドメインを区切る間隙83またはドメイン分割手段

10

20

30

40

50

8 4、9 2 に対して垂直をなす方向に傾くようになる。したがって間隙 8 3 またはドメイン分割手段 8 4、9 2 を中心に両側で液晶分子の傾く方向が反対となり、間隙 8 3 の斜線部 8 3 a またはドメイン分割手段 8 4、9 2 が画素の中心に対し対称的に形成されているため、液晶分子はゲート線 2 2 と実質的に 4 5 度または - 4 5 度をなし、4 方向に傾くようになる。このように 4 方向に傾く液晶分子によって光学的特性が互いに補償され、視野角が広がる。

以下図 3 A ないし図 5 を参照し、本発明の一実施形態による液晶表示装置の作用に対し具体的に説明する。

第 1 データ線 6 2 a と連結された第 1 副画素電極 8 2 a に相対的に高いデータ電圧が印加され、第 2 データ線 6 2 b と連結された第 2 副画素電極 8 2 b に相対的に低いデータ電圧が印加されることによって液晶表示装置の側面視認性を向上させることができる。

特に低い階調で液晶表示装置が動作する場合、相対的に高いデータ電圧が印加される第 1 副画素電極 8 2 a によってのみ液晶が実質的に動作し第 2 副画素電極 8 2 b には電圧が印加されない。この場合、第 2 副画素電極 8 2 b には上部表示板の共通電極 9 0 と実質的に同一な電圧が印加されるため、第 2 副画素電極 8 2 b の上に配置された液晶分子はその方向子が下部表示板に対し垂直をなすように配向される。したがって、バックライトから放出された光は第 2 副画素電極 8 2 b を通過できず遮蔽される。

高い階調で液晶表示装置が動作する場合、液晶表示装置の全体的な輝度が高いため光漏れ現象が大ききは問題とならない。したがって、低い階調で液晶表示装置が動作する時、光漏れ現象を防止することが重要である。一般的に第 1 および第 2 データ線 6 2 a、6 2 b 周辺で光漏れ現象が発生する。しかし、本発明の一実施形態のように第 2 副画素電極 8 2 b を第 1 および第 2 データ線 6 2 a、6 2 b と重畳させて配置し、低い階調で液晶表示装置を動作させる場合、第 2 副画素電極 8 2 b によって、これを通過する光が遮蔽されるため第 1 および第 2 データ線 6 2 a、6 2 b 周辺で発生する光漏れ現象を防止することができる。

また上部表示板のブラックマトリックス 9 4 の面積を広げずに第 1 副画素電極 8 2 a を覆っている第 2 副画素電極 8 2 b を利用して、光漏れ現象を防止するため、液晶表示装置の開口率 (a p e r t u r e r a t i o) を高めることができる。

相対的に高い電圧が印加される第 1 副画素電極 8 2 a は第 1 および第 2 データ線 6 2 a、6 2 b との各カップリングキャパシタンスが不一致な場合、液晶表示装置の表示特性が低下し得る。したがって第 1 副画素電極 8 2 a が第 1 および第 2 データ線 6 2 a、6 2 b と重畳しないように配置し、第 1 副画素電極 8 2 a と第 1 および第 2 データ線 6 2 a、6 2 b とのカップリングキャパシタンス自体を減らすことによって、このようなカップリングキャパシタンスが液晶表示装置の表示特性に影響を与えることを防止することができる。

以下、図 8 を参照して、本発明の他の実施形態による液晶表示装置の下部表示板に対して詳細に説明する。ここで図 8 は、本発明の他の実施形態による図 1 の B 型画素を含む下部表示板の配置図である。説明の便宜上、以前実施形態の図面 (図 3 A ないし図 7 B) に示された各部材と同一機能を有する部材は同一符号で表してその説明は省略し、以下差異点を中心に説明する。

図 8 に図示されたように、第 1 ドレイン電極 6 6 a は、第 1 コンタクトホール 7 6 a を介して、第 2 副画素電極 8 2 b と接続し、第 2 ドレイン電極 6 6 b は、第 2 コンタクトホール 7 6 b を介して第 1 副画素電極 8 2 a と接続する。第 2 データ線 6 2 b と連結された第 1 副画素電極 8 2 a に相対的に高いデータ電圧が印加され、第 1 データ線 6 2 a と連結された第 2 副画素電極 8 2 b に相対的に低いデータ電圧が印加されることによって、液晶表示装置の側面視認性を向上させることができる。

このような構造の液晶表示装置の場合、前述の実施形態と同様に第 1 および第 2 データ線 6 2 a、6 2 b 周辺で発生する光漏れ現象を防止することができ、液晶表示装置の開口率を高めることができる。また第 1 副画素電極 8 2 a と第 1 および第 2 データ線 6 2 a、6 2 b とのカップリングキャパシタンスを減らすことによって、液晶表示装置の表示特性

が低下することを防止することができる。

以上添付された図面を参照して、本発明の実施形態を説明したが、本発明が属する技術分野で通常の知識を有する者は本発明がその技術的思想や必須の特徴を変更せずとも、他の具体的な形態で実施され得るということを理解することができるはずである。したがって以上で記述した実施形態はすべての面で例示的なものであり、限定的ではないことを理解しなければならない。

【産業上の利用可能性】

【0007】

本発明の液晶表示装置は、TV、モニター、PMP (Portable Multimedia Player)、PDA (Personal Digital Assistant)、携帯用DVD (Digital Versatile Disk) プレーヤ、携帯電話 (cellular phone) 等に適用される。ただし、上記で言及した装置は例示的なものに過ぎない。

【図面の簡単な説明】

【0008】

【図1】図1は本発明の一実施形態による液晶表示装置の画素アレイを概略的に示す図である。

【図2】図2は図1の液晶表示装置のある画素に対する等価回路図である。

【図3A】図3Aは本発明の一実施形態による図1のA型画素を含む下部表示板の配置図である。

【図3B】図3Bは図3Aの下部表示板をIII b - III b' 線で切った断面図である。

【図3C】図3Cは図3Aの下部表示板をIII c - III c' 線およびIII c' - III c'' 線で切った断面図である。

【図4】図4は図3Aの下部表示板と結合する上部表示板の配置図である。

【図5】図5は図3Aの下部表示板と図4の上部表示板を含む液晶表示装置の配置図である。

【図6】図6は図5の画素電極とブラックマトリックスの配置図である。

【図7A】図7Aは図5の液晶表示装置をVII a - VII a' 線およびVII a' - VII a'' 線で切った断面図である。

【図7B】図7Bは図5の液晶表示装置をVII b - VII b' 線 (船) およびVII b' - VII b'' 線 (船) で切った断面図である。

【図8】本発明の他の実施形態による図1のB型画素を含んだ下部表示板の配置図である。

【符号の説明】

【0009】

- 10 絶縁基板
- 22 ゲ - ト線
- 26 a、26 b ゲ - ト電極
- 27 ストレ - ジ電極
- 28 ストレ - ジ線
- 30 ゲ - ト絶縁膜
- 40 a、40 b 半導体層
- 55 a、56 a オ - ミックコンタクト層
- 62 a、62 b デ - タ線
- 65 a、65 b ソ - ス電極
- 66 a、66 b ドレ - ン電極
- 70 保護膜
- 76 a、76 b コンタクトホ - ル
- 82 画素電極
- 82 a、82 b 副画素電極

10

20

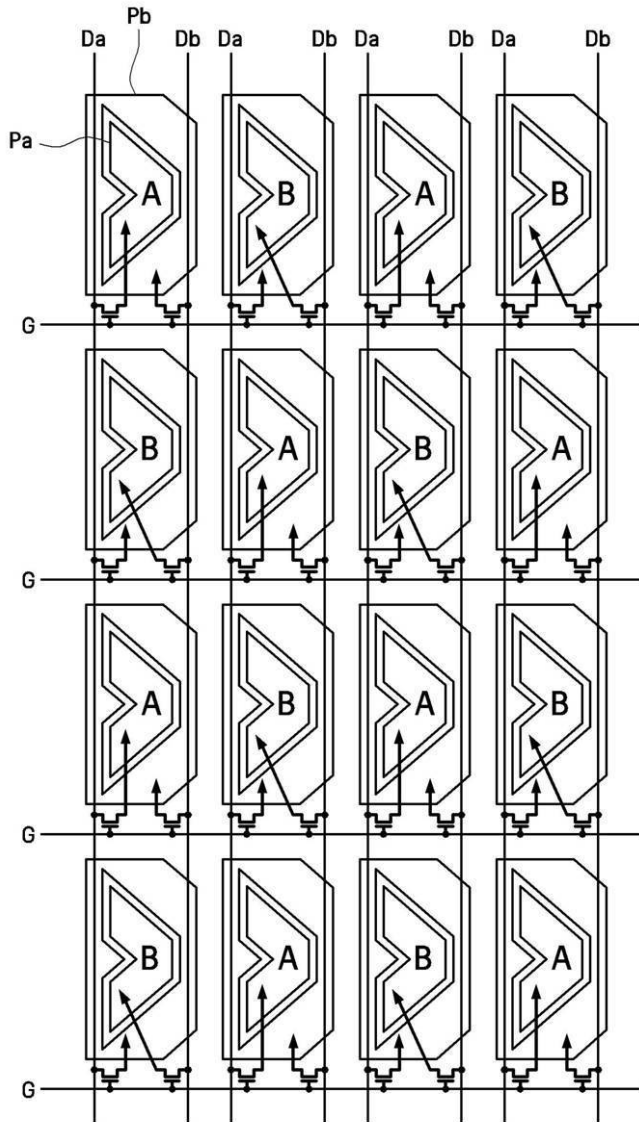
30

40

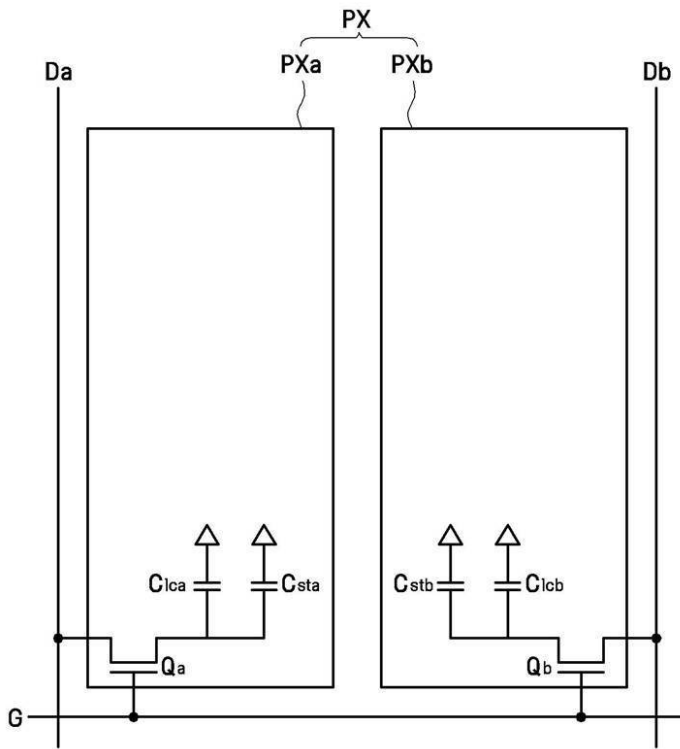
50

8 3	間 隙
8 3 a	斜 線 部
8 3 b	縦 部
8 4	第 1 ドメイン分割手段
8 5	ノ ッ チ
9 0	共 通 電 極
9 2	第 2 ドメイン分割手段
9 3	ノ ッ チ
9 4	ブ ラ ッ ク マ ト リ ッ ク ス
9 4 a	凹 部
9 4 b	凸 部
1 0 0	絶 縁 基 板
1 1 0	オ - バ - コ - ト 層
1 2 0	液 晶 層

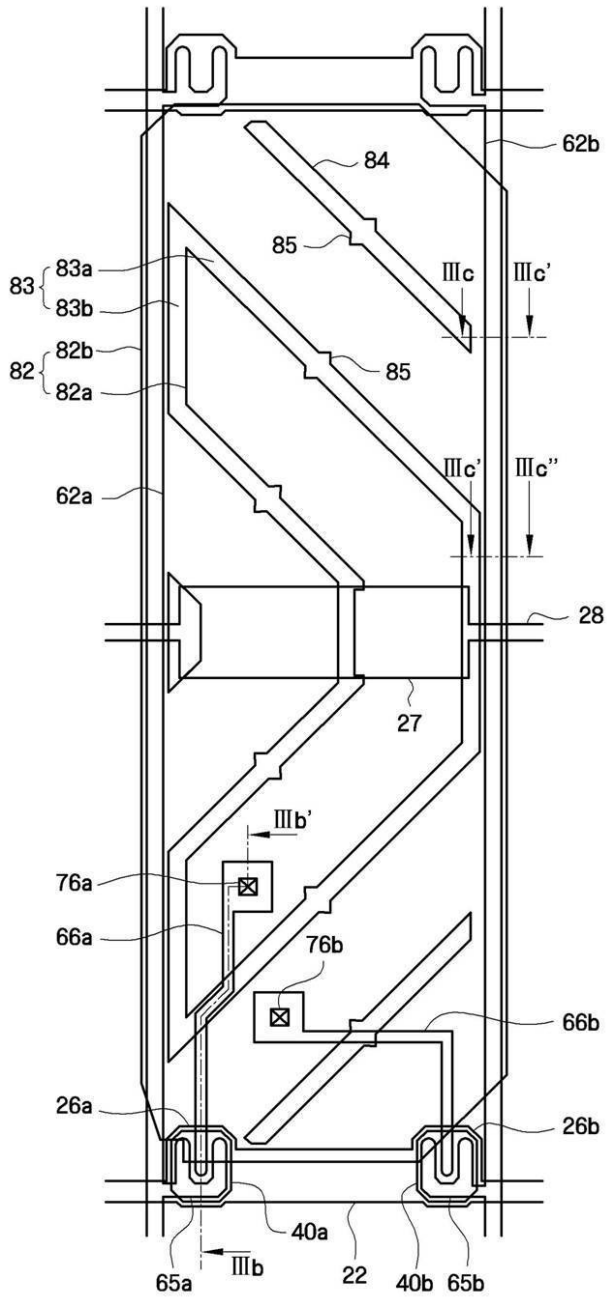
【 図 1 】



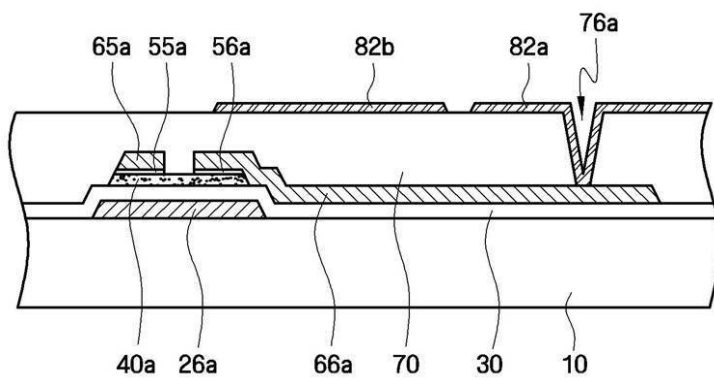
【 図 2 】



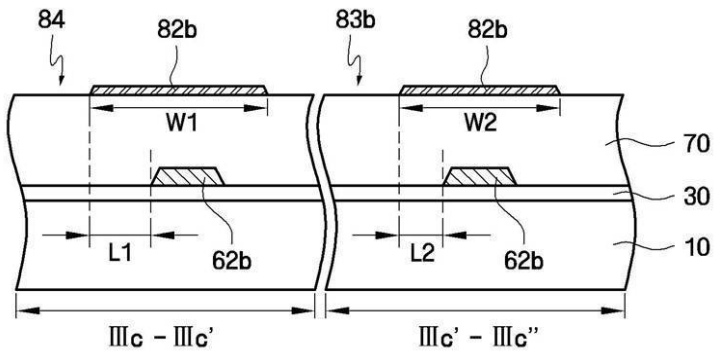
【図 3 A】



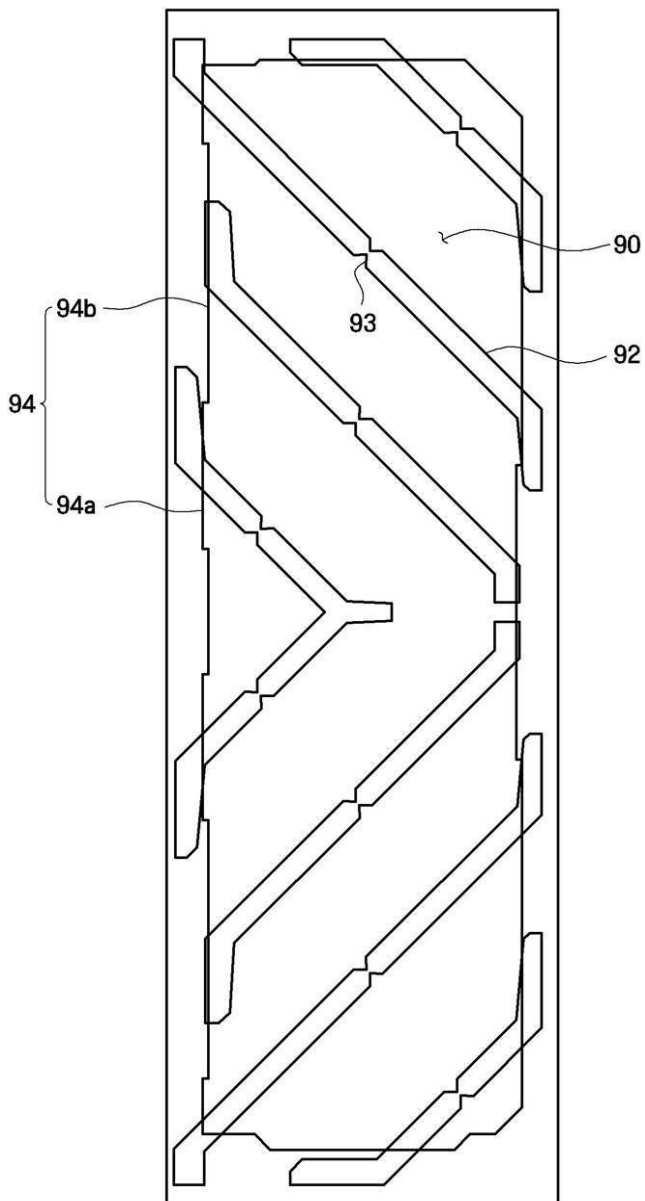
【図 3 B】



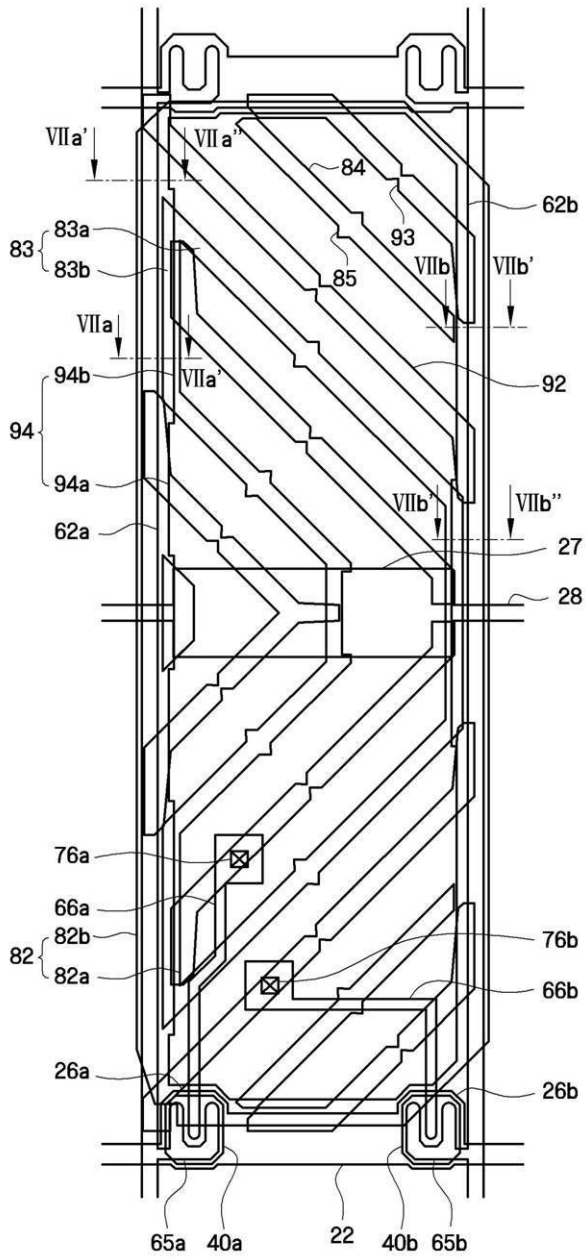
【図 3 C】



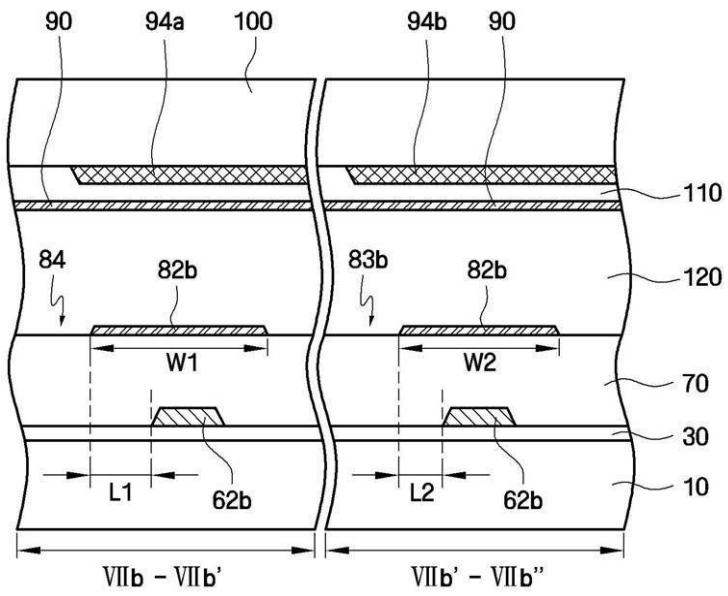
【図 4】



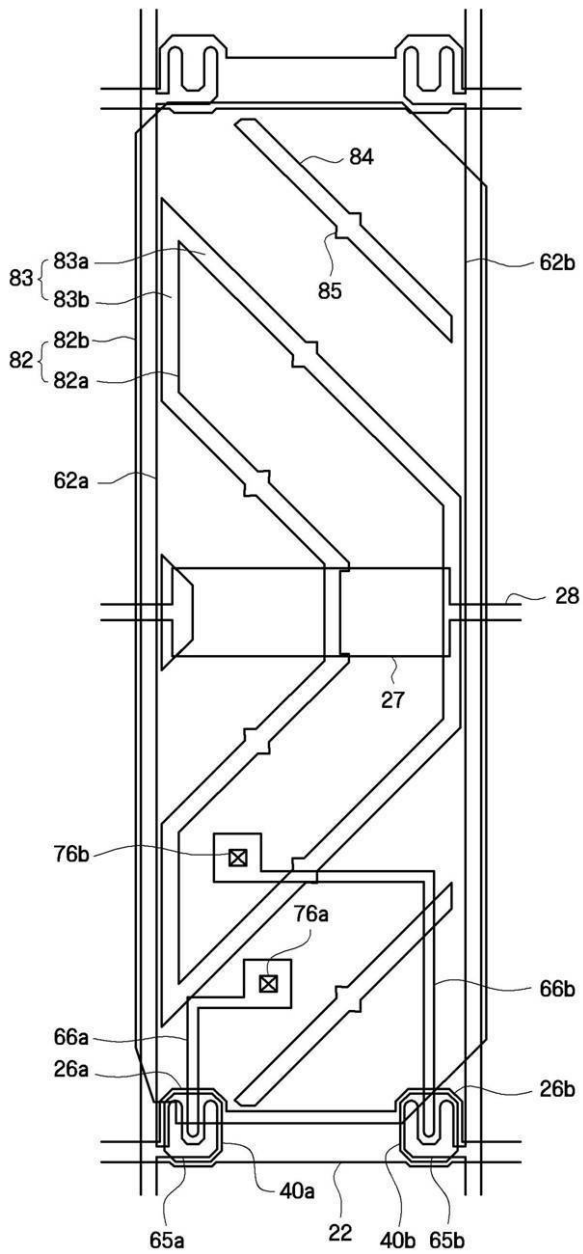
【図 5】



【図 7 B】



【図 8】



フロントページの続き

(72)発明者 李 成 榮

大韓民国京畿道安養市萬安區石水洞 3 2 3 - 6 番地 2 層

(72)発明者 宋 榮 九

大韓民国忠清南道天安市白石洞ホバンレジエンシービル 1 0 1 棟 4 0 1 號

(72)発明者 趙 允 淨

大韓民国忠清南道牙山市湯井面三星クリスタルズ寄宿舍ビチドン 3 0 3 號

F ターム(参考) 2H092 GA13 GA50 GA51 HA04 JA26 JA46 JA47 JB05 JB13 JB23
JB32 JB42 JB52 JB64 JB69 KA05 KA12 KA18 KB04 NA01
NA07 PA06 PA08 PA09
2H093 NA16 NA53 NA54 NC18 NC34 NC35 NC40 ND05 ND06 ND09
ND12 ND15 NE03 NE06 NH12

专利名称(译)	液晶表示装置		
公开(公告)号	JP2008225436A	公开(公告)日	2008-09-25
申请号	JP2007204079	申请日	2007-08-06
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	李成榮 宋榮九 趙允淨		
发明人	李 成 榮 宋 榮 九 趙 允 淨		
IPC分类号	G02F1/1343 G02F1/133		
CPC分类号	G02F1/134336 G02F1/133512 G02F1/13624 G02F1/136286 G02F1/1393 G02F2001/134345		
FI分类号	G02F1/1343 G02F1/133.550		
F-TERM分类号	2H092/GA13 2H092/GA50 2H092/GA51 2H092/HA04 2H092/JA26 2H092/JA46 2H092/JA47 2H092/JB05 2H092/JB13 2H092/JB23 2H092/JB32 2H092/JB42 2H092/JB52 2H092/JB64 2H092/JB69 2H092/KA05 2H092/KA12 2H092/KA18 2H092/KB04 2H092/NA01 2H092/NA07 2H092/PA06 2H092/PA08 2H092/PA09 2H093/NA16 2H093/NA53 2H093/NA54 2H093/NC18 2H093/NC34 2H093/NC35 2H093/NC40 2H093/ND05 2H093/ND06 2H093/ND09 2H093/ND12 2H093/ND15 2H093/NE03 2H093/NE06 2H093/NH12 2H193/ZA04 2H193/ZA08 2H193/ZA19 2H193/ZD23 2H193/ZD24 2H193/ZD32 2H193/ZD34 2H193/ZF59 2H193/ZP03		
优先权	1020070024481 2007-03-13 KR		
其他公开文献	JP5148202B2 JP2008225436A5		
外部链接	Espacenet		

摘要(译)

提供一种能够提高显示质量的液晶显示装置。液晶显示装置包括：第一绝缘基板；形成在第一绝缘基板上并在第一方向上延伸的栅极线；绝缘且相交并且在第二方向上彼此分离的栅极线。在第一和第二数据线中，具有通过与第一和第二数据线彼此不同的数据电压彼此分开的第一和第二子像素电极的像素电极，以及第二子像素电极 像素电极的至少一部分与第一和第二数据线重叠，第二绝缘基板面对第一绝缘基板，并在形成在第二绝缘基板上的第一和第二数据线上延伸，包括具有不平坦形状的黑矩阵和介于第一绝缘基板和第二绝缘基板之间的液晶层。[选择图]图5

