

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2006-323097
(P2006-323097A)

(43) 公開日 平成18年11月30日(2006.11.30)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1345 (2006.01)	GO2F 1/1345	2H092
GO2F 1/133 (2006.01)	GO2F 1/133 525	2H093
GO2F 1/1368 (2006.01)	GO2F 1/133 550	5C094
GO9F 9/00 (2006.01)	GO2F 1/1368	5G435
GO9F 9/30 (2006.01)	GO9F 9/00 346A	
審査請求 未請求 請求項の数 14 O L (全 10 頁) 最終頁に続く		

(21) 出願番号	特願2005-145732 (P2005-145732)	(71) 出願人	302020207
(22) 出願日	平成17年5月18日 (2005.5.18)		東芝松下ディスプレイテクノロジー株式会社
			東京都港区港南4-1-8
		(74) 代理人	100083806
			弁理士 三好 秀和
		(74) 代理人	100100712
			弁理士 岩▲崎▼ 幸邦
		(74) 代理人	100100929
			弁理士 川又 澄雄
		(74) 代理人	100108707
			弁理士 中村 友之
		(74) 代理人	100095500
			弁理士 伊藤 正和
		最終頁に続く	

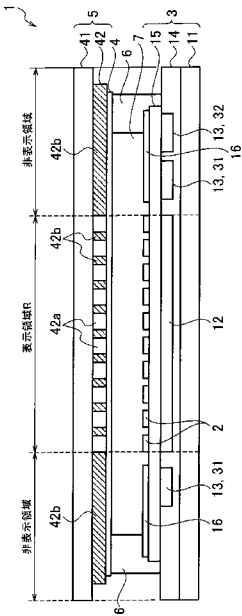
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 電圧が印加された電気回路により発生する電界によって直流電圧が液晶に印加されることを防止し、液晶の劣化を抑える。

【解決手段】 液晶表示装置 1 において、基板 1 1 と、その基板 1 1 上に設けられ複数の画素電極 2 を有する画素回路 1 2 と、基板 1 1 上の画素回路 1 2 が設けられた領域外に設けられ画素回路 1 2 に接続された電気回路 1 3 と、画素回路 1 2 及び電気回路 1 3 に対向させて設けられた対向電極 4 と、基板 1 1 と対向電極 4 との間に設けられた液晶層 7 と、電気回路 1 3 と液晶層 7 との間に位置付けられ電気回路 1 3 上に絶縁層 1 5 を介して設けられた導電層 1 6 とを備える。

【選択図】 図 2



【特許請求の範囲】

【請求項 1】

基板と、
前記基板上に設けられ、複数の画素電極を有する画素回路と、
前記基板上の前記画素回路が設けられた領域外に設けられ、前記画素回路に接続された電気回路と、
前記画素回路及び前記電気回路に対向させて設けられた対向電極と、
前記基板と前記対向電極との間に設けられた液晶層と、
前記電気回路と前記液晶層との間に位置付けられ、前記電気回路上に絶縁層を介して設けられた導電層と、
を備えることを特徴とする液晶表示装置。

10

【請求項 2】

前記導電層の電位は、前記対向電極の電位と同じ電位であることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】

前記対向電極と前記導電層とを接続する接続部を備えることを特徴とする請求項 2 記載の液晶表示装置。

【請求項 4】

前記接続部は、前記画素回路と前記対向電極とを接続するトランスファであることを特徴とする請求項 3 記載の液晶表示装置。

20

【請求項 5】

前記導電層の電位は、前記対向電極の電位と略同じ電位であることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 6】

前記電気回路は、前記基板上の前記画素回路が設けられた領域の近傍に設けられていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 7】

前記電気回路と前記基板上の前記画素回路が設けられた領域との間の距離は $500\text{ }\mu\text{m}$ 以下であることを特徴とする請求項 6 記載の液晶表示装置。

【請求項 8】

前記電気回路は、 10 V 以上の高電圧が印加される電気回路であることを特徴とする請求項 1 記載の液晶表示装置。

30

【請求項 9】

前記画素回路は、複数の走査線及び複数の信号線を有しており、
前記電気回路は、前記複数の走査線及び前記複数の信号線を保護する保護回路であることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 10】

前記画素回路は、複数の走査線を有しており、
前記電気回路は、前記複数の走査線をそれぞれ駆動する走査線駆動回路を有することを特徴とする請求項 1 記載の液晶表示装置。

40

【請求項 11】

前記画素回路は、複数の信号線を有しており、
前記電気回路は、前記複数の信号線をそれぞれ駆動する信号線駆動回路を有することを特徴とする請求項 1 記載の液晶表示装置。

【請求項 12】

前記導電層は、前記画素電極と同じ材料により形成されていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 13】

前記画素電極は、インジウムスズ酸化物により形成されていることを特徴とする請求項 1 2 記載の液晶表示装置。

50

【請求項 1 4】

前記画素電極は、A 1 又は A 1 合金又は A g 合金により形成されていることを特徴とする請求項 1 2 記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、液晶表示装置に関する。

【背景技術】

【0 0 0 2】

液晶表示装置は、薄型で軽量及び低消費電力であるため、携帯情報端末、コンピュータ及びテレビ等に用いられている。特に、携帯電話等の携帯情報端末に用いられる液晶表示装置においては、表示性能の向上や消費電力の低減等が求められている。このため、コントラストを確保するノーマリブラック型の液晶表示装置や消費電力を抑える低電圧型の液晶表示装置等が開発されている。

【0 0 0 3】

このような液晶表示装置は、複数の画素電極を有するアレイ基板、そのアレイ基板上に設けられた駆動回路等の電気回路、各画素電極及び電気回路に対向する対向電極を有する対向基板、及びアレイ基板と対向基板との間に保持された液晶層等を備えている（特許文献 1 参照）。

【特許文献 1】特開平 1 1 - 2 0 2 3 6 7 号公報

【発明の開示】

【発明が解決しようとする課題】

【0 0 0 4】

ところで、電圧が電気回路に印加された場合には、対向電極と電気回路との間に電界が発生するため、直流電圧が液晶に印加されてしまう。これにより、直流電圧が印加された部分の液晶は劣化し、他の部分の液晶に悪影響を与えてしまう。特に、ノーマリブラック型や低電圧型の液晶表示装置では、その他の T N (Twisted Nematic) 型の液晶表示装置に比べ、液晶が直流電圧の印加に対して弱いため、液晶の劣化は著しく、液晶表示装置の信頼性が低下してしまう。

【0 0 0 5】

本発明は上記に鑑みてなされたものであり、その目的とするところは、電圧が印加された電気回路により発生する電界によって直流電圧が液晶に印加されることを防止し、液晶の劣化を抑えることである。

【課題を解決するための手段】

【0 0 0 6】

本発明の実施の形態に係る特徴は、液晶表示装置において、基板と、前記基板上に設けられ、複数の画素電極を有する画素回路と、前記基板上の前記画素回路が設けられた領域外に設けられ、前記画素回路に接続された電気回路と、前記画素回路及び前記電気回路に対向させて設けられた対向電極と、前記基板と前記対向電極との間に設けられた液晶層と、前記電気回路と前記液晶層との間に位置付けられ、前記電気回路上に絶縁層を介して設けられた導電層とを備えることである。

【0 0 0 7】

本発明では、電気回路と液晶層との間に位置付けて電気回路上に絶縁層を介して導電層を設けることによって、電圧が印加された電気回路により発生する電界は導電層により遮断されるので、直流電圧が液晶に印加されることは防止される。

【発明の効果】

【0 0 0 8】

本発明によれば、電圧が印加された電気回路により発生する電界によって直流電圧が液

10

20

30

40

50

晶に印加されることを防止し、液晶の劣化を抑えることができる。

【発明を実施するための最良の形態】

【0009】

(第1の実施の形態)

本発明の第1の実施の形態について図1及び図2を参照して説明する。

【0010】

第1の実施の形態に係る液晶表示装置1は、図1及び図2に示すように、複数の画素電極2を有するアレイ基板3、複数の画素電極2に対向する対向電極4を有する対向基板5、及びアレイ基板3と対向基板5との間にシール材6により設けられた液晶層7等を備えている。

10

【0011】

アレイ基板3は、図2に示すように、ガラス基板等の絶縁性を有する基板11、その基板11上に設けられ画素回路12及びその画素回路12に接続された電気回路13を有する回路層14、その回路層14上に設けられた絶縁層15、及びその絶縁層15上に設けられた導電層16から構成されている。

【0012】

ここで、電気回路13は、図1及び図2に示すように、基板11上の画素回路12が設けられた領域外に設けられている。基板11上の画素回路12が設けられた領域が表示領域Rであり、それ以外の領域が非表示領域である。表示領域Rは、液晶の配向状態の変化により画像を表示する領域である。

20

【0013】

画素回路12は、図1に示すように、互いに交差させて格子状(マトリクス状)に設けられた複数の走査線21及び複数の信号線22、各走査線21及び各信号線22に交差点毎にそれぞれ接続された複数のスイッチ素子23、各スイッチ素子23にそれぞれ接続された複数の画素電極2、各スイッチ素子23にそれぞれ接続された複数の補助容量24等から構成されている。なお、各画素電極2上には、配向膜(図示せず)が設けられている。

【0014】

スイッチ素子23は、例えば3端子を有するトランジスタである。このスイッチ素子23は、そのゲート電極を走査線21に接続し、そのソース電極を信号線22に接続し、さらに、そのドレイン電極を画素電極2及び補助容量24に接続することによって設けられている。スイッチ素子23としては、例えば薄膜トランジスタを用いる。また、補助容量24は、画素電極に印加された電圧を保持するための容量である。補助容量としては、例えばコンデンサ(キャパシタ)を用いる。画素電極2は透明導電性材料により形成されている。透明導電性材料としては、例えばインジウムスズ酸化物(ITO)を用いる。

30

【0015】

電気回路13は、図1に示すように、静電気等から各走査線21及び各信号線22を保護する保護回路31、各走査線21をそれぞれ駆動する走査線駆動回路32、及び各信号線22をそれぞれ駆動する信号線駆動回路33から構成されている。

【0016】

この電気回路13は画素回路12に接続されている。すなわち、各走査線21及び各信号線22は保護回路31に接続されており、各走査線21は保護回路31を介して走査線駆動回路32に接続されており、各信号線22は保護回路31を介して信号線駆動回路33に接続されている。また、電気回路13は表示領域Rの近傍に設けられている。ここで、第1の実施の形態では、保護回路31と表示領域Rとの間の距離は500μm以下である。

40

【0017】

保護回路31は、各走査線21及び各信号線22にそれぞれ接続される複数の保護ダイオードや電気配線等により構成されている。この保護回路31は、例えば、10V以上の高電圧が印加される電気回路である。

50

【 0 0 1 8 】

走査線駆動回路 3 2 は、液晶制御回路等の外部回路から入力される制御信号に基づいて、各走査線 2 1 に対し 1 走査線毎 (1 水平走査期間毎) に走査信号を順次出力することで、各走査線 2 1 をそれぞれ駆動する回路である。この走査線駆動回路 3 2 は、シフトレジスタやバッファ、電気配線等により構成されている。なお、走査信号はスイッチ素子 2 3 を駆動 (オン) する信号である。

【 0 0 1 9 】

信号線駆動回路 3 3 は、液晶制御回路等の外部回路から入力される制御信号に基づいて、各信号線 2 2 に対し走査信号に同期させて画像信号をそれぞれ出力することで、各信号線 2 2 をそれぞれ駆動する回路である。この信号線駆動回路 3 3 は、シフトレジスタやバッファ、スイッチ、電気配線等により構成されている。なお、画像信号は画像データに基づいて画素電極 2 に電圧を与える信号である。

10

【 0 0 2 0 】

導電層 1 6 は、図 2 に示すように、液晶層 7 と電気回路 1 3 との間に位置付けられおり、電気回路 1 3 上に絶縁層 1 5 を介して設けられている。この導電層 1 6 は、図 1 に示すように、基板 1 1 上の表示領域 R を避けて表示領域 R 外 (非表示領域) のほぼ全面に枠状に形成されている。このような導電層 1 6 は、電気回路 1 3 により発生する電界を遮断 (シールド) するシールド電極として機能する。ここで、導電層 1 6 は、画素電極 2 と同じ材料により形成されている。したがって、画素電極 2 の材料としてインジウムスズ酸化物 (I T O) を用いた場合には、導電層 1 6 もインジウムスズ酸化物により形成される。

20

【 0 0 2 1 】

対向基板 5 は、図 2 に示すように、ガラス基板等の絶縁性を有する基板 4 1、その基板 4 1 上に設けられたカラーフィルタ基板 4 2、及びそのカラーフィルタ基板 4 2 上に設けられた対向電極 4 から構成されている。この対向基板 5 は、アレイ基板 3 に対向させ、アレイ基板 3 から所定距離だけ離間させて設けられている。なお、対向電極 4 上には、配向膜 (図示せず) が設けられている。

【 0 0 2 2 】

カラーフィルタ基板 4 2 は、カラーフィルタ 4 2 a 及び遮光層 (例えばブラックマトリクス) 4 2 b から構成されている。カラーフィルタ 4 2 a は、赤、緑及び青の画素を周期的に有するフィルタであり、表示領域 R の全面に設けられている。また、遮光層 4 2 b は表示領域 R 内に画素の境界部を形成するように設けられ、さらに、表示領域 R 外に枠状に設けられている。

30

【 0 0 2 3 】

加えて、液晶表示装置 1 は、図 1 に示すように、対向電極 4 と導電層 1 6 とを接続する接続部 5 1、及び液晶制御回路等の外部回路に接続される O L B (Outer Lead Bonding) パッド 5 2 等を備えている。

【 0 0 2 4 】

接続部 5 1 は、画素回路 1 2 (例えば補助容量 2 4 の一端) と対向電極 4 とを接続するトランスファである。この接続部 5 1 は、基板 1 1 上の表示領域 R 外 (非表示領域) に設けられている。なお、接続部 5 1 は導電性材料により形成されている。

40

【 0 0 2 5 】

O L B パッド 5 2 は、外部回路に接続される複数の接続パッドを有するボンディングパッドである。この O L B パッド 5 2 には、走査線駆動回路 3 2 及び信号線駆動回路 3 3 等が接続されている。なお、走査線駆動回路 3 2 及び信号線駆動回路 3 3 は、外部回路から O L B パッド 5 2 を介して各種の制御信号を受信する。

【 0 0 2 6 】

このような構成の液晶表示装置 1 は、走査線駆動回路 3 2 により、複数の走査線 2 1 に対して 1 走査線毎に走査信号を順方向又は逆方向に順次出力し、 1 走査線毎に複数のスイッチ素子 2 3 を駆動する。次いで、液晶表示装置 1 は、信号線駆動回路 3 3 により、スイッチ素子 2 3 が駆動状態 (オン状態) にある走査線 2 1 に接続された複数の画素電極 2 及

50

び補助容量 2 4 に画像信号を走査信号に同期させて 1 走査線毎に順次書き込む。これにより、画素電極 2 と対向電極 4 との間の液晶層 7 の透過光量が変化する。このような書込動作により、所定の画像データに基づく画像信号が全ての画素（画素電極 2）に書き込まれ、1 フレーム分の画像が表示される。

【0027】

この表示動作を行う場合には、電圧が走査線駆動回路 3 2 及び信号線駆動回路 3 3 に印加される。また、静電気が発生した場合にも、電圧が保護回路 3 1 に印加される。このようにして、それらの保護回路 3 1、走査線駆動回路 3 2 及び信号線駆動回路 3 3 等の電気回路 1 3 に電圧が印加されても、その電圧印加により電気回路 1 3 から発生する電界は導電層 1 6 により遮断される。これにより、直流電圧が液晶層 7 に印加されることは防止される。 10

【0028】

このように第 1 の実施の形態によれば、液晶層 7 と電気回路 1 3 との間に位置付けて電気回路 1 3 上に絶縁層 1 5 を介して導電層 1 6 を設けることによって、電圧が印加された電気回路 1 3 により発生する電界は導電層 1 6 により遮断されるので、直流電圧が液晶層 7 に印加されることは防止される。したがって、電圧が印加された電気回路 1 3 により発生する電界によって直流電圧が液晶層 7 に印加されることを防止し、液晶の劣化を抑えることができる。

【0029】

また、導電層 1 6 の電位を対向電極 4 の電位と同じ電位にすることによって、導電層 1 6 と対向電極 4 との間に電界が発生しなくなるので、より確実に直流電圧が液晶層 7 に印加されることを防止し、液晶の劣化を抑えることができる。 20

【0030】

また、対向電極 4 と導電層 1 6 とを接続する接続部 5 1 を用いることによって、導電層 1 6 に供給する電圧を調整する必要がなく、簡単な構成で導電層 1 6 の電位を対向電極 4 の電位と同じ電位にすることができる。特に、接続部 5 1 として対向電極 4 と画素回路 1 2 とを接続するトランスファを用いることによって、対向電極 4 と導電層 1 6 とを接続する配線パターン等を新たに設ける必要がないので、歩留まりの悪化及び液晶表示装置 1（液晶セル）の外形サイズの拡大を防止することができる。

【0031】

また、基板 1 1 上の画素回路 1 2 が設けられた領域、すなわち表示領域 R の近傍に電気回路 1 3 を設けることによって、基板 1 1 を小さくすることが可能になるので、液晶表示装置 1 の小型化を実現することができる。特に、電気回路 1 3 と表示領域 R との間の距離を 500 μm 以下にすることによって、基板 1 1 の小型化が向上する。このように電気回路 1 3 と表示領域 R とが近い場合でも、導電層 1 6 により表示領域 R に近い部分の液晶層 7 の劣化が抑えられるので、液晶表示装置の信頼性を向上させることができる。 30

【0032】

また、電気回路 1 3 として保護回路 3 1 を設けることによって、液晶表示装置 1 の故障を防止し、液晶表示装置 1 の信頼性を向上させることができる。特に、保護回路 3 1 として 10 V 以上の高電圧が印加される回路を用いた場合でも、導電層 1 6 により液晶層 7 の劣化を防止することができる。 40

【0033】

また、導電層 1 6 を画素電極 2 と同じ材料により形成することによって、導電層 1 6 と画素電極 2 とを同一工程で製造することが可能になるので、製造の簡略化を実現することができる。

【0034】

（第 2 の実施の形態）

本発明の第 2 の実施の形態について図 3 及び図 4 を参照して説明する。

【0035】

本発明の第 2 の実施の形態は、基本的に第 1 の実施の形態と同様である。第 2 の実施の 50

形態では、第 1 の実施の形態との相違点について説明する。なお、第 1 の実施の形態で説明した部分と同一部分は同一符号で示し、その説明は省略する。

【0036】

第 2 の実施の形態と第 1 の実施の形態との相違点は、図 3 及び図 4 に示すように、導電層 16 が、走査線駆動回路 32 及び信号線駆動回路 33 上に絶縁層 15 を介して設けられず、保護回路 31 上に絶縁層 15 を介して設けられている点である。

【0037】

詳述すると、導電層 16 は、図 4 に示すように、液晶層 7 と保護回路 31 との間に位置付けられおり、保護回路 31 上に絶縁層 15 を介して設けられている。この導電層 16 は、図 3 に示すように、基板 11 上の表示領域 R を避けて表示領域 R 外（非表示領域）の部分領域に棒状に形成されている。この部分領域は、保護回路 31 を含む領域であって走査線駆動回路 32 及び信号線駆動回路 33 を含まない領域である。このような導電層 16 は、保護回路 31 により発生する電界を遮断（シールド）するシールド電極として機能する。なお、導電層 16 と対向電極 4 とは、接続部 51 により接続されている。

10

【0038】

このように第 2 の実施の形態によれば、液晶層 7 と保護回路 31 との間に導電層 16 を設けることによって、電圧が印加された保護回路 31 により発生する電界は導電層 16 により遮断されるので、直流電圧が液晶層 7 に印加されることは防止される。したがって、電圧が印加された保護回路 31 により発生する電界によって直流電圧が液晶に印加されることを防止し、液晶の劣化を抑えることができる。

20

【0039】

また、基板 11 上の非表示領域の一部分だけに導電層 16 を設けることによって、第 1 の実施の形態に比べ、導電層 16 を形成する材料の使用量が減少するので、低価格化を実現することができる。

【0040】

このように走査線駆動回路 32 上及び信号線駆動回路 33 上に絶縁層 15 を介して導電層 16 を設けない場合でも、表示領域 R に近い部分の液晶層 7 の劣化が抑えられるので、液晶表示装置の信頼性を向上させることができる。例えば、第 2 の実施の形態の液晶表示装置 1 に対して温度 60、湿度 90% の高温高湿試験を行った場合には、液晶の耐久時間は従来に比べ約 2 倍以上に改善することが確認されている。

30

【0041】

（他の実施の形態）

なお、第 1 及び第 2 の各実施の形態においては、複数の走査線 21 及び複数の信号線 22 を格子状に設けているが、これに限るものではない。

【0042】

また、第 1 及び第 2 の各実施の形態においては、導電層 16 の電位を対向電極 4 の電位と同じ電位にしているが、これに限るものではなく、対向電極 4 の電位に近い電位、すなわち対向電極 4 の電位と略同じ電位にするようにしてもよい。この場合の電位は、液晶層 7 を形成する材料に依存するが、対向電極 4 と導電層 16 との間に発生する電界が液晶層 7 を劣化させない程度の電位である。なお、導電層 16 に印加する電圧としては、直流電圧又は交流電圧のどちらの電圧を用いてもよい。

40

【0043】

また、第 1 及び第 2 の各実施の形態においては、画素電極 2 を透明電極として用いているが、これに限るものではなく、例えば反射電極として用いるようにしてもよい。この場合には、反射電極は、例えば Al 又は Al 合金又は Ag 合金等により形成される。

【0044】

また、第 1 及び第 2 の各実施の形態においては、導電層 16 を画素電極 2 と同じ材料により形成しているが、これに限るものではない。また、導電層 16 をインジウムスズ酸化物により形成しているが、これに限るものではなく、例えば Al 又は Al 合金又は Ag 合金により形成するようにしてもよい。

50

【図面の簡単な説明】

【 0 0 4 5 】

【図 1】 本発明の第 1 の実施の形態に係る液晶表示装置の概略構成を示す平面図である。

【図 2】 図 1 に示す液晶表示装置の A - A 線断面図である。

【図 3】 本発明の第 2 の実施の形態に係る液晶表示装置の概略構成を示す平面図である。

【図 4】 図 3 に示す液晶表示装置の B - B 線断面図である。

【符号の説明】

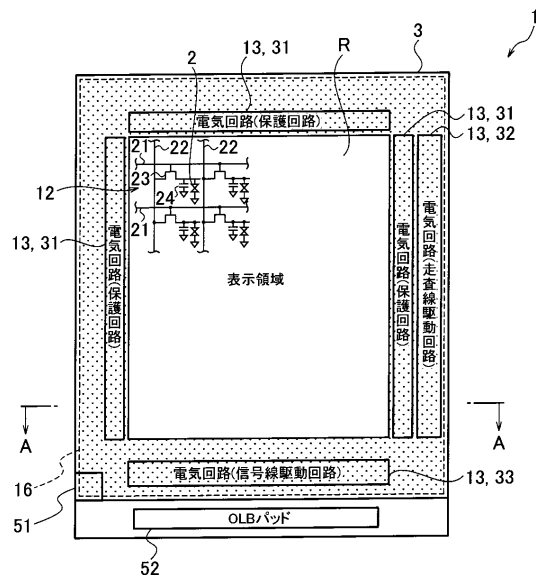
【 0 0 4 6 】

- 1 液晶表示装置
- 2 画素電極
- 4 対向電極
- 7 液晶層
- 1 1 基板
- 1 2 画素回路
- 1 3 電気回路
- 1 5 絶縁層
- 1 6 導電層
- 3 1 保護回路
- 3 2 走査線駆動回路
- 3 3 信号線駆動回路
- 5 1 接続部

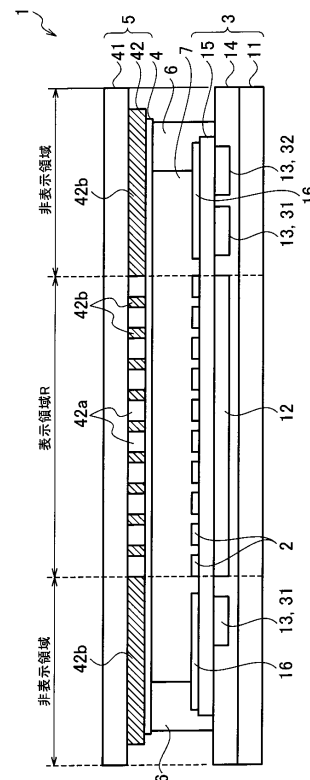
10

20

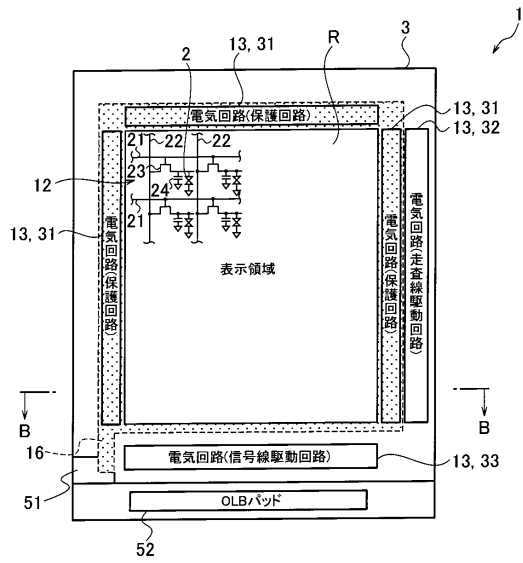
【図 1】



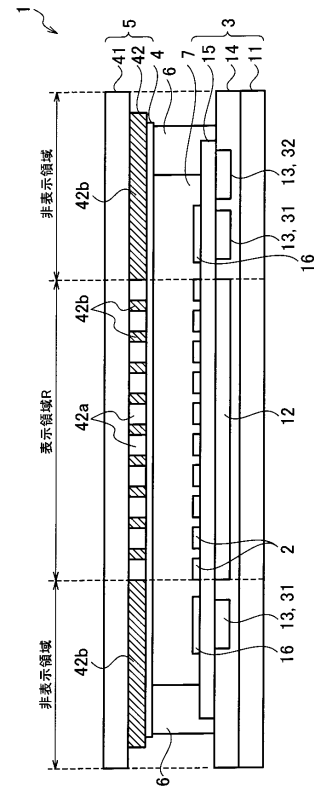
【図 2】



【 図 3 】



【 図 4 】



フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
G 0 9 F 9/30 3 3 0 Z

(74)代理人 100101247
弁理士 高橋 俊一

(74)代理人 100098327
弁理士 高松 俊雄

(72)発明者 木村 裕之
東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内

Fターム(参考) 2H092 GA34 GA36 GA59 GA60 HA03 HA12 HA13 JA24 JB11 JB57
KB24 KB25 NA11 PA06 RA10
2H093 NA16 NC09 NC11 NC34 ND12 ND35 NE03 NG20
5C094 AA21 AA37 BA43 DB01 EA07 FB12
5G435 AA14 AA16 BB12 EE37 HH12

专利名称(译)	液晶表示装置		
公开(公告)号	JP2006323097A	公开(公告)日	2006-11-30
申请号	JP2005145732	申请日	2005-05-18
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	木村裕之		
发明人	木村 裕之		
IPC分类号	G02F1/1345 G02F1/133 G02F1/1368 G09F9/00 G09F9/30		
FI分类号	G02F1/1345 G02F1/133.525 G02F1/133.550 G02F1/1368 G09F9/00.346.A G09F9/30.330.Z G09F9/30.330		
F-TERM分类号	2H092/GA34 2H092/GA36 2H092/GA59 2H092/GA60 2H092/HA03 2H092/HA12 2H092/HA13 2H092/JA24 2H092/JB11 2H092/JB57 2H092/KB24 2H092/KB25 2H092/NA11 2H092/PA06 2H092/RA10 2H093/NA16 2H093/NC09 2H093/NC11 2H093/NC34 2H093/ND12 2H093/ND35 2H093/NE03 2H093/NG20 5C094/AA21 5C094/AA37 5C094/BA43 5C094/DB01 5C094/EA07 5C094/FB12 5G435/AA14 5G435/AA16 5G435/BB12 5G435/EE37 5G435/HH12 2H192/AA24 2H192/EA22 2H192/EA43 2H192/FA73 2H192/FB02 2H192/GA04 2H192/GA31 2H193/ZA04 2H193/ZP03		
代理人(译)	三好秀 中村智之 伊藤雅一 高桥俊 高松俊夫		
外部链接	Espacenet		

摘要(译)

通过由施加了电压的电路产生的电场，可以防止将DC电压施加到液晶上，从而可以抑制液晶的劣化。在液晶显示装置(1)中，基板(11)，设置在基板(11)上并具有多个像素电极(2)的像素电路(12)，以及在设有像素电路(12)的区域的外侧设置在基板(11)上的像素。连接至电路12的电路13，设置成面对像素电路12和电路13的对电极4，设置在基板11和对电极4之间的液晶层7以及电路。导电层(16)位于液晶层(7)和液晶层(7)之间，并经由绝缘层(15)设置在电路(13)上。[选择图]图2

