

特開2002 - 268060

(P2002 - 268060A)

(43)公開日 平成14年9月18日(2002.9.18)

(51) Int. Cl. ⁷	識別記号	F I	テマコード* (参考)	
G 0 2 F 1/1335	520	G 0 2 F 1/1335	520	2 H 0 9 1
	500		500	2 H 0 9 2
1/1368		1/1368		

審査請求 未請求 請求項の数 100 L (全 12数)

(21)出願番号 特願2001 - 66574(P2001 - 66574)

(22)出願日 平成13年3月9日(2001.3.9)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)發明者 阿武 恒一

千葉県茂原市早野3300番地 株式会社日立
製作所ディスプレイグループ内

(72)発明者 佐々木 亨

千葉県茂原市早野3300番地 株式会社日立
製作所ディスプレイグループ内

(74)代理人 100083552

弁理士 秋田 収喜

[最終頁に続く](#)

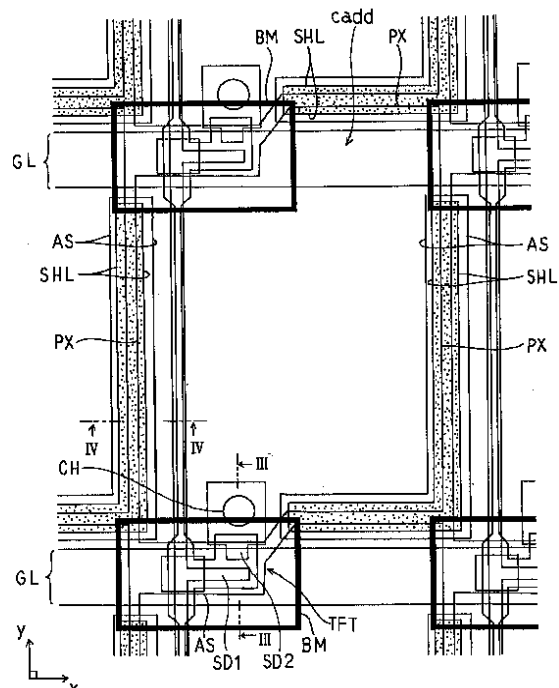
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 信号線による光反射を無くすることができる。
バックライトからの光漏れを防止することができる。

【解決手段】 絶縁基板上に形成された複数のゲート信号線と、これらゲート信号線と交差して形成された複数のドレイン信号線と、これら各信号線に囲まれた画素領域に、前記ゲート信号線とドレイン信号線とに接続された薄膜トランジスタと、この薄膜トランジスタに接続された反射電極とを具備し、前記反射電極と隣接する他の画素領域における反射電極との間にそれら辺にまで重畳させて遮光膜と半導体層の順次積層体が形成されている。

图 1



【特許請求の範囲】

【請求項 1】 絶縁基板上に形成された複数のゲート信号線と、これらゲート信号線と交差して形成された複数のドレイン信号線と、

これら各信号線に囲まれた画素領域に、前記ゲート信号線とドレイン信号線とに接続された薄膜トランジスタと、この薄膜トランジスタに接続された反射電極とを具備し、

前記反射電極と隣接する他の画素領域における反射電極との間にそれらの辺にまで重畳させて遮光膜と半導体層の順次積層体が形成されていることを特徴とする液晶表示装置。

【請求項 2】 反射電極と隣接する他の画素領域における反射電極との間は前記ゲート信号線あるいはドレイン信号線の形成領域に隣接して設けられていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】 遮光膜はゲート信号線あるいはドレイン信号線の形成領域に隣接して設けられていることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】 遮光膜は前記ゲート信号線と同層で形成され、半導体層は薄膜トランジスタのそれと同層で形成されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】 ドレイン信号線はその全幅にわたって反射電極の下層に該反射電極と重畳されて形成されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 6】 反射電極と隣接する他の画素領域における反射電極との間は異なる色のカラーフィルタの境界部が位置づけられていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 7】 反射電極と隣接する他の画素領域における反射電極との間は緑あるいは青のカラーフィルタが形成されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 8】 反射電極と隣接する他の画素領域における反射電極との間は異なる色のカラーフィルタの重畳部が位置付けられていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 9】 反射電極と隣接する他の画素領域における反射電極との間は異なる色のカラーフィルタの重畳部が位置付けられ、その少なくとも一方のカラーフィルタは緑あるいは青であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 10】 カラーフィルタは前記絶縁基板に対して液晶を介して対向配置される他の絶縁基板側に形成されていることを特徴とする請求項 6、7、8、9 のうちのいずれかに記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置に係

り、少なくとも反射型として機能するアクティブ・マトリクス型の液晶表示装置に関する。

【0002】

【従来の技術】アクティブ・マトリクス型の液晶表示装置は、液晶を介して対向配置される各基板のうち一方の基板の液晶側の面に、x 方向に並設され y 方向に並設されたゲート信号線と y 方向に並設され x 方向に並設されたドレイン信号線とで囲まれた領域を画素領域とし、これら各画素領域に、片側のゲート信号線からの走査信号（電圧）によって駆動される薄膜トランジスタと、この薄膜トランジスタを介して片側のドレイン信号線からの映像信号（電圧）が供給される画素電極とを備えている。

【0003】この画素電極は他方の基板側に各画素領域に共通に形成した対向電極との間に電界を発生せしめ、それらの間の液晶の光透過率を制御するようになっている。そして、前記画素電極としてその一部あるいは全部を光反射率の高い金属層で形成し、これにより少なくとも反射型として機能する液晶表示装置が知られている。このような液晶表示装置は、たとえば太陽等の外来光を利用して映像を認識させるもので、電力消費の節減が図れるようになっている。

【0004】

【発明が解決しようとする課題】しかしながら、このような液晶表示装置は、少なくとも反射型として機能させる場合、使用する場所によって外来光の量が充分でない場合もあることから開口率の向上が図れた構成とすることが他の種類の液晶表示装置よりも重要となってくる。

【0005】本発明は、このような事情に基づいてなされたもので、その目的は開口率の向上を図った構成の液晶表示装置を提供することにある。また、本発明の他の目的は、信号線による光反射を無くした液晶表示装置を提供することにある。また、本発明の他の目的は、一部反射型として構成する場合（バックライトを備える構成）、該バックライトからの光漏れを防止した液晶表示装置を提供することにある。

【0006】

【課題を解決するための手段】本発明において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0007】すなわち、本発明による液晶表示装置は、たとえば、絶縁基板上に形成された複数のゲート信号線と、これらゲート信号線と交差して形成された複数のドレイン信号線と、これら各信号線に囲まれた画素領域に、前記ゲート信号線とドレイン信号線とに接続された薄膜トランジスタと、この薄膜トランジスタに接続された反射電極とを具備し、前記反射電極と隣接する他の画素領域における反射電極との間にそれらの辺にまで重畳させて少なくとも遮光膜と半導体層の順次積層体が形成されていることを特徴とするものである。

【0008】このように構成された液晶表示装置は、各画素領域における反射電極との間に遮光膜が形成されていることから、それと同様の機能を有するブラックマトリクスを他の絶縁基板側に設けなくても済むようになる。このことは、一方の絶縁基板と他方の絶縁基板との重ね合わせ公差を考慮することなく前記遮光膜の幅を小さくすることができ、開口率を向上させた構成とすることができる。また、遮光膜の上方には半導体層が積層された構成となっているため、外来光の前記遮光膜に対する反射を前記半導体層によって大幅に低減させることができる。

【0009】

【発明の実施の形態】以下、本発明による液晶表示装置の実施例を図面を用いて説明する。

【0010】実施例 1.

《等価回路》図 2 は本発明による液晶表示装置の一実施例を示す等価回路図である。同図は回路図であるが、実際の幾何学的配置に対応して描かれている。同図において、透明基板 SUB 1 があり、この透明基板 SUB 1 は液晶を介して他の透明基板 SUB 2 と対向して配置されている。

【0011】前記透明基板 SUB 1 の液晶側の面には、図中 x 方向に延在し y 方向に並設されるゲート信号線 GL と、このゲート信号線 GL と絶縁されて y 方向に延在し x 方向に並設されるドレイン信号線 DL とが形成され、これら各信号線で囲まれる矩形領域が画素領域となり、これら各画素領域の集合によって表示部 AR を構成するようになっている。

【0012】各画素領域には、一方のゲート信号線 GL からの走査信号（電圧）の供給によって駆動される薄膜トランジスタ TFT と、この薄膜トランジスタ TFT を介して一方のドレイン信号線 DL からの映像信号（電圧）が供給される画素電極 PX が形成されている。

【0013】また、画素電極 PX と前記一方のゲート信号線 GL と隣接する他方のゲート信号線 GL との間には容量素子 Cadd が形成され、この容量素子 Cadd によって、前記薄膜トランジスタ TFT がオフした際に、画素電極 PX に供給された映像信号を長く蓄積させるようになっている。

【0014】各画素領域における画素電極 PX は、液晶を介して対向配置される他方の透明基板 SUB 2 の液晶側の面に各画素領域に共通に形成された対向電極 CT（図示せず）との間に電界を発生せしめるようになっており、これにより各電極の間の液晶の光透過率を制御するようになっている。

【0015】各ゲート信号線 GL の一端は透明基板の一边側（図中左側）に延在され、その延在部は該透明基板 SUB 1 に搭載される垂直走査回路からなる半導体集積回路 GDRC のパンプと接続される端子部 GTM が形成され、また、各ドレイン信号線 DL の一端も透明基板 S

UB 1 の一边側（図中上側）に延在され、その延在部は該透明基板 SUB 1 に搭載される映像信号駆動回路からなる半導体集積回路 DDRC のパンプと接続される端子部 DTM が形成されている。

【0016】半導体集積回路 GDRC、DDRC はそれぞれ、それ自体が透明基板 SUB 1 上に完全に搭載されたもので、いわゆる COG（チップオンガラス）方式と称されている。

【0017】半導体集積回路 GDRC、DDRC の入力側の各パンプも透明基板 SUB 1 に形成された端子部 GTM 2、DTM 2 にそれぞれ接続されるようになっており、これら各端子部 GTM 2、DTM 2 は各配線層を介して透明基板 SUB 1 の周辺のうち最も端面に近い部分にそれぞれ配置された端子部 GTM 3、DTM 3 に接続されるようになっている。

【0018】前記透明基板 SUB 2 は、前記半導体集積回路が搭載される領域を回避するようにして透明基板 SUB 1 と対向配置され、該透明基板 SUB 1 よりも小さな面積となっている。そして、透明基板 SUB 1 に対する透明基板 SUB 2 の固定は、該透明基板 SUB 2 の周辺に形成されたシール材 SL によってなされ、このシール材 SL は透明基板 SUB 1、SUB 2 の間の液晶を封止する機能も兼ねている。

【0019】なお、上述した説明では、COG 方式を用いた液晶表示装置について説明したものであるが、本発明は TCF 方式のものであっても適用できる。ここで、TCF 方式とは、半導体集積回路がテープキャリア方式によって形成されたもので、その出力端子が透明基板 SUB 1 に形成された端子部に接続され、入力端子が該透明基板 SUB 1 に近接して配置されるプリント基板上の端子部に接続されるようになっている。

【0020】《画素の構成》図 1 は前記透明基板 SUB 1 上の一画素領域の構成を示す平面図であり、図 2 の点線枠 A に示す部分に相当する平面図となっている。また、図 3 は図 1 の III - III 線における断面図を、図 4 は図 1 の IV - IV 線における断面図を示している。

【0021】図 1 において、まず、透明基板 SUB 1 の液晶側の面に図中 x 方向に延在し y 方向に並設されるゲート信号線 GL が形成されている。このゲート信号線 GL はたとえばアルミニウム（Al）からなり、その表面は陽極酸化されている。そして、この実施例では、このゲート信号線 GL の形成と同時に形成される Al からなる遮光膜 SHL が画素領域内に形成されている。

【0022】この遮光膜 SHL は、たとえば画素領域に対して下側のゲート信号線 GL と後述するドレイン信号線 DL のうち右側のドレイン信号線 DL に隣接して配置され、逆 "L" 字形のパターンを有するようにして形成されている。この遮光膜 SHL の表面もゲート信号線 GL と同様に陽極酸化されている。

【0023】そして、薄膜トランジスタ TFT の形成領

域、後述のドレイン信号線 DL の形成領域、および前記遮光膜 SHL の上面には、シリコン窒化膜 (SiN) からなる絶縁膜 GI およびアモルファス Si (a-Si) からなる半導体層 AS の順次積層体が形成されている。

【0024】薄膜トランジスタ TFT の形成領域において、前記ゲート信号線 GL の一部をゲート電極、前記絶縁膜 GI をゲート絶縁膜、前記半導体層 AS をチャネル形成部とし、この半導体層 AS の上面にドレイン電極 SD1、ソース電極 SD2 を形成することによって逆スタガ構造の MIS 型トランジスタからなる薄膜トランジスタ TFT が形成されている。なお、該ドレイン電極 SD1 およびソース電極 SD2 は、後述するドレイン信号線 DL の形成と同時に形成されるようになっている。

【0025】後述のドレイン信号線 DL の形成領域の絶縁膜 GI と半導体層 AS の順次積層体は、前記ゲート信号線 GL に対する層間絶縁膜としての機能を有するとともに、該ドレイン信号線 DL の走行方向に沿って急峻な段差を生じせしめない構成となっている。

【0026】遮光膜 SHL 上に形成される絶縁膜 GI と半導体層 AS の順次積層体は、少なくとも前記半導体層 AS によって外来光の前記遮光膜 SHL による反射光の影響を緩和させる機能を持たせるようにしている。このことに関しては後に詳述する。

【0027】そして、図中 y 方向に延在され x 方向に並設されるドレイン信号線 DL が形成されている。この場合、これらドレイン信号線 DL は前述した絶縁膜 GI と半導体層 AS の順次積層体上に形成されている。

【0028】また、ドレイン信号線 DL の一部を薄膜トランジスタ TFT の形成領域における半導体層 AS の上面にまで延在させて形成することにより、その延在部は該薄膜トランジスタ TFT のドレイン電極 SD1 として形成される。

【0029】また、この時、前記ドレイン電極 SD1 と薄膜トランジスタ TFT のチャネル長に相当する長さ分だけ離間させてソース電極 SD2 が形成されている。このソース電極 SD2 は後述の画素電極 PX と接続されるもので、その接続部を確保するために、画素領域の中央側に若干延在させた延在部を有するパターンとなっている。

【0030】なお、ドレイン電極 SD1、ソース電極 SD2 の半導体層 AS との界面には不純物がドーパされた半導体層が形成され、この半導体層はコンタクト層として機能するようになっている。

【0031】前記半導体層 AS を形成した後、その表面に不純物がドーパされた膜厚の薄い半導体層を形成し、ドレイン電極 SD1 およびソース電極 SD2 を形成した後、前記各電極をマスクとして、それから露出された不純物がドーパされた半導体層をエッチングすることにより、上述した構成とすることができる。

【0032】そして、このようにドレイン信号線 DL

(ドレイン電極 SD1、ソース電極 SD2) が形成された透明基板 SUB1 の表面には、該ドレイン信号線 DL 等をも被ったたとえば SiN からなる保護膜 PSV1 が形成されている。

【0033】この保護膜 PSV1 は薄膜トランジスタ TFT の液晶との直接の接触を回避するため等に設けられるもので、また、前記薄膜トランジスタ TFT のソース電極 SD2 の延在部の一部を露出させるためのコンタクトホール CH が形成されている。

【0034】また、この保護膜 PSV1 の上面には画素領域を被ったたとえばクロム (Cr) およびアルミニウム (Al) の順次積層体からなる画素電極 PX が形成されている。この画素電極 PX は反射電極としての機能を有し、外来光が後述の透明基板 SUB2 側から光透過率が制御される液晶 LC を通して前記画素電極 PX で反射され、再び透明基板 SUB2 側 (観察者側) へ出射されるようになっている。画素電極 PX は、薄膜トランジスタ TFT の形成領域を回避して形成されており、たとえば図中左側と上側の各画素領域の一部にまで及んで形成されている。

【0035】換言すれば、図中左側と上側の各画素領域との間にそれぞれ形成されるドレイン信号線 DL およびゲート信号線 GL は前記画素電極 PX によって被われた構成となっている。このことは、説明の対象になっている画素領域の下側のゲート信号線 GL および右側のドレイン信号線 DL は、該画素領域の下側の画素領域および右側の画素領域の各画素電極 PX によってそれぞれ被われた構成となっていることを意味する。

【0036】これにより、ゲート信号線 GL およびドレイン信号線 DL は、画素電極 PX を構成する不透明な金属層で被われることになり、該各信号線の外来光による反射を回避できる構成となっている。

【0037】画素領域における画素電極 PX において、その下側辺および右側辺は該画素領域内に位置づけられているが、そのいずれの辺も前記遮光膜 SHL 上に位置づけられ、また、この遮光膜 SHL 上において隣接する他の画素領域の画素電極 PX と間隙を有して近接されている。

【0038】なお、画素電極 PX は、保護膜 PSV1 の前記コンタクトホール CH をも被うようにして形成され、これにより薄膜トランジスタ TFT のソース電極 SD2 と接続されるようになっている。

【0039】さらに、このように画素電極 PX が形成された透明基板 SUB1 の表面には、該画素電極 PX をも被ったたとえばシリコン窒化膜 (SiN) からなる保護膜 PSV2 が形成されている。この保護膜 PSV2 は前記画素電極 PX の液晶との直接の接触を回避させるための膜で、金属層による液晶の特性劣化を防止するようになっている。

【0040】そして、保護膜 PSV2 の上面には配向膜

ORI1が形成されている。この配向膜ORI1はたとえば樹脂からなり、その表面には一定方向にラビング処理がなされている。この配向膜ORI1は液晶LCと接触するようになっており、この配向膜ORI1によって該液晶LCの初期配向方向を決定するようになっている。

【0041】一方、透明基板SUB2の液晶側の面には、薄膜トランジスタTFTの形成領域を含む周辺にブラックマトリクスBMが形成されている(図1参照)。このブラックマトリクスBMは、外来光が薄膜トランジスタTFTに照射するのを回避させる機能のみを持たせ、このため、島状のパターンとして形成されたものとなっている。

【0042】本来、ブラックマトリクスBMは、ゲート信号線GLおよびドレイン信号線DL上にも形成し、表示のコントラストを向上させるようにするのが通常であるが、本実施例の場合、画素電極PXの一部がこの機能を兼ねているため、上述したようなパターンとなっている。そして、透明基板SUB2には、該ブラックマトリクスBMをも被って、カラーフィルタFILが形成されている。

【0043】このカラーフィルタFILは、たとえばy方向に並設される各画素領域において同色の共通のフィルタが用いられ、x方向の各画素領域毎にたとえば赤(R)、緑(G)、青(B)のフィルタが順番に繰り返されて配列されている。

【0044】この場合、各カラーフィルタFILは隣接する他のカラーフィルタFILと重畳することなく当接され、この当接部は透明基板SUB1側に形成された遮光膜SHLのうちドレイン信号線DLと平行に形成された遮光膜SHLのほぼ中心軸に一致づけられて配置されている。図5は透明基板SUB1とカラーフィルタFILが形成された透明基板SUB2との位置関係を示す図(図1に対応している)で、カラーフィルタFILと隣接する他のカラーフィルタFILの境界部は遮光膜SHL上に位置づけられている。

【0045】このようにブラックマトリクスBMおよびカラーフィルタFILが形成された透明基板SUB2の表面には該カラーフィルタFILも被ってたとえば塗布等により形成された樹脂からなる平坦化膜OCが形成され、その表面に該ブラックマトリクスBMによる段差が顕在されないようになっている。そして、この平坦化膜OCの表面には各画素領域に共通にたとえばITOからなる対向電極CTが形成されている。

【0046】この対向電極CTは各画素領域における画素電極PXとの間に映像信号(電圧)に対応した電界を発生せしめ、これら各電極との間の液晶LCの光透過率を制御するようになっている。

【0047】さらに、このように対向電極CTが形成された透明基板SUB2の表面には、該対向電極CTをも

被って配向膜ORI2が形成されている。この配向膜ORI2はたとえば樹脂からなり、その表面には一定方向にラビング処理がなされている。この配向膜ORI2は液晶と接触するようになっており、この配向膜ORI2によって該液晶LCの初期配向方向を決定するようになっている。

【0048】このように構成された液晶表示装置は、各画素領域の画素電極PXは、それと隣接する他の画素電極PXとの間の領域に遮光膜SHLが形成されていることから、それと同様の機能(コントラストの向上)をもたせるブラックマトリクスを他の透明基板SUB2側に設けなくても済むようになる。

【0049】このことは、一方の透明基板SUB1と他方の透明基板SUB2との重ね合わせ公差を考慮することなく前記遮光膜SHLの幅を小さくすることができ、開口率を向上させた構成とすることができる。

【0050】また、遮光膜SHLの上方には半導体層ASが積層された構成となっているため、外来光の前記遮光膜SHLに対する反射を前記半導体層ASによって大幅に低減させることができる。a-Siからなる半導体層ASは暗赤褐色を呈し、遮光膜SHLで反射した光は該半導体層ASを通過して赤系の色となる。

【0051】また、不透明な金属によって構成される画素電極PXは、画素領域の図中上側に形成されるゲート信号線GL、図中左側に形成されるドレイン信号線DLを超えて隣接する画素領域にまで及んで形成され、前記各信号線は画素電極PXによって被われるようになる。このため、ゲート信号線およびドレイン信号線DLの外來光による反射を回避できる構成となっている。

【0052】そして、ゲート信号線GLとこのゲート信号線GLを被う画素電極PXとの間には保護膜PSV1を誘電体膜とする容量素子Caddが形成されるが、該画素電極PXは前記ゲート信号線GLをその幅方向の全部を被って形成するため、それらの重なり部の面積を大きくでき、該容量素子Caddの容量を大きくできる効果を奏する。

【0053】《製造方法》以下、上述した液晶表示装置の製造方法の一実施例を図6を用いて説明をする。なお、図6は図1のIV-IV線における断面を示す部分となっている。

【0054】工程1.(図6(a))
透明基板SUB1上に、Alを300nmスパッタリング法を用いて堆積する。ホト工程後、燐酸、塩酸、硝酸の混合溶液でエッチングし、レジスト膜を剥離し、ゲート信号線GLを形成する。この際、遮光膜SHLも同時に形成する。すなわち、遮光膜SHLはゲート信号線GLの形成の際に同時に形成し、これにより該遮光膜SHLの形成において工程を増大させる必要はなくなる。

【0055】パターンニングしたAl表面を酒石酸溶液中で陽極酸化し、陽極酸化膜を180nm形成する。この

陽極酸化膜の形成は、Al はいわゆるヒロックが生じ易く、この後の工程で層間絶縁膜を介してドレイン信号線 DL を形成した場合に、該層間絶縁膜を貫通してショートが生じるのを防止するためである。

【0056】工程 2. (図 6 (b))

透明基板 SUB 1 上に、CVD 法により SiN からなる絶縁膜を 240 nm 堆積し絶縁膜 GI とする。次にアモルファス Si を 200 nm 堆積した後、燐 (P) を 1% ドーピングした n+ アモルファス Si を 35 nm 堆積し、半導体層 AS とする。ホット工程後、六フッ化硫黄ガスを用いて前記絶縁膜 GI と半導体層 AS の積層体を一括ドライエッチングする。

【0057】この場合、上層の半導体層 AS を構成するアモルファス Si のエッチング速度の方が下層の絶縁膜 GI を構成する窒化シリコンよりも速い。このため、絶縁膜 GI の端部を約 4° の順テーパ、半導体層 AS の端部を 70° の順テーパ形状とした、略同一パターンに形成できる。

【0058】そして、このことから、絶縁膜 GI と半導体層 AS の積層体はその側壁面が滑らかとなり急峻が段差が生じるのを回避でき、該段差による配線層等との段切れを防止できるようになる。

【0059】工程 3. (図 6 (c))

透明基板 SUB 1 上に、スパッタリング法を用いて Cr を 30 nm 堆積した後、Al を 200 nm 堆積する。ホット工程後、燐酸、塩酸、硝酸の混合溶液で Al をエッチングし、硝酸セリウム第二アンモン溶液を用いて Cr をエッチングしドレイン信号線 DL、ドレイン電極 SD 1、ソース電極 SD 2 を形成する。

【0060】次に、六フッ化硫黄ガスを用いたドライエッチングし、半導体層 AS の上層の n+ アモルファス Si の除去後、レジスト膜を剥離する。透明基板 SUB 1 上に、CVD 法を用いて窒化シリコンを 600 nm 堆積する。ホット工程後、六フッ化硫黄ガスを用いてドライエッチングによりパターンニングする。レジスト膜を剥離して、第 1 保護膜 PSV 1、およびそのコンタクト孔 CH を形成する。

【0061】工程 4. (図 6 (d))

透明基板 SUB 1 上に、スパッタリング法を用いて Cr を 30 nm 堆積した後、Al を 200 nm 堆積する。ホット工程後、燐酸、塩酸、硝酸の混合溶液で Al をエッチングし、硝酸セリウム第二アンモン溶液を用いて Cr をエッチングし画素電極 PX を形成する。

【0062】透明基板 SUB 1 上に、CVD 法を用いて窒化シリコンを 300 nm 堆積する。ホット工程後、六フッ化硫黄ガスを用いてドライエッチングし、パターンニングする。レジスト膜を剥離して、第 2 保護膜 PSV 2 を形成する。

【0063】実施例 2. 図 7 は、本発明による液晶表示装置の他の実施例を示す平面図で図 1 と対応した図とな

っている。また、図 7 の VIII - VIII 線における断面図を図 8 に示している。図 1 の場合と異なる部分は透明基板 SUB 2 側に形成するカラーフィルタ FIL にある。

【0064】各カラーフィルタ FIL とこのカラーフィルタ FIL に隣接する他のカラーフィルタ FIL との隣接部は遮光膜 SHL の上方に位置づけられ、かつ、この遮光膜 SHL の上方で一方のカラーフィルタ FIL が他方のカラーフィルタ FIL に重畳されて形成されている。

【0065】そして、この場合、重畳された少なくとも一方のカラーフィルタ FIL は緑色あるいは青色のカラーフィルタ FIL となっており、少なくとも赤色のカラーフィルタ FIL のみが重畳された状態とはならないように構成されている。

【0066】上述したように、半導体層 AS によって被われた遮光膜 SHL で反射した外来光は該半導体層 AS を通って赤系の色となり、前記カラーフィルタ FIL の重畳部に照射されるようになるが、該重畳部の上層のカラーフィルタ FIL の色が緑色あるいは青色であるため、この光の吸収がなされ反射光の低減を図ることができる。

【0067】なお、上層となるカラーフィルタ FIL (液晶 LC 側のカラーフィルタ) が赤色の場合、反射した外来光は赤色のカラーフィルタを通過するが、下層に緑色あるいは青色のカラーフィルタが存在するので、この光の吸収がなされる。したがって、したがって、カラーフィルタ FIL の色はどの順番で重畳させてもよい。

【0068】このような趣旨から、遮光膜 SHL の上方におけるカラーフィルタ FIL は隣接する他のカラーフィルタとの重畳部を形成する必要はなく、緑色あるいは青色のカラーフィルタ FIL が配置されていれば同様の効果を奏することができる。

【0069】実施例 3. 図 9 は、本発明による液晶表示装置の他の実施例を示す平面図で、図 7 に対応した図となっている。また、図 10 は図 9 の X - X 線における断面図 (透明基板 SUB 1 側のみ) となっている。

【0070】本実施例による液晶表示装置は、一部透過および一部反射の構成となっており、背面にバックライトを備えて使用され、表示の際にも場合に応じてその点灯および消灯が切り替えられるようになっている。

【0071】図 7 の場合と異なる部分は、まず、金属層で形成した画素電極 PX 1 (図 7 の画素電極 PX に相当する) は画素領域において、たとえばその約半分の領域を占める部分に開口部 HO が設けられている。すなわち、この画素電極 PX 1 の開口部 HO がバックライトからの光を透過する部分となっている。

【0072】また、図 10 に示すように、保護膜 PSV 2 の上面において、たとえば ITO (Indium-Tin-Oxide) 膜からなる画素電極 PX 2 が画素領域の周辺を除く大部分の領域にわたって形成されている。

【0073】この画素電極 P X 2 は、図示していないが保護膜 P S V 2 に形成したコンタクト孔を通して前記画素電極 P X 1 に接続され、この画素電極 P X 1 に供給される映像信号が画素電極 P X 2 にも供給されるようになっている。

【0074】すなわち、画素電極 P X 1 の開口部 H O における電界の発生は画素電極 P X 2 によって行うようになっており、バックライトからの光は該電界によって光透過率が変化する液晶を通して観察者側へ照射されるようになっている。

【0075】このように構成された液晶表示装置は、各画素電極 P X 1 とこの画素電極 P X 1 と隣接する他の画素電極 P X 1 との間において、遮光膜 S H L が存在することから、バックライトからの光漏れが生じなくなる効果を奏する。

【0076】この実施例では、たとえば I T O 膜からなる画素電極 P X 2 を保護膜 P S V 2 の上面に形成したものである。しかし、ゲート信号線 G L および遮光膜 S H L と同層に形成するようにしてもよいことはもちろんである。

【0077】このようにした場合、薄膜トランジスタ T F T のソース電極 S D 2 を形成する際に、このソース電極 S D 2 を前記画素電極 P X 2 の形成領域にまで延在させて形成することによって、それらの接続がなされ、コンタクト孔の形成等の工程を必要としなくなる効果を奏する。

【0078】実施例 4 . 図 11 は、本発明による液晶表示装置の他の実施例を示す断面図で、図 4、図 8、図 10 に対応する図となっている。上述した各構成と異なる部分は、薄膜トランジスタ T F T のゲート絶縁膜として機能させる絶縁膜 G I にある。

【0079】すなわち、上述した各実施例では、該絶縁膜 G I は、薄膜トランジスタ T F T の形成領域、ドレイ信号線 D L の形成領域、遮光膜 S H L の形成領域に半導体層 A S とともに形成したものであるが、この実施例では、透明基板 S U B 1 の上面のほぼ全域に形成した構*

*成となっている。このようにした場合でも、本発明の効果が損なわれるものでなく、同様の効果を奏する。

【0080】

【発明の効果】以上説明したことから明かなように、本発明による液晶表示装置によれば、信号線による光反射を無くすることができる。また、一部反射型として構成する場合（バックライトを備える構成）、該バックライトからの光漏れを防止することができる。

【図面の簡単な説明】

10 【図 1】本発明による液晶表示装置の画素の一実施例を示す平面図である。

【図 2】本発明による液晶表示装置の一実施例を示す全体等価回路である。

【図 3】図 1 の III - III 線における断面図である。

【図 4】図 1 の IV - IV 線における断面図である。

【図 5】本発明による液晶表示装置のカラーフィルタの配置の詳細を示す平面図である。

【図 6】本発明による液晶表示装置の製造方法の一実施例を示す工程図である。

20 【図 7】本発明による液晶表示装置の画素の他の実施例を示す平面図である。

【図 8】図 7 の VIII - VIII 線における断面図である。

【図 9】本発明による液晶表示装置の画素の他の実施例を示す平面図である。

【図 10】図 9 の X - X 線における断面図である。

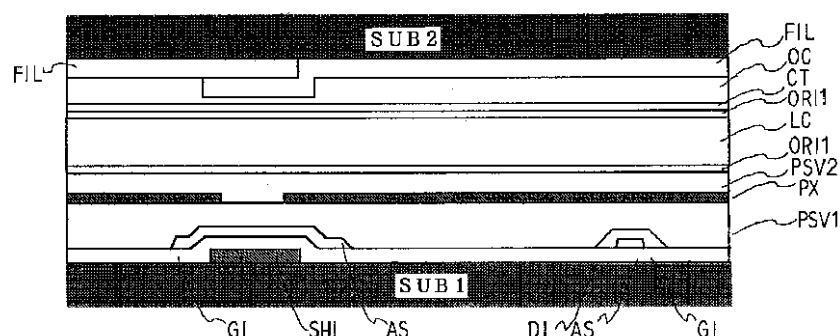
【図 11】本発明による液晶表示装置の他の実施例を示す断面図である。

【符号の説明】

S U B透明基板、G Lゲート信号線、D Lドレイ信号線、G I絶縁膜、A S半導体層、T F T薄膜トランジスタ、S D 1ドレイン電極、S D 2ソース電極、C a d d容量素子、S H L遮光膜、P S V保護膜、B Mブラックマトリクス、F I Lカラーフィルタ、O C平坦化膜。

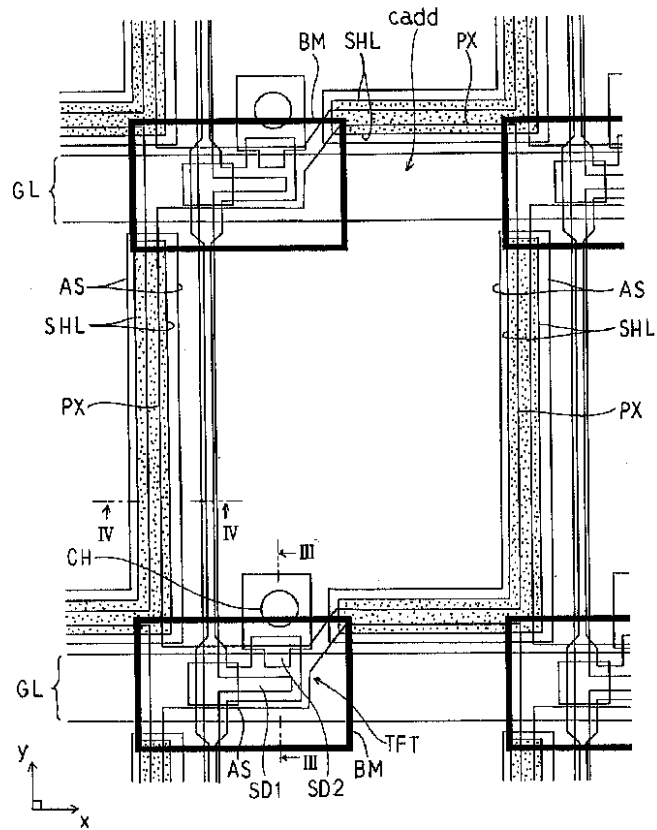
【図 11】

図 11



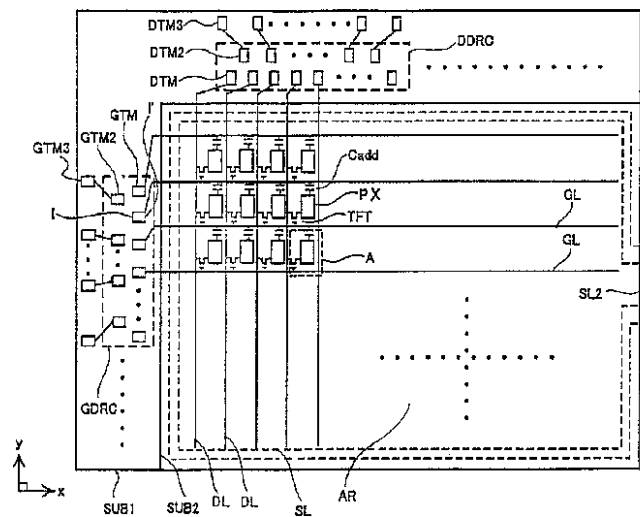
【図1】

図1



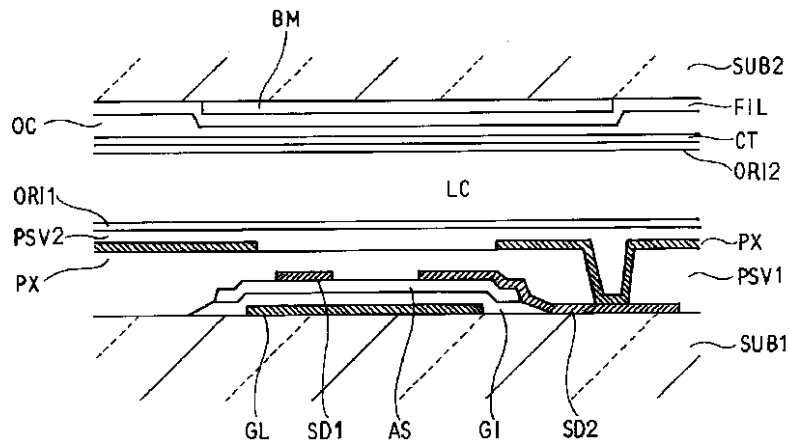
【図2】

図2



【図3】

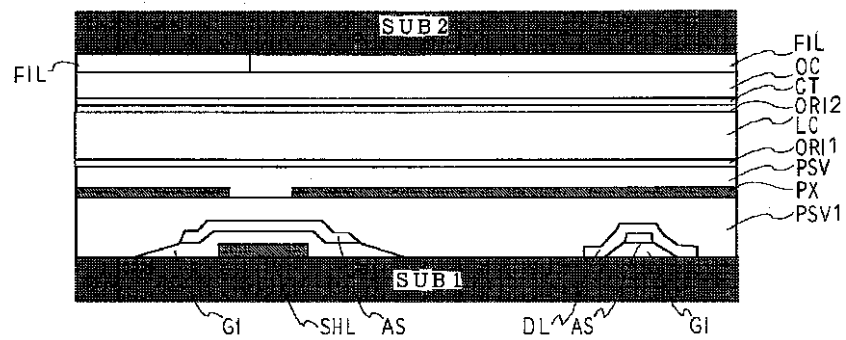
図3



【図4】

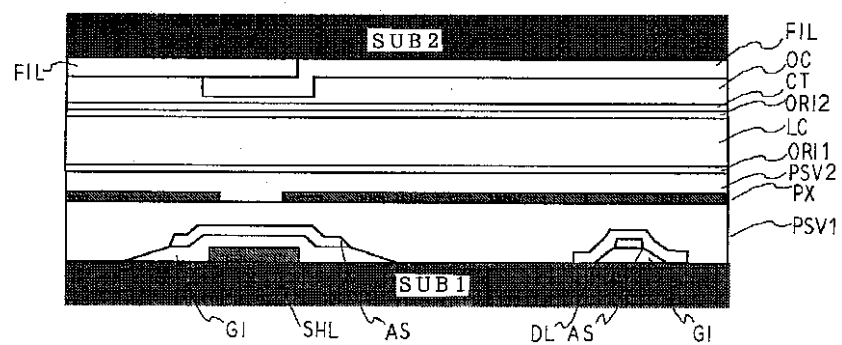
図4

外来光（観察側）



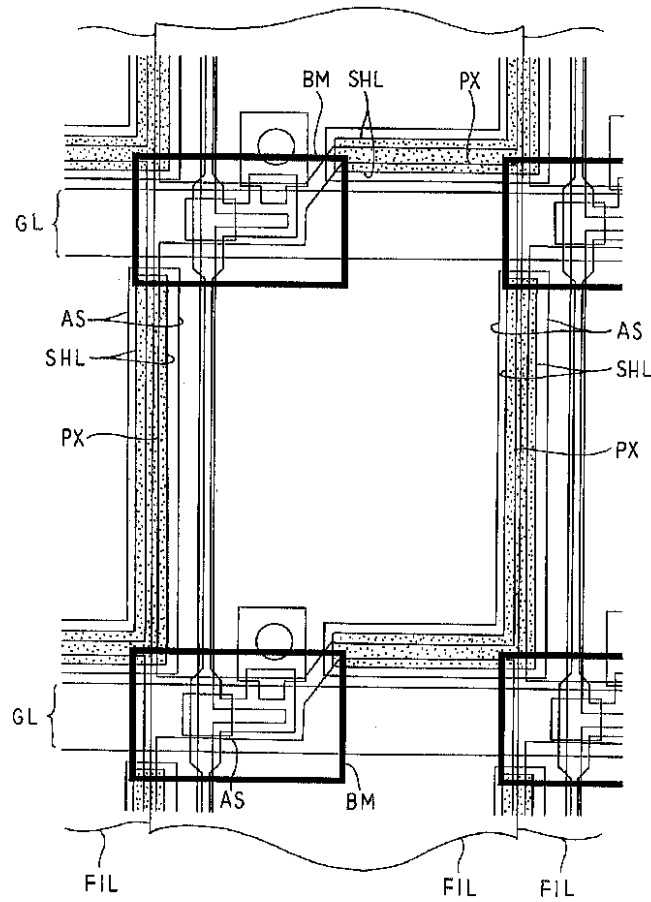
【図8】

図8



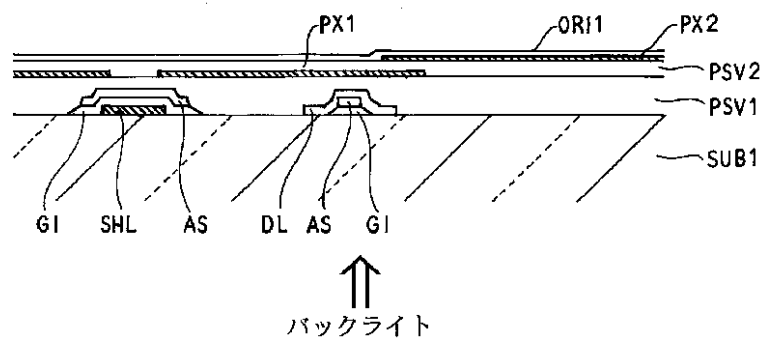
【図5】

図5



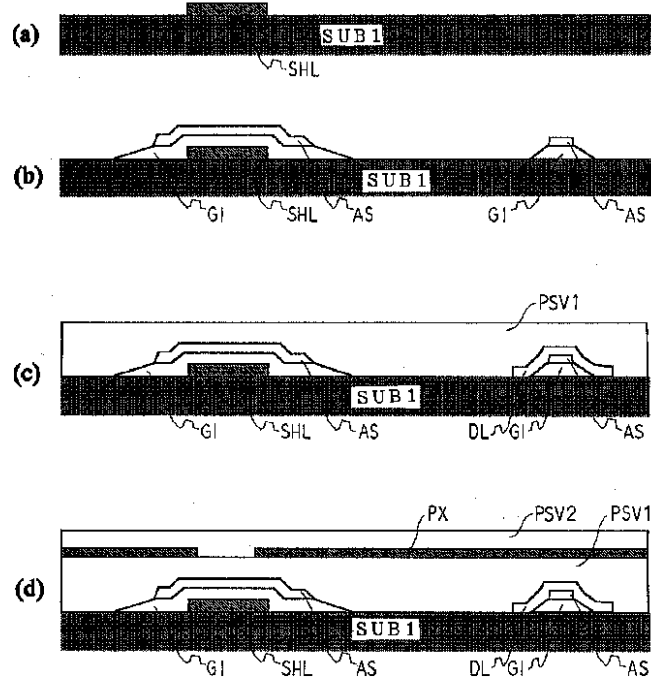
【図10】

図10



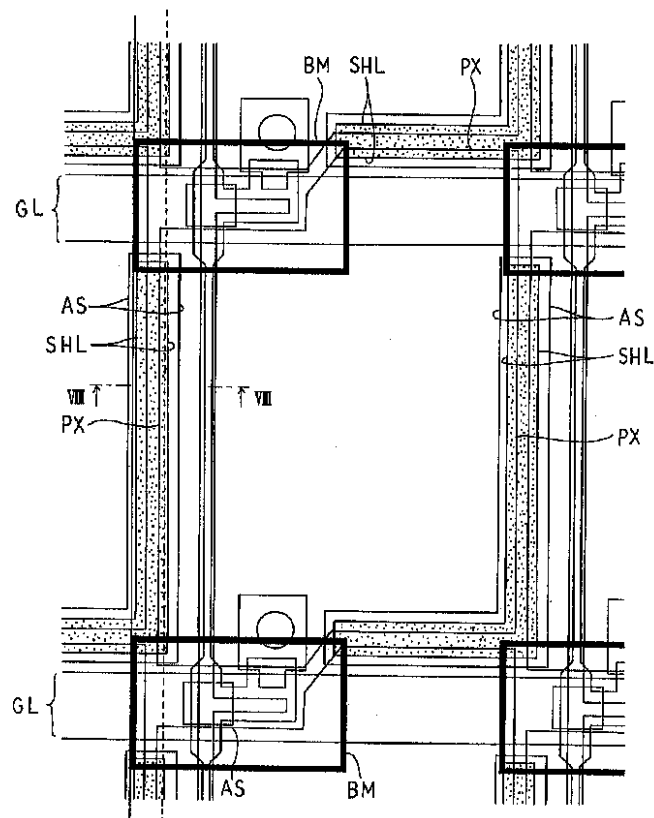
【図6】

図6



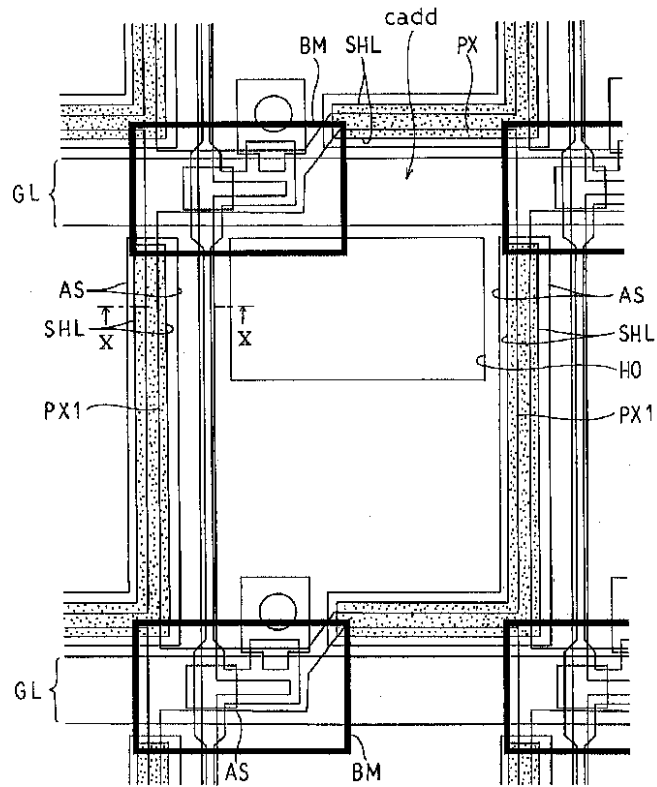
【図7】

図7



【図9】

図9



フロントページの続き

Fターム(参考) 2H091 FA02Y FA14Y FA34Y FB09
 GA02 GA13 LA17
 2H092 HA03 HA05 JA24 JB51 KB25
 NA02 NA07

专利名称(译)	液晶表示装置		
公开(公告)号	JP2002268060A	公开(公告)日	2002-09-18
申请号	JP2001066574	申请日	2001-03-09
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	阿武恒一 佐々木亨		
发明人	阿武 恒一 佐々木 亨		
IPC分类号	G02F1/1335 G02F1/1362 G02F1/1368		
CPC分类号	G02F1/136209		
FI分类号	G02F1/1335.520 G02F1/1335.500 G02F1/1368		
F-TERM分类号	2H091/FA02Y 2H091/FA14Y 2H091/FA34Y 2H091/FB09 2H091/GA02 2H091/GA13 2H091/LA17 2H092/HA03 2H092/HA05 2H092/JA24 2H092/JB51 2H092/KB25 2H092/NA02 2H092/NA07 2H191/FA05Y 2H191/FA14Y 2H191/FA15Y 2H191/FA31Y 2H191/FA81Z 2H191/FB12 2H191/FB14 2H191/FC10 2H191/FC38 2H191/FD22 2H191/FD25 2H191/FD26 2H191/GA04 2H191/GA19 2H191/LA03 2H191/NA29 2H191/NA32 2H191/NA34 2H191/NA43 2H192/AA24 2H192/BC31 2H192/BC63 2H192/BC72 2H192/CB05 2H192/CB46 2H192/CC04 2H192/CC72 2H192/EA03 2H192/EA04 2H192/EA17 2H192/EA26 2H192/EA28 2H192/EA34 2H192/EA43 2H192/EA56 2H192/FB22 2H192/GA41 2H192/GD45 2H192/HA47 2H291/FA05Y 2H291/FA14Y 2H291/FA15Y 2H291/FA31Y 2H291/FA81Z 2H291/FB12 2H291/FB14 2H291/FC10 2H291/FC38 2H291/FD22 2H291/FD25 2H291/FD26 2H291/GA04 2H291/GA19 2H291/LA03 2H291/NA29 2H291/NA32 2H291/NA34 2H291/NA43		
其他公开文献	JP3839268B2 JP2002268060A5		
外部链接	Espacenet		

摘要(译)

解决的问题：消除由于信号线引起的光反射。可以防止光从背光泄漏。在绝缘基板上形成的多个栅极信号线，通过与栅极信号线相交而形成的多个漏极信号线，以及被各个信号线围绕的像素区域中的栅极。提供连接到信号线和漏极信号线的薄膜晶体管以及连接到该薄膜晶体管的反射电极，并且它们在与反射电极相邻的另一像素区域中在反射电极和反射电极之间重叠。因此，遮光膜和半导体层顺序地堆叠。

