

(19)日本国特許庁(J P)

(12) 公開特許公報(A) (11)特許出願公開番号

特開2002 - 141509

(P2002 - 141509A)

(43)公開日 平成14年5月17日(2002.5.17)

(51) Int.Cl <sup>7</sup>	識別記号	F I	テ-マ-ト <sup>*</sup> (参考)
H 0 1 L 29/786		G 0 9 F 9/30	338 2 H 0 9 2
G 0 2 F 1/1368			349 C 5 C 0 9 4
G 0 9 F 9/30	338	H 0 1 L 29/78	619 B 5 F 1 1 0
	349	G 0 2 F 1/136	500

審査請求 未請求 請求項の数 13 O L (全 6 数)

(21)出願番号 特願2000 - 334207(P2000 - 334207)

(22)出願日 平成12年11月1日(2000.11.1)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 森田 幸弘

大阪府門真市大字門真1006番地 松下電器

産業株式会社内

(74)代理人 100097445

弁理士 岩橋 文雄 (外2名)

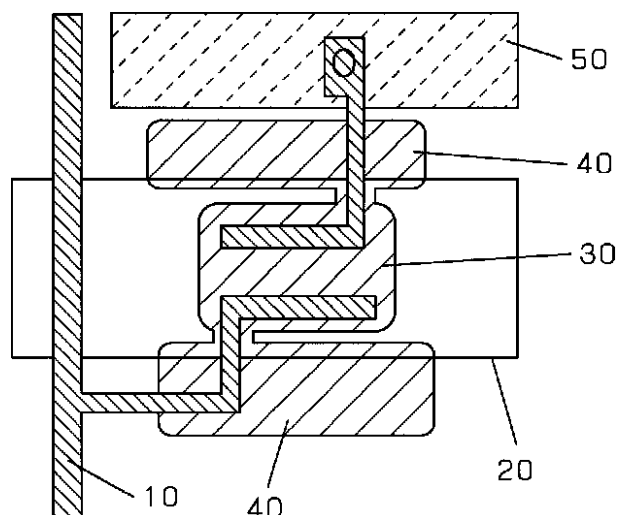
最終頁に続く

(54)【発明の名称】 薄膜トランジスタ及び液晶表示装置

(57)【要約】

【課題】 ゲートとソース間及びゲートとドレイン間の容量を増大させることなく、バックライトからの光によるトランジスタ特性の劣化を防ぐことにより、画質の向上した液晶表示装置を提供することを目的とする。

【解決手段】 チャネル層を形成する半導体層と同一層から成る遮光領域をチャネル領域近傍に形成することにより、ゲートとソース間及びゲートとドレイン間の容量を増加させることなく、バックライト光によるトランジスタ特性の劣化を防ぐことができ、画質の向上した液晶表示装置が得られる。



## 【特許請求の範囲】

【請求項1】薄膜トランジスタを備えたアクティブマトリクス型の液晶表示装置において、前記薄膜トランジスタのチャンネル領域を形成する半導体層と同一層から成り、前記チャンネル領域とは分離し、前記チャンネル領域に隣接するゲート電極端部を含み、且つ、前記チャンネル領域に隣接する半導体薄膜島を持つことを特徴とする液晶表示装置。

【請求項2】前記半導体薄膜島が、ゲート電極端部とソース電極、もしくはゲート電極端部とドレイン電極、の少なくとも一方との交差領域を含むことを特徴とする請求項1記載の液晶表示装置。

【請求項3】チャンネル領域を形成する半導体層と同一層から成り、ソース電極もしくはドレイン電極とゲート電極との交差部でのみ前記チャンネル領域とつながり、且つ、前記チャンネル領域に隣接するゲート電極端部を含み、且つ前記チャンネル領域に隣接する遮光領域を持つことを特徴とする薄膜トランジスタ。

【請求項4】請求項3記載の薄膜トランジスタを画素のスイッチング素子として用いることを特徴とする液晶表示装置。

【請求項5】半導体薄膜による遮光領域の境界線で、ゲート電極と交差していない境界線から、チャンネル領域までの最短距離がセルギャップ以上であることを特徴とする請求項3記載の薄膜トランジスタ。

【請求項6】半導体薄膜による遮光領域の境界線で、ゲート電極と交差していない境界線から、チャンネル領域までの最短距離がセルギャップ以上であることを特徴とする請求項1、2、4のいずれかに記載の液晶表示装置。

【請求項7】遮光部の半導体薄膜の光学的厚さが、波長が430nm～490nmの青色光に対して、 $(2m-1)/4$ 、(mは自然数)、であることを特徴とする液晶表示装置。

【請求項8】遮光部の半導体薄膜の光学的厚さが、波長が490nm～550nmの緑色光に対して、 $(2m-1)/4$ 、(mは自然数)、であることを特徴とする液晶表示装置。

【請求項9】遮光部の半導体薄膜の光学的厚さが、波長が590nm～770nmの赤色光に対して、 $(2m-1)/4$ 、(mは自然数)、であることを特徴とする液晶表示装置。

【請求項10】チャンネル領域及び遮光部を形成する半導体薄膜が、非晶質シリコンであることを特徴とする請求項3あるいは請求項5記載の薄膜トランジスタ。

【請求項11】チャンネル領域及び遮光部を形成する半導体薄膜が、非晶質シリコンであることを特徴とする請求項1、2、4、6～9のいずれかに記載の液晶表示装置。

【請求項12】チャンネル領域及び遮光部を形成する半導体薄膜が、微結晶シリコンであることを特徴とする請求

項3あるいは請求項5記載の薄膜トランジスタ。

【請求項13】チャンネル領域及び遮光部を形成する半導体薄膜が、微結晶シリコンであることを特徴とする請求項1、2、4、6～9のいずれかに記載の液晶表示装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は薄膜トランジスタ及び液晶表示装置に関する。

【0002】

【従来の技術】近年、アクティブマトリクス型の液晶ディスプレイの開発が盛んに行われている。アクティブマトリクス型の液晶ディスプレイは、STN型の液晶ディスプレイとは異なり、画素一つ一つにスイッチング用薄膜トランジスタがあるため、応答速度が速く、現在、TV、モニター、ノートパソコン、ビデオカメラなど広く用いられ、非常に大きい市場に成長している。開発においては、現在、特に、高精細、大画面化の開発に力が注がれており、大画面化や高精細化の課題として、薄膜トランジスタの移動度向上や、配線抵抗の低下、そして、リーク電流の低減が挙げられるが、中でも、リーク電流の低減は最も大きな課題のひとつである。リーク電流は、デバイス構造、半導体膜の膜質、そして、半導体膜厚などによって決まるが、透過型液晶ディスプレイにおいては、バックライト光が直接または、間接的にチャンネルを形成する半導体膜に照射されることによって大きく変化する。バックライト光がチャンネルを形成する半導体膜に照射されると、光によってキャリアが発生してリーク電流が増加し、また、サブスレッショルド領域の特性が劣化する。このような薄膜トランジスタ特性の劣化によって、クロストークやフリッカーといった画質不良を生じることになる。そこで、従来は、図2のように、走査線20(ゲート電極)をチャンネル領域30に対して広くとり、チャンネル領域30に照射される光を極力少なくすることにより、画質の劣化を防いでいた。

【0003】

【発明が解決しようとする課題】しかし、チャンネル領域に光が入らないようにゲート電極を広くすると、チャンネル領域に光が照射されるのは防ぐことができるが、ゲートとソース、そして、ゲートとドレイン間の容量が増大するという問題が生じる。ゲートとソース間の容量が大きくなると、ゲート波形やソース波形のなまりが大きくなり、充電不足やフリッカーを生じるし、また、ゲートとドレイン間の容量が大きくなると、設計マージンが狭くなり、結果として歩留まり低下を招く。

【0004】そこで、本発明の課題は、ゲートとソース間、そして、ゲートとドレイン間の容量を増大させることなく、バックライトからの光によるトランジスタ特性

の劣化を防ぐことにより、画質の向上した液晶表示装置を提供することにある。

#### 【0005】

【課題を解決するための手段】この課題を解決するために、本発明では、チャンネル層を形成する半導体層と同一層から成る遮光領域をチャンネル領域近傍に形成する。これによって、バックライトからの光を遮光領域の半導体層が反射、そして吸収し、チャンネル領域に照射される光をなくすることができる。従って、光によるトランジスタ特性の劣化を防ぐことができ、画質の向上した液晶表示装置を得ることができる。

【0006】以下、それぞれの薄膜トランジスタ及び液晶表示装置について説明する。

【0007】本発明の液晶表示装置では、チャンネル領域を形成する半導体層と同一層から成る遮光領域をチャンネル領域とは分離し、且つ、チャンネル領域に隣接して形成する。これによって、バックライトからの光を遮光領域で反射及び吸収し、チャンネル領域に光は照射されるのを防ぐことができる。また、チャンネル領域と遮光領域を分離させることによって、遮光領域で発生したキャリアによるオフ電流を無くすことができ、保持特性が劣化することはない。

【0008】また、ゲート電極端部とソース電極、もしくはゲート電極端部とドレイン電極との交差領域を含むように遮光領域を形成することが好ましい。これによって、ゲート電極端部とソース電極との間に半導体層が挟まることになり、ゲートとソース間の絶縁破壊を防ぐことができ、歩留まりを落とすことなく、高画質化を実現できる。

【0009】また、チャンネル領域と遮光領域が、ゲート電極とソース電極もしくは、ゲート電極とドレイン電極との交差部でのみチャンネル領域とつながっていることが好ましい。これによって、遮光領域において発生したキャリアによるオフ電流の増加を最小限にして、ゲートとソースもしくは、ゲートとドレイン間の絶縁破壊を防ぐことができる。

【0010】本発明の液晶表示装置は、上記した構成薄膜トランジスタを画素トランジスタのスイッチング素子として用いている。これによって、歩留まりを落とすことなく、バックライトの光によるトランジスタ特性の劣化を防ぐことができ、画質の向上した液晶表示装置を得ることができる。

【0011】また本発明の薄膜トランジスタでは、チャンネル領域からセルギャップ以上の距離の周辺領域を遮光領域によって遮光する。これによって、バックライトから直接チャンネル領域に照射される光や多重反射によってチャンネル領域に照射される光だけでなく、対向基板からの反射光がチャンネル領域に照射されるのを防ぐことができる。特にボトムゲート型の薄膜トランジスタにおいては、対向基板からの反射光は、直接チャンネル領域に照射

されるため、TFT特性の劣化が大きい。従って、遮光領域をセルギャップ以上にすることにより、TFT特性の劣化が大きく改善される。

【0012】この場合、チャンネル領域からセルギャップ以上の距離を遮光領域によって遮光することにより、対向基板からの反射光がチャンネル領域に照射されるのを防ぎ、トランジスタ特性の劣化をなくしている。これによって、画質を向上させることができる。

【0013】またこの場合、遮光領域の半導体層の光学的厚さを、波長 $430\text{nm} \sim 490\text{nm}$ の青色光に対して、 $(2m - 1) / 4$  ( $m$ は自然数)、にすることによって、遮光領域で青色光の反射率を最大にすることができる。これによって、エネルギーの大きな青色光を多く反射することができ、チャンネル領域へ照射される青色光が減少する。従って、光によるトランジスタ特性の劣化を抑制することができる。

【0014】またこの場合、遮光領域の半導体層の光学的厚さを、波長 $490\text{nm} \sim 550\text{nm}$ の緑色光に対して、 $(2m - 1) / 4$  ( $m$ は自然数)、あるいは、波長 $590\text{nm} \sim 770\text{nm}$ の赤色光に対して、 $(2m - 1) / 4$  ( $m$ は自然数)にすることによって、遮光領域で緑色または、赤色光の反射率を最大にすることができる。非晶質シリコンなど、青色光の吸収が大きい半導体で遮光領域を形成する場合、エネルギーの大きい青色光は遮光領域でほぼ吸収されるが、緑色光や赤色光はある程度遮光領域を透過してしまう。そこで、遮光領域において、反射を大きくしてやることにより、透過する光を減少させる。結果として、チャンネル領域に照射される光が減少し、トランジスタ特性の劣化を防ぐことができる。従って、画質を向上させることができる。

【0015】また本発明の薄膜トランジスタでは、チャンネル領域及び遮光領域を形成する半導体層として非晶質シリコンを用いている。非晶質シリコンは、可視光を多く吸収するため、遮光領域としての機能に優れている。従って、バックライトの光によるトランジスタ特性の劣化の少ない薄膜トランジスタを得ることができる。

【0016】また本発明の液晶表示装置は、上記の薄膜トランジスタを用いることにより、高画質の液晶表示装置を得ることができる。

【0017】また本発明の薄膜トランジスタでは、チャンネル領域及び遮光領域を形成する半導体層として微結晶シリコンを用いている。微結晶シリコンは、非晶質シリコンよりも可視光の吸収は若干小さいが、光によるトランジスタ特性を防ぎながら、非晶質シリコンに比べて移動度の大きい薄膜トランジスタが得られる。

【0018】また本発明の液晶表示装置は、チャンネル領域及び遮光領域を形成する半導体層として微結晶シリコンを用いた薄膜トランジスタを画素のスイッチング素子として用いることにより、光による画質の劣化のない、大画面高精細の液晶表示装置を得ることができる。

【0019】

【発明の実施の形態】以下、本発明の実施の形態について、図1から図5を用いて説明する。

【0020】（実施の形態1）本発明にかかる実施の形態1を図1から図4を用いて説明する。図4は、信号線10、チャンネル領域30、そしてドレイン電極120を通る経路の断面図である。まず、ガラス基板60上に走査線20（ゲート電極70）としてCr、MoWなどの金属をスパッタリング法によって2000 から4000 10 製膜し、パターニングを行う。そして、プラズマCVD法によってゲート絶縁膜80としてSiNxを2000 から4000 程度形成し、さらに、連続して、非晶質シリコン90を1000 から2000 とN型非晶質シリコン100を200 から800 程度形成し、N型非晶質シリコン100と非晶質シリコン90のパターニングを行う。その後、信号線10（ソース電極110）及びドレイン電極を形成する金属膜として、CrやMoWをスパッタリング法によって製膜し、パターニングを行う。このとき、信号線10やドレイン電極を形成する金属膜だけではなく、N型非晶質シリコン10 20 をエッチングし、さらに、非晶質シリコン90を数百から1500 程度削る。これによってチャンネル部のN+非晶質シリコン層を分離する。以上で薄膜トランジスタの完成となる。図では省いているが、この後、絶縁膜を製膜後、コンタクトホールを開け、画素電極となるITO膜を成膜、パターニングし、ドレイン電極を画素電極と電気的に接触させる。

【0021】バックライトからの光を遮光するための遮光領域40は、チャンネル領域30を形成する非晶質シリコン層と同一層で、信号線10及び走査線20を形成する金属膜が存在しない領域を用いて形成する。図1は遮光領域の一例を示す図であり、基板を上から見た図である。図1の構成では、基板裏面側からきたバックライトの光は走査線20によって遮光され、チャンネル領域30に直接照射されないが、もし、遮光領域40が形成されていなければ、走査線20で遮光できない光が、多重反射や、対向基板からの反射によってチャンネル領域へ照射される。これによって、薄膜トランジスタのトランジスタ特性が劣化し、画質不良を生じることとなる。それを防ぐために、遮光領域40が形成されているのである。40 多重反射光に関しては、遮光領域40を形成する非晶質シリコン90によって吸収されるため、チャンネル領域30まで到達しない。これは、バックライトの光を吸収する非晶質シリコン層で遮光領域40を形成するからである。走査線などの金属で形成すると、ほとんど吸収せずに多重反射するため、チャンネル領域へ到達する光が多くなる。また、対向基板からの反射光は、アレキ基板と対向基板との距離、即ち、セルギャップ程度遮光領域からチャンネル側へ到達するが、遮光領域40をチャンネル領域からセルギャップ以上の距離の領域を覆うように形成す 50

ることにより、対向基板からの反射光がチャンネル領域30へ照射されるのを防ぐことができる。従来は、図2に示すように、走査線20によって、上記領域を遮光していたため、チャンネル領域からセルギャップ程度の距離の範囲まで走査線で遮光しなければならず、走査線20とソース電極110及びドレイン電極120との間の容量が大きくなり、充電不足やフリッカーなどの画質不良を生じてしまう。また金属による遮光なので反射が大きく、多重反射光の阻止が不十分である。一方、本発明のように、非晶質シリコンで遮光する場合は、走査線20でチャンネル領域30を幅広く覆う必要がなくなり、走査線20とソース電極及びドレイン電極との重なり部分を小さく、即ち、容量を小さくする事ができ、画質を向上させることができる。また多重反射光も十分に阻止される。

【0022】図3はもうひとつの遮光パターン例を示した図である。図1の状態からチャンネル領域の非晶質シリコンと遮光領域の非晶質シリコンを分離した構造になっている。このような構造にすると、遮光領域がわずかに小さくなるというデメリットがあるが、遮光領域で発生したキャリアによるリーク電流を減少させることができるというメリットがある。

【0023】また、遮光領域を形成する非晶質シリコン膜の膜厚を、ある光の波長  $\lambda$  に対して、 $(2m - 1) / 4$ 、とすることにより、特定の波長  $\lambda$  の光の反射を大きくすることができる。これによって、より遮光性を助長することができる。例えば、波長が430nmから490nmの青色の光に対して膜厚を調整して反射率を大きくすると、エネルギーが大きく、トランジスタ特性への影響が大きい青色光の遮光性を助長することができる。また、青色よりもエネルギーの小さい緑（490nmから550nm）や赤（590nm～770nm）の光に対して膜厚を調整すると、青色に比べて吸収係数の小さい緑や赤の光をより遮光することができる。どの波長に対する反射率を大きくするように遮光領域の膜厚を調整するかは、非晶質シリコンの膜質や調整可能な膜厚、また、バックライトのスペクトル形状などに合わせて決定する。

【0024】（実施の形態2）本発明にかかる実施の形態2を図5を用いて説明する。実施例1と同様にガラス基板60上に走査線20（ゲート電極）としてCr、MoWなどの金属をスパッタリング法によって2000 から4000 製膜し、パターニングを行う。そして、プラズマCVD法によってゲート絶縁膜80としてSiNxを2000 から4000 程度形成し、さらに、連続して、非晶質シリコン90を1000 から2000 とN型非晶質シリコン100を200 から800 程度形成し、N型非晶質シリコン100と非晶質シリコン90のパターニングを行う。このときのパターンが実施例1とは異なる。以降の工程は実施例1同様であ

る。また、遮光領域のパターンは、図1や図3または、他のパターンを用いても良い。

【0025】図5に示すように、本実施例では、チャンネル領域30と遮光領域40の間で、且つ、ソース電極110及びドレイン電極120が形成されている部分において、少なくとも一部のN型非晶質シリコン100と非晶質シリコン90を除去している。このような構成にすると、遮光領域40でバックライト光を吸収することによって生じたキャリアがチャンネル領域30へ流れ込むのを防ぐことができる。従って、トランジスタ特性の劣化を防ぐことができ、より、画質を向上させることができる。このような構成にすることによって、除去部分での走査線20とソース電極110及びドレイン電極120との間の耐圧は若干小さくなるが、ゲート絶縁膜70の耐圧が大きければ問題ない。

【0026】なお、以上の実施例では、半導体層として非晶質シリコンを用いて説明したが、微結晶シリコンを非晶質シリコンの代わりに用いても同様の効果が得られる。N型半導体としては、N型の非晶質シリコンでも良いし、以上の実施例と同様にN型非晶質シリコンを用いても良い。また、チャンネル領域及び遮光領域を形成する半導体層としては、可視光を吸収する半導体層であれば同様の効果が得られる。

【0027】また、以上の実施例では、チャンネルエッチ型の薄膜トランジスタに対して説明したが、他の構造のボトムゲート型薄膜トランジスタにおいても同様の効果が得られる。

【0028】

【発明の効果】以上のように、本発明によれば、半導体膜で遮光領域を形成することにより、ゲートとソース間\*

\*の容量やゲートとドレイン間の容量を大きくすることなくチャンネル領域に照射される光を低減することができる。

【0029】さらに、遮光領域をセルギャップ以上にすることにより、対向基板からの反射光がチャンネル領域に照射されるのを防ぐことができる。これによって、直接、または、間接的にチャンネル領域にバックライト光が照射されるのを防ぐことができ、画質を向上させることができる。また、チャンネル層と同一層の半導体膜を用いて遮光領域を形成するため、本発明によるプロセス増加はなく、コストアップにはならない。

【図面の簡単な説明】

【図1】本発明にかかる第1実施例を示す図

【図2】従来例を示す図

【図3】本発明にかかる第1実施例を示す図

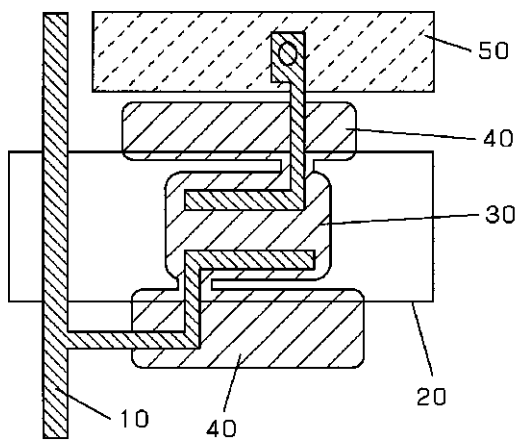
【図4】本発明にかかる第1実施例を示す図

【図5】本発明にかかる第2実施例を示す図

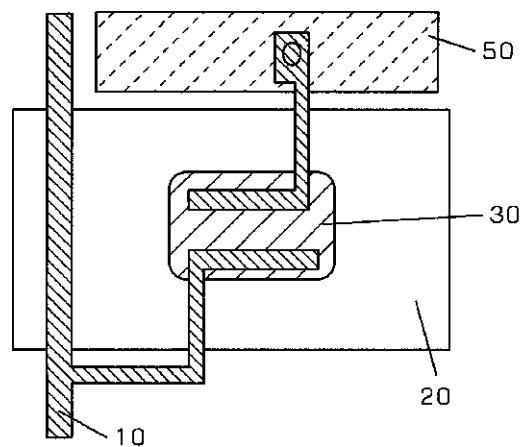
【符号の説明】

- 10 信号線
- 20 走査線
- 30 チャンネル領域
- 40 遮光領域
- 50 画素電極
- 60 ガラス基板
- 70 ゲート電極
- 80 ゲート絶縁膜
- 90 非晶質シリコン
- 100 N型非晶質シリコン
- 110 ソース電極
- 120 ドレイン電極

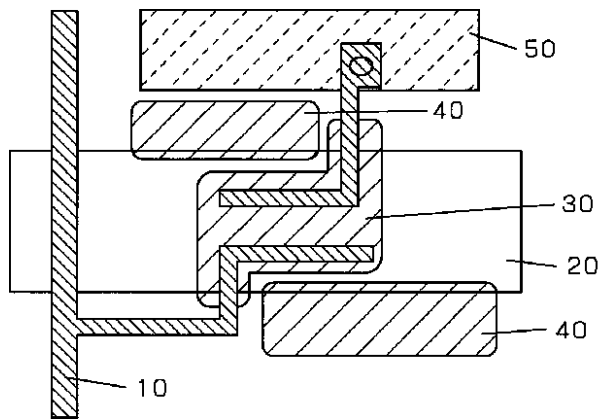
【図1】



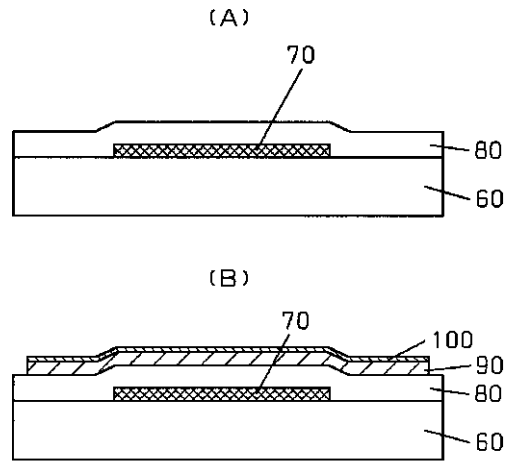
【図2】



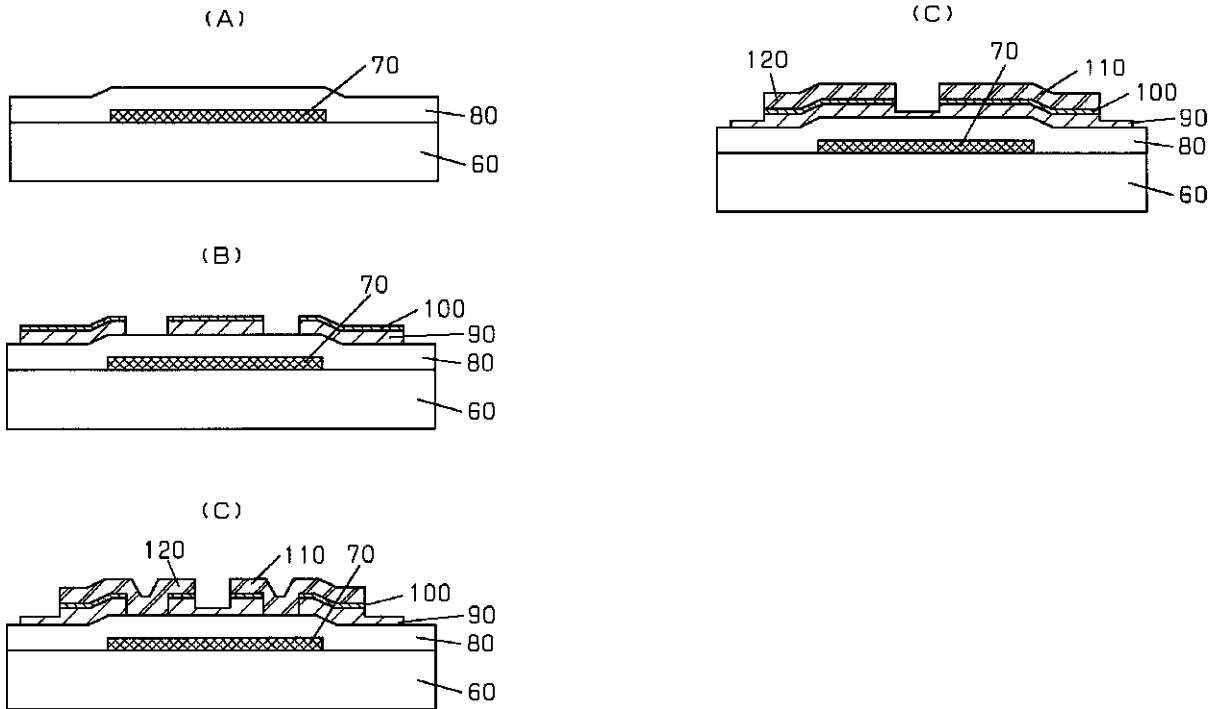
【図3】



【図4】



【図5】



フロントページの続き

- Fターム(参考) 2H092 JA24 JA31 JA34 JA37 JA41  
 JB54 KA05 NA21 NA25 PA13  
 5C094 AA02 AA16 BA03 BA43 CA19  
 CA24 DA14 DA15 EA04 EA05  
 EA07 EB02 ED15  
 5F110 AA02 AA06 BB01 CC07 DD02  
 EE04 EE44 FF03 FF30 GG02  
 GG14 GG15 GG22 GG23 GG24  
 GG45 HK04 HK09 HK15 HK16  
 HK33 HL07 NN44 NN48 NN73

专利名称(译)	薄膜晶体管和液晶显示器件		
公开(公告)号	<a href="#">JP2002141509A</a>	公开(公告)日	2002-05-17
申请号	JP2000334207	申请日	2000-11-01
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	森田幸弘		
发明人	森田 幸弘		
IPC分类号	G02F1/136 G02F1/1368 G09F9/30 H01L29/786		
FI分类号	G09F9/30.338 G09F9/30.349.C H01L29/78.619.B G02F1/136.500 G02F1/1368		
F-TERM分类号	2H092/JA24 2H092/JA31 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JB54 2H092/KA05 2H092/NA21 2H092/NA25 2H092/PA13 5C094/AA02 5C094/AA16 5C094/BA03 5C094/BA43 5C094/CA19 5C094/CA24 5C094/DA14 5C094/DA15 5C094/EA04 5C094/EA05 5C094/EA07 5C094/EB02 5C094/ED15 5F110/AA02 5F110/AA06 5F110/BB01 5F110/CC07 5F110/DD02 5F110/EE04 5F110/EE44 5F110/FF03 5F110/FF30 5F110/GG02 5F110/GG14 5F110/GG15 5F110/GG22 5F110/GG23 5F110/GG24 5F110/GG45 5F110/HK04 5F110/HK09 5F110/HK15 5F110/HK16 5F110/HK33 5F110/HL07 5F110/NN44 5F110/NN48 5F110/NN73 2H092/JA29 2H192/AA24 2H192/AA45 2H192/BC31 2H192/CB05 2H192/CB32 2H192/CB42 2H192/CB44 2H192/CB45 2H192/CC04 2H192/DA72 2H192/EA06 2H192/EA14		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

解决的问题：在不增加栅极和源极之间以及栅极和漏极之间的电容的情况下，通过防止由于来自背光的光导致的晶体管特性的劣化来提供一种具有改善的图像质量的液晶显示装置。.. 由与形成沟道层的半导体层相同的层形成的遮光区域形成在沟道区域的附近，从而可以在不增加栅极与源极之间以及栅极与漏极之间的电容的情况下获得使用背光灯的晶体管。 可以获得能够防止特性劣化并提高图像质量的液晶显示装置。

