

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

WO2006/064789

発行日 平成20年6月12日 (2008.6.12)

(43) 国際公開日 平成18年6月22日 (2006.6.22)

(51) Int.Cl.	F 1	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2 H 092
G09F 9/00 (2006.01)	G09F 9/00	352
G09F 9/30 (2006.01)	G09F 9/30	338
H01L 29/786 (2006.01)	H01L 29/78	612A
		5 G 435

審査請求 有 予備審査請求 未請求 (全 18 頁)

出願番号	特願2006-548849 (P2006-548849)	(71) 出願人	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(21)国際出願番号	PCT/JP2005/022840	(74) 代理人	100095669 弁理士 上野 登
(22)国際出願日	平成17年12月13日 (2005.12.13)	(72) 発明者	野田 知希 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
(31)優先権主張番号	特願2004-360654 (P2004-360654)	(72) 発明者	津幡 俊英 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
(32)優先日	平成16年12月14日 (2004.12.14)	(72) 発明者	縁田 肇史 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
(33)優先権主張国	日本国 (JP)		

最終頁に続く

(54) 【発明の名称】 液晶表示装置および液晶表示装置の欠陥修正方法

(57) 【要約】

欠陥サイズを従来よりも縮小可能な画素分割方式の液晶表示装置、この液晶表示装置の欠陥修正方法を提供すること。 透明基板上に互いに交差して形成されたゲート配線2およびソース配線3と、マトリクス状に配列された画素電極4とを有し、画素電極4のそれぞれは、副画素電極5a、5bの集合体からなり、副画素電極5a、5bのそれぞれには、ゲート配線2とソース配線3との交差部6周辺において、共通のゲート配線2および共通のソース配線3により駆動される独立したTFT7a、7bが接続され、交差部6において、下層に配置される下層側配線には、少なくとも1つ以上の開口部15が形成されているアクティブマトリクスアレイ基板1を備えた液晶表示装置とする。

【特許請求の範囲】**【請求項 1】**

透明基板上に互いに交差して形成された複数本のゲート配線およびソース配線と、マトリクス状に配列された複数の画素電極とを有し、

前記画素電極のそれぞれは、複数の副画素電極の集合体からなり、

前記副画素電極のそれぞれには、ゲート配線とソース配線との交差部周辺において、共通のゲート配線および共通のソース配線により駆動される独立したアクティブ素子が接続され、

前記ゲート配線とソース配線との交差部において、下層に配置される下層側配線には、少なくとも1つ以上の開口部が形成されているアクティブマトリクスアレイ基板を備えたことを特徴とする液晶表示装置。
10

【請求項 2】

前記下層側配線が前記ゲート配線であり、前記下層側配線の上層に配置される上層側配線が前記ソース配線であることを特徴とする請求項1に記載の液晶表示装置。

【請求項 3】

前記ソース配線に部分的に接続されるとともに前記ソース配線に沿う他のソース配線がさらに形成されていることを特徴とする請求項1または2に記載の液晶表示装置。

【請求項 4】

前記交差部において、ソース配線にバイパス配線が接続されていることを特徴とする請求項1または2に記載の液晶表示装置。
20

【請求項 5】

前記開口部には、電極層および／または半導体層が存在しないことを特徴とする請求項1～4の何れかに記載の液晶表示装置。

【請求項 6】

前記開口部上を通過する上層側配線を切断する工程と、
切断された配線のうち、欠陥部位を含む配線を切断し、前記欠陥部位を分離する工程とを少なくとも含むことを特徴とする請求項1～5の何れかに記載の液晶表示装置の欠陥修正方法。

【発明の詳細な説明】**【技術分野】**

30

【0001】

本発明は、液晶表示装置および液晶表示装置の欠陥修正方法に関し、さらに詳しくは、画素分割方式の液晶表示装置およびこの液晶表示装置の欠陥修正方法に関するものである。

【背景技術】**【0002】**

液晶表示装置は、高精細、薄型、軽量および低消費電力などの優れた特徴を有している。そのため、近年、生産能力の向上および他の表示装置に対する価格競争力の向上などに伴って市場規模が急速に拡大している。

【0003】

この種の液晶表示装置としては、例えば、特開2004-78157号公報に、それぞれの画素電極が複数の副画素電極の集合体からなる画素分割方式を採用したアクティブマトリクスアレイ基板を備えた液晶表示装置が開示されている。
40

【0004】

図13は、従来の液晶表示装置が備えるアクティブマトリクスアレイ基板上に形成されている一つの画素電極を模式的に示したものである。すなわち、図13に示すように、アクティブマトリクスアレイ基板100上の画素電極101は、ゲート配線102を間に挟んで副画素電極103a、103bに分割されている。ゲート配線102とソース配線104の交差部105周辺には、共通のゲート配線102および共通のソース配線104により駆動される独立したTFT106a、106bが設けられており、これらTFT10
50

6 a、106 bは、それぞれ対応する副画素電極103 a、103 bに電気的に接続されている。

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、上記アクティブマトリクスアレイ基板100を備えた液晶表示装置では、共通のゲート配線102およびソース配線104にて複数の副画素電極103 a、103 bを独立した複数のTFT106 a、106 bで駆動させている。

【0006】

そのため、例えば、図14に示すように、一方のTFT106 aにおいて、ゲート配線102とソース配線104とのリーク107 a（以下、「SGリーク」ということがある。）が生じ、これをレーザなどの修正手段を用いて修正する場合、ソース配線104を切断部108 a、108 bにて切断し、SGリーク107 aをソース配線104より完全に分離しなければならない。したがって、リーク箇所が片方のTFT106 aであっても、もう片方のTFT106 bにより駆動される副画素電極103 bが欠陥となってしまう。

【0007】

つまり、せっかく画素電極が複数の副画素電極の集合体からなる画素分割方式を採用していても、欠陥画素は1画素単位になってしまいといった問題があった（例えば、ノーマリブラックモードの液晶表示装置においては、1画素単位の全黒点の欠陥となる。）。

【0008】

本発明は、上記問題点に鑑みてなされたもので、本発明の解決しようとする課題は、欠陥サイズを従来よりも縮小可能な画素分割方式の液晶表示装置を提供することにある。また、他の課題は、そのような液晶表示装置の欠陥修正方法を提供することにある。

【課題を解決するための手段】

【0009】

上記課題を解決するため、本発明に係る液晶表示装置は、透明基板上に互いに交差して形成された複数本のゲート配線およびソース配線と、マトリクス状に配列された複数の画素電極とを有し、画素電極のそれぞれは、複数の副画素電極の集合体からなり、副画素電極のそれぞれには、ゲート配線とソース配線との交差部周辺において、共通のゲート配線および共通のソース配線により駆動される独立したアクティブ素子が接続され、ゲート配線とソース配線との交差部において、下層に配置される下層側配線には、少なくとも1つ以上の開口部が形成されているアクティブマトリクスアレイ基板を備えたことを要旨とする。

【0010】

上記液晶表示装置では、下層側配線がゲート配線とされ、下層側配線の上層に配置される上層側配線がソース配線とされていることが好ましい。

【0011】

また、上記液晶表示装置では、ソース配線に部分的に接続されるとともにソース配線に沿う他のソース配線がさらに形成されているか、あるいは、交差部において、ソース配線にバイパス配線が接続されていることが好ましい。

【0012】

また、上記液晶表示装置では、開口部に電極層および／または半導体層が存在しないことが好ましい。

【0013】

一方、本発明に係る液晶表示装置の欠陥修正方法は、上記液晶表示装置の欠陥修正方法であって、開口部上を通過する上層側配線を切断する工程と、切断された配線のうち、欠陥部位を含む配線を切断し、欠陥部位を分離する工程とを少なくとも含むことを要旨とする。

【発明の効果】

【0014】

10

20

30

40

50

上記液晶表示装置は、ゲート配線とソース配線との交差部周辺において、共通のゲート配線および共通のソース配線により駆動される独立したアクティブ素子が、対応する副画素電極にそれぞれ接続されており、さらに、ゲート配線とソース配線との交差部において、下層側配線に開口部が形成されているアクティブマトリクスアレイ基板を備えている。

【0015】

そのため、何れかのアクティブ素子などにて欠陥が生じた場合、レーザなどの修正手段により、開口部上を通過する上層側配線を容易に切断できる。そして、切断された配線のうち、欠陥部位を含む配線を切断すれば、欠陥部位を配線より完全に分離することができる。

【0016】

その後、必要に応じて補助配線修正などを行えば、欠陥画素を1画素単位ではなく、副画素単位にすることができる。そのため、従来よりも欠陥サイズが縮小され、無欠陥化することができる。したがって、特に、比較的大型の液晶表示装置などでは、欠陥数削減による品位向上、製造効率（歩留まり）向上などに寄与するところが大きいといった利点がある。

10

【0017】

この際、ソース配線に部分的に接続されるとともにソース配線に沿う他のソース配線がさらに形成されている場合には、補助配線修正を行うことなく上記効果が得られる。したがって、欠陥修正にかかる作業時間を短縮することができ、液晶表示装置の製造効率が一層向上するといった利点がある。

20

【0018】

また、交差部において、ソース配線にバイパス配線が接続されている場合には、上記と同様に一定の冗長性を保ちながら、1画素当たりの開口面積を広く確保することができる。そのため、表示輝度の向上に伴う表示品位の向上や、輝度効率向上に伴うバックライトのコストダウンもしくは消費電力削減などに大きく寄与するといった利点がある。

【0019】

また、開口部に電極層および／または半導体層が存在しない場合には、レーザなどの修正手段による配線切断に伴う切断片によって電極層とのリークなどが生じ難く、また、修正も行き易いといった利点がある。

【0020】

一方、本発明に係る液晶表示装置の欠陥修正方法によれば、開口部上を通過する上層側配線を切断することにより、配線切断部よりも入力端側の配線に欠陥部位があるのか、配線切断部よりも開放端側の配線に欠陥部位があるのかを、配線切断後の画像表示により容易に判別でき、その後に欠陥部位を含む配線を切断して欠陥部位を配線より分離できる。

30

【0021】

そのため、従来、顕微鏡観察などにより発見が困難であった欠陥部位を容易に特定することができる。したがって、確実な修正に寄与するといった利点がある。

【図面の簡単な説明】

【0022】

【図1】第1実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板上に形成されている一つの画素電極を模式的に示した図である。

40

【図2】実施形態に係る液晶表示装置の画素電極（副画素電極）に形成されるスリットと、対向電極に形成されるリブの配置関係（MVAモード）を模式的に示した図である。

【図3】第1実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板上のTFTに生じたSGリークの位置を示した図である。

【図4】図3のSGリークが生じている場合に、アクティブマトリクスアレイ基板の透明基板側から確認される画像を模式的に示した図である。

【図5】第1実施形態に係る液晶表示装置において、開口部上のソース配線を切断した後、入力側のソース配線または非入力側のソース配線を切断してSGリークを分離し、補助配線修正を行う手順を説明するための図である。

50

【図6】開口部上のソース配線を切断した場合に、アクティブマトリクスアレイ基板の透明基板側から確認される画像を模式的に示した図である。

【図7】入力側のソース配線または非入力側のソース配線を切断してSGリーケを分離した場合に、アクティブマトリクスアレイ基板の透明基板側から確認される画像を模式的に示した図である。

【図8】補助配線修正を行った場合に、アクティブマトリクスアレイ基板の透明基板側から確認される画像を模式的に示した図である。

【図9】第2実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板上に形成されている一つの画素電極を模式的に示した図である。

【図10】第2実施形態に係る液晶表示装置において、開口部上のソース配線を切断した後、入力側のソース配線または非入力側のソース配線を切断してSGリーケを分離する手順を説明するための図である。10

【図11】第3実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板上に形成されている一つの画素電極を模式的に示した図である。

【図12】第3実施形態に係る液晶表示装置において、開口部上のソース配線を切断した後、入力側のソース配線または非入力側のソース配線を切断してSGリーケを分離する手順を説明するための図である。

【図13】従来の液晶表示装置が備えるアクティブマトリクスアレイ基板上に形成されている一つの画素電極を模式的に示したものである。

【図14】従来の液晶表示装置において、何れかのTFTにてSGリーケが発生した場合の欠陥修正方法を説明するための図である。20

【発明を実施するための最良の形態】

【0023】

以下に、本実施形態に係る液晶表示装置およびこの液晶表示装置の欠陥修正方法について詳細に説明する。

【0024】

ここで、本発明に係る液晶表示装置は、基本的には、透明基板上に複数の画素電極、アクティブ素子を少なくとも有するアクティブマトリクスアレイ基板と、透明基板と対向する対向透明基板上に複数の画素電極に対して共通な单一の対向電極を少なくとも有する基板との間に液晶物質が封入された液晶パネルに、液晶物質の配向を外部信号により制御する駆動回路が少なくとも取り付けられ、光を変調することによって情報を表示しうる装置である。30

【0025】

上記液晶表示装置は、アクティブマトリクスアレイ基板が新規な構造を有する点に特徴を有している。そのため、以下では、本実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板の構造を主に説明する。

【0026】

一方、本発明に係る液晶表示装置の欠陥修正方法は、本発明に係る液晶表示装置が備えるアクティブマトリクスアレイ基板の新規な構造を利用して欠陥の修正を行うものである。そのため、以下では、本実施形態に係る液晶表示装置毎にその欠陥修正方法を説明する40。

【0027】

<第1実施形態>

図1は、第1実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板上に形成されている一つの画素電極を模式的に示したものである。

【0028】

図1に示すように、アクティブマトリクスアレイ基板1を構成する透明基板（図示されない）上には、行方向に延びる複数のゲート配線2と、絶縁層（図示されない）を挟んでゲート配線2と直交して列方向に延びる複数のソース配線3が形成されている。なお、図1中に示したゲート配線2、ソース配線3は、それぞれn番目、m番目のものである。50

た、ゲート配線 2 が下層側配線、ソース配線 3 が上層側配線とされている。

【0029】

画素電極 4 は、ゲート配線 2 を間に挟んで 2 つの副画素電極 5 a、5 b に分割されている。ゲート配線 2 とソース配線 3 の交差部 6 周辺には、それぞれの副画素電極 5 a、5 b に接続される独立した TFT 7 a、7 b が設けられている。

【0030】

TFT 7 a、7 b は、共通のゲート配線 2 に接続されたゲート電極 8 a、8 b より供給される走査信号電圧によってオン／オフ制御される。また、共通のソース配線 3 に接続されたソース電極 9 a、9 b より供給される表示信号電圧を、ドレイン電極 10 a、10 b から延長されたドレイン配線 11 a、11 b を介して副画素電極 5 a、5 b に供給する。
10

【0031】

ドレイン配線 11 a、11 b のうち、ゲート配線 2 と平行に設けられた補助容量配線 12 a、12 b と絶縁層（図示されない）を介して対向する部分が補助容量電極 13 a、13 b として機能する。また、補助容量配線 12 a、12 b のうち、補助容量電極 13 a、13 b と絶縁層を介して対向する部分が補助容量対向電極 14 a、14 b として機能する。
。

【0032】

ゲート配線 2 とソース配線 3 の交差部 6 では、下層側配線であるゲート配線 2 に少なくとも 1 つの開口部 15 が形成されている。ここで、この開口部 15 には、電極層および／または半導体層などが存在しないことが好ましい。つまり、開口部 15 には、上層側配線以外のパターンが存在しないことが好ましい。
20

【0033】

開口部 15 に電極層および／または半導体層が存在しない場合には、レーザなどの修正手段による配線切断時に、切断片と電極層とのリーケなどが生じ難く、また、修正も行い易いからである。電極層、半導体層としては、具体的には、上層の ITO や n⁺ / i 層などが挙げられる。
30

【0034】

なお、第 1 実施形態に係る液晶表示装置（後述する他の実施形態についても同様）では、図 2 (a) (b) に模式的に示すように、副画素電極 5 a、5 b にスリット 16（電極層がない部分）が形成されるとともに、対向電極 17 にリブ 18 が形成され、液晶物質 19 として負の誘電異方性を有するネマチック液晶材料を用いると良い。スリット 16 とリブ 18 との作用により電界印加時に液晶分子が多方向に配向するため良好な視野角特性を得ることができるからである。
30

【0035】

次に、上記第 1 実施形態に係る液晶表示装置の欠陥修正方法を図 3～図 8 を用いて説明する。

【0036】

図 3 (a) (b) に示すように、TFT 7 a、7 b のうち、何れか一方において、ゲート配線 2 とソース配線 3 との間に SG リーク 20 a、20 b が生じている場合、液晶パネルの点灯確認を行うと、アクティブラミングアレイ基板 1 の透明基板側から見た画像には、図 4 に示すように、画素電極 4 を交点とした十字線欠陥 21 が生じている。なお、この時点では、何れの TFT 7 a、7 b において SG リーク 20 a、20 b が生じているかは不明である。つまり、図 3 (a) の状態なのか、図 3 (b) の状態なのか不明である。
40

【0037】

ここで、図 5 (a) (b) に示すように、開口部 15 上を通過する上層側配線としてのソース配線 3 を透明基板側からレーザなどの修正手段を用いて切断部 22 で切断し、再度、液晶パネルの点灯確認を行う。

【0038】

そうすると、図 5 (a) に示すように、ソース配線 3 の切断部 22 よりソース入力端側（以下、「入力側」という。）の TFT 7 a において SG リーク 20 a が生じている場合
50

には、図6(a)に示すように、依然として十字線欠陥21が確認される。一方、図5(b)に示すように、ソース配線3の切断部22よりソース開放端側(以下、「非入力側」という。)のTFT7bにおいてSGリーケ20bが生じている場合には、図6(b)に示すように、ゲート配線2方向の線欠陥21aが消滅し、ソース配線3方向の線欠陥21bが確認される。

【0039】

すなわち、開口部15上を通過するソース配線3を切断部22で切断することにより、何れのTFT7a、7bにおいてSGリーケ20a、20bが生じていたのかを容易に判別することができる。これにより、切断された配線(入力側のソース配線3aと非入力側のソース配線3b)のうち、何れの配線を次工程において切断すれば良いのか判断することができる。
10

【0040】

次いで、図5(a)に示すように、TFT7aにおいてSGリーケ20aが生じていた場合には、入力側のソース配線3aを切断部23aで切断し、SGリーケ20aをソース配線3より完全に分離する。この場合、点灯確認による画像では、図7(a)に示すように、ゲート配線2方向の線欠陥21aが消滅し、ソース配線3方向の線欠陥21bが確認される。

【0041】

一方、図5(b)に示すように、TFT7bにおいてSGリーケ20bが生じていた場合には、非入力側のソース配線3bを切断部23bで切断し、SGリーケ20bをソース配線3より完全に分離する。この場合、点灯確認による画像では、図7(b)に示すように、依然としてソース配線3方向の線欠陥21bが確認される。
20

【0042】

次いで、図5(a)に示すように、TFT7aにおいてSGリーケ20aが生じていた場合には、補助配線(冗長配線、図示されない)による修正を行い、非入力側のソース配線3bからTFT7bに補助配線を経由したソース信号S'を入力すれば、副画素(画素電極5b)を駆動させることができる。一方、図5(b)に示すように、TFT7bにおいてSGリーケ20bが生じていた場合には、補助配線による修正を行い、非入力側のソース配線3bからソース信号S'(図示されない)を入力すれば、副画素(副画素電極5b)より非入力側に配置されている副画素(画素)(図示されない)を駆動させることができます。
30

【0043】

そのため、例えば、第1実施形態に係る液晶表示装置がノーマリブラックモードであれば、1画素単位の全黒点ではなく、図8(a)(b)に示すように、副画素単位の半黒点24a、24bとなる。また例えば、第1実施形態に係る液晶表示装置がノーマリホワイトモードであれば、副画素単位の半輝点となるので、さらに黒点化などの処理を行えば、副画素単位の半黒点24a、24bとなる。いずれにしても、従来よりも欠陥サイズが縮小され、無欠陥化ができる(表示品位上、正常なレベルとなる)ので、液晶表示装置の品位が向上する。

【0044】

なお、補助配線による修正は、公知の方法(例えば、特開平5-203986号公報、特開平9-146121号公報など)を用いることができる。
40

【0045】

具体的には、例えば、アクティブマトリクスアレイ基板1上の表示領域の外周部に補助配線(図示されない)を一周もしくは半周するように配置し、ソース配線3の入力端、開放端とを補助配線で短絡するなどすれば良い。

【0046】

<第2実施形態>

図9は、第2実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板上に形成されている一つの画素電極を模式的に示したものである。
50

【0047】

第2実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板30の構造は、基本的には、ソース配線3を除いて第1実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板1の構造と同じである。そのため、以下では、第1実施形態に係る液晶表示装置およびその欠陥修正方法との差異点を主に説明する。

【0048】

図9に示すように、第2実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板30では、接続部31によりソース配線3に部分的に接続されるとともにソース配線3に沿う他のソース配線32がさらに形成されている。

【0049】

上記第2実施形態に係る液晶表示装置では、図10(a) (b)に示すように、TFT7a、7bのうち、何れか一方においてSGリード20a、20bが生じている場合、これを修正するには、第1実施形態と同様に、先ず、開口部15上を通過する上層側配線としてのソース配線3を透明基板側からレーザなどの修正手段を用いて切断部22で切断する。

10

【0050】

そうすると、何れのTFT7a、7bにおいてSGリード20a、20bが生じていたかを、透明基板側から見た画像により判別することができる。その後、図10(a)に示すように、TFT7aにおいてSGリード20aが生じていた場合には、入力側のソース配線3aを切断部23aで切断し、SGリード20aをソース配線3より完全に分離する。

20

【0051】

ここで、第2実施形態に係る液晶表示装置のアクティブマトリクスアレイ基板30は、他のソース配線32を有しているので、これを通じて入力側からのソース信号SがTFT7bに入力される。そのため、補助配線修正を行わなくても、副画素(副画素電極5b)を駆動させることができる。

【0052】

一方、図10(b)に示すように、TFT7bにおいてSGリード20bが生じていた場合には、非入力側のソース配線3bを切断し、SGリード20bをソース配線3より完全に分離する。

30

【0053】

これにより、他のソース配線32を通じて入力側からのソース信号Sが非入力側にも供給される。そのため、補助配線修正を行わなくても、副画素より非入力側に配置されている副画素(画素)を駆動させることができる。

【0054】

したがって、上記第2実施形態に係る液晶表示装置によっても、1画素単位の欠陥ではなく、副画素単位の欠陥となり、従来よりも欠陥サイズが縮小され、無欠陥化することができる。

40

【0055】

加えて、上記第2実施形態に係る液晶表示装置では、補助配線修正を行わずに済むことから、欠陥修正にかかる作業時間を短縮でき、液晶表示装置の製造効率が向上する。また、液晶表示装置が大型化した場合、補助配線修正に起因するソース信号の遅延なども回避できる。

【0056】**<第3実施形態>**

図11は、第3実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板上に形成されている一つの画素電極を模式的に示したものである。

【0057】

第3実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板40の構造も、基本的には、ソース配線3を除いて第1実施形態に係る液晶表示装置が備えるアクテ

50

イブマトリクスアレイ基板1の構造と同じである。そのため、以下では、第1実施形態に係る液晶表示装置およびその欠陥修正方法との差異点を主に説明する。

【0058】

図11に示すように、第3実施形態に係る液晶表示装置が備えるアクティブマトリクスアレイ基板40では、ソース配線3の開口部15近傍にバイパス配線41が形成されている。なお、ここでは、バイパス配線41が開口部15上を通過していない場合を例示しているが、開口部15上を通過していても良い。

【0059】

上記第3実施形態に係る液晶表示装置では、図12(a) (b)に示すように、TFT7a、7bのうち、何れか一方においてSGリード20a、20bが生じている場合、これを修正するには、第1、第2実施形態と同様に、先ず、開口部15上を通過する上層側配線としてのソース配線3を透明基板側からレーザなどの修正手段を用いて切断部22で切断する。

10

【0060】

そうすると、何れのTFT7a、7bにおいてSGリード20a、20bが生じていたかを、透明基板側から見た画像により判別することができる。その後、図12(a)に示すように、TFT7aにおいてSGリード20aが生じていた場合には、入力側のソース配線3aを切断部23aで切断し、SGリード20aをソース配線3より完全に分離する。

20

【0061】

ここで、第3実施形態に係る液晶表示装置のアクティブマトリクスアレイ基板40は、バイパス配線41を有しているので、これを通じて入力側からのソース信号SがTFT7bに入力される。そのため、補助配線修正を行わなくても、副画素(副画素電極5b)を駆動させることができる。

【0062】

一方、図12(b)に示すように、TFT7bにおいてSGリード20bが生じていた場合には、非入力側のソース配線3bを切断し、SGリード20bをソース配線3より完全に分離する。

30

【0063】

これにより、バイパス配線41を通じて入力側からのソース信号Sが非入力側にも供給される。そのため、補助配線修正を行わなくても、副画素より非入力側に配置されている副画素(画素)を駆動させることができる。

【0064】

したがって、上記第3実施形態に係る液晶表示装置によっても、1画素単位の欠陥ではなく、副画素単位の欠陥となり、従来よりも欠陥サイズが縮小され、無欠陥化することができる。また、上記第2実施形態に係る液晶表示装置と同等の冗長性を有する。

40

【0065】

さらに、上記第3実施形態に係る液晶表示装置では、1画素の開口面積を広く確保することができる。そのため、表示輝度の向上に伴う表示品位の向上や、輝度効率向上に伴うバックライトのコストダウンもしくは消費電力削減などに大きく寄与する。

40

【0066】

以上、本実施形態について説明したが、上記実施形態は本発明を何ら限定するものではなく、その趣旨を逸脱しない範囲で種々変形・改良が可能である。

【0067】

例えば、本実施形態では、画素電極のそれぞれが2つの副画素電極の集合体からなる場合について説明したが、3つ以上の副画素電極の集合体からなっていても良い。

【0068】

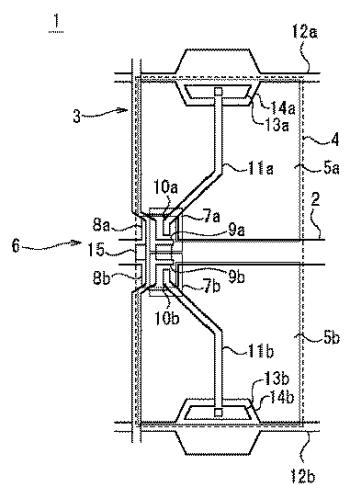
また例えば、本実施形態では、ゲート配線が下層側配線、ソース配線が上層側配線の場合について説明したが、ゲート配線が上層側配線、ソース配線が下層側配線とされていても良い。

50

【0069】

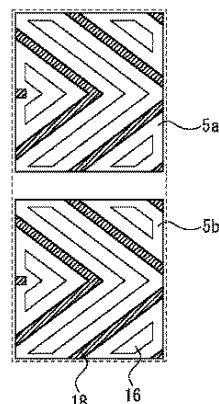
なお、本実施形態では、アクティブ素子としてTFTを用いた場合について例示したが、MIMなどのスイッチとして機能する素子であれば何れのものでも適用可能である。

【図1】

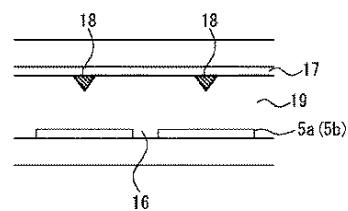


【図2】

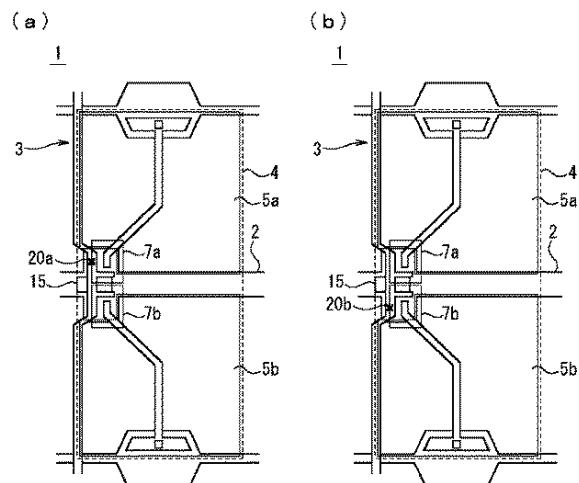
(a)



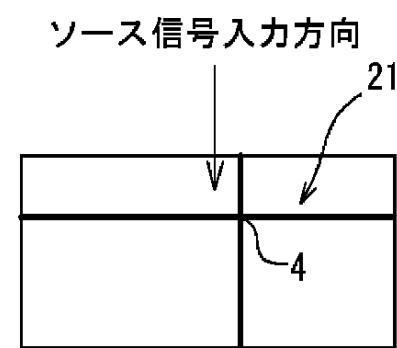
(b)



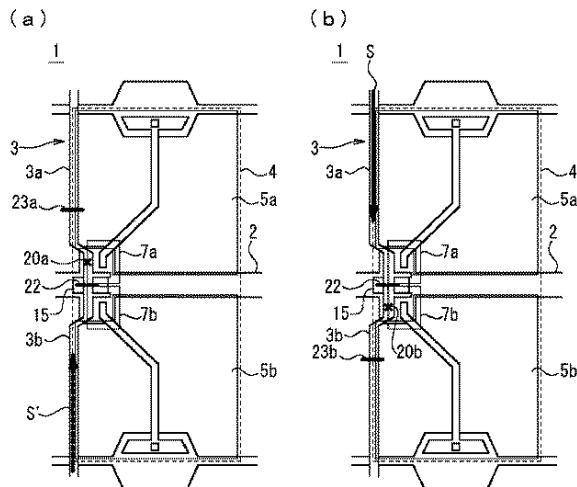
【図3】



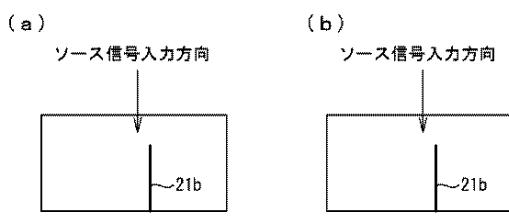
【図4】



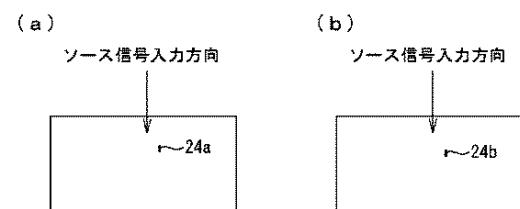
【図5】



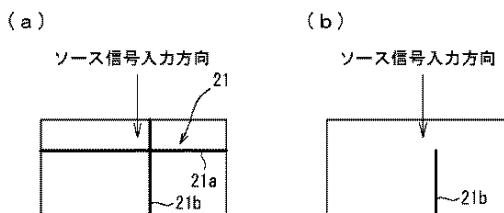
【図7】



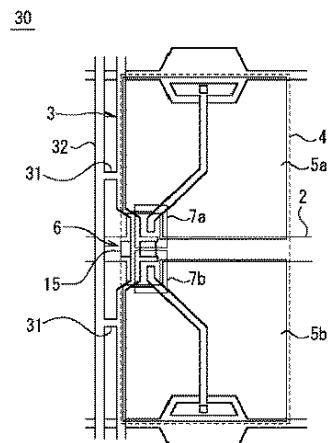
【図8】



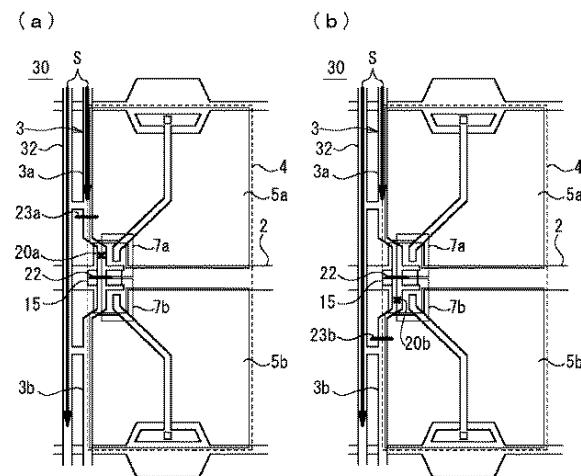
【図6】



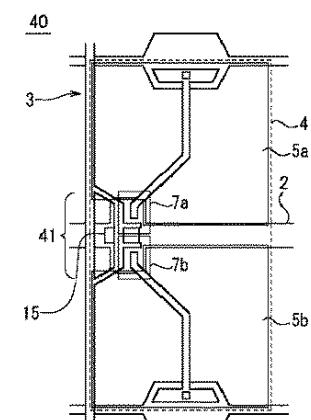
【図 9】



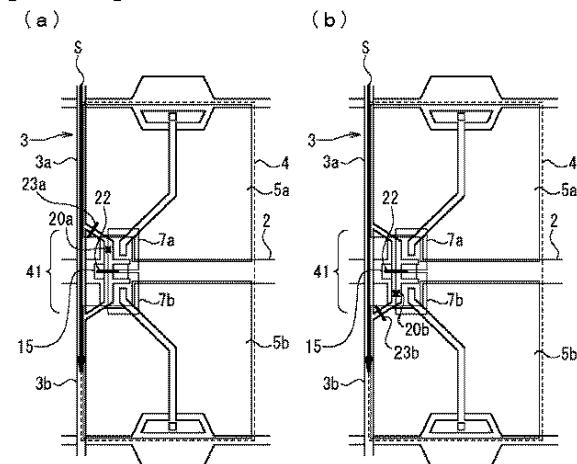
【図 10】



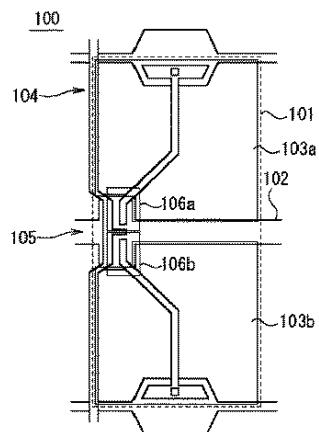
【図 11】



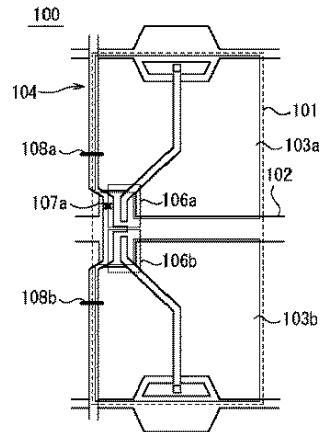
【図 12】



【図13】



【図14】



【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2005/022840
A. CLASSIFICATION OF SUBJECT MATTER <i>G02F1/1368</i> (2006.01), <i>G02F1/13</i> (2006.01)		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) <i>G02F1/1368</i> (2006.01), <i>G02F1/13</i> (2006.01)		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2006 Kokai Jitsuyo Shinan Koho 1971-2006 Toroku Jitsuyo Shinan Koho 1994-2006		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 63-262621 A (Alps Electric Co., Ltd.), 28 October, 1988 (28.10.88), Full text; all drawings & US 4786780 A	1-5 6
Y A	JP 3-33724 A (Hitachi, Ltd.), 14 February, 1991 (14.02.91), Full text; all drawings (Family: none)	1-5 6
Y A	JP 2-223929 A (Hitachi, Ltd.), 06 September, 1990 (06.09.90), Full text; all drawings (Family: none)	1-5 6
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search 09 February, 2006 (09.02.06)		Date of mailing of the international search report 21 February, 2006 (21.02.06)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT		International application No. PCT/JP2005/022840
C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 4-134430 A (Sharp Corp.), 08 May, 1992 (08.05.92), Full text; all drawings & US 5469025 A & EP 482737 A2	3-5

国際調査報告		国際出願番号 PCT/JP2005/022840										
<p>A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. G02F1/1368 (2006.01), G02F1/13 (2006.01)</p>												
<p>B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. G02F1/1368 (2006.01), G02F1/13 (2006.01)</p>												
<p>最小限資料以外の資料で調査を行った分野に含まれるもの</p> <table> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2006年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2006年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2006年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2006年	日本国実用新案登録公報	1996-2006年	日本国登録実用新案公報	1994-2006年	
日本国実用新案公報	1922-1996年											
日本国公開実用新案公報	1971-2006年											
日本国実用新案登録公報	1996-2006年											
日本国登録実用新案公報	1994-2006年											
<p>国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）</p>												
<p>C. 関連すると認められる文献</p> <table border="1"> <thead> <tr> <th>引用文献の カテゴリーエ</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求の範囲の番号</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>J P 6 3 - 2 6 2 6 . 2 1 A (アルプス電気株式会社) 2 8 , 1 0 , 1 9 8 8 全文, 全図 & U S 4 7 8 6 7 8 0 A</td> <td>1-5 6</td> </tr> <tr> <td>Y</td> <td>J P 3 - 3 3 7 2 4 A (株式会社日立製作所) 1 4 . 0 2 . 1 9 9 1 全文, 全図 (ファミリーなし)</td> <td>1-5 6</td> </tr> </tbody> </table>				引用文献の カテゴリーエ	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	Y	J P 6 3 - 2 6 2 6 . 2 1 A (アルプス電気株式会社) 2 8 , 1 0 , 1 9 8 8 全文, 全図 & U S 4 7 8 6 7 8 0 A	1-5 6	Y	J P 3 - 3 3 7 2 4 A (株式会社日立製作所) 1 4 . 0 2 . 1 9 9 1 全文, 全図 (ファミリーなし)	1-5 6
引用文献の カテゴリーエ	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号										
Y	J P 6 3 - 2 6 2 6 . 2 1 A (アルプス電気株式会社) 2 8 , 1 0 , 1 9 8 8 全文, 全図 & U S 4 7 8 6 7 8 0 A	1-5 6										
Y	J P 3 - 3 3 7 2 4 A (株式会社日立製作所) 1 4 . 0 2 . 1 9 9 1 全文, 全図 (ファミリーなし)	1-5 6										
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。		<input type="checkbox"/> パテントファミリーに関する別紙を参照。										
<p>* 引用文献のカテゴリ 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「B」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願 </p> <p>の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献 </p>												
国際調査を完了した日 09.02.2006	国際調査報告の発送日 21.02.2006											
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 山口 裕之	2L	2913									
	電話番号 03-3581-1101 内線 3293											

国際調査報告		国際出願番号 PCT/JP2005/022840
C(続き)引用文献の カテゴリーエー	関連すると認められる文献 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	JP 2-223929 A (株式会社日立製作所) 06. 09. 1990 全文, 全図 (ファミリーなし)	1-5 6
Y	JP 4-134430 A (シャープ株式会社) 08. 05. 1992 全文, 全図 & US 5469025 A & EP 482737 A2	3-5

様式PCT/ISA/210(第2ページの続き)(2005年4月)

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK, L, R, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(72)発明者 武内 正典

大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

Fターム(参考) 2H092 GA11 JA24 JA37 JA41 JB22 JB31 JB56 JB71 JB77 NA25
NA30 PA01
5C094 AA41 BA03 BA43 DB01 EA10
5F110 AA27 BB01 CC07 GG35 HK08 HL07 NN73
5G435 AA19 BB12 KK10

(注) この公表は、国際事務局（W I P O）により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願（日本語実用新案登録出願）の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	液晶显示装置和液晶显示装置的缺陷校正方法		
公开(公告)号	JPWO2006064789A1	公开(公告)日	2008-06-12
申请号	JP2006548849	申请日	2005-12-13
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	野田知希 津幡俊英 縁田憲史 武内正典		
发明人	野田 知希 津幡 俊英 縁田 憲史 武内 正典		
IPC分类号	G02F1/1368 G09F9/00 G09F9/30 H01L29/786		
CPC分类号	G02F1/1309 G02F1/134309 G02F1/1368 G02F2001/136263 G02F2201/508		
FI分类号	G02F1/1368 G09F9/00.352 G09F9/30.338 H01L29/78.612.A		
F-TERM分类号	2H092/GA11 2H092/JA24 2H092/JA37 2H092/JA41 2H092/JB22 2H092/JB31 2H092/JB56 2H092/JB71 2H092/JB77 2H092/NA25 2H092/NA30 2H092/PA01 5C094/AA41 5C094/BA03 5C094/BA43 5C094/DB01 5C094/EA10 5F110/AA27 5F110/BB01 5F110/CC07 5F110/GG35 5F110/HK08 5F110/HL07 5F110/NN73 5G435/AA19 5G435/BB12 5G435/KK10		
代理人(译)	上野登		
优先权	2004360654 2004-12-14 JP		
其他公开文献	JP4841438B2		
外部链接	Espacenet		

摘要(译)

液晶显示器使用像素分割方法和缺陷校正方法，其中像素分割方法和常规的缺陷校正方法可以使缺陷的尺寸大大减小。液晶显示器设置有有源矩阵阵列基板，该有源矩阵阵列基板包括布置在透明基板上以彼此相交的多条栅极线和多条源极线，以及以矩阵形式布置的多个像素电极，每个像素包括多个子像素电极的组件的电极，分别在栅极线和源极线的相交部分附近连接到子像素电极的单独的TFT，该TFT由公共栅极线和共用源极线，至少一个开口部形成在位于相交部的下层的下层侧线上。

【图 1】

