

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第4719330号
(P4719330)

(45) 発行日 平成23年7月6日 (2011.7.6)

(24) 登録日 平成23年4月8日 (2011.4.8)

(51) Int.Cl. F I

GO2F 1/133 (2006.01)

GO9F 9/30 (2006.01)

GO9F 9/40 (2006.01)

GO9G 3/20 (2006.01)

GO9G 3/36 (2006.01)

GO2F 1/133 550

GO9F 9/30 A

GO9F 9/40 301

GO9G 3/20 622L

GO9G 3/36

請求項の数 3 外国語出願 (全 14 頁)

(21) 出願番号	特願2000-48362 (P2000-48362)	(73) 特許権者	390019839
(22) 出願日	平成12年2月24日 (2000.2.24)		三星電子株式会社
(65) 公開番号	特開2000-310767 (P2000-310767A)		Samsung Electronics
(43) 公開日	平成12年11月7日 (2000.11.7)		Co., Ltd.
審査請求日	平成18年8月31日 (2006.8.31)		大韓民国京畿道水原市靈通区梅灘洞416
(31) 優先権主張番号	1999P6086		416, Maetan-dong, Yeongtong-gu, Suwon-si,
(32) 優先日	平成11年2月24日 (1999.2.24)		Gyeonggi-do, Republic of Korea
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100094145
			弁理士 小野 由己男
		(74) 代理人	100106367
			弁理士 稲積 朋子
		最終頁に続く	

(54) 【発明の名称】 液晶表示装置及びその駆動方法

(57) 【特許請求の範囲】

【請求項 1】

多数の第1ゲート線を有する第1ゲート線ブロックと、前記第1ゲート線ブロックの下に形成され、多数の第2ゲート線を有する第2ゲート線ブロックと、前記第1ゲート線ブロックの第1ゲート線から分離され交差する多数の第1データ線と、前記第2ゲート線ブロックの第2ゲート線から分離され交差する多数の第2データ線と、前記ゲート線及びデータ線によって形成される領域によって形成され、マトリックスパターンに配列され、前記ゲート線及びデータ線に連結されるスイッチング素子と共通電圧が印加される共通電極とを有する多数の画素とを含む液晶表示装置パネルと、

前記第1データ線に画像信号を含む階調電圧を印加する第1データ駆動部と、

10

前記第2データ線に画像信号を含む階調電圧を印加する第2データ駆動部と、

前記第1ゲート線ブロックのゲート線に走査信号を印加する第1ゲート駆動部と、

前記第1ゲート駆動部と反対の走査方向に前記第2ゲート線ブロックのゲート線に走査信号を印加する第2ゲート駆動部と、

外部から画像信号の入力を受けて書込みクロック信号に同期して記録し、前記画像信号を読み取りクロック信号に同期して前記第1データ駆動部及び前記第2データ駆動部に出力する少なくとも一つのフレームメモリとを備え、

前記第1ゲート駆動部は、対応する前記ゲート線ブロックの一番目のゲート線から最後のゲート線の方に走査信号をゲート線に順次に印加し、

前記第2ゲート駆動部は、対応する前記ゲート線ブロックの最後のゲート線から一番目

20

のゲート線の方向に走査信号をゲート線に順次に印加し、
あるいは、

前記第 1 ゲート駆動部は、前記第 1 ゲート線ブロックの最後のゲート線から一番目のゲート線の方向に前記ゲート線に走査信号を順次に印加し、

前記第 2 ゲート駆動部は、前記第 2 ゲート線ブロックの一番目のゲート線から最後のゲート線にゲート線に走査信号を順次に印加し、

前記フレームメモリは、画像信号が記録される順序と同一の順序に画像信号を前記第 1 データ駆動部に出力し、画像信号が記録される順序と反対の順序に記録された画像信号を前記第 2 データ駆動部に出力し、

前記第 1 ゲート線ブロックの隣接するゲート線に連結された画素に印加される階調電圧の前記共通電圧に対する極性は互いに反対であり、前記第 2 ゲート線ブロックの隣接するゲート線に連結された画素に印加される階調電圧の前記共通電圧に対する極性は互いに反対であり、

同一の画素列で前記第 1 ゲート線ブロックの最後のゲート線に連結された画素に印加される共通電圧に対する階調電圧の極性は、前記第 2 ゲート線ブロックの一番目のゲート線に連結された画素に印加される共通電圧に対する階調電圧の極性の極性と同一である
液晶表示装置。

【請求項 2】

前記第 1 ゲート線の数と前記第 2 ゲート線の数と同一である請求項 1 に記載の液晶表示装置。

【請求項 3】

前記第 1 及び第 2 ゲート駆動部は同時に走査される請求項 2 に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示装置及びその駆動方法に関する。より詳しくは、本発明は 2 部分に分割されてそれぞれ駆動する画面を有する液晶表示装置及びその駆動方法に関する。

【0002】

【従来の技術】

パーソナルコンピュータやテレビが軽量化及び薄形化することによって、ディスプレイ装置も軽量化及び薄形化が要求されている。従って、LCD のような平板表示装置が陰極線管 (CRT) の代わりとして増加している。

所望の画像信号を得るために、LCD は 2 枚の基板の間に注入されている異方性誘電率を有する液晶物質に電界 (electric field) を印加し、電界の強さによって基板を通して透過する光の量を調節する。LCD は最も一般的に使用される携帯用平板表示装置の 1 つである。

【0003】

特に、薄膜トランジスタ (thin film transistor ; TFT) をスイッチング素子として採用した TFT-LCD が広く使用される。

前記 LCD は走査信号を伝達する多数のゲート線を含む。前記ゲート線に交差する多数のデータ線が画像データを伝達する。前記ゲート線及びデータ線によって形成される領域で形成される多数の画素はゲート線、データ線、スイッチング素子を通して相互に連結される。

【0004】

以下、このような LCD において各画素に画像データを印加する方法を説明する。

ゲートをオンにする走査信号 (又はゲートオン信号) がゲート線に順次に印加される時、前記ゲート線に連結されるスイッチング素子は順次にオンになる。前記ゲート線に対応する画素行に印加される画像信号 (即ち、階調電圧 (data voltage)) は同時に各データ線に印加される。前記データ線に印加された画像信号はその後ターンオンされているスイッチング素子を通して各画素に印加される。この時、1 フレーム周期の間に全てのゲート

10

20

30

40

50

ト線に順次にゲートオン信号が印加されることによって画像信号は全ての画素行に印加され、1フレームの画像が表示される。

【0005】

最近に開発された高解像度LCDはより多くのゲート線が要求される。しかし、1フレームを走査するのにかかる時間は1/60秒に制限されているため、各ゲート線に印加されるゲートオン信号の時間間隔(time interval)が短くなる。このため、スイッチング素子を通じて前記画像行に十分な画像信号(階調電圧)を印加することが難しく、画質を低下させる。

【0006】

従って、最近では十分なゲートオン時間を確保するために、表示画面を2部分(上部及び下部)に分割して液晶表示装置を駆動する方式が提案されている。このような駆動方式を‘デュアルスキャン方式’という。

図1はデュアルスキャン方式を採用した液晶表示装置を示す。

図1に示されているように、デュアルスキャン方式を使用する液晶表示装置は液晶表示装置パネル10、上部データ駆動部21、下部データ駆動部22、上部ゲート駆動部31、下部ゲート駆動部32からなる。

【0007】

液晶表示装置パネル10はゲートオン信号を伝達するための多数のゲート線(G1、G2、...、Gm、Gm+1、...、G2m)と、階調電圧(即ち、画像信号)を伝達するための多数のデータ線(D1、D2、...、Dn、C1、C2、...、Cn)を含む。ゲート線とデータ線との交差によって形成される領域は画素を形成する。各画素はゲート電極がゲート線に連結されソース電極がデータ線に連結される薄膜トランジスタ12、薄膜トランジスタ12のドレイン電極に連結される画素電極14、共通電圧が印加される共通電極(図示されていない)を含む。前記多数のゲート線はそれぞれm個のゲート線(G1、G2、...、Gm)、(Gm+1、...、G2m)からなる上部及び下部ゲート線ブロックに分割される。上部ゲート線ブロックのゲート線(G1、G2、...、Gm)に対応する画素に連結されたデータ線(D1、D2、...、Dn)は下部ゲート線ブロックのゲート線(Gm+1、...、G2m)に対応する画素に連結されたデータ線(C1、C2、...、Cn)から分離されている。例えば、第1列の上部画素はデータ線D1に連結され、第1列の下部画素はデータ線C1と連結される。

【0008】

それぞれ上部及び下部ゲート線ブロックに連結される上部及び下部ゲート駆動部31、32はそれぞれ上部及び下部ゲート線ブロックのゲート線に順次にゲートオン電圧を印加する。この時、ゲートオン電圧は一番目のゲート線から最後のゲート線の順にゲート線に印加される。それぞれ液晶表示装置パネルの上部及び下部に形成される上部及び下部データ駆動部21、22はそれぞれ上部データ線(D1、D2、...、Dn)及び下部データ線(C1、C2、...、Cn)に階調電圧を印加する。

【0009】

以下、前記液晶表示装置の動作を説明する。

第1ゲート線から始まって順次に上部及び下部ゲート線ブロックのゲート線から薄膜トランジスタ12に、さらにそれにつづくゲート線にゲートオン信号が印加される。これと同時に、上部及び下部データ線に階調電圧(即ち、画像信号)が印加される。前記ゲートオン信号によって薄膜トランジスタ12がターンオンされ、データ線に印加された階調電圧はターンオンされた薄膜トランジスタ12を通じて画素電極に印加される。画素電圧(即ち、画素電極に印加された電圧)と共通電極の共通電圧との差によって生じる電界が液晶物質に印加される。液晶物質の配列は電界の強さ(電界の強さは階調電圧の強さに応じて変動する)に応じて変わるので、液晶物質を透過する光の量が変わるようになる。従って、所望の画像が液晶表示装置に表示される。

【0010】

前記ゲートオン信号が前記上部及び下部ゲート線ブロックのゲート線に同時に印加される

10

20

30

40

50

ため、前述のデュアルスキャン方式の液晶表示装置は従来のシングルスキャン液晶表示装置よりゲートオン時間が2倍長いという長所を有する。

液晶物質に連続して同一方向の電界が印加されると、液晶物質が劣化する。従って、階調電圧が駆動される時、階調電圧の極性は交互に正及び負になる。このような駆動方式を反転駆動方式という。

【0011】

反転駆動方式の類型にはフレーム単位に極性を反転させるフレーム反転駆動方式、ライン単位に極性を反転させるライン反転駆動方式、画素単位に極性を反転させるドット反転駆動方式がある。前記ライン反転及びドット反転駆動方式が最も一般的に使用される。しかし、ライン反転駆動方式又はドット反転駆動方式は、従来のデュアルスキャン方式の液晶表示装置に適用される時、以下に説明されるような問題点が発生する。

10

【0012】

図1の液晶表示装置の画素が、正(+)と負(-)で示されているように、ドット反転駆動方式によって駆動されると仮定する。ここで陽(+)極は共通電圧に対する画素電圧の極性が正であることを示し、陰(-)極は共通電圧に対する画素電圧の極性が負であることを示す。

前記上部ゲート線ブロックのゲート線G_m及びデータ線D₁に電氣的に連結される画素電極に印加される電圧の波形と、前記下部ゲート線ブロックのゲート線G_{m+1}及びデータ線C₁に電氣的に連結される画素電極に印加される電圧の波形は図2に示されている。

【0013】

20

図2に示されているように、理想的な状態では、上部ゲート線ブロックの最後のゲート線G_mに連結される第1画素列の画素電極に共通電圧V_{com}より低い電圧V_{pu}が1フレーム周期の間一定に印加される。しかし、実際の液晶表示装置では、画素電極とデータ線との間で寄生キャパシタンスが生成するため、実際の画素電極に印加される画素電圧はデータ線に印加される電圧から影響を受ける。即ち、図2(a)に示されているように、第1データ線D₁に共通電圧V_{com}についての極性が周期的に反復される階調電圧V_{d1}が印加されるため、画素電極に印加される実際の電圧V_aは図2(b)のような波形を有するようになる。説明の便宜のために、階調電圧が共通電圧V_{com}について対称的であると仮定する。

【0014】

30

より詳しくは、図2(a)及び(b)に示されているように、負の極性を有する画素電圧V_{pu}が印加されデータ線に正の極性を有する階調電圧V_dが印加される場合、実際の画素電圧V_aは、理想的な画素電圧V_{pu}とは異なり、寄生キャパシタンスの影響によってΔVだけ共通電圧の方に引っ張られる。これと反対に、負の極性を有する階調電圧がデータ線に印加される場合には、実際の画素電圧V_aがΔVだけ共通電圧と反対の方に引っ張られる。

【0015】

図2(c)に示されているように、理想的な場合、下部ゲート線ブロックの第1ゲート線G_{m+1}に連結される第1画素列の画素電極には共通電圧V_{com}より高い定電圧V_{pd}が1フレーム周期の間に印加される。また、第1データ線C₁にはデータ線D₁に印加される階調電圧の極性と同一の極性を有する階調電圧が印加される。これは上部ゲート線ブロック及び下部ゲート線ブロックのそれぞれの第1ゲート線から走査が始まり、上部ゲート線ブロック及び下部ゲート線ブロックの第1ゲート線に連結された画素電圧の極性が同一であるためである。

40

【0016】

従って、寄生キャパシタンスの影響によって、実際に画素電極に印加される電圧は図2(d)のような波形を有する。即ち、図2(c)及び(d)に示されているように、正の極性を有する画素電圧V_{pd}が印加され正の極性を有する階調電圧がデータ線に印加される場合、寄生キャパシタンスの影響により実際の画素電圧V_bは、理想的な画素電圧V_{pu}と異なり、ΔVだけ共通電圧と反対の方に引っ張られる。また、負の極性を有する階調電

50

圧がデータ線に印加される場合には、実際の画素電圧 V_b が ΔV だけ共通電圧の方に引っ張られる。

【 0 0 1 7 】

その結果、境界面の 2 つの画素行の画素にはデータ線に印加される電圧が反対方向に影響を及ぼすので、画素に印加される電圧と共通電圧との実際の差は図 2 (b) 及び (d) に斜線で示した部分になる。従って、上部ブロックと下部ブロックとの境界部分の画素において液晶物質を透過する光の量の差が大きくなり、これによって境界部分で輝度不均一が発生する。結局、上部ブロックと下部ブロックとの境界部分に望ましくない線が現われる。

発明の概要

本発明の目的は、表示画面を 2 つのパネルに分割して駆動し 2 つのパネルの境界部分の輝度不均一現象を防止する液晶表示装置及びその駆動方法を提供することである。

【 0 0 1 8 】

このような目的を達成するために、本発明の液晶表示パネルは上部パネル及び下部パネルの 2 つのパネルに分割される。ゲート線に走査信号を印加する時、上部パネルの走査方向が下部パネルの走査方向と反対であるのでパネルの境界部分の輝度の不均一が防止される。

【 0 0 1 9 】

本発明の液晶表示装置は、

多数の第 1 ゲート線を有する第 1 ゲート線ブロックと、前記第 1 ゲート線ブロックの下に形成され、多数の第 2 ゲート線を有する第 2 ゲート線ブロックと、前記第 1 ゲート線ブロックの第 1 ゲート線から分離され交差する多数の第 1 データ線と、前記第 2 ゲート線ブロックの第 2 ゲート線から分離され交差する多数の第 2 データ線と、前記ゲート線及びデータ線によって形成される領域によって形成され、マトリックスパターンに配列され、前記ゲート線及びデータ線に連結されるスイッチング素子と共通電圧が印加される共通電極とを有する多数の画素とを含む液晶表示装置パネルと、

前記第 1 データ線に画像信号を含む階調電圧を印加する第 1 データ駆動部と、

前記第 2 データ線に画像信号を含む階調電圧を印加する第 2 データ駆動部と、

前記第 1 ゲート線ブロックのゲート線に走査信号を印加する第 1 ゲート駆動部と、

前記第 1 ゲート駆動部と反対の走査方向に前記第 2 ゲート線ブロックのゲート線に走査信号を印加する第 2 ゲート駆動部と、

外部から画像信号の入力を受けて書込みクロック信号に同期して記録し、前記画像信号を読み取りクロック信号に同期して前記第 1 データ駆動部及び前記第 2 データ駆動部に出力する少なくとも一つのフレームメモリとを備え、

前記第 1 ゲート駆動部は、対応する前記ゲート線ブロックの一番目のゲート線から最後のゲート線の方に走査信号をゲート線に順次に印加し、

前記第 2 ゲート駆動部は、対応する前記ゲート線ブロックの最後のゲート線から一番目のゲート線の方に走査信号をゲート線に順次に印加し、

あるいは、

前記第 1 ゲート駆動部は、前記第 1 ゲート線ブロックの最後のゲート線から一番目のゲート線の方に前記ゲート線に走査信号を順次に印加し、

前記第 2 ゲート駆動部は、前記第 2 ゲート線ブロックの一番目のゲート線から最後のゲート線にゲート線に走査信号を順次に印加し、

前記フレームメモリは、画像信号が記録される順序と同一の順序に画像信号を前記第 1 データ駆動部に出力し、画像信号が記録される順序と反対の順序に記録された画像信号を前記第 2 データ駆動部に出力し、

前記第 1 ゲート線ブロックの隣接するゲート線に連結された画素に印加される階調電圧の前記共通電圧に対する極性は互いに反対であり、前記第 2 ゲート線ブロックの隣接するゲート線に連結された画素に印加される階調電圧の前記共通電圧に対する極性は互いに反対であり、

10

20

30

40

50

同一の画素列で前記第 1 ゲート線ブロックの最後のゲート線に連結された画素に印加される共通電圧に対する階調電圧の極性は、前記第 2 ゲート線ブロックの一番目のゲート線に連結された画素に印加される共通電圧に対する階調電圧の極性の極性と同一である。

【 0 0 2 4 】

【 発明の実施の形態 】

以下に、発明者が発明を実施することに伴って予測される最も好ましい形態の図面に基づいて、本発明の好ましい実施例だけが示されて説明される。本発明は発明の範囲内で多様な変形が可能である。従って、図面及び実施の形態は実施例に過ぎず、発明を限定するものではない。

【 0 0 2 5 】

10

図 3 は本発明の好ましい実施例による液晶表示装置を示す。

液晶表示装置は液晶表示装置パネル 1 0 0 と、上部データ駆動部 2 1 0 と、下部データ駆動部 2 2 0 と、上部ゲート駆動部 3 1 0 と、下部ゲート駆動部 3 2 0 と、上部フレームメモリ 4 1 0 及び下部フレームメモリ 4 2 0 を含むフレームメモリユニット 4 0 0 と、タイミング制御機 5 0 0 からなる。

【 0 0 2 6 】

液晶表示装置パネル 1 0 0 はゲートオン信号を伝達するための 2 m 個のゲート線 (G 1、G 2、・・・、G m+1、・・・、G 2 m) と、画像信号を表示する階調電圧を伝達するためのデータ線 (D 1、D 2、・・・、D m と C 1、C 2、・・・、C n) とを含む。ゲート線とデータ線とによって囲まれた領域は画素を形成し、各画素は、図 5 に示されているように、薄膜トランジスタ 1 1 0 と、ゲート電極に連結されるゲート線と、ソース電極に連結されるデータ線と、前記薄膜トランジスタ 1 1 0 のドレイン電極に連結される画素電極 1 2 0 と、共通電圧が印可される共通電極 (図示していない) とを含む。2 m 個のゲート線は m 個のゲート線 (G 1、G 2、・・・、G m) を含む上部ゲート線ブロックと、m 個のゲート線 (G m+1、G m+2、・・・、G 2 m) を有する下部ゲート線ブロックとに分離されている。上部ゲート線ブロックのゲート線 (G 1、G 2、・・・、G m) に対応する画素に連結された上部データ線 (D 1、D 2、・・・、D n) は下部ゲート線ブロックのゲート線 (G m+1、G m+2、・・・、G 2 m) に対応する画素に連結された下部データ線 (C 1、C 2、・・・、C n) と分離されている。即ち、本発明の実施例による液晶表示装置パネルは上部パネル 1 4 0 及び下部パネル 1 5 0 からなる。前記上部パネル 1 4 0 は上部ゲート線ブロックと上部データ線 (D 1、D 2、・・・、D n) を含み、下部パネル 1 5 0 は下部ゲート線ブロックと下部データ線 (C 1、C 2、・・・、C n) を含む。

20

30

【 0 0 2 7 】

上部及び下部ゲート駆動部 3 1 0、3 2 0 は、それぞれ上部及び下部ゲート線ブロックに連結され、反対の走査方向にゲート線ブロックのゲート線に順次にゲートオン電圧を印加する。例えば、上部ゲート駆動部 3 1 0 が上部ゲート線ブロックの一番目のゲート線 G 1 から m 番目のゲート線 G m の方向 (即ち、上から下の方向) にゲートオン電圧を駆動する時、下部ゲート駆動部 3 2 0 は下部ゲート線ブロックの最後のゲート線 G 2 m から一番目のゲート線 G m+1 の方向 (即ち、下から上の方向) にゲートオン電圧を駆動する。前述のように、上部ゲート駆動部 3 1 0 が下から上の方向にゲートオン電圧をゲート線に順次に印加する時、下部ゲート駆動部 3 2 0 は上から下の方向にゲートオン電圧をゲート線に印加する。

40

【 0 0 2 8 】

上部データ駆動部 2 1 0 及び下部データ駆動部 2 2 0 はそれぞれ、液晶表示装置パネルの上部及び下部に形成され、上部フレームメモリ 4 1 0 及び下部フレームメモリ 4 2 0 に連結される。これらはそれぞれ上部データ線 (D 1、D 2、・・・、D n) 及び下部データ線 (C 1、C 2、・・・、C n) に画像信号を表示する階調電圧を印加する。

【 0 0 2 9 】

タイミング制御機 5 0 0 は画像データ信号 D A T A、メインクロック M C L K、水平同期信号 H s y n c、垂直同期信号 V s y n c の入力を受けて、タイミング信号をフレームメ

50

モリユニット400、上部ゲート駆動部310、下部ゲート駆動部320、上部データ駆動部210、下部データ駆動部220に印加する。上部フレームメモリ410及び下部フレームメモリ420は、書込みクロック信号WCLKと読取りクロック信号RCLK(これの周波数はタイミング制御機500から印加される書込みクロック信号WCLKの1/2である)とに同期して、上部データ駆動部210及び下部データ駆動部220に印加される画像データ信号の書込み及び読取りを行う。

【0030】

以下、本発明の第1実施例による液晶表示装置の操作を説明する。図4(a)及び(b)は書込みクロック信号WCLKと読取りクロック信号RCLK($RCLK = WCLK / 2$)に同期してフレームメモリにデータが入力され出力されるデータタイミング図である。外部から画像データ信号DATA、メインクロックMCLK、垂直同期信号Vsync(即ち、フレーム同期信号)、水平同期信号Hsync(即ち、水平ライン又は走査ラインの同期信号)がタイミング制御機500に入力される。

10

【0031】

図4(a)に示されているように、フレームメモリはタイミング制御機500から印加される書込みクロック信号WCLKに同期してデータを記録する。即ち、データは一番目の画素行に印加される画像データd1から始まる順序に書込みクロック信号WCLKに同期して上部フレームメモリ410に記録される。この時、一番目の画素行からm番目の画素行(即ち、上部ゲート線ブロックのゲート線に対応する画素行)に印加される画像データ(d1、d2、・・・、dm)が上部フレームメモリ410に記録される。これに反して、下部ゲート線ブロックの一番目のゲート線Gm+1に対応する画素行に印加される画像データdm+1に始まる画像データ(dm+2、・・・、d2m)は順に書込みクロック信号WCLKに同期して下部フレームメモリ420に記録される。

20

【0032】

上部フレームメモリ410及び下部フレームメモリ420に各画素行に印加される画像データの全てが記録されると、図4(b)に示されているように、読取りクロック信号RCLKに同期した画像データが上部データ駆動部210又は下部データ駆動部220に伝送される。この時、本発明の第1実施例によると、上部データ駆動部210のための画像データは上部フレームメモリ410に記録される順序と反対の順序(即ち、dm、dm-1、dm-2、・・・、d2、d1)に上部データ駆動部210に伝送される。下部データ駆動部220のための画像データは下部フレームメモリ420に記録される順序と同一の順序に下部データ駆動部220に伝送される。従って、本発明によると、フレームメモリとしては、記録される順序と反対の順序にアドレッシングされ得るメモリを使用しなければならない。

30

【0033】

クロック信号HCLKに同期された画像データが上部データ駆動部210及び下部データ駆動部220に伝送されると、画像データは対応する階調電圧に変換され、タイミング制御機500から出力されるロード信号LOADによって上部データ線D1、D2、・・・、Dn及び下部データ線C1、C2、・・・、Cnの各線に印加される。

【0034】

上部ゲート駆動部310及び下部ゲート駆動部320はタイミング制御機500から出力される開始信号STV及びゲートクロックCPVに同期されて上部ゲート線ブロックのゲート線にゲートオン電圧(即ち、走査信号)を印加し、同時に下部ゲート線ブロックのゲート線にもゲートオン電圧を印加する。この時、本発明の第1実施例によると、上部ゲート駆動部310は上部ゲート線ブロックの最後のゲート線Gmから上部ゲート線ブロックの一番目のゲート線G1の方向(即ち、下から上の方向)にゲートオン電圧を順次に印加する。また、下部ゲート駆動部320は下部ゲート線ブロックの一番目のゲート線Gm+1から下部ゲート線ブロックの最後のゲート線G2mの方向(即ち、上から下の方向)にゲートオン電圧を順次に印加する。

40

【0035】

50

ゲートオン電圧が印加されたゲート線に連結された薄膜トランジスタはターンオンされ、これに伴って、データ線に印加された階調電圧がターンオンされた薄膜トランジスタを通じて画素電極に伝達されて、所望の画像が表示される。

このような本発明の実施例はドット反転又はライン反転方式を使用してデュアルスキャンLCDを駆動する時に画面の中央に縞模様が発生することを防止することができる。

【0036】

図5は本発明の第1実施例による上部ゲート駆動部310及び下部ゲート駆動部320の走査方向と極性とを示す図面である。図6(a)、(b)、(c)、(d)は本発明の第1実施例による信号の波形を示す図面である。

図5に示されているように、(+)は共通電圧に対する画素電圧の極性が正であることを示し、(-)は共通電圧に対する画素電圧の極性が負であることを示す。

10

【0037】

以下、第1画素列の隣接する2つの画素を例として説明する。

図6(a)に示されているように、理想の場合、上部ゲート線ブロックの最後のゲート線 G_n に連結される第1画素列の画素電極には共通電圧 V_{com} より低い電圧 V_{pu} が1フレーム周期の間に一定に印加される。しかし、画素電極とデータ線との間に発生する寄生キャパシタンスのため、画素電極に印加される実際の画素電圧はデータ線に印加される電圧の影響を受ける。即ち、一番目の上部データ線 D_1 に共通電圧に対する極性が周期的に反復される階調電圧が印加されるため、画素電極に印加される実際の電圧 V_a は図6(b)のようになる。この時、ゲート線が下から上の方向に走査され第1画素列の最後のゲート線 G_m に対応する画素電極の極性が負であるため、データ線 D_1 に印加される階調電圧は図6(a)に示されているように負と正とが連続して反復される。

20

【0038】

より詳しくは、図6(a)及び(b)に示されているように、陰(-)の極性を有する画素電圧 V_{pu} が印加され、陰(-)の極性を有する階調電圧がデータ線に印加される場合、実際の画素電圧 V_a は寄生キャパシタンス C_p の影響によって理想的な画素電圧 V_{pu} に比べて ΔV だけ共通電圧の反対方向に引っ張られる。これに反して、陽(+)の極性を有する階調電圧がデータ線に印加される場合、実際の画素電圧 V_a は、 ΔV だけ共通電圧の方向に引っ張られる。

【0039】

30

図6(c)に示されているように、理想の場合、下部ゲート線ブロックの一番目のゲート線 G_{m+1} に連結される第1画素列の画素電極には共通電圧 V_{com} より高い電圧 V_{pd} が1フレーム周期の間に一定に印加される。一番目の下部データ線 C_1 にはデータ線 D_1 に印加される階調電圧と異なる極性を有する階調電圧が印加される。これは、図5に示されているように、上部ゲート線ブロックは下から上の方向に走査され、下部ゲート線ブロックは上から下の方向に走査され、上部ゲート線ブロックの最後のゲート線 G_m に連結される画素電圧 V_{pu} は下部ゲート線ブロックの一番目のゲート線 G_{m+1} に連結された画素電圧と異なるためである。従って、寄生キャパシタンス C_p の影響で画素電極に印加される実際の電圧は図6(d)に示されているような波形を有する。即ち、即ち、図6(c)及び(d)に示されているように、(+)の極性を有する画素電圧 V_{pd} が印加され、(+)の極性を有する階調電圧がデータ線に供給される場合には、実際の画素電圧 V_b は、寄生キャパシタンス C_p の影響により、理想的な画素電圧 V_{pd} に比べて ΔV だけ共通電圧の反対方向に引っ張られる。(+)の極性を有する階調電圧がデータ線に印加される場合には、実際の画素電圧 V_b が ΔV だけ共通電圧の方向に引っ張られる。

40

【0040】

前述のように、本発明の第1実施例によると、データ線に印加される電圧が境界面に存在する2つの画素行の画素に同一方向に影響を及ぼすため、実際の画素に印加される電圧と共通電圧との差は図6(b)及び(d)に斜線で示されている通りである。従って、境界部分の画素にある液晶物質を透過する光の量の差が小さいので、境界部分における輝度がほとんど均一になる。従って、従来のデュアルスキャンLCD駆動方式において上側パネ

50

ルと下側パネルとの境界部分で発生していた縞模様が発生しない。

【0041】

以下、本発明の第2実施例による液晶表示装置の操作を説明する。

図7は本発明の第2実施例による液晶表示装置の上部及び下部ゲート駆動部の走査方向と極性を示す回路図である。図8は本発明の第2実施例による各種の信号の波形を示している。

図7に示されているように、境界部分の隣接する2つの画素の極性は互いに同一であり、境界部分のその他の画素の極性は反転する。以下、第1画素列の隣接する2つの画素を例として説明する。

【0042】

図8(a)に示されているように、理想的な場合、共通電圧 V_{com} より高い画素電圧 V_{pu} が、上部ゲート線ブロックの最後のゲート線 G_m に連結される第1画素列の画素電極に1フレーム周期の間に一定に印加される。しかし、画素電極とデータ線との間に生じる寄生キャパシタンス C_p のため、画素電極に印加される実際の画素電圧はデータ線に印加される電圧の影響を受ける。

【0043】

即ち、共通電圧に対する極性が周期的に反復される階調電圧が一番目の上部データ線 D_1 に印加されるため、実際の画素電極に印加される電圧 V_a は図8(b)に示されているようになる。この時、ゲート線が下から上の方向に走査され第1画素列の最後のゲート線 G_m に対応する画素電極の極性が正であるため、データ線 D_1 に印加される階調電圧は図8(a)に示されているように正、負、正、負、・・・の順に反転される。

【0044】

より詳しくは、図8(a)及び(b)に示されているように、正の極性を有する画素電圧 V_{pu} が印加され、正の極性を有する階調電圧がデータ線に印加される時、寄生キャパシタンスの影響によって実際の画素電圧 V_a は理想的な画素電圧 V_{pu} と比較すると ΔV だけ共通電圧の反対方向に引っ張られる。一方、負の極性を有する階調電圧がデータ線に印加されると、前記画素電圧 V_a は ΔV だけ共通電圧の方向に引っ張られる。

【0045】

図8(c)に示されているように、理想的な場合、共通電圧 V_{com} より高い画素電圧 V_{pd} が、下部ゲート線ブロックの一番目のゲート線 G_{m+1} に連結される第1画素列の画素電極に1フレーム周期の間に印加される。データ線 D_1 に印加される階調電圧と同一の極性を有する階調電圧が一番目の下部データ線 C_1 に印加される。これは、図7に示されているように、上部ゲート線ブロックが下から上の方向に走査され、下部ゲート線ブロックが上から下の方向に走査され、上部ゲート線ブロックの最後のゲート線 G_m に連結される画素電圧の極性が下部ゲート線ブロックの一番目のゲート線 G_{m+1} に連結される画素電圧の極性と同一であるためである。従って、実際の画素電極に印加される電圧は図8(d)のような波形を有する。

【0046】

図8に示されているように、本発明の第2実施例によると、データ線に印加される電圧が境界面にある2つの画素行の画素に同一方向に影響を及ぼすため、画素に印加される実際の電圧と共通電圧との差は図8(b)及び(d)に斜線で示したようになる。従って、境界部分の画素にある液晶物質を透過する光の量の差が小さいので、境界部分の輝度がほとんど均一になる。従って、従来の上側パネルと下側パネルとの境界部分に発生していた縞模様が現われない。

【0047】

前述の本発明の実施例では、上部ゲート駆動部に連結されたゲート線は下から上の方向に走査され、下部ゲート駆動部に連結されたゲート線は上から下の方向に走査される。

しかし、本発明による液晶表示装置の駆動方法は、図9(a)及び(b)に示されているように、上部ゲート駆動部に連結されたゲート線は上から下に走査され、下部ゲート駆動部に連結されたゲート線は下から上の方向に走査される場合も含む。

10

20

30

40

50

【 0 0 4 8 】

以下、図 9 (a) 及び (b) に基づいて、本発明の第 3 及び第 4 実施例による液晶表示装置の駆動方法を説明する。

上部及び下部液晶表示装置パネルの端からパネルの境界部分の方向にゲート線が走査される。即ち、図 9 (a) に示されているように本発明の第 3 実施例によると、上部及び下部液晶表示装置パネルの端からパネルの境界部分の方向にゲート線が走査され、境界部分に隣接した 2 つの画素には互いに異なる極性を有する画素電圧が印加される。図 9 (b) に示されているように本発明の第 4 実施例によると、上部及び下部液晶表示装置パネルの端からパネルの境界部分の方向にゲート線が走査され、境界部分に隣接した 2 つの画素には同一の極性を有する画素電圧が印加される。

10

【 0 0 4 9 】

本発明の第 3 及び第 4 実施例の方法を使用してゲート線を駆動するために、図 3 において上部フレームメモリ 4 1 0 は画像データの記録順序と同一の順序に画像データを上部データ駆動部 2 1 0 に伝送し、下部フレームメモリ 4 2 0 は画像データの記録順序と反対の順序に画像データを下部データ駆動部 2 2 0 に伝送する。上部ゲート駆動部 3 1 0 及び下部ゲート駆動部 3 2 0 はそれぞれ上部ゲート線ブロックの一番目のゲート線 G 1 及び下部ゲート線ブロックの最後のゲート線 G 2 m からゲートオン信号を順次に出力する。第 3 及び第 4 実施例におけるこれ以外の駆動方法は図 3 に基づいて前述したものと同一である。

【 0 0 5 0 】

本発明の第 3 及び第 4 実施例によって液晶表示装置を駆動する場合、境界面にある 2 つの画素行の画素はデータ線に印加される電圧によって同一の方向に影響を受ける。従って、境界部分の画素にある液晶物質を透過する光の量の差が小さいので、境界部分の輝度がほとんど均一になる。その結果、従来の上側パネルと下側パネルとの境界部分に発生する縞模様が現われない。

20

【 0 0 5 1 】

以上の説明のように、本発明によると、上部パネルのゲート線の走査方向を下部パネルのゲート線の走査方向と反対の方向にすることによって輝度不均一現象を防止することができる。

本発明は以上のように最も実用的で好ましい実施例に基づいて説明されているが、このような実施例に限定されるものでなく、請求範囲及び思想に含まれる同価の構造及び多様な変形を全て含む。

30

【図面の簡単な説明】

【図 1】デュアルスキャン方式を利用した液晶表示装置を示す図面である。

【図 2】従来の液晶表示装置の駆動方法による信号波形を示す図面である。

【図 3】本発明の好ましい実施例による液晶表示装置を示す概略図である。

【図 4】書込みクロック信号と読取りクロック信号に同期して各々のフレームに入出力されるデータのタイミングを示す図面である。

【図 5】本発明の第 1 実施例による図 3 に示されている液晶表示装置の極性及び走査方向を示す回路図である。

【図 6】本発明の第 1 実施例による信号の波形を示す図面である。

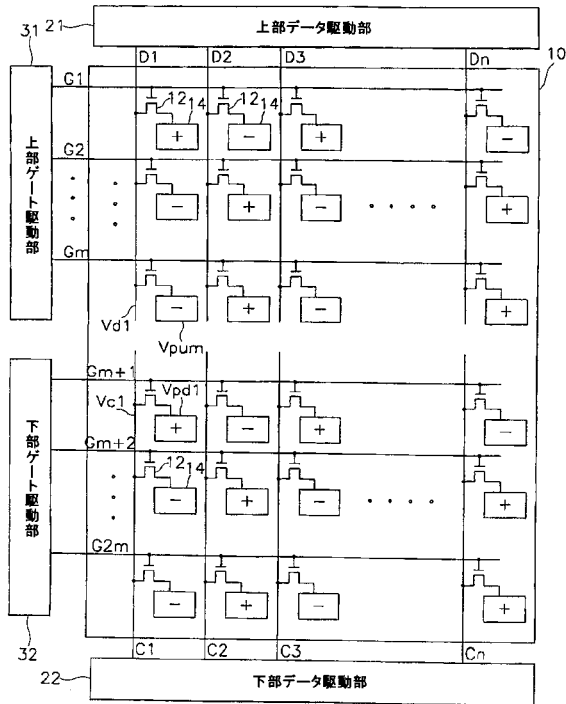
40

【図 7】本発明の第 2 実施例による図 3 に示した液晶表示装置の極性と走査方向を示す回路図である。

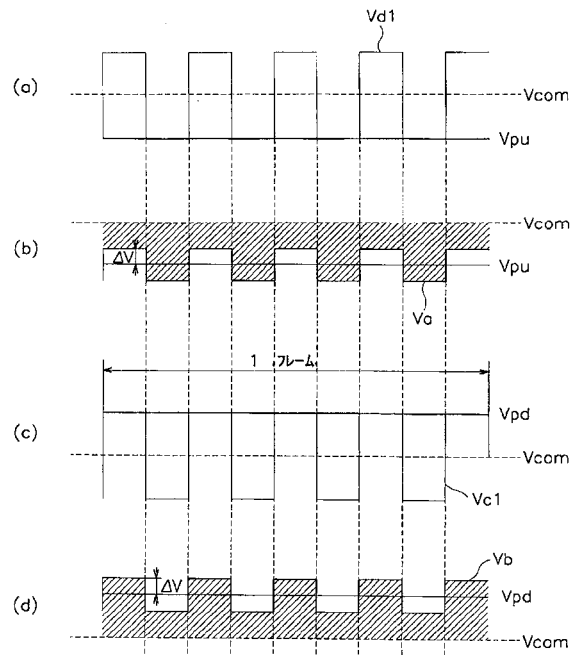
【図 8】本発明の第 2 実施例による信号の波形を示す図面である。

【図 9】はそれぞれ第 3 実施例及び第 4 実施例による図 3 に示した液晶表示装置の極性と走査方向を示す回路図である。

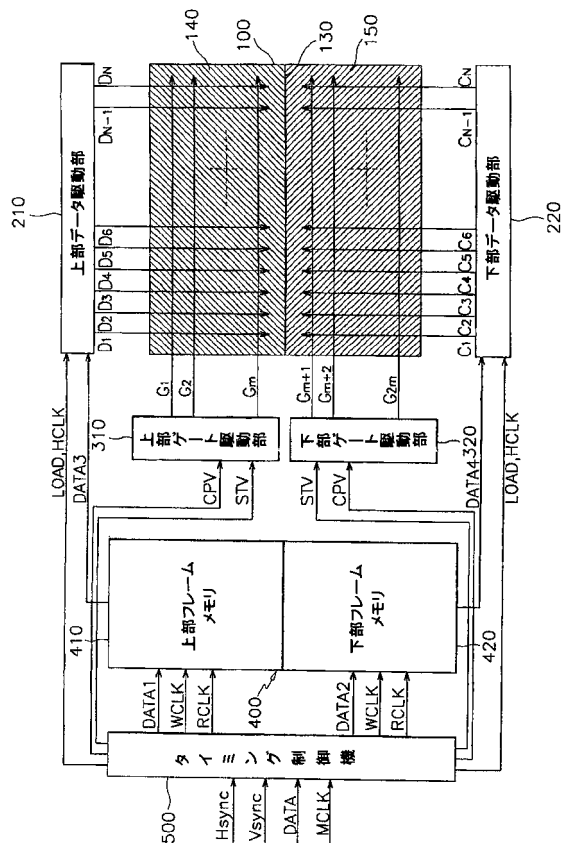
【図 1】



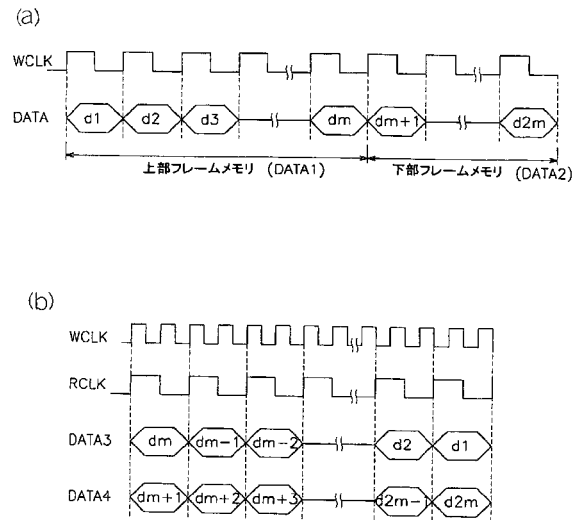
【図 2】



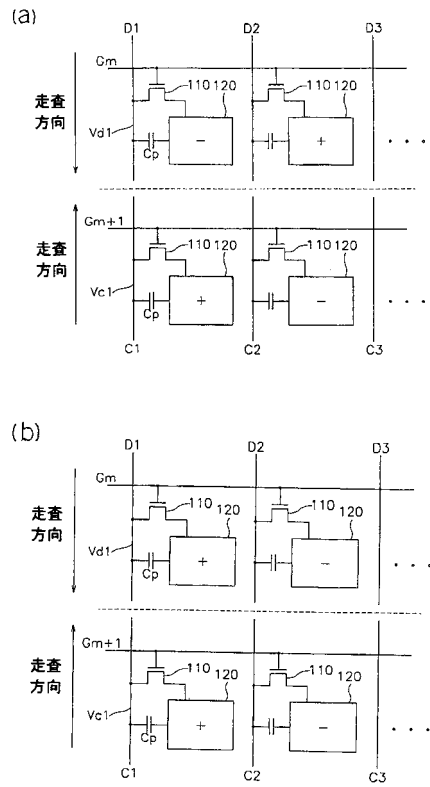
【図 3】



【図 4】



【図 9】



フロントページの続き

- (72)発明者 パク, ウォン - ヨン
大韓民国, キュンギ - ド, スオン - シティ, パルダル - ク, ウォーマン - ドン, 203 - 602,
ジュコン 2 - カ アpartment
- (72)発明者 パーク, ヘン - オン
大韓民国, ソウル, ソンパ - ク, カムシル1 - ドン, 71 - 302, ジュコン アpartment

審査官 小濱 健太

- (56)参考文献 特開平10 - 048595 (JP, A)
特開平09 - 297564 (JP, A)
特開平11 - 002798 (JP, A)
特開平10 - 104664 (JP, A)
特開平11 - 102172 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
G02F 1/133

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP4719330B2	公开(公告)日	2011-07-06
申请号	JP2000048362	申请日	2000-02-24
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	パクウォンヨン パークヘンオン		
发明人	パク,ウォン-ヨン パーク,ヘン-オン		
IPC分类号	G02F1/133 G09F9/30 G09F9/40 G09G3/20 G09G3/36 G02F1/1345		
CPC分类号	G09G3/3666 G02F1/1345 G02F2001/133391 G09G3/3614 G09G2310/0205 G09G2320/0219 G09G2320/0233		
FI分类号	G02F1/133.550 G09F9/30.A G09F9/40.301 G09G3/20.622.L G09G3/36 G02F1/1368 G09F9/30		
F-TERM分类号	2H093/NA16 2H093/NA22 2H093/NA43 2H093/NA53 2H093/NC29 2H093/NC34 2H093/ND05 2H192/AA24 2H192/AA32 2H192/GD61 2H193/ZA04 2H193/ZA32 2H193/ZC13 2H193/ZD23 2H193/ZD34 2H193/ZF37 5C006/AA16 5C006/AC02 5C006/AC11 5C006/AC22 5C006/AF22 5C006/AF35 5C006/AF42 5C006/BB16 5C006/BC22 5C006/FA22 5C080/AA10 5C080/BB06 5C080/DD05 5C080/EE28 5C080/FF11 5C080/GG12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C094/AA03 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA04 5C094/DA09 5C094/EA03 5C094/EA04 5C094/EA07 5C094/GA10		
优先权	1999P6086 1999-02-24 KR		
其他公开文献	JP2000310767A		
外部链接	Espacenet		

摘要(译)

要解决的问题：当将液晶显示板分成两个面板时，通过相对于下面板的扫描方向反转上面板的扫描方向来防止两个面板的界面部分的亮度不均匀。上面板和下面板并将扫描信号施加到栅极线。解决方案：显示面板由上面板140和下面板150构成。上下栅极驱动部分310,320分别连接到上部和下部栅极线块，并施加栅极导通电压。一个沿着反向扫描方向到栅极线块的栅极线。例如，当上栅极驱动部分310在从上栅极线块的第一栅极线G1到第m栅极线Gm的方向上驱动栅极导通电压（即，从顶部到底部的方向），下栅极驱动部分320在从下栅极线块的最后栅极线G2m到第一栅极线Gm + 1的方向上（即，从底部到顶部的方向）驱动栅极导通电压。

【图3】

