

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4061416号  
(P4061416)

(45) 発行日 平成20年3月19日(2008.3.19)

(24) 登録日 平成20年1月11日(2008.1.11)

(51) Int.Cl. F I  
**GO2F 1/1343 (2006.01)** GO2F 1/1343  
**GO2F 1/1368 (2006.01)** GO2F 1/1368

請求項の数 11 (全 13 頁)

(21) 出願番号	特願2006-215268 (P2006-215268)	(73) 特許権者	304053854
(22) 出願日	平成18年8月8日(2006.8.8)		エプソンイメージングデバイス株式会社
(65) 公開番号	特開2007-256905 (P2007-256905A)		長野県安曇野市豊科田沢6925
(43) 公開日	平成19年10月4日(2007.10.4)	(74) 代理人	100107906
審査請求日	平成19年3月20日(2007.3.20)		弁理士 須藤 克彦
(31) 優先権主張番号	特願2006-44623 (P2006-44623)	(72) 発明者	瀬川 泰生
(32) 優先日	平成18年2月22日(2006.2.22)		東京都港区浜松町二丁目4番1号 三洋エ
(33) 優先権主張国	日本国(JP)	(72) 発明者	小野木 智英
早期審査対象出願			東京都港区浜松町二丁目4番1号 三洋エ
			プソンイメージングデバイス株式会社内
		審査官	福島 浩司

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

複数の画素を備え、

各画素は薄膜トランジスタと、薄膜トランジスタに接続された画素電極と、この画素電極上に絶縁膜を介して配置され、共通電位が供給された共通電極と、を備え、

前記共通電極には複数の画素を横断して延びる少なくとも1つ以上のスリットが開口され

、前記複数の画素は赤色、緑色、青色に対応する3画素を含み、それらの3画素を1絵素として、複数の絵素が配置され、前記スリットは各1絵素内を横断して各絵素の境界にエッジを有することを特徴とする液晶表示装置。

【請求項2】

緑色に対応する画素が前記絵素の中央に配置されていることを特徴とする請求項1に記載の液晶表示装置。

【請求項3】

複数の画素を備え、

各画素は薄膜トランジスタと、薄膜トランジスタに接続された画素電極と、この画素電極上に絶縁膜を介して配置され、共通電位が供給された共通電極と、を備え、

前記共通電極にはN個(Nは2以上の自然数)の画素の幅だけ第1の方向に延びる複数のスリットが、1画素の幅だけ第1の方向にずらして、第2の方向に配置されていることを特徴とする液晶表示装置。

## 【請求項 4】

前記 N は以下の不等式を満たす X のうち、最大の自然数であることを特徴とする請求項 3 に記載の液晶表示装置。

$$L - TBM \quad (l + s) \times X$$

L は前記第 2 の方向の前記画素のピッチ ( $\mu\text{m}$ )、TBM は前記第 2 の方向にあるブラックマトリクスの幅 ( $\mu\text{m}$ )、l は前記スリットの線幅 ( $\mu\text{m}$ )、s は前記スリットのスペース幅 ( $\mu\text{m}$ ) である。

## 【請求項 5】

複数の画素を備え、

各画素は薄膜トランジスタと、薄膜トランジスタに接続された画素電極と、この画素電極上に絶縁膜を介して配置され、共通電位が供給された共通電極と、前記薄膜トランジスタと前記画素電極とを接続するコンタクト部と、を備え、

前記共通電極には複数の画素を横断して延びる少なくとも 1 つ以上のスリットが開口されると共に、前記コンタクト部上の前後で前記共通電極が切断されることで、前記コンタクト部上にスリットが設けられていることを特徴とする液晶表示装置。

10

## 【請求項 6】

複数の画素を備え、

各画素は薄膜トランジスタと、薄膜トランジスタに接続された画素電極と、前記画素電極上に絶縁膜を介して配置された共通電極と、各画素内に配設され共通電位を供給する共通電位線と、この共通電位線と前記共通電極とを接続するコンタクト部とを備え、

前記共通電極には複数の画素を横断して延びる少なくとも 1 つ以上のスリットが開口されると共に、前記コンタクト部上の前後でスリットが切断されることで前記コンタクト部上に共通電極が残されていることを特徴とする液晶表示装置。

20

## 【請求項 7】

前記コンタクト部は複数色に対応する画素の中、1 色の画素内にのみ設けられていることを特徴とする請求項 6 に記載の液晶表示装置。

## 【請求項 8】

前記コンタクト部は複数色に対応する画素の中、主に 1 色の画素内に設けられていることを特徴とする請求項 6 に記載の液晶表示装置。

30

## 【請求項 9】

前記 1 色は青色であることを特徴とする請求項 7 又は請求項 8 に記載の液晶表示装置。

## 【請求項 10】

複数の画素を備え、

各画素は薄膜トランジスタと、薄膜トランジスタに接続された画素電極と、この画素電極上に絶縁膜を介して配置され、共通電位が供給された共通電極と、備え、

前記共通電極には複数の画素を横断して延びる複数のスリットが開口され、1 画素内の前記複数のスリットの数をも M 個とすると、複数のスリットは最大で M 個の画素を横断していることを特徴とする液晶表示装置。

40

## 【請求項 11】

前記複数のスリットのエッジはそれぞれ別々の画素の境界に位置していることを特徴とする請求項 5、6、7、8、9、10 のいずれかに記載の液晶表示装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、液晶表示装置に関し、特に、同一基板上の電極間の横方向の電界によって液晶分子の配向方向が制御される液晶表示装置に関する。

## 【背景技術】

## 【0002】

液晶表示装置の広視野角化を図る手段の一つとして、同一基板上の電極間に横方向の電

50

界を発生させ、この電界により液晶分子を基板に平行な面内で回転させることで光スイッチング機能を持たせる方式が開発されている。この技術の例としては、インプレーン・スイッチング (In-plane Switching, 以降、「IPS」と略称する) 方式や、IPS方式を改良したフリンジフィールド・スイッチング (Fringe-Field Switching, 以降、「FFS」と略称する) 方式が知られている。

#### 【0003】

次に、FFS方式の液晶表示装置について図面を参照して説明する。図12は、FFS方式の液晶表示装置を示す平面図であり、図13は図12のY-Y線に沿った断面図である。実際の液晶表示装置では、複数の画素がマトリクス状に配置されているが、これらの図では1つの画素1Pのみを示している。

10

#### 【0004】

光源BLと対向して、ガラス基板等からなるTFT基板10が配置されている。TFT基板10の光源BLと対向する側の表面には、光源BLの光を直線偏光する第1の偏光板11が形成されている。TFT基板10の反対側の表面には、シリコン酸化膜もしくはシリコン窒化膜等からなるバッファ膜12が形成されている。

#### 【0005】

そして、画素選択用の薄膜トランジスタTRの形成領域のバッファ膜12上に、ポリシリコン等からなる能動層PSが形成されている。バッファ膜12上には、シリコン酸化膜もしくはシリコン窒化膜等からなり能動層PSを覆うゲート絶縁膜13が形成されている。ゲート絶縁膜13上には、能動層PSと対向するように、ゲート線GLが形成されている。ゲート線GLは、クロムもしくはモリブデンを含む金属等からなる。ゲート絶縁膜13上には、クロムもしくはモリブデンを含む金属等からなり共通電位を供給する共通電位線COMが形成されている。ゲート線GL、共通電位線COM、及びゲート絶縁膜13は、層間絶縁膜14に覆われている。

20

#### 【0006】

層間絶縁膜14には、能動層PSのソース領域を露出するコンタクトホールCH1、及びドレイン領域を露出するコンタクトホールCH2が設けられている。また、層間絶縁膜14には、共通電位線COMを露出するコンタクトホールCH3が設けられている。

#### 【0007】

そして、層間絶縁膜14の表面には、コンタクトホールCH1を通して能動層PSのソース領域と接続された表示信号線DLが形成されている。また、層間絶縁膜14の表面には、コンタクトホールCH2を通して能動層PSのドレイン領域と接続されたドレイン電極15が形成されている。また、層間絶縁膜14の表面には、コンタクトホールCH3を通して共通電位線COMと接続されたパッド電極16が形成されている。これらの表示信号線DL、ドレイン電極15、及びパッド電極16は、アルミニウムもしくはアルミニウム合金を含む金属等からなる。さらに、表示信号線DL、ドレイン電極15、パッド電極16及び層間絶縁膜14は、パッシベーション膜58に覆われている。

30

#### 【0008】

パッシベーション膜58上には平坦化膜59が形成されている。パッシベーション膜58及び平坦化膜59には、ドレイン電極15を露出するコンタクトホールCH5、及びパッド電極16を露出するコンタクトホールCH6が設けられている。

40

#### 【0009】

平坦化膜59上には、コンタクトホールCH5を通してドレイン電極15と接続され、ITO等の第1層透明電極からなる画素電極60が形成されている。画素電極60には、表示信号に応じた電圧が印加される。また、画素電極60上には、これを覆う絶縁膜61が形成されている。絶縁膜61上には、平行に延びる複数のスリットSを有し、ITO等の第2層透明電極からなる共通電極62が形成されている。また、共通電極62は、コンタクトホールCH6を通してパッド電極16と接続される。また、絶縁膜61上には、共通電極62を覆う不図示の配向膜が形成されている。

#### 【0010】

50

また、TFT基板10と対向して、ガラス基板等からなるカラーフィルタ基板（以降、「CF基板」と略称する）20が配置されている。TFT基板10と対向する側のCF基板20の表面には、不図示のカラーフィルタ及び配向膜が形成されている。TFT基板10と対向しない側のCF基板20の表面には、第2の偏光板21が形成されている。第1及び第2の偏光板11, 21は、各偏光板の偏光軸が互いに直交する関係を以って配置されている。また、TFT基板10とCF基板20との間には、液晶30が封止されている。

#### 【0011】

上記液晶表示装置では、画素電極60に表示電圧が印加されない状態（無電圧状態）では、液晶30の液晶分子の長軸の平均的な配向方向（以降、単に「配向方向」と略称する）が第1の偏光板11の偏光軸と平行な傾きとなる。このとき、液晶30を透過する直線偏光は、その偏光軸が第2の偏光板21の偏光軸と直交するため、第2の偏光板21から出射されない。即ち表示状態は黒表示となる。（ノーマリーブラック）

10

#### 【0012】

一方、画素電極60に表示電圧が印加されると、共通電極62からスリットSを通して下方の画素電極60へ向かう電界が生じる。（図13の矢印を参照）この電界は平面的に見ると、スリットSの長手方向に垂直な電界であり、液晶分子はその電界の電気力線に沿うように回転する。（図12の矢印を参照）このとき、液晶30に入射した直線偏光は複屈折により楕円偏光となるが、第2の偏光板21を透過する直線偏光成分を有することになり、この場合の表示状態は白表示となる。なお、FFS方式の液晶表示装置については、以下の特許文献1に記載されている。

20

【特許文献1】特開2002-296611号公報

【発明の開示】

【発明が解決しようとする課題】

#### 【0013】

上述のように画素電極60に表示電圧が印加されると、図12のスリット中央部SCではスリットSの長手方向に垂直な電気力線が発生するが、スリットSのエッジSEではこれとは異なる方向の電気力線が発生する。液晶分子の配向方向がスリット中央部SCとは異なり、この配向方向が異なる液晶部分がドメイン（図12で円で囲んだ部分）となる。このような液晶分子の配向の欠陥はディスクリネーションとよばれる。このディスクリネーションに起因して、光学的特性の劣化、すなわち、ノーマリーブラックでは局所的な透過率、コントラストの低下を引き起こすという問題があった。

30

【課題を解決するための手段】

#### 【0014】

そこで、本発明の液晶表示装置は、複数の画素を備え、各画素は薄膜トランジスタと、薄膜トランジスタに接続された画素電極と、この画素電極上に絶縁膜を介して配置され、共通電位が供給された共通電極と、を備え、前記共通電極には複数の画素を横断して延びる少なくとも1つ以上のスリットが開口されていることを特徴とするものである。

【発明の効果】

#### 【0015】

本発明の液晶表示装置によれば、共通電極のスリットが複数の画素を横断して延びるので、画素の中に存在するスリットのエッジの個数が少なくなり、ディスクリネーションに起因する透過率、コントラストの低下を抑えることができる。

40

【発明を実施するための最良の形態】

#### 【0016】

##### 第1の実施の形態

本発明の第1の実施の形態による液晶表示装置について図1を参照して説明する。図1において、図12と同一の構成部分については同一の符号を付している。赤色、緑色、青色に対応する3画素（以下、それぞれR画素、G画素、B画素という）を1絵素として、複数の絵素がマトリクスにTFT基板上に配置されている。R画素、G画素、B画素の各画

50

素において、ゲート線GLが左右方向（横方向）に延びており、このゲート線GLに交差するように表示信号線DLが上下方向（縦方向）に延びている。ゲート線GLと表示信号線DLの交差点付近に薄膜トランジスタTRが配置され、この画素選択用の薄膜トランジスタTRに接続された画素電極60が設けられている。この画素電極60上に絶縁膜を介して、共通電極62-1が設けられている。共通電極62-1は左右方向に延びる共通電位線COMに接続されている。

#### 【0017】

共通電極62-1には各1画素内を左右方向、即ち表示信号線DLに直交する方向に直線的に延びて横断し、各画素の境界にエッジSE1を有する複数のスリットS1が開口されている。尚、スリットS1が開口される方向は表示信号線DLに正確に直交する方向である必要はなく、略直交する方向であってもよく、例えば、左右方向（横方向）から斜めに5度程度傾けてもよい。

10

#### 【0018】

このようなスリットS1を設けたことにより、各画素の中に存在するスリットS1のエッジSE1が少なくなり、ディスクリネーションに起因する透過率、コントラストの低下を抑えることができる。特に、透過率、コントラストに影響が大きいG画素を画素の中央に配置することにより、G画素についてはスリットS1のエッジSE1は存在しないため、透過率、コントラストを最大にすることができる。なお、TFT基板とCF基板との間に液晶が封入されている点については従来例と同様である。

#### 【0019】

##### 第2の実施の形態

次に、本発明の第2の実施の形態について図2を参照して説明する。図2において、図12と同一の構成部分については同一の符号を付している。この実施の形態でも、R画素、G画素、B画素の3画素を1画素として、複数の画素がマトリクスに配置されているが、図2では4画素のみを示している。

20

#### 【0020】

第1の実施の形態と異なるのは、共通電極62-2に複数のスリットS2が開口されており、各スリットS2は2画素の幅（画素の横方向の幅、言い換えれば左右方向の幅）だけ左右方向に延びており、そのようなスリットS2が、1画素の幅だけ左右方向にずらして、上下方向に配置されている点である。つまり、1行目のスリットS2の下の第2行目のスリットS2は、第1行目のスリットS2に対して1画素の幅だけ左右方向にずらされている。そして、さらに下の3行目のスリットS2は第2行目のスリットS2に対して1画素の幅だけ左右方向にずらされ、結果として、第1行目のスリットS2と同じになる。

30

#### 【0021】

こうすることで、1つの画素でみた場合、スリットS2のエッジSE2の個数は、従来例（図12）の1/2になる。スリットS2のエッジSE2の個数が減少することにより、透過率の増加、コントラストを向上させることができる。

#### 【0022】

##### 第3の実施の形態

次に、本発明の第3の実施の形態について図3を参照して説明する。図3において、図12と同一の構成部分については同一の符号を付している。この実施の形態でも、R画素、G画素、B画素の3画素を1画素として、複数の画素がマトリクスに配置されているが、図3では5画素のみを示している。

40

#### 【0023】

第1の実施の形態と異なるのは、共通電極62-3に複数のスリットS3が開口されており、各スリットS3は3画素の幅だけ左右方向に延びており、そのようなスリットS3が、1画素の幅だけ左右方向にずらして、上下方向に配置されている点である。つまり、1行目のスリットS3に対して、その下の第2行目のスリットS3は第1行目のスリットS3に対して1画素の幅だけ右方向にずらされている。そして、さらに下の3行目のスリットS3は第2行目のスリットS3に対して1画素の幅だけ右方向にずらされる。そして

50

、さらに下の4行目のスリットS3は第3行目のスリットS3に対して1画素の幅だけ右方向にずらされ、結果として、第1行目のスリットS3と同じになる。

【0024】

こうすることで、1つの画素でみた場合、スリットS3のエッジSE3の個数は、従来例(図12)の1/3になる。スリットS3のエッジSE3の個数が減少することにより、透過率の増加、コントラストを向上させることができる。

【0025】

第2、第3の実施の形態にならって、共通電極のスリットの長さを4画素以上の幅と等しくなるようにさらに延長していくことにより、1画素内でのスリットのエッジの個数はさらに減少させることができる。しかしながら、スリットの長さを延長するほど、画素内に配線されているストライプ状の共通電極も左右方向に延長され、その抵抗も高くなる。すると、動作中に共通電極の電位に歪みが生じ、クロストーク等により表示品位を低下させることになる。そこで、スリットの長さはクロストーク等の不具合が起こらない長さに抑えることが好ましい。

【0026】

そのために、1つの画素ごとのエッジの個数を同じにする。そのようなスリットの長さの限界をN個の画素の幅で定義すると、Nは以下の式を満たすXのうち、最大の自然数である。

$$L - TBM = (l + s) \times X$$

Lは縦方向の画素のピッチ( $\mu\text{m}$ )、TBMは縦方向にあるブラックマトリクス幅( $\mu\text{m}$ )、lはスリットの線幅( $\mu\text{m}$ )、sはスリットのスペース幅( $\mu\text{m}$ )である。

【0027】

例えば、 $L = 150 \mu\text{m}$ 、 $TBM = 20 \mu\text{m}$ 、 $l + s = 6.5 \mu\text{m}$ の場合、 $X = 20$ となり、スリット長さの限界Nは20となる。前述の場合には、各スリットは20画素の幅だけ左右方向に延びており、1画素の幅だけ左右方向にずらして、上下方向に配置されるので、1つの画素ごとのエッジの個数は1つずつとなり、各画素のエッジは均等になる。

【0028】

第4の実施の形態

本発明の第4の実施の形態について図4を参照して説明する。図4において、図12と同一の構成部分については同一の符号を付している。

【0029】

第1、第2及び第3の実施の形態によれば、複数の共通電極のスリットS1、S2、S3は表示信号線DLに直交する方向に直線的に延びて複数の画素を横断しているが、本実施の形態では、複数の共通電極62AのスリットS4は表示信号線DLに平行に延びて、上下方向(縦方向)に配列された複数の画素を横断している。複数の共通電極62AのスリットS4は表示信号線DLに完全に平行ではなくて良く、略平行であってもよく、例えば、上下方向(縦方向)から5度程度傾けてもよい。

【0030】

画素は上下方向に長いので、縦のスリットを用いると、横のスリットを用いた場合に比べて、スリットのエッジ数を減らすことができることから、ディスクリネーションの影響が少なくなり、左右方向(横方向)に延びたスリットS1、S2、S3のものに比べると、透過率等を向上させることができる。

【0031】

一方、スリットS4を用いた場合、画素電極をITO等の第2層透明電極とすると、左右方向に隣接する画素の間で一方が白表示、他方が黒表示の場合に、白表示の画素の電界の影響を受けて、黒表示の画素の端部が光り抜けを起こし、隣接する画素の色が混ざり合うという混色の問題が発生する。

【0032】

これを避けるために、本実施の形態では、画素電極60をITO等の第1層透明電極で形成し、共通電極62AをITO等の第2層透明電極で形成している。このようなスリッ

10

20

30

40

50

トS4を用いても、スリットS4のエッジは画素の境界に存在し、そのエッジで発生するディスクレネーションによって透過率が低下するという問題は依然としてある。

【0033】

そこで、本実施の形態では、スリットS4を表示領域の上下方向（縦方向）の全画素を横断させるようにした。これにより、スリットS4のエッジは画素内には無くなり、ディスクレネーションに起因する透過率の低下がなくなる。

【0034】

第5の実施の形態

本発明の第5の実施の形態について図5、図6を参照して説明する。図5は画素のレイアウト図であるが、図6は図5のX-X線に沿った断面図である。図5、図6において、図12、図13と同一の構成部分については同一の符号を付している。

【0035】

本実施の形態が第4の実施の形態と異なる点は、画素コンタクト部上にスリットS4を設けて、画素電極60と共通電極62Aのショートを防止したことである。

【0036】

図6に示すように、薄膜トランジスタTRのドレイン電極15は、パッシベーション膜58及び平坦化膜59に形成されたコンタクトホールCH5を通して、画素電極60に接続される。そして、画素電極60上に絶縁膜61を介して共通電極62Aが形成される。しかし、コンタクトホールCH5部において、絶縁膜61のステップカバレッジが悪化しているため、コンタクトホールCH5上に共通電極62Aがあると、絶縁膜61が局所的に薄くなり、あるいは欠落し、共通電極62Aと画素電極60とがショートするおそれがある。そこで、コンタクトホールCH5上には共通電極62AのスリットS4を設けるようにして、共通電極62Aと画素電極60とのショートを防止した。

【0037】

第6の実施の形態

本発明の第6の実施の形態について図7を参照して説明する。図7において、図12と同一の構成部分については同一の符号を付している。共通電極62Aは、コンタクトホールCH6を介してパッド電極16に接続される。パッド電極16はコンタクトホールCH3を介して共通電位線COMに接続される。

【0038】

したがって、コンタクトホールCH6上に共通電極62Aがなければパッド電極16と共通電極62Aとのコンタクトが得られないことになる。そこで、本実施の形態においては、共通電極62Aとパッド電極16とのコンタクト部上ではスリットS4を切断する、つまりスリットS4を設けずに共通電極62Aを残すようにした。これにより、共通電極62Aを、パッド電極16を介して確実に共通電位線COMに接続することができる。

【0039】

第7の実施の形態

本発明の第7の実施の形態について図8を参照して説明する。図8において、図12と同一の構成部分については同一の符号を付している。第6の実施の形態においては、共通電極62Aと共通電位線COMとのコンタクト部は、R画素、G画素、B画素の全画素に設けられているが、そのようなコンタクト部を設けると画素の開口率が低下し、透過率が低下するという問題が生じる。そこで、本実施の形態では、R画素、G画素、B画素の中で、いずれか1色の画素についてのみ共通電極62Aと共通電位線COMとのコンタクト部を設けることにより、透過率の低下を抑えたものである。B画素は、他色の画素に比して、視感性が低いいため透過率の低下の影響を受けにくいことから、B画素についてのみ、若しくは、主にB画素に対して前記コンタクト部を設けることが好ましい。このように、主としてB画素にコンタクト部を設けることで、R画素、G画素については透過率を向上させることができ、B画素の透過率は下がるもののその影響は最小限にできる。

【0040】

第8の実施の形態

本発明の第 8 の実施の形態について図 9 を参照して説明する。図 9 において、図 1 2 と同一の構成部分については同一の符号を付している。本実施の形態においては、画素の開口率向上のために画素内から共通電位線 COM を削除する。共通電極 6 2 A の端部は表示領域の外周に配置され、共通電位 V com が供給された外周共通電位線に接続される。すると、第 4 ~ 第 7 の実施の形態のように共通電極 6 2 A のスリット S 4 を表示領域の上下方向（縦方向）の全画素を横断させると、共通電極 6 2 A は非常に細長い配線になって、その抵抗が高くなり、共通電極 6 2 A に供給される共通電位信号の歪みが元に戻る緩和時間が長くなることから、クロストーク等の表示異常が発生するおそれがある。

#### 【 0 0 4 1 】

そこで、本実施の形態においては、共通電極 6 2 A のスリット S 4 を表示領域の上下方向（縦方向）の全画素を横断させることはせず、スリット S 4 が横断する画素数の最大は、1 画素内のスリット S 4 の数とした。図 9 のレイアウト例では、1 画素内のスリット S 4 の数は 5 であるので、スリット S 4 が横断する画素数の最大は 5 である。これにより、クロストーク等の表示異常の発生を防止することができる。

#### 【 0 0 4 2 】

##### 第 9 の実施の形態

本発明の第 9 の実施の形態について図 1 0 を参照して説明する。図 1 0 において、図 1 2 と同一の構成部分については同一の符号を付している。第 8 の実施の形態においては、複数の画素を横断する共通電極 6 2 A のスリット S 4 は、同じ画素境界で切断されていた。これに対して、本実施の形態においては、各スリット S 4 をそれぞれ別々の画素境界で切断し、即ち、スリット S 4 のエッジ S E 4 を別々の画素境界に配置して、表示ムラの発生を防止したものである。もちろん、第 8 の実施の形態の構成に、本実施の形態の構成を加えてもよい。

#### 【 0 0 4 3 】

##### 第 1 0 の実施の形態

本発明の第 1 0 の実施の形態について図 1 1 を参照して説明する。図 1 1 において、図 1 2 と同一の構成部分については同一の符号を付している。本実施の形態は、第 9 の実施の形態において、さらに画素コンタクト部上に共通電極 6 2 A のスリット S 4 を設けて、画素電極 6 0 と共通電極 6 2 A のショートを防止したことである。（図 6 と同様のコンタクト構造）

#### 【 0 0 4 4 】

なお、共通電位線 COM を削除した第 8 乃至第 1 0 の実施の形態においては、画素の境界に配置される左右方向（横方向）のブラックマトリクスを全部又は部分的に削除することが好ましい。これは、本発明によれば、スリットのエッジ数が減少してディスクリネーションによる表示異常が抑制されることから、ディスクリネーション部をブラックマトリクスで遮光する必要がなくなるからである。

#### 【 0 0 4 5 】

この場合、ブラックマトリクスは画素コンタクト部（薄膜トランジスタ TR のドレイン電極 1 5 と画素電極 6 0 とのコンタクト部）のような段差部に設置することが好ましい。これは画素コンタクト部では段差が生じて、液晶分子の配向の乱れが生じて、光漏れが生じるからであり、そのような段差部ではブラックマトリクスによって光漏れを防止することが有効であるからである。

#### 【 0 0 4 6 】

また、第 1 乃至第 3 の実施の形態においては、画素配列の方法としてストライプ配列であるが、本発明は複数の画素を互いにずらして配列するデルタ配列の画素配列についても適用することができる。例えば、共通電極のスリットはデルタ配列された複数の画素を横断するように設けられる。

#### 【 0 0 4 7 】

また、第 1 乃至第 3 の実施の形態と、第 4 乃至第 1 0 の実施の形態とは共通電極のスリットのスリットの延びる方向が異なっているが、その他の特徴構成については互いに他の実施の形態

10

20

30

40

50

の構成に加えることができる。

【0048】

また、第1乃至第10の実施の形態においては、共通電極には複数の画素を横断して延びるスリットが、複数、開口されているが、複数の画素を横断して延びるスリットは、1つだけであってもよい。

【0049】

また、第4乃至第10の実施の形態においては、上下方向（縦方向）にスリットS4を連結しているため、ゲート線GLの電界がスリットS4を通して液晶層に影響を及ぼすことになる。この場合、いわゆる焼き付きの問題が発生し、表示品位を低下させることになる。そこで、ゲート線GLに対して上下方向にあるどちらかの画素電極60をゲート線GL上まで延在させて、ゲート線GLの電界を遮蔽することができる構成とすることが好ましい。

10

【0050】

尚、第1乃至第3の実施の形態のように表示信号線DL上にスリットS1, S2, S3を左右方向（横方向）に連結した場合にも、上記と同じ理由で表示信号線DLに対して左右方向にあるどちらかの画素電極60を表示信号線DL上まで延在させることが好ましいが、表示信号線DLの場合は、共通電位Vcomに対して極性が反転し、ほぼ対称な信号となっているため液晶層に及ぼす影響が小さいので、必ずしも画素電極60を表示信号線DL上まで延在させる必要はない。

【図面の簡単な説明】

20

【0051】

【図1】本発明の第1の実施形態による液晶表示装置の画素のレイアウト図である。

【図2】本発明の第2の実施形態による液晶表示装置の画素のレイアウト図である。

【図3】本発明の第3の実施形態による液晶表示装置の画素のレイアウト図である。

【図4】本発明の第4の実施形態による液晶表示装置の画素のレイアウト図である。

【図5】本発明の第5の実施形態による液晶表示装置の画素のレイアウト図である。

【図6】図5のX-X線に沿った断面図である。

【図7】本発明の第6の実施形態による液晶表示装置の画素のレイアウト図である。

【図8】本発明の第7の実施形態による液晶表示装置の画素のレイアウト図である。

【図9】本発明の第8の実施形態による液晶表示装置の画素のレイアウト図である。

30

【図10】本発明の第9の実施形態による液晶表示装置の画素のレイアウト図である。

【図11】本発明の第10の実施形態による液晶表示装置の画素のレイアウト図である。

【図12】従来例の液晶表示装置の一画素の平面図である。

【図13】図12のY-Y線に沿った断面図である。

【符号の説明】

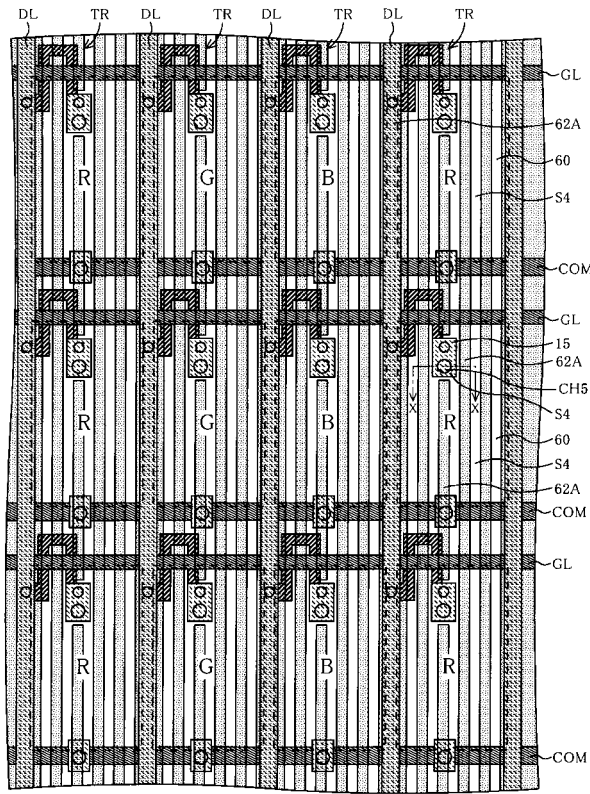
【0052】

1 P 画素	10 TFT基板	11 第1の偏光板
12 バッファ膜	13 ゲート絶縁膜	14 層間絶縁膜
15 ドレイン電極	16 電極	20 CF基板
21 第2の偏光板	30 液晶層	58 パッシベーション膜
59 平坦化膜	60 画素電極	61 絶縁膜
62, 62-1, 62-2, 62-3, 62A	共通電極	BL 光源
CH1, CH2, CH3, CH4, CH5, CH6	コンタクトホール	
COM 共通電位線	DL 表示信号線	GL ゲート線
PS 能動層	S, S1, S2, S3, S4	スリット
SC スリット中央部		
SE, SE1, SE2, SE3	SE4 エッジ	TR 薄膜トランジスタ

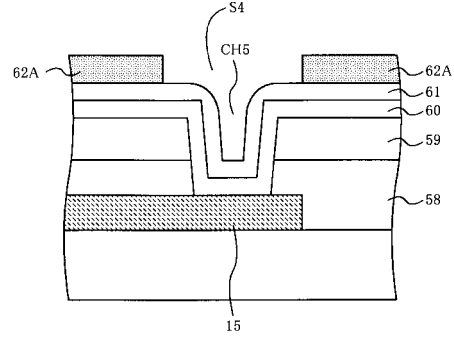
40



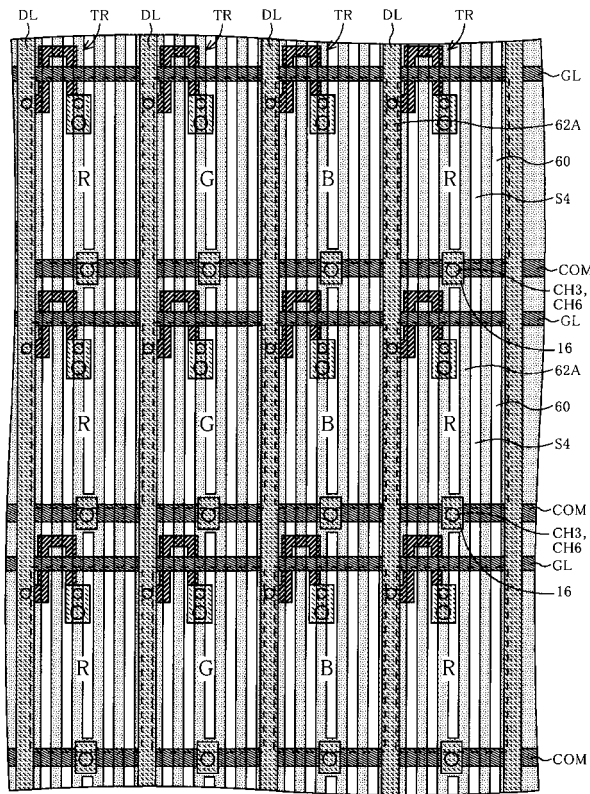
【図5】



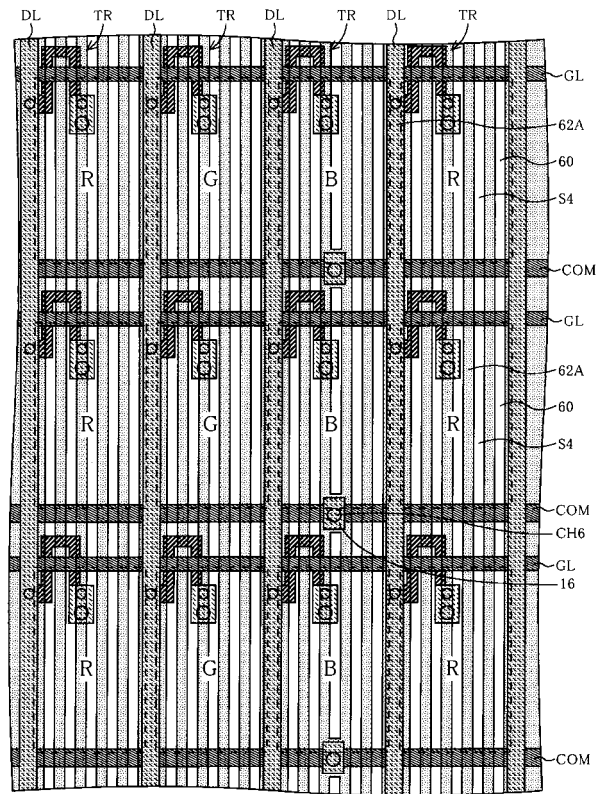
【図6】



【図7】



【図8】





---

フロントページの続き

- (56)参考文献 特開2001-083540(JP,A)  
特開2002-229066(JP,A)  
特開2002-221736(JP,A)  
特開2003-322869(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343  
G02F 1/1368

专利名称(译)	液晶表示装置		
公开(公告)号	<a href="#">JP4061416B2</a>	公开(公告)日	2008-03-19
申请号	JP2006215268	申请日	2006-08-08
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
当前申请(专利权)人(译)	爱普生影像设备公司		
[标]发明人	瀬川泰生 小野木智英		
发明人	瀬川 泰生 小野木 智英		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/134363 G02F1/1362		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA13 2H092/GA14 2H092/JA24 2H092/JB14 2H092/JB56 2H092/NA04 2H092/NA05 2H092/PA02 2H092/QA06 2H192/AA24 2H192/BB12 2H192/BB52 2H192/BB73 2H192/BC32 2H192/CB02 2H192/CB45 2H192/EA02 2H192/GA42		
代理人(译)	须藤克彦		
审查员(译)	福岛浩二		
优先权	2006044623 2006-02-22 JP		
其他公开文献	JP2007256905A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：根据FFS方法提高液晶显示装置的透射率和对比度。解决方案：以R矩阵，G像素和B像素构成的多个图像元素以矩阵形式设置。在每个像素中，栅极信号线GL沿左右方向延伸，显示信号线DL沿上下方向延伸，以与栅极线交叉。用于像素选择的薄膜晶体管TR设置在栅极线GL和显示信号线DL的交叉点周围。提供与薄膜晶体管TR连接的像素电极60。公共电极62-1通过绝缘膜设置在像素电极60上。在像素之间的边界处具有边缘的多个狭缝S1设置在公共电极62-1中，以在左右方向上与每个像素交叉。Z

