

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4049639号  
(P4049639)

(45) 発行日 平成20年2月20日(2008.2.20)

(24) 登録日 平成19年12月7日(2007.12.7)

(51) Int.Cl. F I  
**GO2F 1/1368 (2006.01)** GO2F 1/1368  
**HO1L 29/786 (2006.01)** HO1L 29/78 612C

請求項の数 5 (全 20 頁)

(21) 出願番号	特願2002-253823 (P2002-253823)	(73) 特許権者	000005049 シャープ株式会社
(22) 出願日	平成14年8月30日(2002.8.30)		大阪府大阪市阿倍野区長池町2番2号
(65) 公開番号	特開2004-93826 (P2004-93826A)	(74) 代理人	100101214 弁理士 森岡 正樹
(43) 公開日	平成16年3月25日(2004.3.25)	(72) 発明者	高木 孝 神奈川県川崎市中原区上小田中4丁目1番 1号 富士通ディスプレイテクノロジーズ 株式会社内
審査請求日	平成17年2月8日(2005.2.8)	(72) 発明者	星野 淳之 神奈川県川崎市中原区上小田中4丁目1番 1号 富士通ディスプレイテクノロジーズ 株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置用基板及びそれを備えた液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

対向して配置される対向基板とともに液晶を挟持する基板と、  
 前記基板上に絶縁膜を介して互いに交差して形成された第1及び第2のバスラインと、  
前記第1及び第2のバスラインの交差位置に中心がほぼ一致し、前記第1及び第2のバスラインのそれぞれの一部の全幅を覆うように配置され、前記第1及び第2のバスラインとの間に誘電体層を介して寄生容量を形成する画素電極と、  
前記交差位置近傍に形成され、前記第1のバスラインに電氣的に接続されたゲート電極と、前記第2のバスラインに電氣的に接続されたドレイン電極と、前記画素電極に電氣的に接続されたソース電極とを備えた薄膜トランジスタと  
 を有することを特徴とする液晶表示装置用基板。

【請求項2】

請求項1記載の液晶表示装置用基板において、  
 前記液晶を配向規制する配向規制用構造物をさらに有し、  
 前記配向規制用構造物は、基板面に垂直方向に見て、前記第1又は第2のバスラインのいずれか一方上に配置されていること  
 を特徴とする液晶表示装置用基板。

【請求項3】

請求項1又は2に記載の液晶表示装置用基板において、  
 前記画素電極は、光透過性材料で形成されて前記基板裏面側から入射する光を前記基板

表面側に透過させる透明電極と、前記透明電極に電氣的に接続され、光反射性材料で形成されて前記基板表面側から入射する光を反射させる反射電極とを有していることを特徴とする液晶表示装置用基板。

【請求項 4】

請求項 1 乃至 3 のいずれか 1 項に記載の液晶表示装置用基板において、  
前記ゲート電極は、隣接する前記第 1 のバスラインの一方に電氣的に接続され、  
前記ソース電極は、隣接する前記第 1 のバスラインの他方を覆うように配置された前記画素電極に電氣的に接続されていることを特徴とする液晶表示装置用基板。

【請求項 5】

一对の基板と、前記一对の基板間に封止された液晶とを有する液晶表示装置であって、前記基板の一方に、請求項 1 乃至 4 のいずれか 1 項に記載の液晶表示装置用基板が用いられていることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子機器の表示部等に用いられる液晶表示装置及びそれに用いる液晶表示装置用基板に関する。

【0002】

【従来の技術】

アクティブマトリクス型の液晶表示装置は、一般に、画素毎にスイッチング素子として薄膜トランジスタ (TFT; Thin Film Transistor) が形成された TFT 基板と、カラーフィルタ (CF; Color Filter) 等が形成された対向基板とを有している。

【0003】

TFT 基板は、絶縁膜を介して互いに交差するゲートバスラインとドレインバスラインとを有している。両バスラインの交差位置近傍には、TFT が形成されている。マトリクス状に配置された複数の画素領域には、画素電極がそれぞれ形成されている。

【0004】

TFT 基板は、ステップを用いて例えば分割露光方式によりパターンニングされる。分割露光方式では、例えば TFT アレイ等の繰り返しパターンが形成される表示領域は、複数の露光領域に分割され、同一のマスクを用いて各露光領域毎に順次露光される。2つの露光領域が隣接する境界部では、各露光領域の端部が互いに重なり合うようになっている。しかし、分割露光の際にショット毎の位置ずれ (X - Y 方向のずれ又は回転方向のずれ) が生じると、境界部では各ショットのいずれか一方で露光される領域が増加してしまう。これにより、感光部分が現像により溶解するポジ型レジストをフォトレジストとして用いた場合には、境界部に形成される配線や電極等の幅が狭くなる。逆に、感光部分が現像により残存するネガ型レジストを用いた場合には、境界部に形成される配線や電極等の幅が広がる。

【0005】

図 2 2 は、従来の TFT 基板の構成を示している。図 2 3 は、図 2 2 の X - X 線で切断した TFT 基板の断面図である。図 2 2 及び図 2 3 に示すように、TFT 基板 1 0 2 のガラス基板 1 1 0 上には、互いに並列して図 2 2 の左右方向に延びる複数のゲートバスライン 1 1 2 が形成されている。ゲートバスライン 1 1 2 上の基板全面には、絶縁膜 1 3 0 が形成されている。絶縁膜 1 3 0 を介してゲートバスライン 1 1 2 に交差し、互いに並列して図 2 2 の上下方向に延びる複数のドレインバスライン 1 1 4 が形成されている。ドレインバスライン 1 1 4 上には、保護膜 1 3 2 が形成されている。保護膜 1 3 2 上には、透明な感光性樹脂等からなるオーバーコート層 (平坦化膜) 1 3 4 が形成されている。

【0006】

10

20

30

40

50

オーバーコート層 1 3 4 上であって、ゲートバスライン 1 1 2 及びドレインバスライン 1 1 4 で囲まれた領域には、画素電極 1 1 6 が形成されている。画素電極 1 1 6 の形成された領域は、画素領域となる。ゲートバスライン 1 1 2 及びドレインバスライン 1 1 4 の交差位置近傍には、T F T 1 2 0 が形成されている。T F T 1 2 0 のゲート電極は、ゲートバスライン 1 1 2 に電氣的に接続されている。T F T 1 2 0 のドレイン電極 1 2 1 は、ドレインバスライン 1 1 4 に電氣的に接続されている。T F T 1 2 0 のソース電極 1 2 2 は、コンタクトホール 1 2 4 を介して画素電極 1 1 6 に電氣的に接続されている。

【 0 0 0 7 】

また T F T 基板 1 0 2 上には、画素領域を横切る複数の蓄積容量バスライン 1 1 8 が、ゲートバスライン 1 1 2 に並列して形成されている。蓄積容量バスライン 1 1 8 上には、画素領域毎に蓄積容量電極（中間電極）1 1 9 が形成されている。蓄積容量電極 1 1 9 は、コンタクトホール 1 2 6 を介して画素電極 1 1 6 に電氣的に接続されている。

【 0 0 0 8 】

ドレインバスライン 1 1 4 と、誘電体層である保護膜 1 3 2 及びオーバーコート層 1 3 4 を介してドレインバスライン 1 1 4 の両側端部近傍に形成される画素電極 1 1 6 との間には、所定の寄生容量が生じている。同様に、ドレインバスライン 1 1 2 と、誘電体層である絶縁膜 1 3 0、保護膜 1 3 2 及びオーバーコート層 1 3 4 を介してゲートバスライン 1 1 2 の両側端部近傍に形成される画素電極 1 1 6 との間には、所定の寄生容量が生じている。

【 0 0 0 9 】

図 2 4 は、T F T 基板 1 0 2 の他の領域での断面構成を示している。図 2 4 ( a ) は、ドレインバスライン 1 1 4 と画素電極 1 1 6 との間に相対的な位置ずれ（重ね合わせずれ）が生じた T F T 基板 1 0 2 を示している。図 2 4 ( a ) に示すように、画素電極 1 1 6 は、ドレインバスライン 1 1 4 に対して相対的に図の右側にずれて形成されている。このため、図 2 3 に示す断面と比較して、右側の画素電極 1 1 6 端部とドレインバスライン 1 1 4 端部との間の距離は長く、左側の画素電極 1 1 6 端部とドレインバスライン 1 1 4 端部との間の距離は短くなっている。

【 0 0 1 0 】

図 2 4 ( b )、( c ) は、画素電極 1 1 6 のパターニングの際にショット毎の位置ずれが生じた T F T 基板 1 0 2 の境界部の断面構成を示している。図 2 4 ( b ) に示すように、画素電極 1 1 6 は、ショット毎の位置ずれにより、図の左右方向の幅が広く形成されている。このため、画素電極 1 1 6 端部とドレインバスライン 1 1 4 端部との距離は短くなっている。また、図 2 4 ( c ) に示すように、画素電極 1 1 6 は、ショット毎の位置ずれにより、図の左右方向の幅が狭く形成されている。このため、画素電極 1 1 6 端部とドレインバスライン 1 1 4 端部との距離は長くなっている。

【 0 0 1 1 】

このように、画素電極 1 1 6 とドレインバスライン 1 1 4 との距離が異なると、画素電極 1 1 6 とドレインバスライン 1 1 4 との間に生じる寄生容量が異なってしまう。表示領域内で、寄生容量が他と異なる領域が生じてしまうと、その領域は表示特性が異なってしまう。例えば、左右方向に隣接する 2 つの露光領域の境界部で寄生容量が異なっていると、境界部は表示画面上の上下方向に延びる直線状の表示むらとして視認されてしまう。また、露光領域毎に寄生容量が異なっていると、露光領域毎に表示特性が異なる表示むらとして視認されてしまう。

【 0 0 1 2 】

上記の問題を解決するために、感光性樹脂からなるオーバーコート層 1 3 4 の膜厚をさらに厚く形成する方法がある。図 2 5 は、オーバーコート層 1 3 4 の膜厚を厚く形成した T F T 基板 1 0 2 の構成を示す断面図である。図 2 5 に示すように、オーバーコート層 1 3 4 の膜厚を厚く形成すれば、画素電極 1 1 6 端部とドレインバスライン 1 1 4 端部との間の距離は長くなり、生じる寄生容量は小さくなる。生じる寄生容量が無視できるほど小さくなるようにオーバーコート層 1 3 4 の膜厚を厚く形成すれば、位置ずれ等が生じてても、

10

20

30

40

50

上記の表示むらは視認されなくなる。

【0013】

この構成では、画素電極116をドレインバスライン114やゲートバスライン112にオーバーラップさせて形成できるため、開口率を向上させることができる(例えば、特許文献1及び2参照。)。また、ドレインバスライン114、ゲートバスライン112及びTFT120を覆うように画素電極116を形成することもできる(例えば、特許文献3参照。)

【0014】

図26は、従来のMVA(Multi-domain Vertical Alignment)モードの液晶表示装置に用いられる液晶表示装置用基板の構成を示している。図26に示すように、TFT基板102は、負の誘電率異方性を有する液晶を配向規制する配向規制用構造物として、線状突起140、141を備えている。線状突起140は、蓄積容量バスライン118及び蓄積容量電極119上に、図の左右方向に延びて形成されている。線状突起141は、画素領域のほぼ中央部に図の上下方向に延びて形成されている。線状突起140、141は、レジスト等で形成されている。

10

【0015】

【特許文献1】

特開平11-148078号公報(第4-6頁、第1図)

【特許文献2】

特開平9-152625号公報(第8-10頁、第1図)

20

【特許文献3】

特開平9-138423号公報(第2-4頁、第1図)

【0016】

【発明が解決しようとする課題】

一般的な樹脂の比誘電率は3~4であるため、生じる寄生容量が無視できるほどに小さくなるには、オーバーコート層134を膜厚3~5 $\mu$ m程度に厚く形成する必要がある。このため、オーバーコート層134を開口してコンタクトホールを形成する際に必要な露光エネルギーが大きくなり、露光時間が長くなる。したがって、TFT基板102の製造プロセスが煩雑になり、生産性が低下してしまうという問題が生じる。また、パターニング時の解像度の低下や、現像残の発生等の問題が生じる。

30

【0017】

一方、配向規制用構造物を備えた液晶表示装置では、画素領域内に形成された線状突起141により開口率が低下するため、液晶表示装置の表示輝度が低下してしまうという問題が生じる。また、表示輝度を維持するためにはバックライトの輝度を高める必要があり、液晶表示装置の消費電力が増加してしまうという問題が生じる。

【0018】

本発明の目的は、製造プロセスを簡略化でき、良好な表示品質の得られる液晶表示装置及びそれに用いる液晶表示装置用基板を提供することにある。

【0019】

【課題を解決するための手段】

40

上記目的は、対向して配置される対向基板とともに液晶を挟持する基板と、前記基板上に絶縁膜を介して互いに交差して形成された第1及び第2のバスラインと、誘電体層を介して、前記第1又は第2のバスラインの少なくとも一方を覆うように配置され、前記第1又は第2のバスラインとの間に寄生容量を形成する画素電極とを有することを特徴とする液晶表示装置用基板によって達成される。

【0020】

【発明の実施の形態】

〔第1の実施の形態〕

本発明の第1の実施の形態による液晶表示装置用基板及びそれを備えた液晶表示装置について図1乃至図7を用いて説明する。図1は、本実施の形態による液晶表示装置の概略構

50

成を示している。図1に示すように、液晶表示装置は、画素電極やTFT等が画素領域毎に形成されたTFT基板2と、共通電極等が形成された対向基板4とを対向させて貼り合わせ、その間に液晶を封止した構造を有している。両基板2、4の対向面には、液晶分子を所定方向に配向させる配向膜が形成されている。

【0021】

TFT基板2には、複数のゲートバスラインを駆動するドライバICが実装されたゲートバスライン駆動回路80と、複数のドレインバスラインを駆動するドライバICが実装されたドレインバスライン駆動回路82とが設けられている。両駆動回路80、82は、制御回路84から出力された所定の信号に基づいて、走査信号やデータ信号を所定のゲートバスラインあるいはドレインバスラインに出力するようになっている。

10

【0022】

TFT基板2の素子形成面と反対側の表面には、偏光板87が貼り付けられている。偏光板87のTFT基板2と反対側には、例えば線状の一次光源と面状導光板とからなるバックライトユニット88が配置されている。一方、対向基板4の共通電極形成面と反対側の表面には、偏光板86が貼り付けられている。

【0023】

図2は、本実施の形態によるTFT基板の構成を示している。図3(a)は図2のA-A線で切断したTFT基板の断面図であり、図3(b)は図2のB-B線で切断したTFT基板の断面図である。図2及び図3(a)、(b)に示すように、本実施の形態による液晶表示装置は、TFT基板2上にCF層が形成されたCF-on-TFT構造を有している。TFT基板2のガラス基板10上には、互いに並列して図2の左右方向に伸びる複数のゲートバスライン12が形成されている。ゲートバスライン12上の基板全面には、絶縁膜30が形成されている。絶縁膜30上には、絶縁膜30を介してゲートバスライン12に交差し、互いに並列して図2の上下方向に伸びる複数のドレインバスライン14が形成されている。ドレインバスライン14上の基板全面には、保護膜32が形成されている。

20

【0024】

保護膜32上には、赤色(R)、緑色(G)、青色(B)のいずれか一色のCF樹脂層が形成されている。CF樹脂層R、G、B上には、透明な感光性樹脂等からなる樹脂絶縁膜のオーバーコート層34が形成されている。オーバーコート層34上には、ゲートバスライン12及びドレインバスライン14を覆うように、例えばITO(Indium Tin Oxide)等の光透過性電極材料からなる画素電極16が形成されている。画素電極16は、基板面に垂直方向に見て、ほぼ中心部がドレインバスライン14に重なるように配置されている。画素電極16の形成された領域は画素領域となる。画素電極16とゲートバスライン12及びドレインバスライン14との間には、所定の寄生容量が生じる。

30

【0025】

ゲートバスライン12及びドレインバスライン14の交差位置近傍には、TFT20が形成されている。TFT20のゲート電極は、ゲートバスライン12に電氣的に接続されている。TFT20のドレイン電極21は、ドレインバスライン14に電氣的に接続されている。TFT20のソース電極22は、ソース電極22上のオーバーコート層34、CF層及び保護膜32を開口して形成されたコンタクトホール24を介して、画素電極16に電氣的に接続されている。

40

【0026】

またTFT基板2上には、ゲートバスライン12に並列して、複数の蓄積容量バスライン18が形成されている。蓄積容量バスライン18上には、蓄積容量電極19が形成されている。蓄積容量電極19は、画素領域毎に2つ形成され、ドレインバスライン14を挟んで両側に1つずつ配置されている。蓄積容量電極19は、蓄積容量電極19上のオーバーコート層34、CF層及び保護膜32を開口して形成されたコンタクトホール26を介して、画素電極16に電氣的に接続されている。

【0027】

50

本実施の形態では、画素電極 16 がゲートバスライン 12 及びドレインバスライン 14 を覆うように形成されている。このため、画素電極 16 とドレインバスライン 14 との間に相対的な位置ずれ等が生じて、画素電極 16 とドレインバスライン 14 との間の距離は変わることがない。したがって、寄生容量が変動してしまうことがない。また、ショット毎の位置ずれにより、露光領域の境界部で画素電極 16 やドレインバスライン 14 の幅が異なって形成されても、画素電極 16 とドレインバスライン 14 との間の距離が変わることがない。したがって、寄生容量の変動を抑制できる。

#### 【0028】

次に、本実施の形態による液晶表示装置用基板の製造方法について図 4 乃至図 7 を用いて説明する。図 4 及び図 6 は、TFT 基板の製造方法を示している。図 5 及び図 7 は、TFT 基板の製造方法を示す工程断面図であり、図 3 (a) に対応する断面を示している。まず、図 4 及び図 5 に示すように、ガラス基板 10 上に、ゲートバスライン 12 と蓄積容量バスライン 18 とを形成する。ゲートバスライン 12 及び蓄積容量バスライン 18 は、例えばクロム (Cr) の単層、又はアルミニウム (Al) / チタン (Ti)、Al / モリブデン (Mo) / 窒化モリブデン (MoN)、若しくは Ti / Al / Ti の積層等で形成される。

#### 【0029】

次に、ゲートバスライン 12 及び蓄積容量バスライン 18 上の基板全面に例えばシリコン窒化膜 (SiN 膜) を成膜し、絶縁膜 30 を形成する。次に、絶縁膜 30 上に、例えばアモルファスシリコン (a-Si) からなる動作半導体層 31 を形成する。次に、動作半導体層 31 上に、例えば SiN 膜からなるチャネル保護膜 23 を形成する。チャネル保護膜 23 は、ゲートバスライン 12 をマスクとして用いた背面露光により自己整合的に形成される。次に、チャネル保護膜 23 上の基板全面に n<sup>+</sup>a-Si 及び金属層をこの順に成膜してパターニングし、TFT 20 のドレイン電極 21 及びソース電極 22 を形成する。同時に、ドレインバスライン 14 及び蓄積容量電極 19 を形成する。この金属層としては、例えば Cr の単層、又は Al / Ti、Al / Mo / MoN、若しくは Ti / Al / Ti の積層等が用いられる。次に、ドレイン電極 21、ソース電極 22、ドレインバスライン 14 及び蓄積容量電極 19 上の基板全面に例えば SiN 膜を成膜し、保護膜 32 を形成する。次に、ソース電極 22 上の保護膜 32 を開口してコンタクトホール 24' を形成し、蓄積容量電極 19 上の保護膜 32 を開口してコンタクトホール 26' を形成する。

#### 【0030】

次に、図 6 及び図 7 に示すように、保護膜 32 上に CF 層 R、G、B を順次形成する。次に、CF 層 R、G、B 上の基板全面に、オーバーコート層 34 を形成する。次に、コンタクトホール 24' 上のオーバーコート層 34 及び CF 層 R、G、B を開口してコンタクトホール 24 を形成し、コンタクトホール 26' 上のオーバーコート層 34 及び CF 層 R、G、B を開口してコンタクトホール 26 を形成する。次に、ITO 等の光透過性電極材料をオーバーコート層 34 上の基板全面に成膜してパターニングし、ゲートバスライン 12 及びドレインバスライン 14 上を覆うように画素電極 16 を形成する。画素電極 16 は、コンタクトホール 24 を介してソース電極 22 に電氣的に接続され、コンタクトホール 26 を介して蓄積容量電極 19 に電氣的に接続される。以上の工程を経て、図 2 及び図 3 (a)、(b) に示す TFT 基板 2 が完成する。このように、本実施の形態による液晶表示装置用基板では、従来の液晶表示装置用基板と比較して製造工程が増加することがなく、製造コストが増加することもない。

#### 【0031】

##### 〔第 2 の実施の形態〕

次に、本発明の第 2 の実施の形態による液晶表示装置用基板について図 8 乃至図 10 を用いて説明する。図 8 は、本実施の形態による TFT 基板の構成を示している。図 8 に示すように、TFT 基板 2 は、配向規制用構造物となる複数の突起 40 を有し、例えば MVA モードでノーマリブラックモードの液晶表示装置の一方の基板を構成する。突起 40 は、例えばレジストにより形成され、基板面に垂直方向に見ると略円形状である。突起 40 は

10

20

30

40

50

、例えばゲートバスライン 12 とドレインバスライン 14 との交差位置上と、蓄積容量バスライン 18 とドレインバスライン 14 との交差位置上に配置されている。

【0032】

本実施の形態では、ゲートバスライン 12 とドレインバスライン 14 との交差位置上や、蓄積容量バスライン 18 とドレインバスライン 14 との交差位置上等の開口率に寄与しない領域に突起 40 が形成されている。このため、第 1 の実施の形態と同様の効果が得られるとともに、開口率を低下させずに高視野角の液晶表示装置を実現できる。なお、突起 40 は対向基板 4 側に形成されていてもよい。

【0033】

また、本実施の形態による液晶表示装置はノーマリブラックモードであるので、隣接する画素領域間を遮光する必要がない。したがって、対向基板 4 側に遮光膜を形成しなくてもよいため、さらに開口率を向上できる。また、両基板 2、4 を貼り合わせる際に高い位置合わせ精度が要求されないため、製造プロセスが簡略化する。

【0034】

次に、本実施の形態による液晶表示装置用基板の変形例について図 9 及び図 10 を用いて説明する。図 9 は本変形例による TFT 基板の構成を示し、図 10 は図 9 の C - C 線で切断した TFT 基板の断面構成を示している。図 9 及び図 10 に示すように、TFT 基板 2 は、図中左右方向に延びる複数の線状突起 41 と、図中上下方向に延びる複数の線状突起 42 を配向規制用構造物として有している。線状突起 41 は、ゲートバスライン 12 及び蓄積容量バスライン 18 上に形成されている。線状突起 42 は、ドレインバスライン 14 上に形成されている。本変形例では、線状突起 41、42 が、ゲートバスライン 12、ドレインバスライン 14 及び蓄積容量バスライン 18 上の開口率に寄与しない領域に形成されている。このため、上記実施の形態と同様の効果が得られる。なお、線状突起 41、42 は対向基板 4 側に形成されていてもよい。

【0035】

〔第 3 の実施の形態〕

次に、本発明の第 3 の実施の形態による液晶表示装置用基板について図 11 乃至図 18 を用いて説明する。図 11 は本実施の形態による TFT 基板の構成を示し、図 12 は図 11 の D - D 線で切断した TFT 基板の断面構成を示している。図 11 及び図 12 に示すように、TFT 基板 2 は、光透過性電極材料からなる透明電極 15 と、光反射性電極材料からなる反射電極 17 とを 1 画素内に有し、半透過型の液晶表示装置の一方の基板を構成する。1 画素内の透明電極 15 と反射電極 17 は、互いに電氣的に接続されている。透明電極 15 は、TFT 基板 2 の裏面側に設けられたバックライトユニット 88 から入射する光を表面側に透過させ、反射電極 17 は、TFT 基板 2 の表面側（対向基板 4 側）から入射する外光を反射させる。

【0036】

画素領域のうち図 11 の上方には反射電極 17 が配置され、下方には透明電極 15 が配置されている。反射電極 17 は、ゲートバスライン 12、蓄積容量バスライン 18、ドレインバスライン 14 及び TFT 20 を覆うように形成されている。反射電極 17 は、コンタクトホール 25 を介して TFT 20 のソース電極 22 に電氣的に接続されている。また反射電極 17 は、コンタクトホール 26 を介して蓄積容量電極 19（図 11 及び図 12 では図示せず）に電氣的に接続されている。

【0037】

透明電極 15 は、ドレインバスライン 14 を覆うように形成されている。透明電極 15 は、コンタクトホール 25 を介して TFT 20 のソース電極 22 に電氣的に接続されている。

【0038】

本実施の形態によれば、第 1 の実施の形態と同様の効果が得られるとともに、ゲートバスライン 12、蓄積容量バスライン 18 及び TFT 20 を覆うように反射電極 17 を形成することにより、透明電極 15 と反射電極 17 とを効率良く配置でき、開口率を向上できる

10

20

30

40

50

。

## 【0039】

次に、本実施の形態による液晶表示装置用基板の製造方法について図13乃至図16を用いて説明する。図13及び図15は、TFT基板の製造方法を示している。図14及び図16は、TFT基板の製造方法を示す工程断面図であり、図12に対応する断面を示している。まず、図13及び図14に示すように、ガラス基板10上に、ゲートバスライン12と蓄積容量バスライン18とを形成する。

## 【0040】

次に、ゲートバスライン12及び蓄積容量バスライン18上の基板全面に例えばSiN膜を成膜し、絶縁膜30を形成する。次に、絶縁膜30上に、例えばa-Siからなる動作半導体層31を形成する。次に、動作半導体層31上に、例えばSiN膜からなるチャンネル保護膜23を形成する。次に、チャンネル保護膜23上の基板全面にn<sup>+</sup>a-Si及び金属層をこの順に成膜してパターンニングし、TFT20のドレイン電極21及びソース電極22を形成する。同時に、ドレインバスライン14及び蓄積容量電極19を形成する。次に、ドレイン電極21、ソース電極22、ドレインバスライン14及び蓄積容量電極19上の基板全面に例えばSiN膜を成膜し、保護膜32を形成する。次に、保護膜32上の基板全面に例えば感光性樹脂を塗布し、オーバーコート層34を形成する。次に、ソース電極22上のオーバーコート層34及び保護膜32を開口してコンタクトホール25を形成し、蓄積容量電極19上のオーバーコート層34及び保護膜32を開口してコンタクトホール26を形成する。

## 【0041】

次に、図15及び図16に示すように、ITO等の光透過性電極材料をオーバーコート層34上の基板全面に成膜してパターンニングし、ドレインバスライン14を覆うように透明電極15を形成する。透明電極15は、コンタクトホール25を介してソース電極22に電氣的に接続される。

## 【0042】

次に、光反射性電極材料を透明電極15上の基板全面に成膜してパターンニングし、ゲートバスライン12、蓄積容量バスライン18及びドレインバスライン14を覆うように反射電極17を形成する。反射電極17の一部は、透明電極15の一部に積層して形成され、1画素内の両電極16、17が互いに電氣的に接続される。また反射電極17は、コンタクトホール25を介してソース電極22に電氣的に接続され、コンタクトホール26を介して蓄積容量電極19に電氣的に接続される。以上の工程を経て、図11及び図12に示すTFT基板2が完成する。このように、本実施の形態による液晶表示装置用基板では、従来の液晶表示装置用基板と比較して製造工程が増加することがなく、製造コストが増加することもない。

## 【0043】

次に、本実施の形態による液晶表示装置用基板の構成の変形例について図17及び図18を用いて説明する。図17は、本変形例によるTFT基板の構成を示している。図18(a)は図17のE-E線で切断したTFT基板の断面構成を示し、図18(b)は図17のF-F線で切断したTFT基板の断面構成を示している。図17及び図18(a)、(b)に示すように、TFT基板2は、2つの反射電極17a、17bと、2つの透明電極15a、15bとを1画素内に有し、半透過型の液晶表示装置の一方の基板を構成する。

## 【0044】

反射電極17a、17bは、基板面に垂直方向に見ると、ドレインバスライン14を所定の間隙を介して挟むように配置されている。また反射電極17a、17bは、蓄積容量バスライン18を覆うように形成されている。反射電極17a、17bは、接続電極61を介して、互いに電氣的に接続されている。接続電極61は、反射電極17a、17bと同一の形成材料で形成されている。反射電極17bは、反射電極17b上のオーバーコート層34及び保護膜32を開口して形成されたコンタクトホール24を介してTFT20のソース電極22に電氣的に接続されている。

## 【 0 0 4 5 】

図示していないが、蓄積容量バスライン 1 8 上には、ドレインバスライン 1 4 を所定の間隙を介して挟むように配置された 2 つの蓄積容量電極 1 9 が画素領域毎に形成されている。反射電極 1 7 a は、一方の蓄積容量電極 1 9 上のオーバーコート層 3 4 及び保護膜 3 2 を開口して形成されたコンタクトホール 5 4 を介して、蓄積容量電極 1 9 に電氣的に接続されている。反射電極 1 7 b は、他方の蓄積容量電極 1 9 上のオーバーコート層 3 4 及び保護膜 3 2 を開口して形成されたコンタクトホール 5 5 を介して、蓄積容量電極 1 9 に電氣的に接続されている。

## 【 0 0 4 6 】

透明電極 1 5 a は、蓄積容量バスライン 1 8 を覆うように形成され、蓄積容量バスライン 1 8 上で反射電極 1 7 a に接続されている。透明電極 1 5 b は、接続電極 6 0 を介して透明電極 1 5 a に電氣的に接続されている。本変形例によっても、上記実施の形態と同様の効果が得られる。

10

## 【 0 0 4 7 】

〔第 4 の実施の形態〕

次に、本発明の第 4 の実施の形態による液晶表示装置用基板について図 1 9 及び図 2 0 を用いて説明する。図 1 9 は、本実施の形態による T F T 基板の構成を示している。図 1 9 に示すように、T F T 基板 2 は、2 つの透明電極 1 5 a、1 5 b と、2 つの反射電極 1 7 a、1 7 b とを 1 画素内に有し、半透過型の液晶表示装置の一方の基板を構成する。

## 【 0 0 4 8 】

透明電極 1 5 a は、ドレインバスライン 1 4 を覆うように形成され、コンタクトホール 2 4 を介して T F T 2 0 のソース電極 2 2 に電氣的に接続されている。反射電極 1 7 a は、蓄積容量バスライン 1 8 を覆うように形成され、コンタクトホール 5 0 を介して透明電極 1 5 a に電氣的に接続されている。反射電極 1 7 b は、蓄積容量バスライン 1 8 を覆うように形成され、コンタクトホール 5 1 を介して透明電極 1 5 a に電氣的に接続されている。透明電極 1 5 b は、ドレインバスライン 1 4 を覆うように形成されている。また透明電極 1 5 b は、コンタクトホール 5 2 を介して反射電極 1 7 a に電氣的に接続され、コンタクトホール 5 3 を介して反射電極 1 7 b に電氣的に接続されている。

20

## 【 0 0 4 9 】

反射電極 1 7 a、1 7 b は、ドレインバスライン 1 4 と同一の形成材料で形成され、ドレインバスライン 1 4 を所定の間隙を介して挟むように配置されている。また、反射電極 1 7 a、1 7 b は、誘電体層となる絶縁膜 3 0 を介して蓄積容量バスライン 1 8 に対向して配置され、画素領域毎に形成される蓄積容量の電極としての機能を有している。

30

## 【 0 0 5 0 】

次に、本実施の形態による液晶表示装置用基板の製造方法について図 2 0 を用いて説明する。T F T 2 0 のチャンネル保護膜 2 3 を形成するまでの工程は、第 1 及び第 3 の実施の形態と同様であるため説明を省略する。チャンネル保護膜 2 3 上の基板全面に  $n^+ a - S i$  及び金属層をこの順に成膜してパターンニングし、T F T 2 0 のドレイン電極 2 1 及びソース電極 2 2 を形成する。同時に、ドレインバスライン 1 4 及び反射電極 1 7 a、1 7 b を形成する。次に、ドレイン電極 2 1、ソース電極 2 2、ドレインバスライン 1 4 及び反射電極 1 7 a、1 7 b 上の基板全面に例えば  $S i N$  膜を成膜し、保護膜 3 2 (図 2 0 では図示せず) を形成する。次に、保護膜 3 2 上の基板全面に例えば感光性樹脂を塗布し、オーバーコート層 3 4 (図 2 0 では図示せず) を形成する。次に、ソース電極 2 2 上のオーバーコート層 3 4 及び保護膜 3 2 を開口してコンタクトホール 2 4 を形成する。同時に、反射電極 1 7 a 上のオーバーコート層 3 4 及び保護膜 3 2 を開口してコンタクトホール 5 0、5 2 を形成し、反射電極 1 7 b 上のオーバーコート層 3 4 及び保護膜 3 2 を開口してコンタクトホール 5 1、5 3 を形成する。

40

## 【 0 0 5 1 】

次に、I T O 等の光透過性電極材料をオーバーコート層 3 4 上の基板全面に成膜してパターンニングし、ドレインバスライン 1 4 を覆うように透明電極 1 5 a、1 5 b を形成する。

50

透明電極 15 a は、コンタクトホール 50 を介して反射電極 17 a に電氣的に接続され、コンタクトホール 51 を介して反射電極 17 b に電氣的に接続される。透明電極 15 b は、コンタクトホール 52 を介して反射電極 17 a に電氣的に接続され、コンタクトホール 53 を介して反射電極 17 b に電氣的に接続される。以上の工程を経て、図 19 に示す TFT 基板 2 が完成する。

#### 【0052】

本実施の形態では、反射電極 17 a、17 b をドレインバスライン 14 等と同一の形成材料で同時に形成している。このため本実施の形態によれば、第 1 の実施の形態と同様の効果が得られるとともに、一般の透過型液晶表示装置に用いられる TFT 基板 2 と同じ枚数のフォトリソを用いて、半透過型液晶表示装置の TFT 基板 2 を製造できる。

10

#### 【0053】

〔第 5 の実施の形態〕

次に、本発明の第 5 の実施の形態による液晶表示装置用基板について図 21 を用いて説明する。図 21 は、本実施の形態による TFT 基板の構成を示している。図 21 に示すように、TFT 基板 2 は、2 つの画素電極 16 a、16 b と、両画素電極 16 a、16 b 間を電氣的に接続する接続電極 60 とを 1 画素内に有している。

#### 【0054】

画素電極 16 a、16 b は、ゲートバスライン 12 及び蓄積容量バスライン 18 を覆うように形成されている。画素電極 16 a、16 b は、基板面に垂直方向に見ると、ドレインバスライン 14 を所定の間隙を介して挟むように配置されている。画素電極 16 a、16 b は、2 つの接続電極 60 を介して、互いに電氣的に接続されている。接続電極 60 は、画素電極 16 a、16 b と同一の形成材料で形成されている。

20

#### 【0055】

蓄積容量バスライン 18 上には、画素領域毎に 2 つの蓄積容量電極 19 a、19 b が形成されている。蓄積容量電極 19 a、19 b は、ドレインバスライン 14 を挟んで両側にそれぞれ配置されている。蓄積容量電極 19 a は、蓄積容量電極 19 a 上のオーバーコート層 34 及び保護膜 32 (共に図 21 では図示せず) を開口して形成されたコンタクトホール 26 a を介して、画素電極 16 a に電氣的に接続されている。蓄積容量電極 19 b は、蓄積容量電極 19 b 上のオーバーコート層 34 及び保護膜 32 を開口して形成されたコンタクトホール 26 b を介して、画素電極 16 b に電氣的に接続されている。

30

#### 【0056】

TFT 20 のソース電極 22 は、同一画素内ではなく図の下方に隣接する画素内の蓄積容量電極 19 b に、接続配線 62 を介して接続されている。すなわち、TFT 20 のゲート電極は、隣接する 2 本のゲートバスライン 12 のうち図の上方側に電氣的に接続され、同一の TFT 20 のソース電極 22 は、隣接する 2 本のゲートバスライン 12 のうち図の下方側を覆うように配置された画素電極 16 a、16 b に電氣的に接続されている。接続配線 62 は、ドレインバスライン 14、ドレイン電極 21、ソース電極 22 及び蓄積容量電極 19 a、19 b と同一の形成材料で形成されている。

#### 【0057】

本実施の形態では、画素電極 16 a、16 b が、図の下方に隣接する画素を駆動する TFT 20 やゲートバスライン 12 を覆うように形成されている。このため、第 1 の実施の形態と同様の効果が得られるとともに、画素電極 16 a、16 b に所定の電位が書き込まれる際には、画素電極 16 a、16 b の下層のゲートバスライン 12 に電圧が印加されず、その上方に隣接するゲートバスライン 12 に電圧が印加されていることになる。したがって、画素電位がゲートバスライン 12 の電界の影響を受けないため、表示画面上でのフリッカや輝度傾斜等の発生を防止できる。

40

#### 【0058】

本発明は、上記実施の形態に限らず種々の変形が可能である。

例えば、上記実施の形態ではボトムゲート型の液晶表示装置用基板を例に挙げたが、本発明はこれに限らず、トップゲート型の液晶表示装置用基板にも適用できる。

50

## 【 0 0 5 9 】

また、上記実施の形態ではチャンネル保護膜型の液晶表示装置用基板を例に挙げたが、本発明はこれに限らず、チャンネルエッチ型の液晶表示装置用基板にも適用できる。

## 【 0 0 6 0 】

なお、上記実施の形態では、寄生容量を低減するために、保護膜 3 2 上にオーバーコート層 3 4 を形成している。しかし本発明によれば、表示領域内の全ての画素においてゲートバスライン 1 2 又はドレインバスライン 1 4 と画素電極 1 6 (透明電極 1 5 及び反射電極 1 7 を含む) との間にはほぼ一定の寄生容量が生じ、位置ずれ等による寄生容量の変動が生じない。このため、オーバーコート層 3 4 を形成しなくても表示むらは視認されない。

## 【 0 0 6 1 】

以上説明した実施の形態による液晶表示装置用基板及びそれを備えた液晶表示装置は、以下のようにまとめられる。

## (付記 1)

対向して配置される対向基板とともに液晶を挟持する基板と、前記基板上に絶縁膜を介して互いに交差して形成された第 1 及び第 2 のバスラインと、誘電体層を介して、前記第 1 又は第 2 のバスラインの少なくとも一方を覆うように配置され、前記第 1 又は第 2 のバスラインとの間に寄生容量を形成する画素電極とを有することを特徴とする液晶表示装置用基板。

## 【 0 0 6 2 】

## (付記 2)

付記 1 記載の液晶表示装置用基板において、前記液晶を配向規制する配向規制用構造物をさらに有し、前記配向規制用構造物は、基板面に垂直方向に見て、前記第 1 又は第 2 のバスラインのいずれか一方上に配置されていることを特徴とする液晶表示装置用基板。

## 【 0 0 6 3 】

## (付記 3)

付記 1 又は 2 に記載の液晶表示装置用基板において、前記画素電極は、光透過性材料で形成されて前記基板裏面側から入射する光を前記基板表面側に透過させる透明電極と、前記透明電極に電気的に接続され、光反射性材料で形成されて前記基板表面側から入射する光を反射させる反射電極とを有していることを特徴とする液晶表示装置用基板。

## 【 0 0 6 4 】

## (付記 4)

付記 3 記載の液晶表示装置用基板において、前記反射電極は、前記画素領域毎に形成される蓄積容量の電極としての機能を有することを特徴とする液晶表示装置用基板。

## 【 0 0 6 5 】

## (付記 5)

付記 3 又は 4 に記載の液晶表示装置用基板において、前記反射電極は、前記第 1 又は第 2 のバスラインと同一の形成材料で形成されていることを特徴とする液晶表示装置用基板。

## 【 0 0 6 6 】

## (付記 6)

付記 1 乃至 5 のいずれか 1 項に記載の液晶表示装置用基板において、前記画素電極は、基板面に垂直方向に見て、ほぼ中心部が前記第 1 又は第 2 のバスラインに重なるように配置されていることを特徴とする液晶表示装置用基板。

## 【 0 0 6 7 】

## (付記 7)

10

20

30

40

50

付記 1 乃至 6 のいずれか 1 項に記載の液晶表示装置用基板において、  
前記第 1 及び第 2 のバスラインの交差位置近傍に形成され、前記第 1 のバスラインに電氣的に接続されたゲート電極と、前記第 2 のバスラインに電氣的に接続されたドレイン電極と、前記画素電極に電氣的に接続されたソース電極とを備えた薄膜トランジスタをさらに有し、

前記ゲート電極は、隣接する前記第 1 のバスラインの一方に電氣的に接続され、  
前記ソース電極は、隣接する前記第 1 のバスラインの他方を覆うように配置された前記画素電極に電氣的に接続されていること  
を特徴とする液晶表示装置用基板。

【 0 0 6 8 】

10

(付記 8)

一对の基板と、前記一对の基板間に封止された液晶とを有する液晶表示装置であって、  
前記基板の一方に、付記 1 乃至 7 のいずれか 1 項に記載の液晶表示装置用基板が用いられていること

を特徴とする液晶表示装置。

【 0 0 6 9 】

【発明の効果】

以上の通り、本発明によれば、製造プロセスを簡略化でき、良好な表示品質の得られる液晶表示装置を実現できる。

【図面の簡単な説明】

20

【図 1】本発明の第 1 の実施の形態による液晶表示装置の概略構成を示す図である。

【図 2】本発明の第 1 の実施の形態による液晶表示装置用基板の構成を示す図である。

【図 3】本発明の第 1 の実施の形態による液晶表示装置用基板の構成を示す断面図である。

。

【図 4】本発明の第 1 の実施の形態による液晶表示装置用基板の製造方法を示す図である。

。

【図 5】本発明の第 1 の実施の形態による液晶表示装置用基板の製造方法を示す工程断面図である。

【図 6】本発明の第 1 の実施の形態による液晶表示装置用基板の製造方法を示す図である。

。

30

【図 7】本発明の第 1 の実施の形態による液晶表示装置用基板の製造方法を示す工程断面図である。

【図 8】本発明の第 2 の実施の形態による液晶表示装置用基板の構成を示す図である。

【図 9】本発明の第 2 の実施の形態による液晶表示装置用基板の構成の変形例を示す図である。

【図 10】本発明の第 2 の実施の形態による液晶表示装置用基板の構成の変形例を示す断面図である。

【図 11】本発明の第 3 の実施の形態による液晶表示装置用基板の構成を示す図である。

【図 12】本発明の第 3 の実施の形態による液晶表示装置用基板の構成を示す断面図である。

40

【図 13】本発明の第 3 の実施の形態による液晶表示装置用基板の製造方法を示す図である。

【図 14】本発明の第 3 の実施の形態による液晶表示装置用基板の製造方法を示す工程断面図である。

【図 15】本発明の第 3 の実施の形態による液晶表示装置用基板の製造方法を示す図である。

【図 16】本発明の第 3 の実施の形態による液晶表示装置用基板の製造方法を示す工程断面図である。

【図 17】本発明の第 3 の実施の形態による液晶表示装置用基板の構成の変形例を示す図である。

50

【図18】本発明の第3の実施の形態による液晶表示装置用基板の構成の変形例を示す断面図である。

【図19】本発明の第4の実施の形態による液晶表示装置用基板の構成を示す図である。

【図20】本発明の第4の実施の形態による液晶表示装置用基板の製造方法を示す図である。

【図21】本発明の第5の実施の形態による液晶表示装置用基板の構成を示す図である。

【図22】従来の液晶表示装置用基板の構成を示す図である。

【図23】従来の液晶表示装置用基板の構成を示す断面図である。

【図24】従来の液晶表示装置用基板の問題点を示す断面図である。

【図25】従来の液晶表示装置用基板の他の構成を示す断面図である。

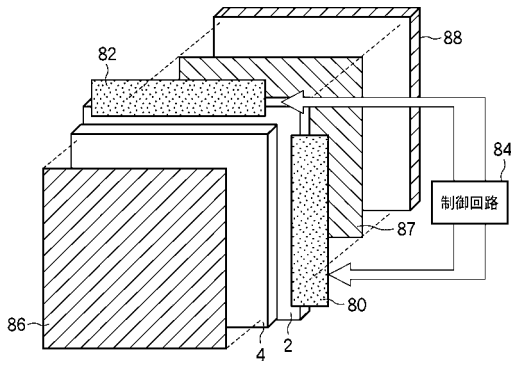
10

【図26】従来の液晶表示装置用基板のさらに他の構成を示す図である。

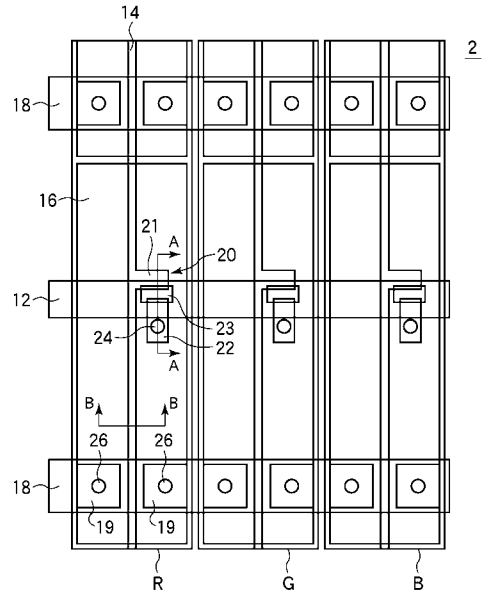
【符号の説明】

2	TFT基板	
4	対向基板	
10	ガラス基板	
12	ゲートバスライン	
14	ドレインバスライン	
15、15a、15b	透明電極	
16、16a、16b	画素電極	
17、17a、17b	反射電極	20
18	蓄積容量バスライン	
19	蓄積容量電極	
20	TFT	
21	ドレイン電極	
22	ソース電極	
23	チャンネル保護膜	
24、25、26、50、51、52、53、54、55	コンタクトホール	
30	絶縁膜	
31	動作半導体層	
32	保護膜	30
34	オーバーコート層	
40	突起	
41、42	線状突起	
60、61	接続電極	
62	接続配線	
80	ゲートバスライン駆動回路	
82	ドレインバスライン駆動回路	
84	制御回路	
86、87	偏光板	
88	バックライトユニット	40

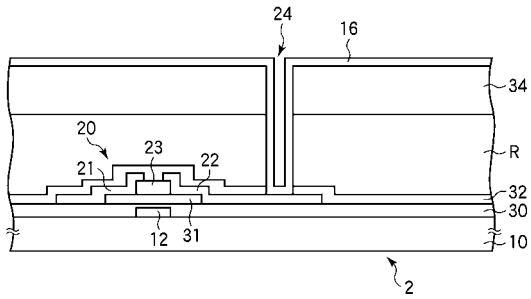
【図1】



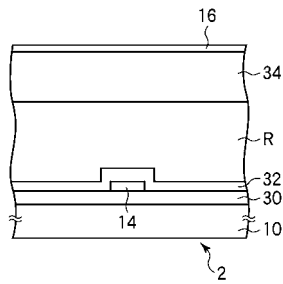
【図2】



【図3】

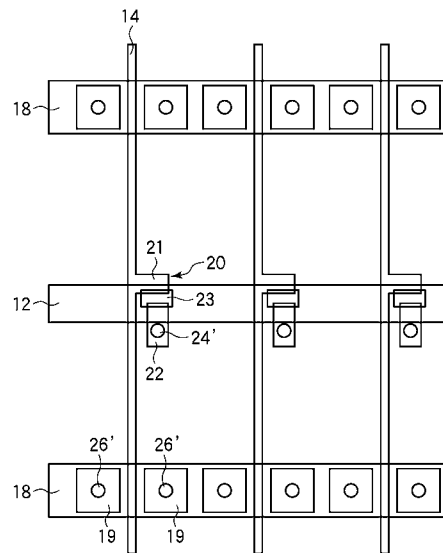


(a)



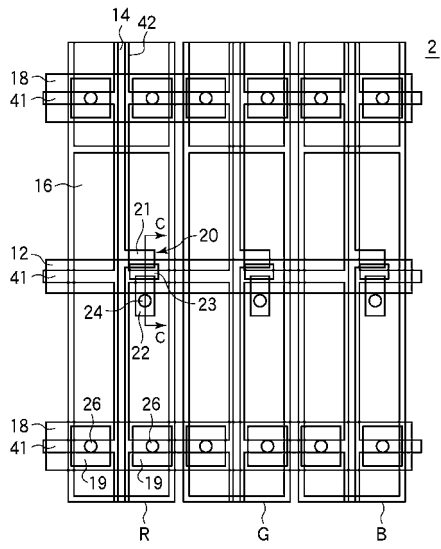
(b)

【図4】

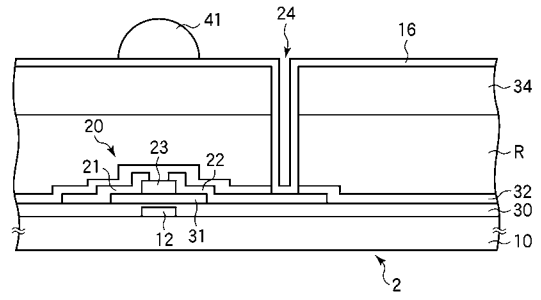




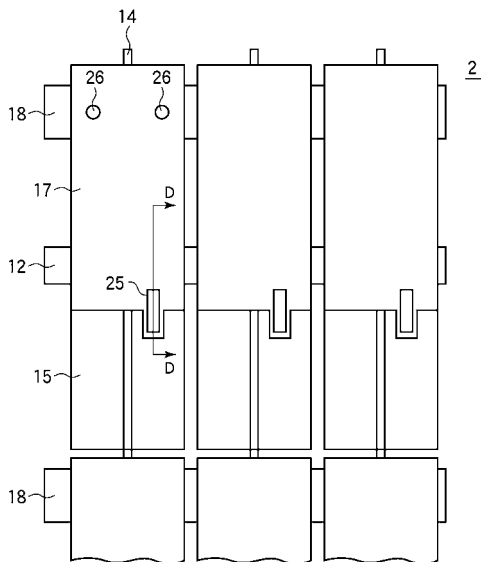
【図 9】



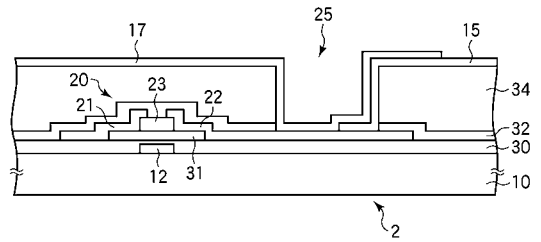
【図 10】



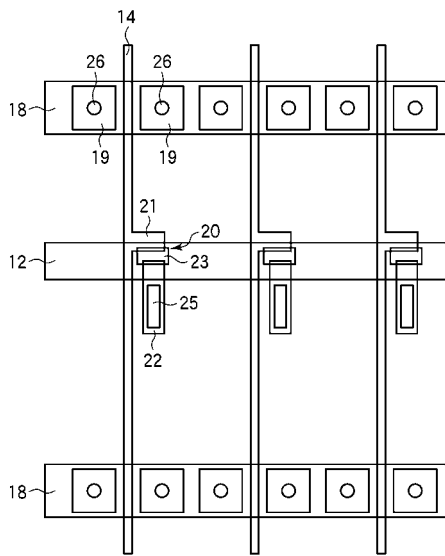
【図 11】



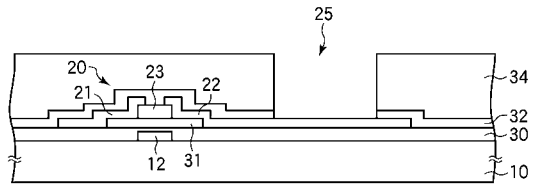
【図 12】



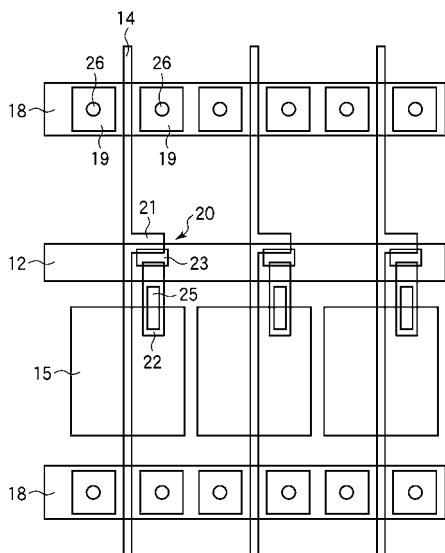
【図 13】



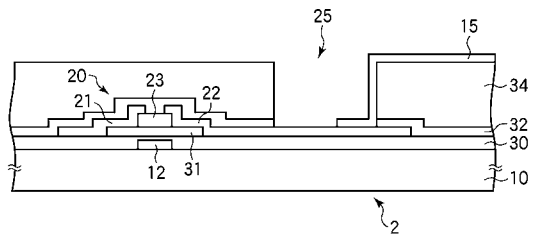
【図 14】



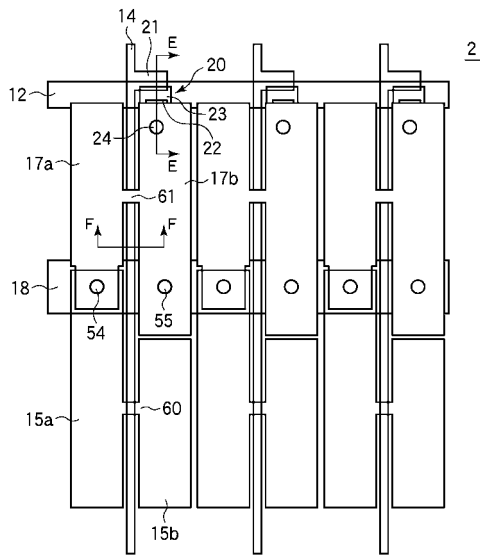
【図 15】



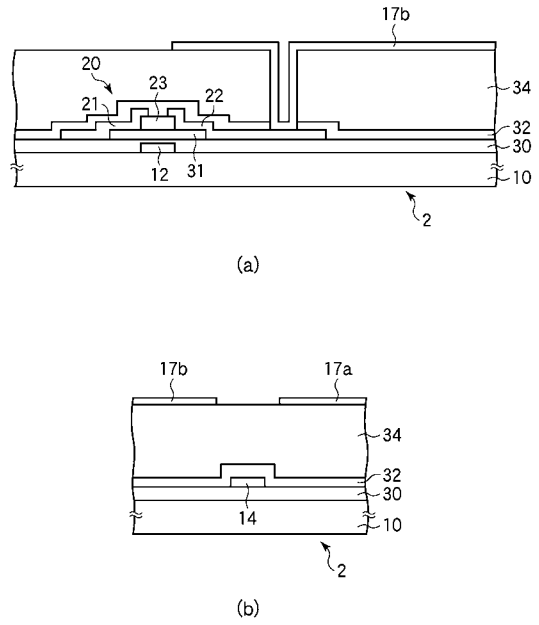
【図 16】



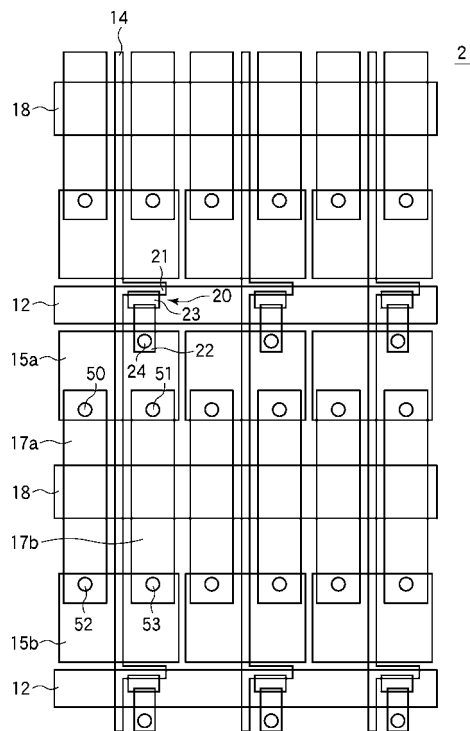
【図 17】



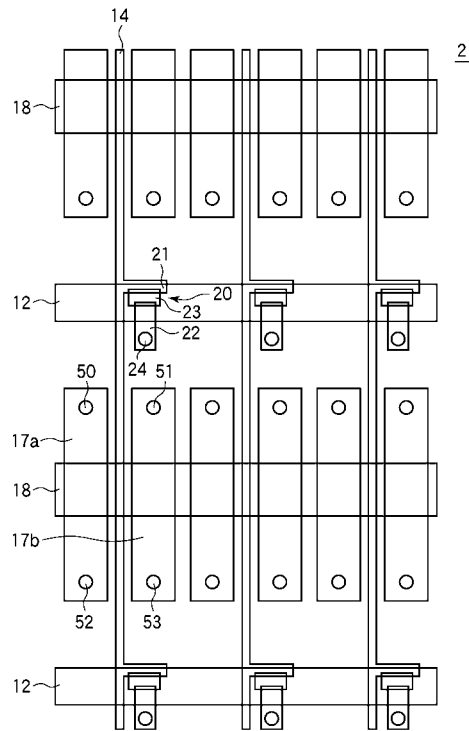
【図 18】



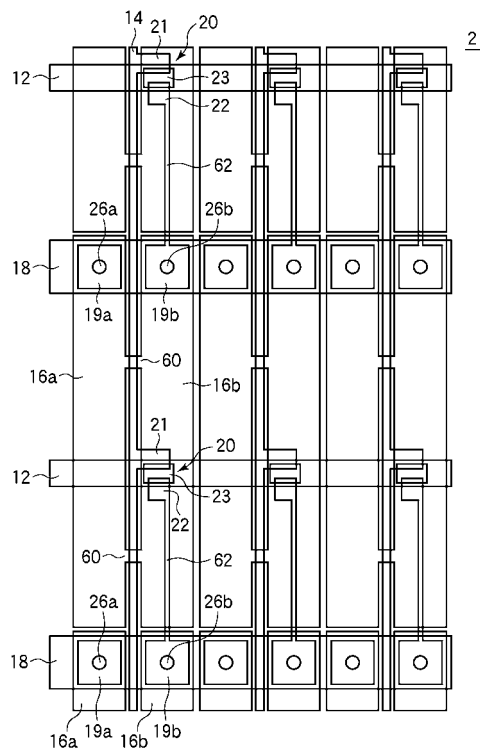
【図 19】



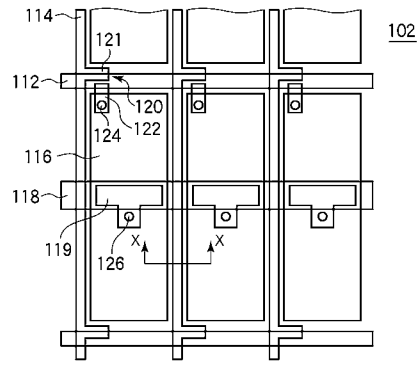
【図 20】



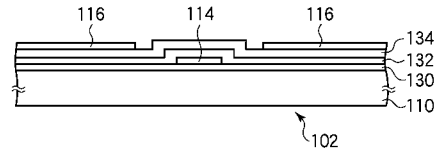
【図 2 1】



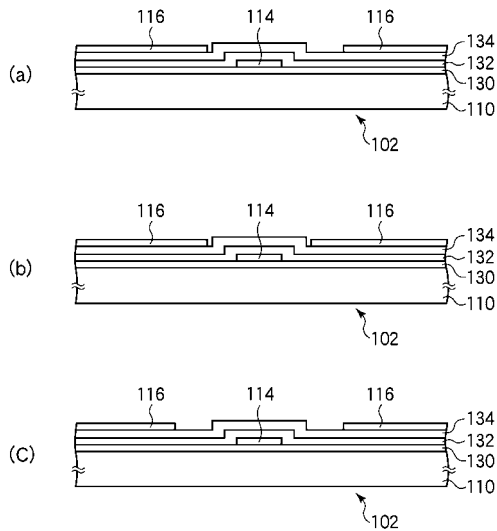
【図 2 2】



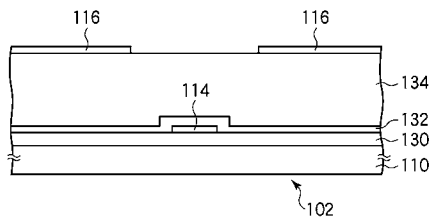
【図 2 3】



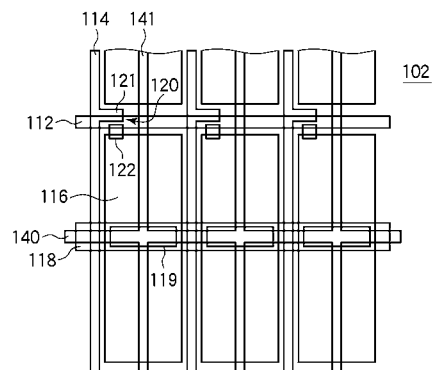
【図 2 4】



【図 2 5】



【図 2 6】



---

フロントページの続き

(72)発明者 澤崎 学

神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内

(72)発明者 佐口 琢哉

神奈川県川崎市中原区上小田中4丁目1番1号 富士通ディスプレイテクノロジーズ株式会社内

審査官 藤田 都志行

(56)参考文献 特開平11-109356(JP,A)

特開平10-096926(JP,A)

特開平05-307194(JP,A)

特開平10-221714(JP,A)

特開平11-148078(JP,A)

特開2001-281682(JP,A)

特開2001-194671(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1368

H01L 29/786

专利名称(译)	用于液晶显示装置的基板和具有该基板的液晶显示装置		
公开(公告)号	<a href="#">JP4049639B2</a>	公开(公告)日	2008-02-20
申请号	JP2002253823	申请日	2002-08-30
[标]申请(专利权)人(译)	富士通显示技术股份有限公司		
申请(专利权)人(译)	富士通显示器科技公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	高木孝 星野淳之 澤崎学 佐口琢哉		
发明人	高木 孝 星野 淳之 澤崎 学 佐口 琢哉		
IPC分类号	G02F1/1368 H01L29/786 G02F1/1333 G02F1/1335 G02F1/1345 G02F1/136 G02F1/1362		
CPC分类号	G02F1/136227 G02F1/133555 G02F2001/13606		
FI分类号	G02F1/1368 H01L29/78.612.C		
F-TERM分类号	2H092/GA28 2H092/GA57 2H092/JA26 2H092/JA37 2H092/JA41 2H092/JB02 2H092/JB04 2H092/JB24 2H092/JB33 2H092/JB58 2H092/JB64 2H092/JB69 2H092/KB26 2H092/MA13 2H092/NA27 2H092/PA02 2H192/AA24 2H192/BA13 2H192/BC12 2H192/BC13 2H192/BC31 2H192/BC64 2H192/BC72 2H192/CB05 2H192/CB71 2H192/CC04 2H192/CC26 2H192/CC66 2H192/DA12 2H192/DA52 2H192/DA65 2H192/DA71 2H192/EA42 2H192/EA56 2H192/FB22 2H192/GD14 2H192/HA33 2H192/JA13 5F110/AA16 5F110/AA30 5F110/BB01 5F110/CC07 5F110/DD02 5F110/EE01 5F110/EE03 5F110/EE04 5F110/EE15 5F110/FF03 5F110/GG02 5F110/GG15 5F110/HK01 5F110/HK03 5F110/HK04 5F110/HK09 5F110/HK16 5F110/HK22 5F110/HL01 5F110/HL07 5F110/HM18 5F110/NN02 5F110/NN12 5F110/NN24 5F110/NN27 5F110/NN72 5F110/NN73 5F110/QQ12		
代理人(译)	盛冈正树		
其他公开文献	JP2004093826A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：提供一种电子器件的液晶显示器，其制造工艺可以简化并且可以获得令人满意的显示质量并为用于该电子器件的液晶显示器提供基板。ZOLUTION：用于液晶显示器的基板具有栅极总线12和漏极总线14，其形成为经由基板上的绝缘膜彼此交叉，并且像素电极16设置为覆盖至少一个栅极总线12和漏极总线14通过介质层并在栅极总线12和漏极总线14之间形成寄生电容。Z

【 図 1 】

