

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3974451号

(P3974451)

(45) 発行日 平成19年9月12日(2007.9.12)

(24) 登録日 平成19年6月22日(2007.6.22)

| | |
|------------------------------|----------------|
| (51) Int.Cl. | F I |
| G02F 1/133 (2006.01) | G02F 1/133 530 |
| G02F 1/1333 (2006.01) | G02F 1/1333 |
| G02F 1/1337 (2006.01) | G02F 1/1337 |
| G06F 3/033 (2006.01) | G06F 3/033 A |
| G09G 3/20 (2006.01) | G09G 3/20 623C |
| 請求項の数 3 (全 24 頁) 最終頁に続く | |

| | | | |
|-----------|-------------------------------|-----------|---------------------|
| (21) 出願番号 | 特願2002-139684 (P2002-139684) | (73) 特許権者 | 502356528 |
| (22) 出願日 | 平成14年5月15日(2002.5.15) | | 株式会社 日立ディスプレイズ |
| (65) 公開番号 | 特開2003-329997 (P2003-329997A) | | 千葉県茂原市早野3300番地 |
| (43) 公開日 | 平成15年11月19日(2003.11.19) | (74) 代理人 | 100083552 |
| 審査請求日 | 平成16年9月14日(2004.9.14) | | 弁理士 秋田 収喜 |
| | | (72) 発明者 | 小林 節郎 |
| | | | 千葉県茂原市早野3300番地 株式会社 |
| | | | 日立製作所 ディスプレイグループ内 |
| | | (72) 発明者 | 柳川 和彦 |
| | | | 千葉県茂原市早野3300番地 株式会社 |
| | | | 日立製作所 ディスプレイグループ内 |
| | | 審査官 | 藤田 都志行 |
| | | 最終頁に続く | |

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

液晶を介して対向配置される第1の基板および第2の基板と、

前記第1の基板の液晶側の面の画素領域に形成される第1の電極と、前記第2の基板の液晶側の面の画素領域に形成される第2の電極とを備えた液晶表示パネルとを有し、

前記第1の電極と第2の電極との間に、電界が発生していない状態で液晶分子が前記基板に対してほぼ垂直な方向に配列される液晶表示パネルと、

この液晶表示パネルの観察側の面に配置されるタッチパネルとを備え、

前記タッチパネルによるタッチ検出によって、該第1の電極と第2の電極との間に印加する電圧に対してその最大電圧の20%以下となる電圧信号を供給することにより、タッチによる前記液晶表示パネルへの圧力印加に基づく染み表示消去を行うことを特徴とする液晶表示装置。

【請求項2】

前記第1の電極に供給する映像信号の経路をオフするとともに、該第1の電極に、前記第2の電極との間に印加する電圧に対してその最大電圧の20%以下となる電圧信号の供給は、前記タッチパネルからの位置情報によって、そのタッチ個所およびその近傍に対応する画素にてなされることを特徴とする請求項1に記載の液晶表示装置。

【請求項3】

前記第1の電極に供給する映像信号の経路をオフするとともに、該第1の電極に、前記第2の電極との間に印加する電圧に対してその最大電圧の20%以下となる電圧信号の供

10

20

給は、前記タッチパネルからの位置情報によって、そのタッチ個所に対応する画素にてなされることを特徴とする請求項 1 に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示装置に係り、いわゆる垂直配向方式と称される液晶表示装置に関する。

【0002】

【従来の技術】

液晶表示装置は、その画素領域中の液晶に対して一対の電極の間に発生する電界によって光透過率を制御するように構成されている。

10

そして、このような液晶表示装置において、該電界が印加されていない場合に、該液晶の初期配向方向を決定させるため、該液晶と直接に接触するように配置させた配向膜を備えている。

また、従来、該配向膜はラビングによる配向処理を必要としていたが、そのラビング処理を不要とし工程を省略できる液晶モードとして、いわゆる垂直配向方式と称されるものが開発されるに至った（例えば、特開平 11 - 72793 号公報、特開平 11 - 109355 号公報、特開平 11 - 352489 号公報参照）。

すなわち、いわゆる垂直配向膜を用いることで、ラビングによる処理なしに、無電界時において液晶分子は基板に対し垂直方向に配列し、電界印加により複数方向に液晶分子が倒れるようになる。

20

そして、該液晶分子が複数方向に倒れることにより、液晶表示特性としての広視野角が同時に達成されるという特徴を有することになる。

【0003】

【発明が解決しようとする課題】

しかし、このような構成からなる液晶表示装置において、本出願人らがさらに検討を進めた結果、図 22 に示すように、液晶表示パネル L P N L に外部から圧力が加わった際に、例えばその液晶表示部 A R を指で軽く押した場合に、その部分に押した跡が約数 10 分単位の長時間に渡り残ることがあることが判明した（このように残存される跡をこの明細書では便宜上“染み表示”と称する）。

このように液晶表示パネル L P N L を押すことは、例えば、液晶表示パネル L P N L の表示を複数人で見ながら議論する際、あるいは液晶表示パネル L P N L の液晶表示部 A R を拭く際等に頻発することであり、上記のように跡が残ってしまうことは、実使用上の大きな問題となってしまふ。跡の残った部分はディスプレイとして正常な表示が出来なくなるからである。

30

【0004】

図 22 (a)、(b)、(c) の各操作に示すように、その発生状況は甚だしく、指で押した跡がそのまま残り、例えば文字や図形の形状に指で動かしながら押せば、それが長時間に渡り残存するというものであった。なお、図 22 (a) は液晶表示パネルの表示面を押す前を示す状態、図 22 (b) は押しながら指を動かしている状態、図 22 (c) は放置後の状態を示している。

40

【0005】

このような現象が発生する理由を、液晶の挙動を中心として説明すると、まず、図 23 に示すように、各基板側のそれぞれに設けた一対の電極 P X、C T の間に発生する電界 E の方向を一部の領域（図中、中央）で方向性を持たせることにより、液晶分子の倒れる方向を複数方向としている。

そして、図 23 (a) から図 23 (c) に示すように電界 E を大きくしていく場合（一対の電極に印加する電圧を小 中 大と変化させる）、該液晶分子は中央部にて 2 方向に倒れ、該中央部の倒れる方向を基準としてその外側の液晶分子が同方向に倒れるようになる。

【0006】

50

さらに、図 2 4 (a) から図 2 4 (c) に示すように、このような状態 (図 2 4 (a)) で、一方の基板が押された場合 (図 2 4 (b))、基板 S U B 1 と基板 S U B 2 との間の距離が縮まり ($d_2 < d_1$)、これにより画素電極 P X と対向電極 C T の間の距離が縮まることになる。

このことは、画素電極 P X と対向電極 C T の間の電界 E の強度が高くなることを意味し、液晶分子は互いに押されながら本来の階調に相当する表示電界より強い電界が加わることになる。

この結果、基板間の液晶層の中央近辺にほぼ水平に並ぶ液晶分子からなる中間層 M I D L が形成されてしまうことが見出される。

【 0 0 0 7 】

10

この中間層 M I D L では、液晶分子は互いにほぼ水平になるため、液晶分子の長軸方向同士が並列するようになって、互いに強い分子間力が働くことになる。このため、該中間層 M I D L は準安定状態となり、その状態が固定され、メモリ効果を示すようになることが見出される。

そして、押す力が無くなった場合、基板間の距離は d_1 に戻ることになる (図 2 4 (c))。このとき、垂直配向膜 A L 1、A L 2 の近傍の液晶分子は、電界 E で与えられる本来の傾斜状態に戻る。

しかし、このようになったとしても、中間層 M I D L の液晶分子はいまだほぼ水平な状態を維持することが見出される。

【 0 0 0 8 】

20

これは、次の理由によることが判明した。すなわち、垂直配向膜 A L 1、A L 2 による液晶分子の配向効果が及ぶのは、あくまで配向膜と接する液晶分子のみであり、それ以外の液晶分子の配列状態は、画素電極 P X と対向電極 C T の間の電界と、液晶分子間の分子間力とで決定される。

すなわち、界面以外の液晶分子は、電界 E によって水平方向、あるいは横方向に傾き、液晶分子間の分子間力で垂直方向、あるいは縦方向に戻る動作をする。このため、界面以外の液晶分子は、前記電界 E と液晶分子間の分子間力のバランスで、その傾きの度合いが定まることになる。

【 0 0 0 9 】

ここで、上述したような押す力がなく、通常の場合は、電界により液晶分子が傾くが、前記図 2 3 (b) に示すように、隣接する液晶分子同士は長軸方向をほぼ平行にしながら傾く。したがって、分子間力は液晶層の縦方向で分子間で強く働いた状態となっている。このため、電界を減らせば、全体がほぼ均一に減った後の電界 E の強度に応じた傾きに戻ることになる。そして、電界を最低にすれば、垂直配向膜 A L 1、A L 2 の近傍の液晶分子が該垂直配向膜 A L 1、A L 2 の作用により、徐々に垂直に戻る。

30

この際に、液晶分子間の分子間力により、界面以外の液晶分子も界面の液晶分子の戻り量に応じて徐々に垂直に戻り、全体として垂直状態に戻る。

【 0 0 1 0 】

このことから、以上の内容を簡潔に説明すると、液晶表示パネルに、図 2 4 (b) に示すように加圧力が加わった場合に、液晶分子同士が長軸方向をほぼ水平に配列した中間層 M I D L が形成されてしまい、加圧がなくなってもこの中間層 M I D L は互いに分子間力が働く準安定状態を形成するため、ある程度の電界が加わっている場合はその状態を維持してしまうことになる。

40

界面近傍の液晶分子は垂直配向膜 A L 1、A L 2 の作用により、正常な配列方向に復帰する。

【 0 0 1 1 】

通常ならそれに応じて配向膜界面以外の液晶分子も元に戻るはずであるが、中間層 M I D L が形成されたことにより、中間層の界面側の液晶分子が受ける分子間力は、つぎの式 (1)

【 数 1 】

50

(配向膜界面の液晶分子から受ける分子間力) < (中間層の液晶分子全体から受ける分子間力) + (電界による液晶の水平方向への配向力) ... (1)

の関係を満足することになる。

そして、中間層 M I D L の液晶分子全体はほぼ水平状態であるため、結果として中間層 M I D L の界面側の液晶分子も水平状態を維持する。

【 0 0 1 2 】

このように、一度中間層が形成されてしまうと、中間層 M I D L の液晶分子全体から受ける分子間力の項が生じてしまうため、長時間に渡り準安定的に維持される。この結果、メモリ性を示し、課題をして説明したように、指で絵を描くことのできるような状態が発生してしまう。

10

このような現象は、従来の T N 方式、S T N 方式、横電界方式のいずれの液晶表示パネルにも見出されていない。

【 0 0 1 3 】

この理由は、本出願人が解明したことによると、次のようになる。

まず、T N 方式、S T N 方式では液晶分子はカイラル材という液晶層にねじれを付与する材料を大量に用いている。これにより、隣接する液晶分子間の相互の分子間力が極めて強くなっている。この結果、例えば中間層に相当する状態が生じて、該大量のカイラル材の効果により、中間層が解消されることになる。

【 0 0 1 4 】

また、配向膜界面近傍の液晶分子は数度～十数度程度のチルト角度を有して水平状態にあり、電圧印加時にはそれが徐々に液晶層の中間部に向かって垂直状態となる。

20

それ故、仮に基板を押しても中間部の液晶分子は寝る方向になるため、かえって配向膜界面近傍との相互作用を増す形になるため、原理的に中間層は形成され難くなっている。

【 0 0 1 5 】

さらに、横電界方式では、液晶分子はほぼ平行に配列するため、液晶分子間の分子間力が構造的に強くなっている。そして、もともと水平であるため、基板を押してもその水平状態が維持されるのみであり、やはり中間層が形成され難くなっている。

したがって、この現象は垂直配向方式における特有の現象であるということが明らかになり、それ故に、従来の液晶表示装置においては該現象に関する開示および対策がなされていない対象となるものである。

30

【 0 0 1 6 】

さらに、本発明者等が該現象の解明を行った結果、次のような現象を見出すに至った。

すなわち、本現象は電圧に依存することを見出した。例えば、ノーマリーブラック（電圧小で黒、電圧大で白）の場合、電圧が 3 0 % ～ 1 0 0 % の際に液晶表示パネル L P N L を押した場合に特に顕著に発生することが判明した。

ここでは、説明のためノーマリーブラック（電圧小で黒、電圧大で白）の場合を例として説明する。ノーマリーホワイトの場合は逆転するだけである。

【 0 0 1 7 】

図 2 5 (a) ないし (c) は、印加する電圧が 0 % から 3 0 % の場合の液晶分子の挙動を示した図である。なお、図 2 5 (a) は押す前の状態、図 2 5 (b) は押している状態、図 2 5 (c) は押した後の状態を示す図である。

40

この状態では電圧は少なく、液晶分子は垂直に近い状態である。液晶層の中間部の液晶分子もほぼ垂直に近い状態であり、液晶分子の長軸が互いに垂直方向を向いている。

【 0 0 1 8 】

そして、

1) 垂直配向膜 A L 1 、A L 2 の界面の液晶分子は該垂直配向膜 A L 1 、A L 2 から強い相互作用を受け、垂直状態を維持する。

2) 液晶分子同士は垂直方向に並び、垂直方向を維持する分子間力が働く。

3) 上下基板間に形成される電界の強度は低く、基板を押した場合も液晶分子を垂直状態から水平状態に移行させるだけの力はない。

50

このため、中間層は生ぜず、押した後も元に戻ることになる。

【 0 0 1 9 】

図 2 6 (a) ないし (c) は、印加する電圧が 7 0 % から 1 0 0 % の場合の液晶分子の挙動を示した図である。この場合も、図 2 6 (a) は押す前の状態、図 2 6 (b) は押している状態、図 2 6 (c) は押した後の状態を示す図である。

この状態では電圧、液晶分子は水平に近い状態である。液晶表示パネルの表面を押した場合、基板間の距離の低下と電界強度の増大が生じる。もともと液晶分子が水平に近い状態になっているため、基板を押したことによる基板間の距離縮小による電界の増加により、液晶層の中間部で液晶分子がほぼ水平となる。これにより中間層が生じ、メモリ性が発現するようになる。

10

【 0 0 2 0 】

図 2 7 (a) ないし (c) は、印加する電圧が 3 0 % から 7 0 % の場合の液晶分子の挙動を示した図である。この場合も、図 2 7 (a) は押す前の状態、図 2 7 (b) は押している状態、図 2 7 (c) は押した後の状態を示す図である。

この状態では電圧が中間的で、液晶分子は垂直から水平への中間状態である。液晶表示パネルの表面を押した場合、基板間距離の低下と電界強度の増大が生じる。

そして中間部の液晶分子がほぼ水平に配列する状態となり、前述のように中間層 M I D L を形成する。

【 0 0 2 1 】

一方、垂直配向膜 A L 1、A L 2 の界面近傍の液晶分子は該垂直配向膜 A L 1、A L 2 の効果により水平にはならない。このため、中間層の液晶分子と界面の液晶分子で長軸の並ぶ方向が異なるため、該 2 領域の液晶分子間の分子間力は弱いものになってしまう。したがって、圧力が除去された後も中間層は維持され、メモリ性が生じてしまう。

20

【 0 0 2 2 】

本発明は、このような事情に基づいてなされたもので、その目的は、上述した染み表示を回避する液晶表示装置を提供することにある。

また、本発明の他の目的は、上述した染み表示を有効に活用した液晶表示装置を提供することにある。

【 0 0 2 3 】

【課題を解決するための手段】

30

発明者等による以上の発見と研究の結果、次の解決手法を創案するに至った。

すなわち、簡潔に示せば、垂直方向に配向する液晶表示装置において、一定時間ごとに最大電圧の 2 0 % 以下の電圧を全画素に一括して、あるいは順次加えることにある。

【 0 0 2 4 】

上述した式 (1) に示したように、液晶表示パネルのメモリ性の発現は液晶の中間層 M I D L の分子間力の発生である。しかし、この分子間力は、分子間力によるものであるため、その強度は限定された値となっている。このため、上式の右辺第 2 項の電界による配向力の項を低減することにより、式 (1) で、左辺 > 右辺とすることができる。

これにより、中間層 M I D L の形成がエネルギー的に非安定状態化するため、中間層 M I D L は解消し、垂直配向膜と電界により定まる正常な配向状態へ液晶分子が復帰する。

40

このときには、一見最大電圧の 3 0 % 以下の電圧を加えればよさそうであるが、中間層 M I D L の状態は準安定状態として存在するため、この準安定状態を解除するには最大電圧の 2 0 % 以下にまで電界を形成する電圧を低減することが望ましいことを見出した。

【 0 0 2 5 】

そして、電界低減により、中間層 M I D L の界面近傍の液晶分子が垂直配向膜近傍の液晶分子と平行に配列する状態に近づき、中間層 M I D L との液晶分子の分子間力が増大する。

この結果、まず中間層 M I D L の外側の液晶分子が受ける分子間力が (配向膜界面の液晶分子との分子間力) > (中間層の液晶分子からの分子間力) となり、中間層 M I D L の外側の液晶分子は配向膜界面の液晶分子とほぼ平行に配列するようになる。

50

その後、この液晶分子が中間層の次の液晶分子へと順次波及し、やがて全体が正常な配列状態へと回復することになる。

【 0 0 2 6 】

より望ましくは、電界による中間層 M I D L の維持能力を完全に消失せしめることが望ましく、このためには、電界を最小、すなわち最小電圧を印加することがより望ましい。この最小電圧印加では瞬間的に表示を回復することができる。このようなことから、本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【 0 0 2 7 】

手段 1 .

10

本発明による液晶表示装置は、たとえば、液晶を介して対向配置される第 1 の基板および第 2 の基板と、

前記第 1 の基板の液晶側の面の画素領域に形成される第 1 の電極と、前記第 2 の基板の液晶側の面の画素領域に形成される第 2 の電極とを備え、

前記第 1 の電極と第 2 の電極との間に、電界が発生していない状態で液晶分子が前記基板に対してほぼ垂直な方向に配列されるものであって、

前記第 1 の電極と第 2 の電極との間に印加する電圧に対して、その最大電圧の 2 0 % 以下の電圧を間欠的に印加する手段を有することを特徴とするものである。

【 0 0 2 8 】

手段 2 .

20

本発明による液晶表示装置は、たとえば、手段 1 の構成を前提にし、画素領域の集合からなる液晶表示部の全域あるいは一部にて、第 1 の電極と第 2 の電極との間に印加する最大電圧の 2 0 % 以下の電圧を間欠的に印加することを特徴とするものである。

【 0 0 2 9 】

手段 3 .

本発明による液晶表示装置は、たとえば、手段 1 の構成を前提にし、前記第 1 の電極と第 2 の電極との間に印加する最大電圧の 2 0 % 以下の電圧の印加は、1 秒間に 5 回以下の割合でなされることを特徴とするものである。

【 0 0 3 0 】

手段 4 .

30

本発明による液晶表示装置は、たとえば、液晶を介して対向配置される第 1 の基板および第 2 の基板と、

前記第 1 の基板の液晶側の面の画素領域に形成される第 1 の電極と、前記第 2 の基板の液晶側の面の画素領域に形成される第 2 の電極とを備え、

前記第 1 の電極と第 2 の電極との間に、電界が発生していない状態で液晶分子が前記基板に対してほぼ垂直な方向に配列されるものであって、

前記第 1 の電極と第 2 の電極との間に印加する電圧に対して、その最大電圧の 2 0 % 以下の電圧を前記画素領域の集合体の少なくとも一部の画素領域にて 1 分間に 1 回以上印加する手段を有することを特徴とするものである。

【 0 0 3 1 】

40

手段 5 .

本発明による液晶表示装置は、たとえば、液晶を介して対向配置される第 1 の基板および第 2 の基板と、

前記第 1 の基板の液晶側の面の画素領域に形成される第 1 の電極と、前記第 2 の基板の液晶側の面の画素領域に形成される第 2 の電極とを備え、

前記第 1 の電極と第 2 の電極との間に、電界が発生していない状態で液晶分子が前記基板に対して垂直方向に配列されるものであって、

前記第 1 の電極と第 2 の電極との間に印加する電圧に対して、その最大電圧の 2 0 % 以下の電圧を前記画素領域の集合体の少なくとも一部の画素領域にて 5 秒間に 1 回以上印加する手段を有することを特徴とするものである。

50

【 0 0 3 2 】

手段 6 .

本発明による液晶表示装置は、たとえば、手段 1 の構成を前提とし、前記各画素はマトリクス状に配置され、一ライン上に並設される画素群から該一方向と交差する方向に並設される他の画素群に順次及んで各画素が駆動される構成からなり、第 1 の電極と第 2 の電極との間に印加する最大電圧の 2 0 % 以下の電圧の印加は、1 もしくは複数ライン単位で順次なされることを特徴とするものである。

【 0 0 3 3 】

手段 7 .

本発明による液晶表示装置は、たとえば、液晶を介して対向配置される第 1 の基板および第 2 の基板と、

前記第 1 の基板の液晶表示部の液晶側の面の各画素領域に形成される第 1 の電極と、前記第 2 の基板の液晶表示部の液晶側の面の各画素領域に形成される第 2 の電極とを備え、前記第 1 の電極と第 2 の電極との間に、電界が発生していない状態で液晶分子が前記基板に対してほぼ垂直な方向に配列されるものであって、

複数の領域に分割された前記液晶表示部の各領域のそれぞれの画素領域の前記第 1 の電極と第 2 の電極との間に、1 または複数のフレーム単位で、前記第 1 の電極と第 2 の電極との間に印加する電圧に対して、その最大電圧の 2 0 % 以下の電圧を順次印加する手段を備えることを特徴とするものである。

【 0 0 3 4 】

手段 8 .

本発明による液晶表示装置は、たとえば、手段 7 の構成を前提とし、第 1 の電極と第 2 の電極との間に印加する電圧に対して、その最大電圧の 2 0 % 以下の電圧の順次印加は 1 分以内になされることを特徴とするものである。

【 0 0 3 5 】

手段 9 .

本発明による液晶表示装置は、たとえば、手段 7 の構成を前提とし、第 1 の電極と第 2 の電極との間に印加する電圧に対して、その最大電圧の 2 0 % 以下の電圧の順次印加は 5 秒以内になされることを特徴とするものである。

【 0 0 3 6 】

手段 1 0 .

本発明による液晶表示装置は、たとえば、液晶を介して対向配置される第 1 の基板および第 2 の基板と、

前記第 1 の基板の液晶側の面の画素領域に形成される第 1 の電極と、前記第 2 の基板の液晶側の面の画素領域に形成される第 2 の電極とを備えた液晶表示パネルと、

この液晶表示パネルの観察側の面に配置されるタッチパネルとからなるものであって、少なくとも前記タッチパネルのタッチされた個所に対応する画素の前記第 1 の電極と第 2 の電極との間に印加する電圧に対して、その最大電圧の 2 0 % 以下の電圧を印加する手段を有することを特徴とするものである。

【 0 0 3 7 】

手段 1 1 .

本発明による液晶表示装置は、たとえば、手段 1 0 の構成を前提とし、少なくとも前記タッチパネルのタッチされた個所に対応する画素の前記第 1 の電極と第 2 の電極との間に印加する電圧に対して、その最大電圧の 2 0 % 以下の電圧の印加は、タッチの検出後 0 . 1 秒以上経過後になされていることを特徴とするものである。

【 0 0 3 8 】

手段 1 2 .

本発明による液晶表示装置は、たとえば、手段 1 0 、 1 1 のいずれかの構成を前提とし、液晶表示パネルは、前記第 1 の電極と第 2 の電極との間に、電界が発生していない状態で液晶分子が前記基板に対してほぼ垂直な方向に配列されて構成されることを特徴とするも

10

20

30

40

50

のである。

【 0 0 3 9 】

手段 1 3 .

本発明による液晶表示装置は、たとえば、液晶を介して対向配置される第 1 の基板および第 2 の基板と、

前記第 1 の基板の液晶側の面の画素領域に形成される第 1 の電極と、前記第 2 の基板の液晶側の面の画素領域に形成される第 2 の電極とを備えた液晶表示パネルとを有し、

前記第 1 の電極と第 2 の電極との間に、電界が発生していない状態で液晶分子が前記基板に対してほぼ垂直な方向に配列される液晶表示パネルと、

この液晶表示パネルの観察側の面に配置されるタッチパネルとを備え、

10

前記タッチパネルによるタッチ検出によって、該第 1 の画素電極に、第 2 の電極との間に印加する電圧に対してその最大電圧の 2 0 % 以下となる電圧信号を供給する手段を有することを特徴とするものである。

【 0 0 4 0 】

手段 1 4 .

本発明による液晶表示装置は、たとえば、手段 1 3 の構成を前提とし、第 1 の画素電極に供給する映像信号の経路をオフするとともに、該第 1 の画素電極に、第 2 の電極との間に印加する電圧に対してその最大電圧の 2 0 % 以下となる電圧信号の供給は、タッチパネルからの位置情報によって、そのタッチ個所およびその近傍に対応する画素にてなされることを特徴とするものである。

20

【 0 0 4 1 】

手段 1 5 .

本発明による液晶表示装置は、たとえば、手段 1 3 の構成を前提とし、第 1 の画素電極に供給する映像信号の経路をオフするとともに、該第 1 の画素電極に、第 2 の電極との間に印加する電圧に対してその最大電圧の 2 0 % 以下となる電圧信号の供給は、タッチパネルからの位置情報によって、そのタッチ個所に対応する画素にてなされることを特徴とするものである。

【 0 0 4 2 】

手段 1 6 .

本発明による液晶表示装置は、たとえば、手段 1 ないし 9 のうちいずれかの構成を前提とし、観察側にタッチパネルを供えてなることを特徴とするものである。

30

【 0 0 4 3 】

手段 1 7 .

本発明による液晶表示装置は、たとえば、手段 1 ないし 1 5 のうちいずれかの構成を前提とし、第 1 の画素電極と第 2 の電極との間に印加する電圧に対してその最大電圧の 2 0 % 以下となる電圧は最小電圧であることを特徴とするものである。

【 0 0 4 4 】

手段 1 8 .

本発明による液晶表示装置は、たとえば、手段 1 ないし 1 5 のうちいずれかの構成を前提とし、第 1 の画素電極と第 2 の電極との間に電界が発生していない場合に黒表示となるノーマリブラックモードであることを特徴とするものである。

40

【 0 0 4 5 】

手段 1 9 .

本発明による液晶表示装置は、たとえば、手段 1 ないし 1 5 のうちいずれかの構成を前提とし、第 1 の画素電極と第 2 の電極との間に電界が発生していない場合に白表示となるノーマリホワイトモードであることを特徴とするものである。

【 0 0 4 6 】

手段 2 0 .

本発明による液晶表示装置は、たとえば、手段 1 ないし 1 6 のうちいずれかの構成を前提とし、第 1 の画素電極と第 2 の電極との間に電界が発生していない場合に黒表示となるノ

50

ーマリブラックモードであることを特徴とするものである。

【 0 0 4 7 】

手段 2 1 .

本発明による液晶表示装置は、たとえば、手段 1 ないし 1 6 のうちいずれかの構成を前提とし、第 1 の画素電極と第 2 の電極との間に電界が発生していない場合に白表示となるノーマリホワイトモードであることを特徴とするものである。

【 0 0 4 8 】

手段 2 2 .

本発明による液晶表示装置は、たとえば、手段 1 ないし 1 5 のうちいずれかの構成を前提とし、第 1 の画素電極と第 2 の電極との間に電界が発生していない場合に黒表示となるノーマリブラックモードであり、前記第 1 の画素電極と第 2 の電極との間に印加する電圧に対してその最大電圧の 2 0 % 以下となる電圧を黒階調の信号としたことを特徴とするものである。

10

【 0 0 4 9 】

手段 2 3 .

本発明による液晶表示装置は、たとえば、手段 1 ないし 1 5 のうちいずれかの構成を前提とし、第 1 の画素電極と第 2 の電極との間に電界が発生していない場合に白表示となるノーマリホワイトモードであり、前記第 1 の画素電極と第 2 の電極との間に印加する電圧に対してその最大電圧の 2 0 % 以下となる電圧を白階調の信号としたことを特徴とするものである。

20

【 0 0 5 0 】

手段 2 4 .

本発明による液晶表示装置は、たとえば、手段 1 6 の構成を前提とし、第 1 の画素電極と第 2 の電極との間に電界が発生していない場合に黒表示となるノーマリブラックモードであり、前記第 1 の画素電極と第 2 の電極との間に印加する電圧に対してその最大電圧の 2 0 % 以下となる電圧を黒階調の信号としたことを特徴とするものである。

【 0 0 5 1 】

手段 2 5 .

本発明による液晶表示装置は、たとえば、手段 1 6 の構成を前提とし、第 1 の画素電極と第 2 の電極との間に電界が発生していない場合に白表示となるノーマリホワイトモードであり、前記第 1 の画素電極と第 2 の電極との間に印加する電圧に対してその最大電圧の 2 0 % 以下となる電圧を白階調の信号としたことを特徴とするものである。

30

なお、本発明は以上の構成に限定されず、本発明の技術思想を逸脱しない範囲で種々の変更が可能である。

【 0 0 5 2 】

【 発明の実施の形態 】

以下、本発明による液晶表示装置の実施例を図面を用いて説明をする。

実施例 1 .

《 概略全体構成 》

図 1 (a) は、本発明による液晶表示装置の一実施例を示す概略全体構成図である。

40

図 1 (a) において、液晶を介して互いに対向配置される一对の透明基板 S U B 1、S U B 2 があり、該液晶は一方の透明基板 S U B 1 に対する他方の透明基板 S U B 2 の固定を兼ねるシール材 (図示せず) によって封入されている。

【 0 0 5 3 】

シール材によって囲まれた前記一方の透明基板 S U B 1 の液晶側の面には、その x 方向に延在し y 方向に並設されたゲート信号線 G L と y 方向に延在し x 方向に並設されたドレイン信号線 D L とが形成されている。

各ゲート信号線 G L と各ドレイン信号線 D L とで囲まれた領域は画素領域を構成するとともに、これら各画素領域のマトリクス状の集合体は液晶表示部 A R を構成するようになっている。

50

【 0 0 5 4 】

各画素領域には、図 1 (b) に示すように、その片側のゲート信号線 G L からの走査信号によって作動される薄膜トランジスタ T F T と、この薄膜トランジスタ T F T を介して片側のドレイン信号線 D L からの映像信号が供給される画素電極 P X が形成されている。この画素電極 P X は、他方の透明基板 S U B 2 の液晶側の面に各画素領域に共通に形成した対向電極 (図示せず) との間に電界を発生させ、この電界によって液晶の光透過率を制御させるようになっている。

なお、前記画素電極 P X は、前記薄膜トランジスタ T F T を駆動させるゲート信号線 G L とは異なる他の隣接するゲート信号線 G L との間に容量素子 C a d d を構成している。この容量素子 C a d d は、該画素電極 P X に映像信号が供給された際に比較的長い時間該信号を蓄積等させるために設けられている。

10

【 0 0 5 5 】

前記ゲート信号線 G L のそれぞれの一端は前記シール材を超えて延在され、その延在端は垂直走査駆動回路 V の出力端子が接続される端子を構成するようになっている。また、前記垂直走査駆動回路 V の入力端子はたとえば液晶表示パネルの外部に配置されたプリント基板からの信号が入力されるようになっている。

垂直走査駆動回路 V はたとえば複数個の半導体装置からなり、互いに隣接する複数のゲート信号線 G L どおしがグループ化され、これら各グループ毎に一個の半導体装置があてがわれるようになっている。

【 0 0 5 6 】

20

同様に、前記ドレイン信号線 D L のそれぞれの一端も前記シール材 S L を超えて延在され、その延在端は映像信号駆動回路 H e の出力端子が接続される端子を構成するようになっている。また、前記映像信号駆動回路 H e の入力端子は液晶表示パネルの外部に配置されたプリント基板からの信号が入力されるようになっている。

この映像信号駆動回路 H e もたとえば複数個の半導体装置からなり、互いに隣接する複数のドレイン信号線 D L どおしがグループ化され、これら各グループ毎に一個の半導体装置があてがわれるようになっている。

また、前記対向電圧信号線 C L は図中右側の端部で共通に接続され、その接続線はシール材を超えて延在され、その延在端において端子を構成している。この端子からは映像信号に対して基準となる電圧が供給されるようになっている。

30

【 0 0 5 7 】

前記走査信号駆動回路 V および映像信号駆動回路 H e は、電源回路 P W R および制御回路 T C O N からそれぞれ電源および制御信号が入力されるようになっている。

前記各ゲート信号線 G L は、垂直走査回路 V からの走査信号によって、その一つが順次選択されるようになっている。

また、前記各ドレイン信号線 D L のそれぞれには、映像信号駆動回路 H e によって、前記ゲート信号線 G L の選択のタイミングに合わせて映像信号が供給されるようになっている。

【 0 0 5 8 】

なお、上述した実施例では、垂直走査駆動回路 V および映像信号駆動回路 H e は透明基板 S U B 1 に搭載された半導体装置を示したものであるが、たとえば透明基板 S U B 1 とプリント基板との間を跨って接続されるいわゆるテープキャリア方式の半導体装置であってもよく、さらに、前記薄膜トランジスタ T F T の半導体層が多結晶シリコン (p - S i) から構成される場合、透明基板 S U B 1 面に前記多結晶シリコンからなる半導体素子を配線層とともに形成されたものであってもよい。

40

【 0 0 5 9 】

《 画素の構成 》

図 1 (c) は上記画素領域の構成の一実施例を示す断面図である。

なお、図 1 (c) は前記ゲート信号線 G L 、ドレイン信号線 D L および薄膜トランジスタ T F T 等の記載は省略し、画素領域中の画素電極 P X および対向電極 C T 等のみを記載して

50

いる。

すなわち、透明基板 S U B 1 の液晶の側の面の画素領域には画素電極 P X が形成され、この画素電極 P X はたとえば ITO (Indium Tin Oxide)、ITZO (Indium Tin Zinc Oxide)、IZO (Indium Zinc Oxide)、SnO₂ (酸化スズ)、In₂O₃ (酸化インジウム) 等の透光性の導電層から形成されている。

【 0 0 6 0 】

そして、この場合、画素電極 P X は画素領域の全面に形成されることなく、該画素電極 P X が形成されていない部分を有している。

これら画素電極 P X の上面には該画素電極 P X をも被って配向膜 A L 1 が形成され、この配向膜 A L 1 はその上面にいわゆるラビング処理がなされていない樹脂膜から構成されて

10

【 0 0 6 1 】

また、前記透明基板 S U B 1 に液晶を介して対向配置される透明基板 S U B 2 の液晶側の面には、各画素に共通に形成された対向電極 C T が形成されている。この対向電極 C T は、前記画素電極 P X と同様に透光性の導電層から形成されている。

そして、該対向電極 C T の上面には該対向電極 C T をも被って配向膜 A L 2 が形成され、この配向膜 A L 2 はその上面にいわゆるラビング処理がなされていない樹脂膜から構成されている。

【 0 0 6 2 】

なお、図 1 (c) は、画素電極 P X と対向電極 C T との間に電界 E を若干発生せしめた場合の液晶分子の挙動を描いているが、該電界 E が発生していない場合には、前記配向膜 A L 1、A L 2 によって該液晶分子は透明基板 S U B 1、S U B 2 に対して垂直方向に配列されるようになっている。

20

【 0 0 6 3 】

《映像信号》

図 1 (d) は、映像信号駆動回路 H e から各映像信号線 D L に供給される映像信号を示したもので、簡単のため、その最低電圧と最高電圧からなる信号の順次繰り返しからなる映像信号を示している。したがって、階調を示す電圧信号は示されていない。

なお、図 1 (d) に示すこの映像信号は、前記対向電極 C T に供給される基準電圧に対する電圧差と示したもので、換言すれば、該対向電極 C T と画素電極 P X との電圧差として

30

【 0 0 6 4 】

そして、該映像信号は、一定時間毎に、その最高電圧に対して 2 0 % 以下の電圧を有する信号が供給されるようになっている。

この 2 0 % 以下の電圧は、仮に液晶表示装置の液晶表示部 A R をたとえば指で触ることになり、その部分における予期せぬ染み表示を消去するための信号となるものである。

【 0 0 6 5 】

ここで、図 1 (d) に示した映像信号は、対向電圧 C T に供給される基準信号を基準とした映像信号について示したものであるが、これに限らず、図 2 に示すように、いわゆる逆極性、すなわち、画素電極 P X に供給される映像信号に対する基準信号に、その最高電圧

40

に対して 2 0 % 以下の電圧を有する信号を一定時間毎に混在させるようにしてもよいことはいうまでもない。

さらに、図 3 に示すように、時間の経過とともに、図 1 (d) に示した信号および図 2 に示した信号を交互に使用するようにしてもよいことはもちろんである。

【 0 0 6 6 】

《考察》

上述した実施例では液晶表示装置としてたとえばノーマリブラックのものをを用いた。ここで、ノーマリブラックとは、画素電極 P X と対向電圧 C T の間に電界を加えない状態で黒表示がなされる態様をいう。

そして一定時間毎に、各映像信号線 D L に最大電圧、すなわち白表示を与える電圧の 2

50

0 % 以下の電圧を消去用の電圧として印加した。

これにより、万一液晶表示装置の液晶表示部 A R を指で触っても一定時間以内にそのメモリされた画像を消去することができ、正常な表示を実現した。

また本実施例では、画素あたりの消去用電圧の印加を 1 秒間に 2 回以下とした。通常、液晶表示装置ではフレーム周波数を 60 Hz 以上として駆動される。これは、各画素に 1 秒間あたり 60 回電圧が書き込まれることを意味する。

【0067】

一方、人間の目は、1 / 24 秒以下の画像は独立画像として認識されないという視覚上の特性があり、一例として、異なった静止画像を秒間 24 回映すことにより、静止画の集まりを静止画としてではなく連続する画像として錯覚を生じさせる映像方式がアニメーションとして広く知られている。

10

そこで、1 秒間に 2 回以下、すなわち 30 回に 1 回以下の頻度で消去用電圧を加えても、それにより生じる画像は人間の目には認識されないものとなる。

これにより、本実施例では使用者に該画像の挿入を知覚されることなしに、垂直配向方式でのメモリ画像の解消を実現した。

また、消去用電圧の挿入頻度は、1 分間に 1 回以上であることが望ましい。使用者が該現象を不具合として考え始める前に消去できるため、使用者に不要な不安を与えることを防止できるからである。

【0068】

さらに、5 秒間に 1 回程度が望ましい。パネルを押した場合、基板間の距離が縮み、そしてこれが徐々に回復することになる。そして回復までの間は基板間距離が異なるため、該領域では表示画像が異なって見える。これは、垂直配向方式以外の液晶表示装置でも起きる現象である。

20

したがって、5 秒に 1 回の割合以下で消去用電圧を加えてやれば、この垂直配向方式以外の液晶表示装置で起こる通常の現象と区別することができないため、使用者は本現象の存在自体を知覚できなくすることができる。

【0069】

さらに、表示モードとしては、1) 電圧小で明るく、大で暗くなるノーマリホワイトモード、2) 電圧小で暗く、大で明るくなるノーマリブラックモードのいずれも適用できる。

30

ここで、2) の場合、消去用電圧印加によりその期間分だけ輝度が低下するが、消去用電圧印加の頻度が少ないためその低下量はごくわずかである。

また、1) の場合、消去用電圧印加によりその期間分だけ輝度が増大することにより、コントラスト比の低下が生じる。このため、5 秒に 1 回程度、あるいは 5 秒から 1 分間に 1 回程度が望ましい。

【0070】

なお、ここで、図 4 に示すように、消去用の信号として 20 % 以下の電圧に相当する階調表示を行ってもよいことはもちろんである。すなわち、ノーマリホワイトモードでは白に相当する電圧あるいは階調、ノーマリブラックモードでは黒に相当する電圧あるいは階調を消去用に用いることにより、消去に要する時間をさらに縮小することができる。

40

【0071】

実施例 2 .

図 5 は、本発明による液晶表示装置の他の実施例を示す構成図で、前記消去用データを入力するためのフローチャートを示し、このフローチャートによる動作は前記制御回路 T C O N によってなされるようになっている。

図 5 において、まず、ステップ 1 (S T 1) にてカウンタが 0 の状態で、同期信号が入力されているか否かをステップ 2 (S T 2) にて判断する。

該同期信号が入力された場合に、ステップ 3 (S T 3) にて該カウンタの値を 1 プラスし、その値が設定値より大きいか否かをステップ 4 (S T 4) にて判断する。

前記値が設定値よりも大きくない場合は、ステップ 2 (S T 2) に戻り次の同期信号の入

50

力を待つ。

前記値が設定値よりも大きい場合は、ステップ5 (S T 5) にて、映像信号を消去用データに変更するようにし、ステップ1 (S T 1) に戻ってカウンタを0の状態とする。以下、これを繰り返す。

【 0 0 7 2 】

なお、前記同期信号はそのカウント数によって時間の経過に対応する信号ならばどのような信号であってもよく、また、前記設定値は前記消去用データを出力される所定の時間を前記同期信号のカウント数に対応した値として設定したものである。

この場合、前記設定値は制御回路 T C O N に対して外部設定できるようにしていてもよい。たとえば、図6に示すように、制御回路 T C O N に設定用端子を設け、これら端子間の短絡あるいは開放で該設定値を変えられるようにしてもよい。

このようにした場合、たとえばノーマリーホワイト態様あるいはノーマリーブラック態様のいずれかをを用いるような場合であっても、1種類の T C O N で対応できるようになる。

【 0 0 7 3 】

実施例3 .

図7は、本発明による液晶表示装置の他の実施例を示す要部説明図で、消去データが混在された映像信号の供給態様を示した図である。

図7において、ドレイン信号線 D L への消去用データの印加は1ライン単位に入れ、結果として、ゲート信号線 G L の順次スキャンにより全ラインに消去用データを入れるようにしている。

ここで、1ラインとは、一のゲート信号線 G L の走査信号によって駆動される各画素群をいう。

図8に示すように、ドレイン信号線 D L への消去用データの印加は複数ライン単位に入れるようにしてもよい。このようにすることによって、消去用データの表示時間を短縮できるようになる。このことから、消去用データをより長時間表示するようにしてもよい。

さらに、図9に示すように、ドレイン信号線 D L への消去用データの印加は全ライン同時に入れるようにしてもよい。このようにすることによって、さらに消去用データの表示時間を短縮できるようになる。

【 0 0 7 4 】

実施例4 .

図10は、本発明による液晶表示装置の他の実施例を示す要部説明図で、消去データの供給態様を示した図である。

図10に示すように、液晶表示部 A R を複数 (図ではたとえば6つ) の領域に分け、領域単位で消去用データを印加するようにしたものである。

この場合、たとえば、最初のフレームにおいて、6分割された各領域のうち互いに隣接することのない3つの領域に消去データを入力させ、次のフレームにおいて、前記3つの領域以外の他の3つの領域に消去データを入力させるようにし、以下これを繰り返すようにしている。

このようにした場合、消去用データが加わる領域がランダムになるため、該消去データによる表示を目視し難くすることができる。

【 0 0 7 5 】

また、同様の趣旨により、図11に示すように、液晶表示部 A R をたとえば y 軸方向に並設される3つの領域に分割させ、最初のフレームにおいて、3分割された各領域のうちの一つの領域に消去データを入力させ、次のフレームにおいて、他の残りの2つの各領域のうち一方の領域に消去データを入力させ、さらに次のフレームにおいて他方の領域に消去データを入力させ、以下これを繰り返すようにしてもよい。

これらの構成はいずれも制御回路 T C O N における延在により容易に実現できるものである。

【 0 0 7 6 】

実施例5 .

図 1 2 は、本発明による液晶表示装置の他の実施例を示す構成図で、図 1 (a) に対応した図となっている。

図 1 (a) の場合と比較して異なる構成は、映像信号駆動回路 H e と液晶表示部 A R の間の領域において、各ドレイン信号線 D L にたとえば薄膜トランジスタから構成されるスイッチング素子 S W が介在して形成され、これら各スイッチング素子はその一方の切り替えで該各ドレイン信号線 D L を接続させるとともに、他方の切り替えで液晶表示部 A R 側のドレイン信号線 D L を消去用電位が供給される消去用信号線 I L に接続されるように構成されている。この消去用信号線 I L には電源回路 P W R によって消去用電位に保持されている。

すなわち、上述の実施例では消去用データは映像信号駆動回路 H e から各ドレイン信号線 D L に供給されていたのに対し、この実施例では、前記スイッチング素子 S W の駆動によって該スイッチング素子 S W を介して各ドレイン信号線 D L に供給せんとするものである。

【 0 0 7 7 】

図 1 3 (a) は前記スイッチング素子 S W の一実施例を示す平面図である。また、図 1 3 (b) は図 1 3 (a) の b - b 線における断面図を、図 1 3 (c) は図 1 3 (a) の c - c 線における断面図を示している。

なお、このスイッチング素子 S W は薄膜トランジスタ T F T 1 からなり、その半導体層はたとえば多結晶シリコンから構成されている。また、各画素の薄膜トランジスタ T F T および走査信号駆動回路 V および映像信号駆動回路 H e に形成される C - M I S 型トランジスタの半導体層が多結晶シリコンの場合、スイッチング素子 S W の薄膜トランジスタ T F T 1 は、たとえばこれら各画素の薄膜トランジスタ T F T および C - M I S 型トランジスタの形成と並行して形成されるようになる。

【 0 0 7 8 】

まず、透明基板 S U B 1 の上面には多結晶シリコン層 P - S i (1)、P - S i (2) が形成されている。これら多結晶シリコン層 P - S i (1)、P - S i (2) の上面には該多結晶シリコン層 P - S i (1)、P - S i (2) をも被って絶縁膜 G I が形成されている。

この絶縁膜 G I の上面には前記多結晶シリコン層 P - S i (1) を横切るようにして第 1 のゲート電極信号線 G L 1 が、また、前記多結晶シリコン層 P - S i (2) を横切るようにして第 2 のゲート電極 G T 2 が形成されている。ここで、前記第 1 のゲート電極信号線 G L 1 は該多結晶シリコン層 P - S i (1) を横切る部分において第 1 のゲート電極を兼ねるように構成されている。

【 0 0 7 9 】

また、これら第 1 のゲート電極信号線 G L 1 および第 2 のゲート電極 G T 2 をも被って保護膜 P A S が形成されている。

この保護膜 P A S の上面には、前記多結晶シリコン層 P - S i (1) の一端に接続される映像信号駆動回路 H e 側のドレイン信号線 D L (H e) が形成され、該多結晶シリコン層 P - S i (1) の他端に接続される液晶表示部 A R 側のドレイン信号線 D L (A R) が形成されている。これら各接続は保護膜 P A S および絶縁膜 G I を貫通して形成されるスルーホール T H 1、T H 2 によってなされている。

【 0 0 8 0 】

また、保護膜 P A S の上面には、前記多結晶シリコン層 P - S i (2) の一端に接続される映像信号駆動回路 H e 側の前記ドレイン信号線 D L (H e) が形成され、該多結晶シリコン層 P - S i (2) の他端に接続される消去用信号線 I L が形成されている。これら各接続は保護膜 P A S および絶縁膜 G I を貫通して形成されるスルーホール T H 3、T H 5 によってなされている。

そして、前記第 2 のゲート電極 G T 2 と接続される第 2 のゲート電極信号線 G L 2 が形成されている。この接続は保護膜 P A S に形成されるスルーホール T H 4 によってなされている。

10

20

30

40

50

【 0 0 8 1 】

ここで、前記第 1 のゲート電極信号線 G L 1、消去用信号線 I L、第 2 のゲート電極信号線 G L 2 は、それぞれ他のスイッチング素子 S W のそれらと共通になっており、各ドレイン信号線 D L と直交するようにして走行されている。

このように構成されるスイッチング素子 S W は、第 1 のゲート電極信号線 G L 1 に O N 信号が、第 2 のゲート電極信号線 G L 2 に O F F 信号が供給された場合に、液晶表示部 A R 側の各ドレイン信号線 D L に映像信号駆動回路 H e から映像信号が供給されるようになる。そして、第 1 のゲート電極信号線 G L 1 に O F F 信号が、第 2 のゲート電極信号線 G L 2 に O N 信号が供給された場合に、液晶表示部 A R 側の各ドレイン信号線 D L は消去用信号線 I L から消去用データが供給されるようになる。

10

【 0 0 8 2 】

なお、上述した実施例では、スイッチング素子 S W の半導体層として多結晶シリコンを用いたが、これに限定されることはなく、他に、連続粒界シリコンあるいは擬似単結晶シリコンを用いてもよいことはいうまでもない。

【 0 0 8 3 】

実施例 6 .

図 1 4 は、本発明による液晶表示装置の他の実施例を示す構成図で、図 1 2 と対応した図となっている。

図 1 2 の場合と比較して異なる構成は、走査信号駆動回路 V と液晶表示部 A R の間の領域において、各ゲート信号線 G L にたとえば薄膜トランジスタから構成されるスイッチング素子 S W (B) が介在して形成され、これら各スイッチング素子 S W (B) はその一方の切り替えで該各信号線 D L を接続させるとともに、他方の切り替えで該各信号線 D L の接続を解除できるようになっている。

20

各スイッチング素子 S W (B) には電源回路 P W R からゲートを O N させるための信号線 G L 3 が延在されて形成されている。

このように構成することで、画面全体の一括消去を実現できるようになる。

【 0 0 8 4 】

実施例 7 .

図 1 5 は、本発明による液晶表示装置の他の実施例を示す構成図である。

この液晶表示装置は、液晶表示パネル L P N L の観察側の面に、少なくともその液晶表示部 A R を被うようにしてタッチパネル T P N L を配置させた構成となっているものである。

30

【 0 0 8 5 】

タッチパネル T P N L は、その表面をたとえばペン等で押すことにより、その押した個所の位置情報が出力され、その位置情報に基づいて種々の操作を該液晶表示パネル L P N L の表示に反映させるようにしたものである。

このタッチパネル T P N L の構成としては、たとえば、その面にて x 方向に延在し y 方向に並設される複数の第 1 の信号線と、 y 方向に延在され x 方向に並設される複数の第 2 の信号線とが通常絶縁されて形成され、その一部の個所が押された場合に、該個所における第 1 の信号線の信号線と第 2 の信号線の信号線とが短絡し、その短絡を位置情報とともに、出力させるようになっているものである。

40

また、液晶表示パネル L P N L は上述した液晶表示装置を使用しており、その液晶表示部 A R に圧力が加わると、その部分に“ 染み表示 ”が発生する。

【 0 0 8 6 】

本実施例は、タッチパネル T P N L をペン等で押した場合に、その圧力が液晶表示パネル L P N L が伝達し、該液晶表示パネル L P N L に発生する“ 染み表示 ”を防止せんとするものである。

すなわち、図 1 5 に示すように、ペン等で押されたタッチパネル T P N L からの位置情報を制御回路 T C O N が検知し、この制御回路 T C O N は該位置情報に基づいて、該位置に相当する画素に供給する映像信号をその最大電圧の 2 0 % 以下の電圧にした修正映像信号

50

とすることにある。

このよう構成した場合、図 16 (a)、(b)、(c) に示すように、タッチパネル T P N L をペン等で押した部分には一時的に染み表示 S T N が発生するが、その後それは消え、正常画面に復帰することになる。

【 0 0 8 7 】

《考察》

液晶表示装置全面にタッチパネルを設けた液晶表示装置が広く知られているが、それらに共通する点は、ペンもしくは指にて該タッチパネルを押す動作が入ることである。

その結果、一例として、マトリックス状に構成された上限電極間に導通もしくは容量変動を生じさせ、この変動をタッチパネル周囲に設けた検出回路により検出し、画面上でのタッチされた位置が特定されるようになる。

10

【 0 0 8 8 】

しかし、この押すという動作により、液晶表示パネルに圧力が加わり、メモリ像が生じることになる。タッチパネル付液晶表示装置は、本質的に押すという動作を前提とする物である。

しかるに、タッチパネルを押す力の程度は個人に依存するものであり、液晶表示パネルに加わる圧力は想定することが困難である。

したがって、垂直配向方式の液晶表示装置でタッチパネル付で、かつ常に安定した表示を提供するには、前述のメモリ性を解消するための構成が必要となる。

【 0 0 8 9 】

20

そこで、前述の各実施例の少なくともいずれかをタッチパネル付液晶表示装置として構成した場合に、垂直配向方式で表示の安定したものを得ることができる。

そして、タッチパネル方式では、圧力の加わった位置情報が特定され、しかもメモリ画像が生じるのはタッチされた領域だけであるため、該領域のみに 2 0 % 以下の電圧を加えればよいことになる。

【 0 0 9 0 】

この場合、該アドレスに相当する領域およびその近傍における画像データを 2 0 % 以下の電圧にするだけでよいことから、T C O N でデータを置き換えることができるので簡単な構成とすることができる。

簡便にはノーマリーホワイトでは白、ノーマリーブラックでは黒階調とすればよい。

30

なお、映像信号の置き換えは前記タッチパネル T P N L からの位置情報が加わる際は連続して行ってもよいことはもちろんである。

【 0 0 9 1 】

実施例 8 .

図 1 7 は、本発明による液晶表示装置の他の実施例を示す構成図で、図 1 6 に対応した図となっている。

図 1 6 の場合と比較して異なる構成は、タッチパネル T P N L をペン等で押した後は、少なくとも 0 . 1 秒以上経過後に“染み表示”を消去するようにしたことにある。換言すれば、タッチパネル T P N L をペン等で押した際に、制御回路 T C O N が位置情報を検出した後、0 . 1 秒以上経過後に該制御回路 T C O N から液晶表示パネル L P N L へ消去データを送出するようにしている。

40

【 0 0 9 2 】

図 1 8 は、前記制御回路 T C O N が行なう動作の一実施例を示したフローチャートである。

同図において、まず、S P 1 により、タッチパネル T P N L からの情報に基づいてタッチアドレスを検出する。その後、S P 2 により、アドレスデータを S P 3 に示す記憶領域に記憶させる。

次に、S P 4 にて、記憶されたアドレスと入力データを比較する。S P 5 にてカウンタをスタートさせ、S P 6 にてデータの入力にともないカウント数を加算していく。

S P 7 にて、カウント数が 0 . 1 秒に相当する値になった場合、S P 8 にて記憶アドレス

50

に相当する領域の映像信号データを置き換える。

S P 4 にて、記憶されたアドレスのデータが入力されている場合、S P 1 に戻り、記憶されたアドレスのデータが入力されていない場合まで繰り返される。

【 0 0 9 3 】

《考察》

タッチパネル T P N L へのタッチ動作は人間が行うため、該タッチ動作により圧力が加わる時間は瞬時ではなく、有限の値を持つ連続した時間となる。

タッチ中に画面消去をおこなっても、またメモリが生じてしまうため、あまり意味が無くなる。したがって、タッチが完了後に消去データを加えるため、0 . 1 秒以上、経過後に行う設定が望ましい。

これにより、タッチ完了直後の、該領域の確実な画面消去を達成することができる。

【 0 0 9 4 】

実施例 9 .

図 1 9 は、本発明による液晶表示装置の他の実施例を示す構成図で、図 1 7 と対応した図となっている。

図 1 7 の場合と比較して異なる構成は、まず、ペン等でタッチパネル T P N L をなぞっていった場合に、該ペン等の描いた軌跡はそのまま表示として顕すようにしている。この表示は上述した“ 染み表示 ” であるが、この染み表示を表示として有効化していることにある。

そして、この表示は操作者からの支持で消去するようにしている。すなわち、ペン等の描いた軌跡を何らかの目的に使用することができ、不要となった場合にはその表示を解除するようにしている。

【 0 0 9 5 】

図 2 0 は、前記制御回路 T C O N が行なう動作の一実施例を示したフローチャートである。

同図において、S P 1 にて、タッチパネル T P N L からのタッチアドレスを検出する。そして、そのアドレスデータを S P 2 にて記憶する。この場合、S P 3 に示す記憶領域にて該アドレスデータは記憶される。

この場合、ペン等の描いた軌跡は表示して顕れており、その表示の消去要求が待機される。

S P 4 にて、消去要求があった場合、S P 5 にて記憶アドレスに相当する領域の映像信号データを置き換える。その後、S P 6 にて記憶領域のアドレスデータをリセットする。なお、この場合の消去信号はタッチ領域近傍のみに行なってもよい。このようにすれば、タッチ部以外の画像に影響を与えることなく構成できるようになる。

【 0 0 9 6 】

また、図 2 1 は、前記制御回路 T C O N が行なう動作の一実施例を示したフローチャートで、図 2 0 の一部を抜き出して示している。

この図に示すように、S P 4 で消去要求があった場合、映像信号の置き換えを行なうことなく、たとえば、図 1 2 あるいは図 1 4 に示したように画面全体を消去するようにしている。

このようにした場合、記憶領域を不要とできる効果を奏する。

【 0 0 9 7 】

《考察》

本実施例ではメモリ性を逆利用し、表示に利用した。タッチパネルで文字、あるいは画像を記載する際は、ペンでタッチした後が見える方がむしろ文字や画像を記載しやすく、ユーザーの利便が図れる。

そこで、本実施例では消去をユーザー指示とし、ユーザーからの指示により消去信号を入れる構成とした。

なお、消去要求は、ソフトウェアで実行することが望ましい。或るアドレスを表示信号を発行するアドレスとして設定することで、使用者は該領域をタッチするだけで消去信号が

10

20

30

40

50

発行され、メモリ画像の消去が実現する。

なお、上述のタッチパネルＴＰＮＬを備えた液晶表示装置は、該タッチパネルＴＰＮＬを備えない液晶表示装置の各実施例で示した技術が適用されることはいうまでもない。

【００９８】

【発明の効果】

以上説明したことから明らかなように、本発明による液晶表示装置によれば、上述した染み表示を回避することができる。また、上述した染み表示を有効に活用することができる。

【図面の簡単な説明】

【図１】 本発明による液晶表示装置の一実施例を示す構成図である。

10

【図２】 本発明による液晶表示装置の他の実施例を示す構成図で、ドレイン信号線に入力させる信号を示している。

【図３】 本発明による液晶表示装置の他の実施例を示す構成図で、ドレイン信号線に入力させる信号を示している。

【図４】 本発明による液晶表示装置の他の実施例を示す構成図で、ドレイン信号線に入力させる信号を示している。

【図５】 本発明による液晶表示装置の他の実施例を示す構成図で、その制御回路の動作を示すフローチャートである。

【図６】 本発明による液晶表示装置の制御回路の他の実施例を示すブロック図である。

【図７】 本発明による液晶表示装置の他の実施例を示す構成図で、ライン単位にドレイン信号線に入力させる信号を示している。

20

【図８】 本発明による液晶表示装置の他の実施例を示す構成図で、複数ライン単位にドレイン信号線に入力させる信号を示している。

【図９】 本発明による液晶表示装置の他の実施例を示す構成図で、全ライン同時にドレイン信号線に入力させる信号を示している。

【図１０】 本発明による液晶表示装置の他の実施例を示す構成図で、フレーム毎にドレイン信号線に入力させる信号を示している。

【図１１】 本発明による液晶表示装置の他の実施例を示す構成図で、フレーム毎にドレイン信号線に入力させる信号を示している。

【図１２】 本発明による液晶表示装置の他の実施例を示す構成図である。

30

【図１３】 図１２にて具備されるスイッチング素子の構成の一実施例を示す構成図である。

【図１４】 本発明による液晶表示装置の他の実施例を示す構成図である。

【図１５】 本発明による液晶表示装置の他の実施例を示す構成図である。

【図１６】 図１５に示した液晶表示装置の動作を示す説明図である。

【図１７】 本発明による液晶表示装置の他の実施例を示す説明図である。

【図１８】 図１５に示した液晶表示装置の制御回路の動作の一実施例を示すフローチャートである。

【図１９】 本発明による液晶表示装置の他の実施例を示す説明図である。

【図２０】 図１９に示した液晶表示装置の制御回路の動作の一実施例を示すフローチャートである。

40

【図２１】 図１９に示した液晶表示装置の制御回路の動作の他の実施例を示すフローチャートである。

【図２２】 垂直配向方式の液晶表示装置の不都合を示した説明図である。

【図２３】 垂直配向方式の液晶表示装置の液晶分子の挙動の一例を示した説明図である。

【図２４】 垂直配向方式の液晶表示装置の不都合を液晶分子の挙動で示した説明図である。

【図２５】 垂直配向方式の液晶表示装置の液晶分子の挙動を駆動電圧（０％～３０％）の関係で示した説明図である。

50

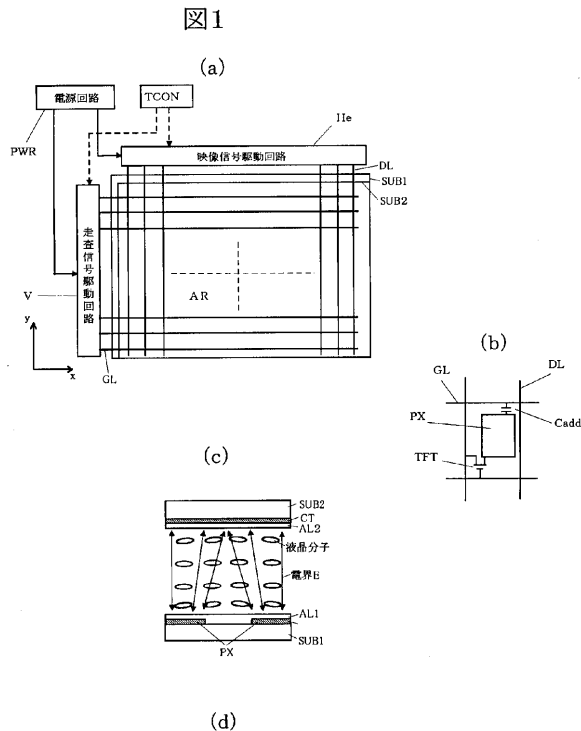
【図26】 垂直配向方式の液晶表示装置の液晶分子の挙動を駆動電圧（70%～100%）の関係で示した説明図である。

【図27】 垂直配向方式の液晶表示装置の液晶分子の挙動を駆動電圧（30%～70%）の関係で示した説明図である。

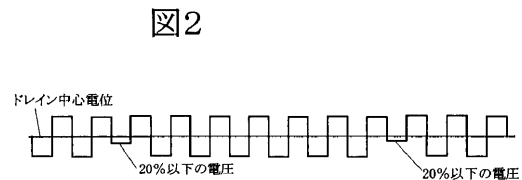
【符号の説明】

SUB1...透明基板、GL...ゲート信号線、DL...ドレイン信号線、TFT...薄膜トランジスタ、PX...画素電極、CT...対向電極、AR...液晶表示部、V...走査信号駆動回路、He...映像信号駆動回路、TCON...制御回路、PWR...電源回路。

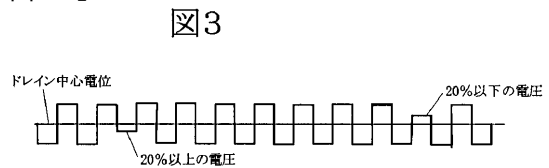
【図1】



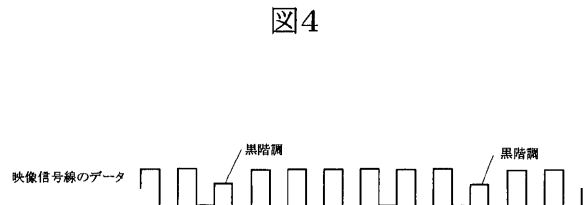
【図2】



【図3】

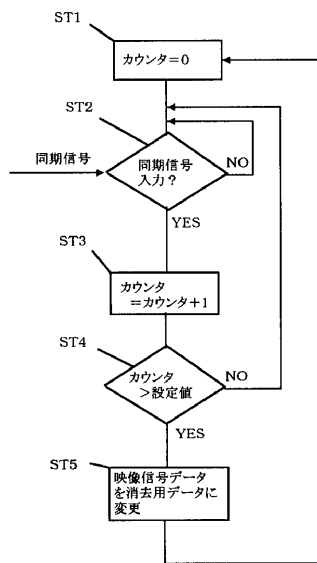


【図4】



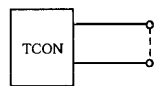
【図5】

図5



【図6】

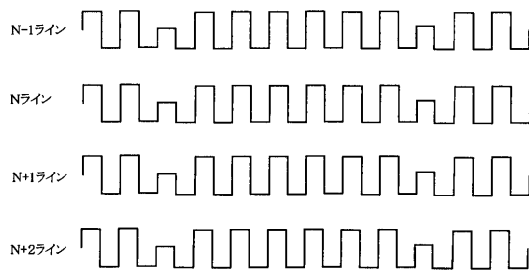
図6



【図9】

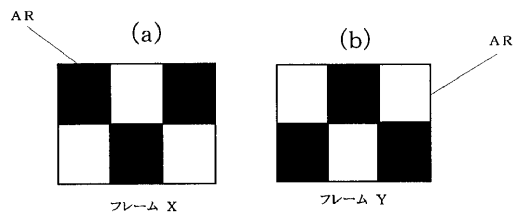
図9

全ライン同時



【図10】

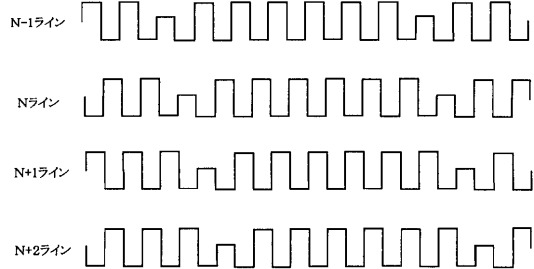
図10



【図7】

図7

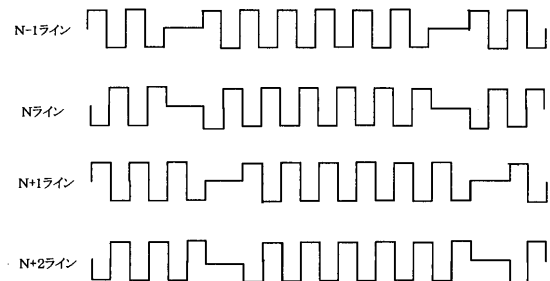
ライン単位



【図8】

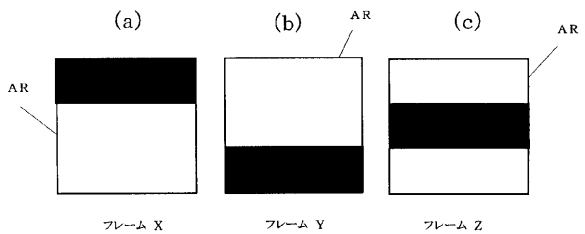
図8

複数ライン単位



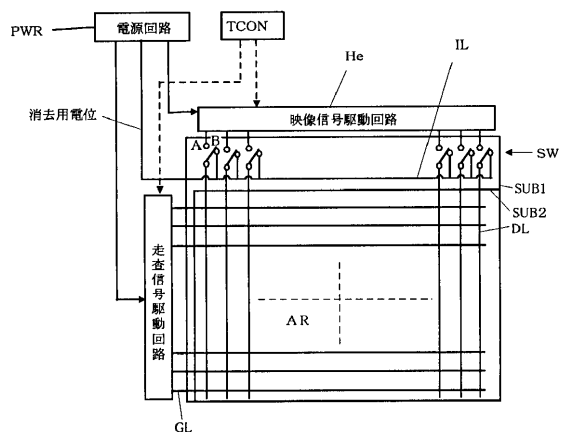
【図11】

図11



【図12】

図12



【図13】

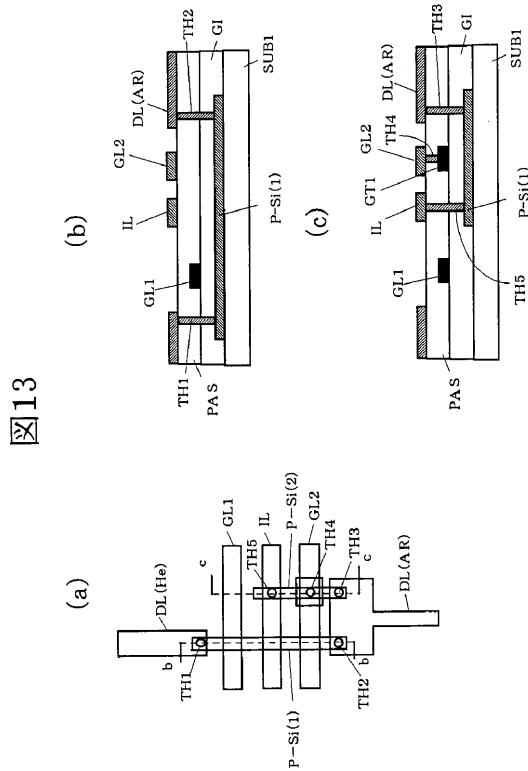
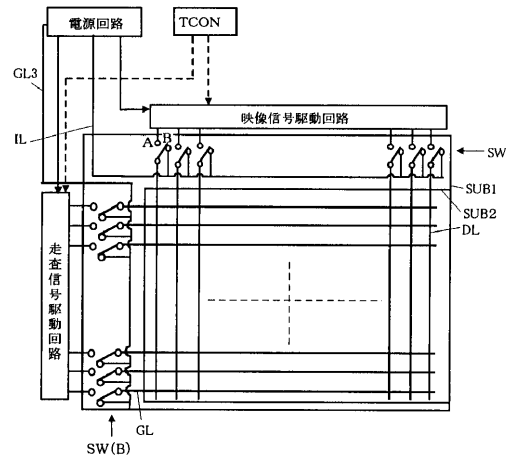


図13

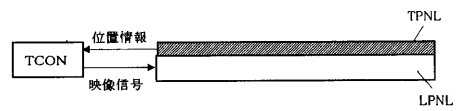
【図14】

図14



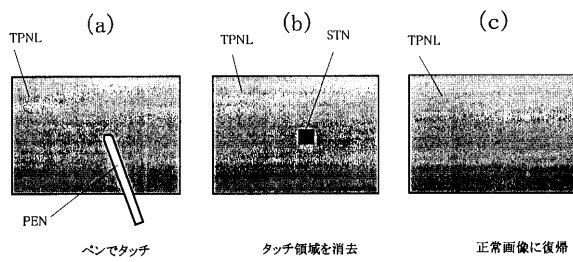
【図15】

図15



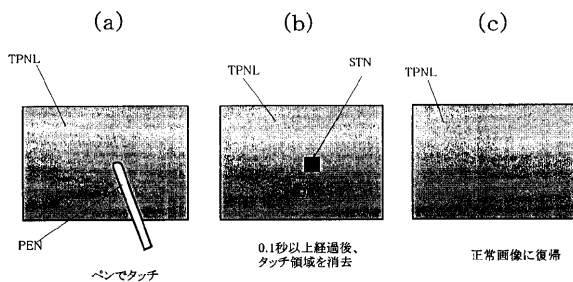
【図16】

図16



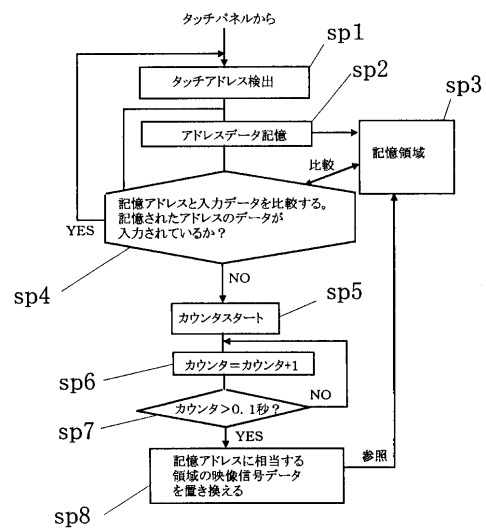
【図17】

図17



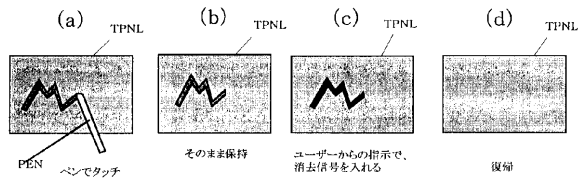
【図18】

図18



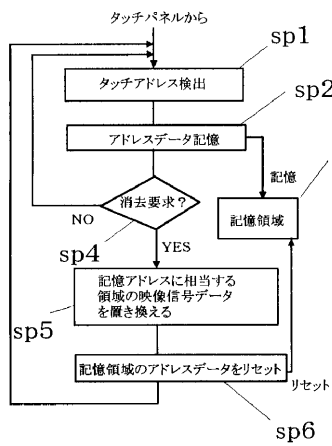
【図19】

図19



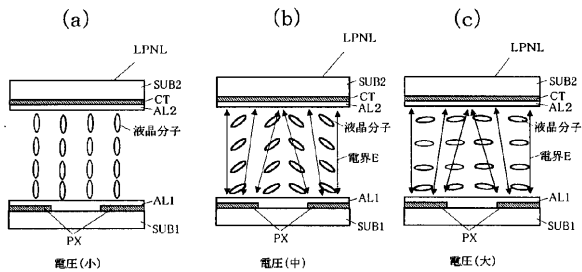
【図20】

図20



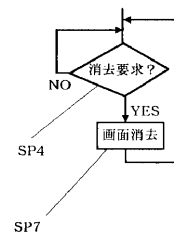
【図23】

図23



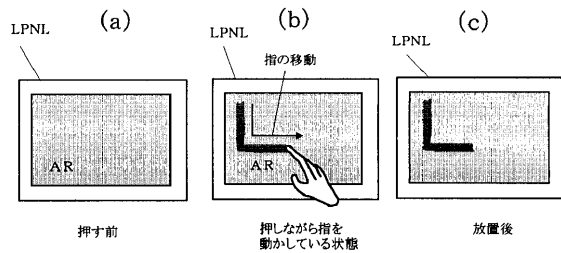
【図21】

図21



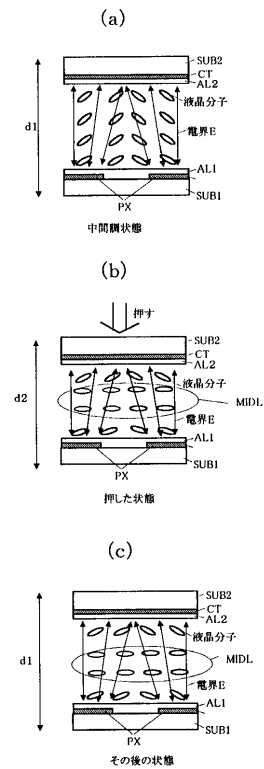
【図22】

図22



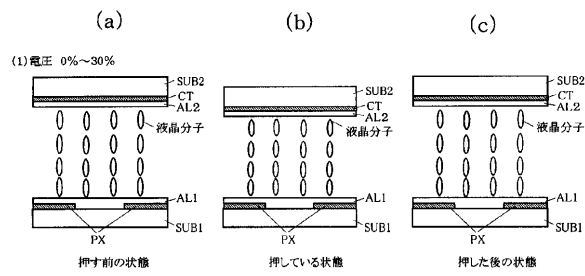
【図24】

図24



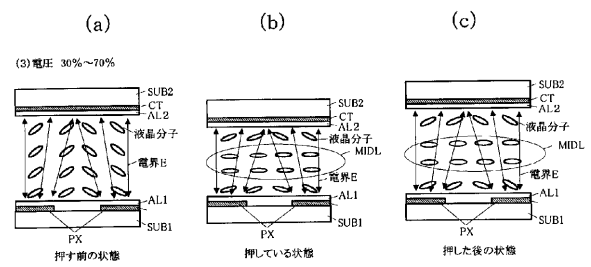
【図 25】

図25



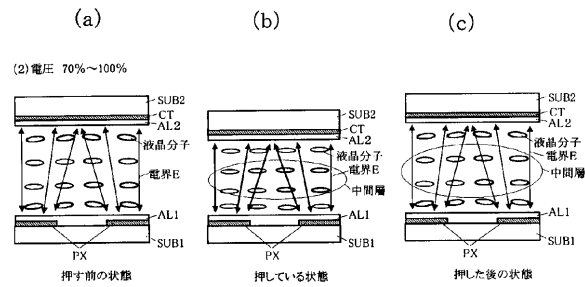
【図 27】

図27



【図 26】

図26



 フロントページの続き

| | | | | |
|----------------|-------------|------------------|---------|--------------|
| (51) Int.Cl. | | F I | | |
| G 0 9 G | 3/36 | (2006.01) | G 0 9 G | 3/20 6 2 3 X |
| | | | G 0 9 G | 3/20 6 4 2 A |
| | | | G 0 9 G | 3/20 6 9 1 D |
| | | | G 0 9 G | 3/36 |

(56)参考文献 特開平 1 0 - 2 6 8 8 4 9 (J P , A)
 特開平 1 1 - 1 4 2 8 3 6 (J P , A)
 特開 2 0 0 0 - 1 5 5 3 1 7 (J P , A)
 特開 2 0 0 0 - 1 9 3 9 3 7 (J P , A)
 特開 2 0 0 1 - 2 1 5 4 7 1 (J P , A)

(58)調査した分野(Int.Cl. , D B名)

G02F 1/133
 G02F 1/1333
 G02F 1/1337
 G06F 3/033
 G09G 3/20
 G09G 3/36

| | | | |
|----------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译) | 液晶表示装置 | | |
| 公开(公告)号 | JP3974451B2 | 公开(公告)日 | 2007-09-12 |
| 申请号 | JP2002139684 | 申请日 | 2002-05-15 |
| [标]申请(专利权)人(译) | 株式会社日立制作所 | | |
| 申请(专利权)人(译) | 日立显示器有限公司 | | |
| 当前申请(专利权)人(译) | 日立显示器有限公司 | | |
| [标]发明人 | 小林節郎 柳川和彦 | | |
| 发明人 | 小林 節郎 柳川 和彦 | | |
| IPC分类号 | G02F1/133 G02F1/1333 G02F1/1337 G06F3/033 G09G3/20 G09G3/36 G02F1/139 G02F1/1343 G06F3/041 | | |
| CPC分类号 | G09G3/3648 G09G2320/02 | | |
| FI分类号 | G02F1/133.530 G02F1/1333 G02F1/1337 G06F3/033.A G09G3/20.623.C G09G3/20.623.X G09G3/20.642.A G09G3/20.691.D G09G3/36 G02F1/133.550 G02F1/1343 G02F1/139 G06F3/033.350.C G06F3/041.320.C G06F3/041.699 | | |
| F-TERM分类号 | 2H088/HA02 2H088/HA03 2H088/HA06 2H088/HA08 2H088/JA10 2H088/MA01 2H088/MA02 2H089/HA18 2H089/QA16 2H089/RA08 2H089/TA07 2H089/TA09 2H090/HD14 2H090/KA07 2H090/LA04 2H090/MA01 2H090/MA05 2H090/MB14 2H092/GA62 2H092/JA24 2H092/KA03 2H092/KA04 2H092/NA01 2H092/PA02 2H093/NA13 2H093/NA14 2H093/NA15 2H093/NA43 2H093/NC03 2H093/NC10 2H093/NC12 2H093/NC27 2H093/NC34 2H093/NC72 2H093/ND01 2H093/ND04 2H093/NF04 2H093/NF09 2H189/AA17 2H189/HA16 2H189/JA10 2H189/LA08 2H189/LA10 2H193/ZA04 2H193/ZE20 2H193/ZF03 2H193/ZF22 2H193/ZF36 2H193/ZJ02 2H193/ZQ08 2H193/ZQ11 2H290/AA33 2H290/B41 2H290/CA46 2H290/CA51 5B087/CC02 5B087/CC24 5B087/CC41 5C006/AC21 5C006/AF33 5C006/AF42 5C006/AF44 5C006/AF51 5C006/BA19 5C006/BB16 5C006/BC06 5C006/BC08 5C006/BC20 5C006/BF22 5C006/BF33 5C006/BF42 5C006/EC02 5C006/EC05 5C006/EC06 5C006/FA21 5C006/GA03 5C080/AA10 5C080/BB05 5C080/DD09 5C080/DD21 5C080/EE29 5C080/FF03 5C080/FF11 5C080/GG06 5C080/GG09 5C080/JJ01 5C080/JJ02 5C080/JJ04 5C080/JJ06 5C080/JJ07 | | |
| 其他公开文献 | JP2003329997A | | |
| 外部链接 | Espacenet | | |

摘要(译)

(经修改) 要解决的问题为了防止由垂直取向型液晶显示装置中的面板上的推压产生的污点指示。 第一电极形成在第一基板的液晶侧表面上的像素区域中;第二电极形成在第一基板的液晶侧表面上的像素区域中;以及在基板的液晶侧表面上的像素区域中形成的第二电极, 其中在不产生电场的状态下在第一电极和第二电极之间形成液晶分子并且, 用于间歇地将等于或小于最大电压的20%的电压施加到第一电极和第二电极之间施加的电压, 有。

図 1

