

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3957277号

(P3957277)

(45) 発行日 平成19年8月15日(2007.8.15)

(24) 登録日 平成19年5月18日(2007.5.18)

(51) Int.Cl.

F I

GO2F 1/1343 (2006.01)

GO2F 1/1343

GO2F 1/1368 (2006.01)

GO2F 1/1368

HO1L 21/336 (2006.01)

HO1L 29/78 612D

HO1L 29/786 (2006.01)

請求項の数 8 (全 12 頁)

(21) 出願番号 特願2002-112737 (P2002-112737)
 (22) 出願日 平成14年4月15日(2002.4.15)
 (65) 公開番号 特開2003-307741 (P2003-307741A)
 (43) 公開日 平成15年10月31日(2003.10.31)
 審査請求日 平成16年8月27日(2004.8.27)

(73) 特許権者 595059056
 株式会社アドバンスト・ディスプレイ
 熊本県菊池郡西合志町御代志997番地
 (74) 代理人 100103894
 弁理士 家入 健
 (72) 発明者 永野 慎吾
 熊本県菊池郡西合志町御代志997番地
 株式会社アドバンスト・ディスプレイ内
 (72) 発明者 升谷 雄一
 熊本県菊池郡西合志町御代志997番地
 株式会社アドバンスト・ディスプレイ内

審査官 山口 裕之

最終頁に続く

(54) 【発明の名称】 液晶表示装置及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

一定の距離を隔て対向配置された一对の基板と、
 前記基板間に挟持された液晶層と、
 前記基板のうちの一方の基板上に形成され、互いに交差するゲート配線及びソース配線と、

前記ゲート配線及びソース配線と接続されたスイッチング素子と、
 前記スイッチング素子に接続され、ソース配線とほぼ平行に設けられた複数本の電極よりなる櫛状の画素電極と、

前記画素電極の複数本の電極とほぼ平行かつ交互に配置された複数本の電極よりなる櫛状の共通電極とを備え、前記画素電極及び前記共通電極間に電圧を印加し前記基板面にほぼ平行な電界を前記液晶層に印加する液晶表示装置において、

前記ソース配線及び前記共通電極は画素内の中央部近傍で屈曲部を有し、
 前記ソース配線と当該ソース配線よりも上層に位置する前記共通電極の一部とを絶縁膜を介して重ね合わせるとともに、前記共通電極は、前記画素の中央部近傍を除く領域では、前記ソース配線と重ね合わされ、前記画素の中央部近傍では、前記ソース配線と重ね合わさらない構成を有することを特徴とする液晶表示装置。

【請求項2】

前記絶縁膜は、複数回の成膜工程によって複数の絶縁膜により形成されることを特徴とする請求項1記載の液晶表示装置。

【請求項 3】

前記絶縁膜の成膜工程間に洗浄工程を有することを特徴とする請求項 2 記載の液晶表示装置。

【請求項 4】

前記洗浄工程は、ブラシを用いた洗浄工程を含むことを特徴とする請求項 3 記載の液晶表示装置。

【請求項 5】

前記画素電極の櫛状電極と、前記共通電極の櫛状電極は、互いに一画素内の中央部近傍で屈曲していることを特徴とする請求項 1、2、3 又は 4 記載の液晶表示装置。

【請求項 6】

前記画素電極の櫛状電極の少なくとも 2 本は、スイッチング素子と直接接続されていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 7】

画素電極と、ラビング方向となす角度の絶対値が少なくとも 2 つの異なる値を有し、かつ画素電極の先端部がラビング方向に対してなす角度の絶対値はそれにつながる画素電極がラビング方向に対してなす角度の絶対値よりも大きく設定されていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 8】

一定の距離を隔て対向配置された一対の基板と、
前記基板間に挟持された液晶層と、
前記基板のうちの一方の基板上に形成され、互いに交差するゲート配線及びソース配線と、
前記ゲート配線及びソース配線と接続されたスイッチング素子と、
前記スイッチング素子に接続され、ソース配線とほぼ平行に設けられた複数本の電極よりなる櫛状の画素電極と、
前記画素電極の複数本の電極とほぼ平行かつ交互に配置された複数本の電極よりなる櫛状の共通電極とを備え、前記画素電極及び前記共通電極間に電圧を印加し前記基板面にはほぼ平行な電界を前記液晶層に印加する液晶表示装置において、
前記ソース配線と当該ソース配線よりも上層に位置する前記共通電極の一部とを絶縁膜を介して重ね合わせるとともに、
隣接する画素間の共通電極が、前記ソース配線上で接続され、かつ
前記共通電極と接続された共通容量配線は、当該共通容量配線よりも上層に位置する前記ソース配線と重なり合わないように画素間で独立して設けられたことを特徴とする液晶表示装置。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、横方向電界方式のアクティブマトリクス型の液晶表示装置及びその製造方法に関する。

【0002】**【従来の技術】**

近年、例えば特開平 8 - 254712 号公報で開示されているように、アクティブマトリクス型の液晶表示装置において、液晶に印加する電界の方向を基板に対して平行な方向とする横方向電界方式が、主に超広視野角を得る手法として用いられている。この方式を採用すると、視角方向を変化させた際のコントラストの変化、階調レベルの反転がほとんど無くなることが明らかにされている（参考文献：M.Oh-e, 他, Asia Display '95, pp.577-580）。図 13 (a) は、従来の一般的な横方向電界方式の液晶表示装置の画素部を示す平面図である。そして、図 13 (b) は、その一部を拡大した断面図である。図において、100 は TFT アレイ基板、200 はカラーフィルタ (CF) 基板である。また、1 は絶縁性基板上に形成された複数本の走査信号線であるゲート配線、2 はゲート絶縁膜、3 は

10

20

30

40

50

ソース配線、4はソース配線3上に設けられた絶縁膜、5a、5bはゲート配線と同層に設けられた共通電極である。特に、この例では、共通電極5は、共通電極5a及び共通電極5bに分離して配置されている。そのため、ソース配線に電圧が印加された状態においては、その電圧によって電界Eが発生し、TFTアレイ基板100とCF基板200の間に設けられた液晶の配向状態を変えてしまう。このため、図13に示される構成では、結局図上L1で示される幅が広く必要であり光の透過が制限されるため、開口率が低くなるという問題点もあった。

【0003】

このような問題点を解決するために、図1(a)及び図1(b)に示す構造が提案されている。この構造では、共通電極5がソース配線3を覆い、両者が重なり合うように配置されている。このような構成によれば、ソース配線3から発生する電界が共通電極5によって遮られるため、液晶まで及ばず、液晶の配向状態の変化を低減することができる。このため、光の透過を制限する幅L2を狭くでき、開口率を高くすることができる。

10

【0004】

【発明が解決しようとする課題】

しかしながら、図1に示される構成では、ソース配線3と共通電極5との間に短絡が発生するという問題がある。図4(a)に示されるように、ソース配線3と共通電極5の間にピンホール欠陥41、42が発生することによって、短絡が生じる。

【0005】

本発明は、このような問題点を解決するためになされたもので、ソース配線と共通電極との間に生じる短絡の発生を低減することができる液晶表示装置及びその製造方法を提供することを目的とする。

20

【0006】

本発明にかかる液晶表示装置は、一定の距離を隔て対向配置された一对の基板と、前記基板間に挟持された液晶層と、前記基板のうちの一方の基板上に形成され、互いに交差するゲート配線及びソース配線と、前記ゲート配線及びソース配線と接続されたスイッチング素子と、前記スイッチング素子に接続され、ソース配線とほぼ平行に設けられた複数本の電極よりなる櫛状の画素電極と、前記画素電極の複数本の電極とほぼ平行かつ交互に配置された複数本の電極よりなる櫛状の共通電極とを備え、前記画素電極及び前記共通電極間に電圧を印加し前記基板面にほぼ平行な電界を前記液晶層に印加する液晶表示装置において、前記ソース配線及び前記共通電極は画素内の中央部近傍で屈曲部を有し、前記ソース配線と当該ソース配線よりも上層に位置する前記共通電極の一部とを絶縁膜を介して重ね合わせるとともに、前記共通電極は、前記画素の中央部近傍を除く領域では、前記ソース配線と重ね合わされ、前記画素の中央部近傍では、前記ソース配線と重ね合わさらない構成を有するものである。このような構成により、構造上、欠陥が生じやすい屈曲部でのソース配線と共通電極の短絡を効果的に防止できる。

30

【0007】

この絶縁膜は、複数回の成膜工程によって複数の絶縁膜により形成されることが望ましい。

【0008】

また、絶縁膜の成膜工程間に洗浄工程を有するとよい。これにより、異物を取り除くことができる。

40

【0009】

さらに、洗浄工程は、ブラシを用いた洗浄工程を含むことにより効果的に洗浄可能である。

【0010】

好ましい実施の形態では、前記画素電極の櫛状電極と、前記共通電極の櫛状電極は、互いに一画素内の中央部近傍で屈曲している。このように屈曲した電極構成により、2方向の液晶の駆動方向を得ることができ、横電界方式の液晶パネルで特定方向におこる視角特性の悪化を改善することができる。

50

【 0 0 1 2 】

さらに、前記画素電極の櫛状電極の少なくとも2本は、スイッチング素子と直接接続されていることが望ましい。このような構成により、画素電極の一部に欠陥があった場合であっても2本ともに欠陥がなければ、点欠陥として認識されない。従って、歩留りを向上させることができる。

【 0 0 1 3 】

好適な実施の形態では、画素電極と、ラビング方向となす角度の絶対値が少なくとも2つの異なる値を有し、画素電極の先端部がラビング方向に対してなす角度の絶対値はそれにつながる画素電極がラビング方向に対してなす角度の絶対値よりも大きく設定されている。このような構成により、画素電極の先端部の電界の向きを液晶が回転すべき方向に制御することができ、加重により逆回転方向に回転していた液晶を速やかに正回転方向に戻すことが可能となる。従って、表示面への荷重により生じる表示不良が抜重後も長時間視認される加重痕と呼ばれる不良を速やかに減少させることができ表示品位を向上させることができる。

10

【 0 0 1 5 】

本発明にかかる液晶表示装置は、一定の距離を隔て対向配置された一对の基板と、前記基板間に挟持された液晶層と、前記基板のうちの一方の基板上に形成され、互いに交差するゲート配線及びソース配線と、前記ゲート配線及びソース配線と接続されたスイッチング素子と、前記スイッチング素子に接続され、ソース配線とほぼ平行に設けられた複数本の電極よりなる櫛状の画素電極と、前記画素電極の複数本の電極とほぼ平行かつ交互に配置された複数本の電極よりなる櫛状の共通電極とを備え、前記画素電極及び前記共通電極間に電圧を印加し前記基板面にほぼ平行な電界を前記液晶層に印加する液晶表示装置において、前記ソース配線と当該ソース配線よりも上層に位置する前記共通電極の一部とを絶縁膜を介して重ね合わせるとともに、隣接する画素間の共通電極が、前記ソース配線上で接続され、かつ前記共通電極と接続された共通容量配線は、当該共通容量配線よりも上層に位置する前記ソース配線と重なり合わないように画素間で独立して設けられている。この構成により、ソース配線が乗り上げる段差の数を低減することが可能となり、ソース配線の段差不良の確率を低減し、歩留まりを向上させることができる。

20

【 0 0 2 1 】

【 発明の実施の形態 】

30

発明の実施の形態 1 .

本発明にかかる液晶表示装置は、図1(a)及び図1(b)に示す構造を有している。さらに詳細には、一定の距離を隔て一对のCF基板とTFT基板とが対向配置されている。そして、これらの基板間に液晶層が挟持されている。そして、基板のうちの一方の基板上に、互いに交差するゲート配線及びソース配線が形成されている。さらに、ゲート配線及びソース配線と接続されたTFT素子等のスイッチング素子が形成されている。また、スイッチング素子には、ソース配線と平行に設けられた複数本の電極よりなる櫛状の画素電極と、画素電極の複数本の電極と平行かつ交互に配置された複数本の電極よりなる櫛状の共通電極が形成されている。この画素電極及び共通電極間に電圧を印加することによって、基板面にほぼ平行な電界を液晶層に印加している。

40

【 0 0 2 2 】

図2は、本発明にかかる液晶表示装置において、画素部を拡大した図である。図において、図1と同じ符号を付した構成は、図1で説明した構成と同じ又は同等のものであり説明を省略する。図2において、5は後述の画素電極6の複数本の電極と平行かつ交互に配置された複数本の電極よりなる櫛状の共通電極であり、対向電極とも呼ばれる。6は薄膜トランジスタに接続され、ソース配線3と平行に設けられた複数本の電極より構成された櫛状の画素電極であり、クロム(Cr)等の金属やITO(Indium Tin Oxide)等の透明性導電膜により形成されている。7はクロム(Cr)等の金属よりなる共通容量配線であり、スルーホールを介して共通電極5と接続されている。図2に示されるように、電界の生じる方向である、横方向に隣接する画素間に設けられたソース配線3と共通電極5は互い

50

にオーバーラップしている。換言すると、ソース配線 3 上に絶縁膜 4 を介して共通電極 5 がソース配線 3 を包みこむようにして重なり合っ

【0023】

図 2 の A - A ' 断面を図 3 に示す。図 3 に示されるように、S i N 等の絶縁膜によって形成されるゲート絶縁膜 2 上にソース配線 3 が設けられる。このソース配線 3 の膜厚は、例えば、400nm ~ 500nm である。そして、このソース配線 3 上には、第 1 の絶縁膜 4 a が設けられている。この第 1 の絶縁膜 4 a の膜厚は、例えば、200nm ~ 300nm である。さらにこの第 1 の絶縁膜 4 a 上に第 2 の絶縁膜 4 b が設けられている。この第 2 の絶縁膜 4 b の膜厚は、例えば、200nm ~ 300nm である。さらにこの第 2 の絶縁膜 4 b 上に共通電極 5 が設けられる。この共通電極 5 の膜厚は、例えば 100nm である。即ち、ソース配線 3 と共通電極 5 間は、2 つの絶縁膜 4 a、4 b によって離隔されている。これらの絶縁膜 4 a、4 b は、ともに S i N や S i O₂ によって成膜することによって形成される。

10

【0024】

ここで、ソース配線 3 と共通電極 5 の間に設けられた絶縁膜は、2 回に分けて成膜されている。そして、第 1 の絶縁膜 4 a の成膜工程と、第 2 の絶縁膜 4 b の成膜工程との間にブラシを用いた洗浄工程を有する。この洗浄工程により異物を取り除くことができる。特にブラシを用いることにより、異物を効果的に取り除くことができる。また、ブラシを用いた洗浄工程によって、第 1 の絶縁膜 4 a の一部が取り除かれたとしても、洗浄工程後に第 2 の絶縁膜 4 b を成膜するため、確実にソース配線 3 と共通電極 5 とを絶縁することができる。

20

【0025】

さらに図 4 を用いて絶縁膜 4 を複数層により構成したことによって生じる効果について説明する。図 4 (a) で示す例と同様に、図 4 (b) で示す構造でも第 1 の絶縁膜 4 a にピンホール欠陥 4 1 a、4 2 a が発生することは妨げられない。また、第 2 の絶縁膜 4 b にもピンホール欠陥 4 1 b、4 2 b が発生することも妨げられない。しかしながら、図 4 (a) に示す構造では、ピンホール欠陥 4 1、4 2 が発生すると、ソース配線 3 と共通電極 5 の間の短絡が発生するのに対して、図 4 (b) に示す構造では、第 1 の絶縁膜 4 a で発生したピンホール欠陥 4 1 a、4 2 a と第 2 の絶縁膜 4 b で発生したピンホール欠陥 4 1 b、4 2 b とが導通しなければ、ソース配線 3 と共通電極 5 の間の短絡は発生しない。即ち、図 4 (b) で示す本発明の実施の形態 1 にかかる構造の方が、図 4 (a) に示す構造に比べて、ソース配線 3 と共通電極 5 の間の短絡の発生確率を大幅に低下させることが可能となる。

30

【0026】

尚、この例では、ソース配線 3 と共通電極 5 の間の絶縁膜を 2 回に分けて成膜しているが、これに限らず、3 回以上であっても同様の効果を得ることができる。また、この例では画素電極と同様にソース配線を屈曲させた例を示したが、ソース配線を屈曲させていない場合においても同様の効果を得ることができる。

【0027】

次に、本発明の実施の形態 1 にかかる液晶表示装置の製造プロセスフローを図 5 を用いて説明する。

40

【0028】

まず、図 5 (a) に示すように、絶縁性基板上に Cr、Al、Ti、Ta、Mo、W、Ni、Cu、Au、Ag 等やそれらを主成分とする合金、または ITO 等の透光性を有する導電膜、またはそれらの多層膜等をスパッタ法や蒸着法等により成膜し、写真製版・加工によりゲート配線 1、ゲート電極 1、共通容量配線を形成する。次に、図 5 (b) に示すように、窒化シリコン等よりなるゲート絶縁膜 2 を形成し、さらに非晶質 Si、多結晶 poly-Si 等よりなる半導体膜 93、n 型の TFT の場合は P 等の不純物を高濃度にドーピングした n+ 非晶質 Si、n+ 多結晶 poly-Si 等よりなるコンタクト膜を、連続的に例えばプラズマ CVD、常圧 CVD、減圧 CVD 法で成膜する。次いで、コンタクト膜およ

50

び半導体膜 93 を島状に加工する。

【0029】

次に、図 5 (c) に示すように、Cr、Al、Ti、Ta、Mo、W、Ni、Cu、Au、Ag 等やそれらを主成分とする合金、またはITO等の透光性を有する導電膜、またはそれらの多層膜等をスパッタ法や蒸着法で成膜後、写真製版と微細加工技術によりソース配線3、ソース電極、ドレイン電極、保持容量電極等を形成する。さらに、ソース電極及びドレイン電極あるいはそれらを形成したホトレジストをマスクとしてコンタクト膜をエッチングし、チャネル領域から取り除く。

【0030】

次いで、図 5 (d) に示すように、窒化シリコンや酸化シリコン、無機絶縁膜または有機樹脂等からなる絶縁膜4を成膜する。この絶縁膜4は、図3を用いて詳述したように、2回以上に渡って成膜され、第1の絶縁膜4aと第2の絶縁膜4bが形成される。その後、写真製版とそれに続くエッチングによりコンタクトホールを形成する。

【0031】

最後に、図 5 (e) に示すように、Cr、Al、Ti、Ta、Mo、W、Ni、Cu、Au、Ag 等やそれらを主成分とする合金、またはITO等の透光性を有する導電膜、またはそれらの多層膜等を成膜後、パターンニングすることで画素電極、対向電極5を形成する。

【0032】

以上の工程により、本実施の形態における横方向電界方式の液晶表示装置を構成する TFT 基板を作製することができる。さらに、この TFT 基板と対向基板の間に液晶を挟持し、シール材にて接合する。このときラビング、光配向等の方法により液晶分子を所定の角度で配向させる。なお、液晶を配向させる方法は、既知のどのような方法を用いてもよい。さらに、ゲート配線、ソース配線、共通容量配線にそれぞれゲート線駆動回路、ソース線駆動回路、共通容量配線用電源を接続することにより液晶表示装置を作製する。

【0033】

発明の実施の形態 2 .

図 6 に発明の実施の形態 2 にかかる液晶表示装置の画素部を示す。図 6 は、図 1 に示す画素部と同じ構成を有し、ソース配線3と共通電極5が重なって配置されている。この例では、ソース配線3、共通電極5、画素電極6は、中央部において1回屈曲している。そして、この屈曲点は、共通容量配線部7に設けられている。このように、屈曲した電極構成により、2方向の液晶の駆動方向を得ることができ、横電界方式の液晶パネルで特定方向におこる視角特性の悪化を改善することができる。

【0034】

また、ソース配線3と共通電極5は重なって配置されているが、中央部近傍においては、両者が重ならないようにソース配線3を避けるような形状を採用している。即ち、共通電極5は、画素の中央部近傍を除く領域では、ソース配線3と重ね合わされ、画素の中央部近傍では、ソース配線3と重ね合わさらない構成を有する。このような構成を採用することによって、屈曲部でソース配線3と共通電極5が重ならないようにしているため、構造上、欠陥が生じやすい屈曲部でのソース配線3と共通電極5の短絡を効果的に防止できる。

【0035】

尚、中央部近傍の屈曲部において、ソース配線3と共通電極5が重なる構造とした場合には、発明の実施の形態 1 において説明したようにソース配線3と共通電極5の間の絶縁膜は、複数回に渡って成膜されることが望ましい。上述のように、屈曲部では、構造上欠陥が生じやすく、ソース配線3と共通電極5の短絡が生じやすいからである。

【0036】

発明の実施の形態 3 .

図 7 に発明の実施の形態 3 にかかる液晶表示装置の画素部を示す。特に、TFT 素子近傍の構成を示している。図に示されるように、TFT 素子は、ドレイン電極 91、ソース電

10

20

30

40

50

極 9 2、アモルファスシリコンよりなる半導体膜 9 3、ゲート電極 8 によって構成されている。ドレイン電極 9 1 は、スルーホール 9 1 1 を介して画素電極 6 と接続されている。画素電極 6 は、櫛状の構成を有し、共通電極 5 をはさむ位置に、画素電極 6 1 と画素電極 6 2 の 2 本を備えている。即ち、本例では、ドレイン電極 9 1 は、2 本の画素電極 6 1、6 2 と接続されている。このような構成により、画素電極の一部に欠陥があった場合であっても 2 本ともに欠陥がなければ、点欠陥として認識されない。従って、歩留りを向上させることができる。

【 0 0 3 7 】

発明の実施の形態 4 .

図 8 に発明の実施の形態 4 にかかる液晶表示装置の画素部の構成を示す。図において、C はラビング方向を示す。この画素部では、共通電極 5、画素電極 6 のそれぞれと、ラビング方向となす角度の絶対値が 2 つの異なる値 $\theta 1$ 、 $\theta 2$ を有していることが図 8 よりわかる。特に、画素電極 6 の先端部がラビング方向に対してなす角度の絶対値はそれにつながる画素電極がラビング方向に対してなす角度の絶対値よりも大きく設定されている。このような構成により、画素電極 6 の先端部の電界の向きを液晶が回転すべき方向に制御することができ、加重により逆回転方向に回転していた液晶を速やかに正回転方向に戻すことが可能となる。従って、表示面への荷重により生じる表示不良が抜重後も長時間視認される加重痕と呼ばれる不良を速やかに減少させることができ表示品位を向上させることができる。さらに、表示面への加重防止のための保護板設置が不要となるため、液晶表示装置の製造コストの低減が図られる効果がある。

【 0 0 3 8 】

発明の参考の形態 5 .

図 9 に発明の参考の形態 5 にかかる液晶表示装置の画素部の構成を示す。特に、TFT 素子近傍の構成を示している。図に示されるように、TFT 素子は、ドレイン電極 9 1、ソース電極 9 2、アモルファスシリコンよりなる半導体膜 9 3、ゲート電極 8 によって構成されている。ソース配線 3 と半導体膜 9 3 の側面の全部又は一部が上下方向（紙面と垂直方向）に同一面又は線上に並ぶ位置 E が、ソース配線 3 と共通電極 5 がオーバーラップする領域上にはない。即ち、ソース配線 3 と共通電極 5 がオーバーラップする部分の縁となる縁部 B の外側に位置 E がある。図 10 (a) は位置 E を含む E - E ' の断面を示す。

【 0 0 3 9 】

ソース配線 3 と半導体膜 9 3 の側面の全部又は一部が上下方向に同一面又は同一線上に並ぶ位置 E が、ソース配線 3 と共通電極 5 がオーバーラップする領域上にある場合、その断面は、図 10 (b) のようになる。この場合、さらに、半導体膜 9 3 が成膜されるため、図 10 (a) に示す構造と比較して、中央部が半導体膜 9 3 の厚みの分だけ高くなる。その一方で、ソース配線 3 や半導体膜 9 3 が存在しない周辺部は、図 10 (a) に示す構造及び図 10 (b) に示す構造とも同じ高さの構造となる。したがって、図 10 (a) に示す構造に比べて、図 10 (b) に示す構造の方が、中央部と周辺部の段差が大きく、層間耐圧が減少する。

【 0 0 4 0 】

したがって、本参考の形態にかかる液晶表示装置では、ソース配線 3 と半導体膜 9 3 の側面の全部又は一部が上下方向に同一面又は同一線上に並ぶ位置 E が、ソース配線 3 と共通電極 5 がオーバーラップする領域上にないような構成を採用している。このような構成によって、層間耐圧を向上させることができる。

【 0 0 4 1 】

ここで、ソース配線 3 と半導体膜 9 3 の側面の全部又は一部が上下方向に同一面又は同一線上に並ぶ位置 E が、ソース配線 3 と共通電極 5 がオーバーラップする領域上にある場合として、図 11 (a) に示す構造及び図 11 (b) に示す構造が含まれる。図 11 (a) に示す構造では、ソース配線 3 の内側に半導体膜 9 3 が一側面と上下方向に同一面上に並び、その位置がソース配線 3 と共通電極 5 がオーバーラップする領域上にある。図 11 (b) に示す構造では、ソース配線 3 と半導体膜 9 3 が交差し、上下方向に同一線上に並び

、その位置がソース配線 3 と共通電極 5 がオーバーラップする領域上にある。

【 0 0 4 2 】

発明の実施の形態 6 .

図 1 2 に発明の実施の形態 6 にかかる液晶表示装置の画素部の構成を示す。図に示されるように共通容量配線 7 は、横方向の隣接画素間で接続されず、独立している。この共通容量配線 7 は、スルーホール 7 2 を介して共通電極 5 と接続され、同電位である。そのため、共通容量配線は、横方向の隣接画素間で接続されている必要はなく、各画素で独立した電極パターンで形成することができる。

【 0 0 4 3 】

また、前記各画素で独立した共通容量配線パターンは、図 1 2 中の領域 F に示されるように、ソース配線と重なり合わない位置に配置されている。従って、ソース配線 3 が乗り上げる段差の数を、共通容量配線 7 が隣接画素間で接続されている場合と比較して半分に低減することができる。つまり、ソース配線 3 の断線不良、また、ソース配線 3 と共通容量配線 7 の短絡不良の確率を低減し、歩留りを向上することができる。

【 0 0 4 4 】

【発明の効果】

本発明によれば、ソース配線と共通電極との間に生じる短絡の発生を低減することができる液晶表示装置及びその製造方法を提供することができる。

【図面の簡単な説明】

【図 1】本発明にかかる液晶表示装置の画素部を示す図である。

【図 2】本発明にかかる液晶表示装置の画素部を示す図である。

【図 3】本発明にかかる液晶表示装置の画素部のソース電極と共通電極の重なり部分の断面図である。

【図 4】本発明にかかる液晶表示装置におけるソース電極と共通電極の短絡を説明するための図である。

【図 5】本発明にかかる液晶表示装置の製造フローを示す図である。

【図 6】本発明にかかる液晶表示装置の画素部を示す図である。

【図 7】本発明にかかる液晶表示装置の画素部を示す図である。

【図 8】本発明にかかる液晶表示装置の画素部を示す図である。

【図 9】本発明にかかる液晶表示装置の画素部を示す図である。

【図 1 0】ソース配線、共通電極と半導体膜が重なることによる影響を説明するための図である。

【図 1 1】ソース配線、共通電極と半導体膜が重なる構成の一例を示す図である。

【図 1 2】本発明にかかる液晶表示装置の画素部を示す図である。

【図 1 3】従来の液晶表示装置の画素部を示す図である。

【符号の説明】

- 2 ゲート絶縁膜
- 3 ソース電極
- 4 絶縁膜
- 5 共通電極
- 6 画素電極
- 7 共通容量配線
- 8 ゲート電極

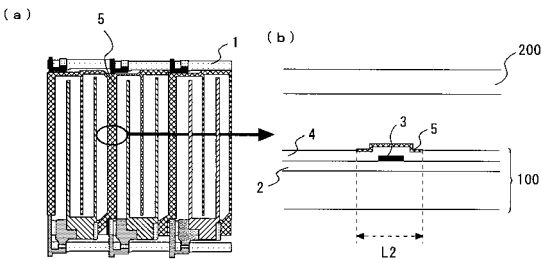
10

20

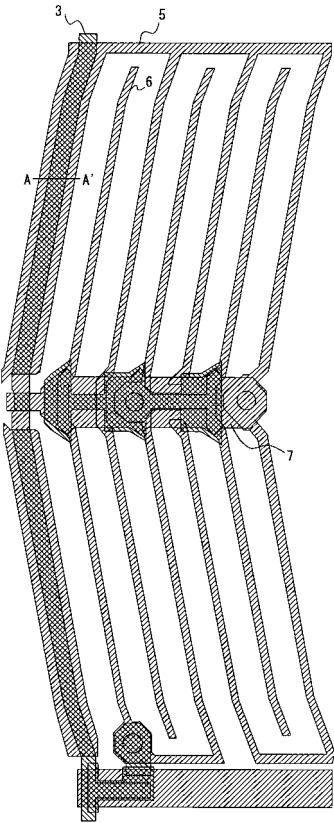
30

40

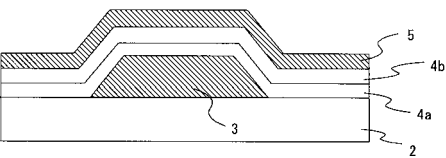
【図 1】



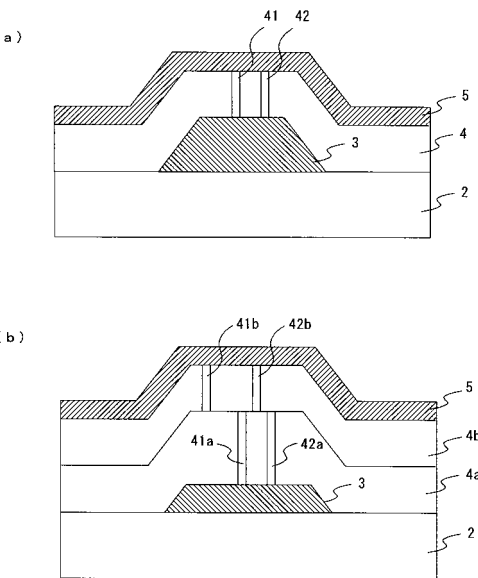
【図 2】



【図 3】



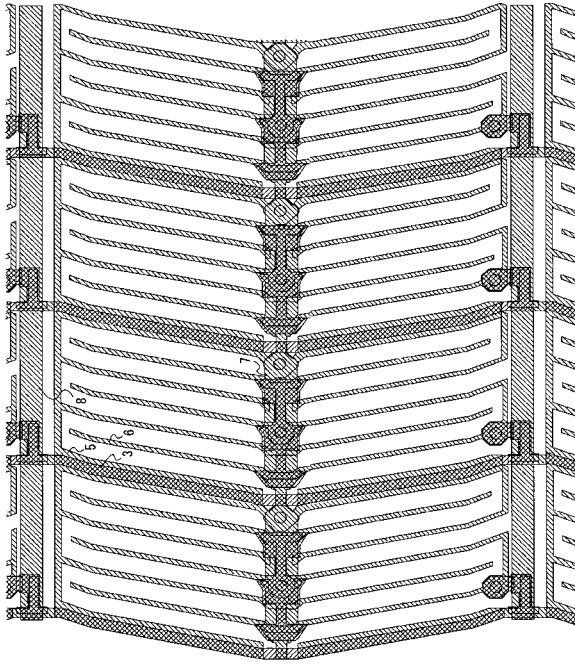
【図 4】



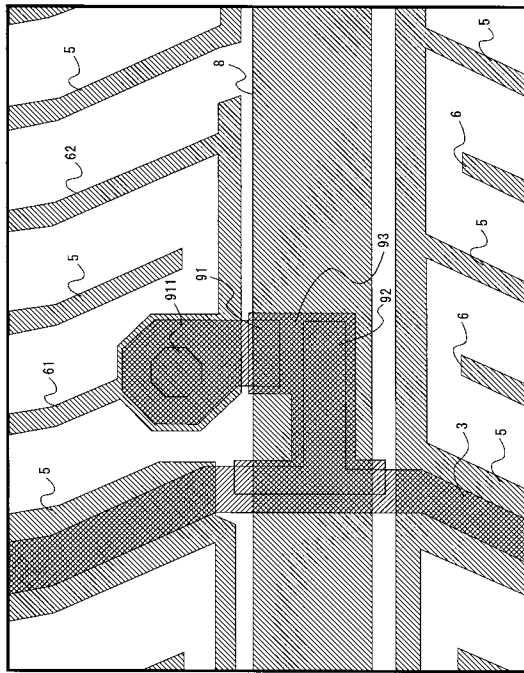
【図 5】

	TFT部	容量部	γ-2配線部	対向電極
(a)				
(b)				
(c)				
(d)				
(e)				

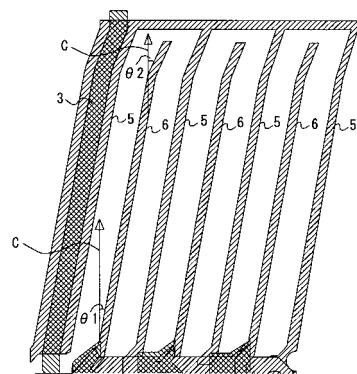
【図 6】



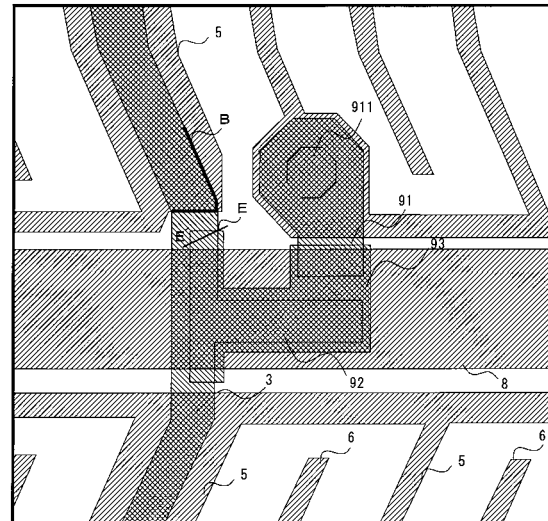
【図 7】



【図 8】

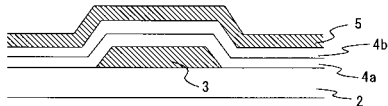


【図 9】

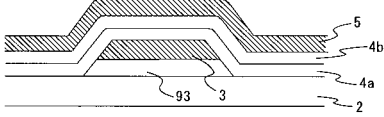


【図 10】

(a)

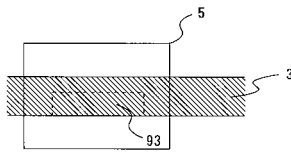


(b)

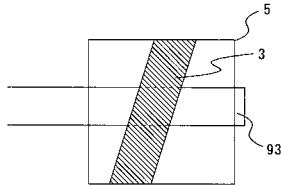


【図 11】

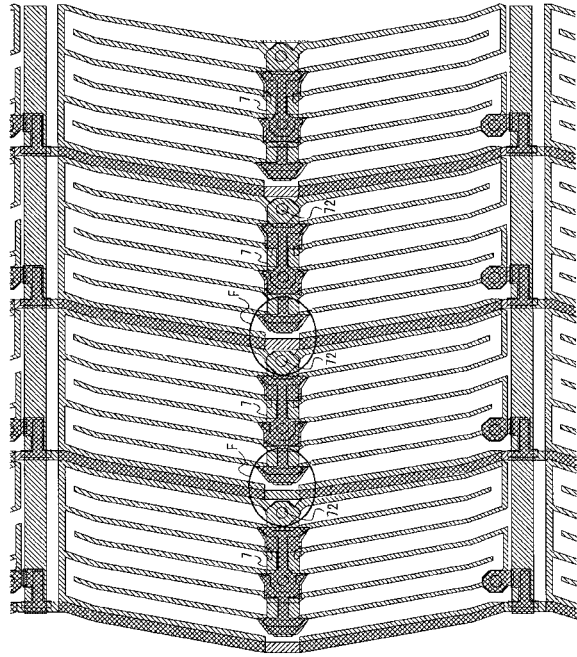
(a)



(b)

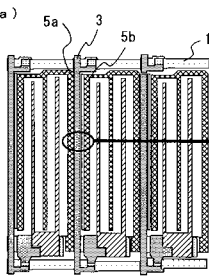


【図 12】

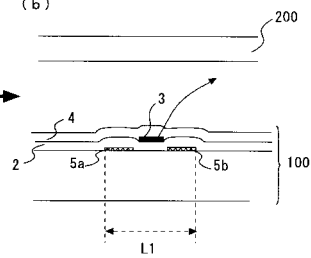


【図 13】

(a)



(b)



フロントページの続き

(56)参考文献 国際公開第98/047044(WO,A1)

特開2001-033824(JP,A)

特開2001-290168(JP,A)

特開2001-250954(JP,A)

特開2000-330123(JP,A)

特開平09-318972(JP,A)

特開平10-186407(JP,A)

特開2000-089240(JP,A)

特開2000-111957(JP,A)

特開2000-131714(JP,A)

(58)調査した分野(Int.Cl.,DB名)

G02F 1/1343

G02F 1/1368

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	JP3957277B2	公开(公告)日	2007-08-15
申请号	JP2002112737	申请日	2002-04-15
申请(专利权)人(译)	有限公司高级显示		
当前申请(专利权)人(译)	有限公司高级显示		
[标]发明人	永野慎吾 升谷雄一		
发明人	永野 慎吾 升谷 雄一		
IPC分类号	G02F1/1343 G02F1/1368 H01L21/336 H01L29/786 G02F1/1337		
CPC分类号	G02F1/134363		
FI分类号	G02F1/1343 G02F1/1368 H01L29/78.612.D G02F1/1337.500		
F-TERM分类号	2H090/JC19 2H090/LA01 2H090/LA04 2H090/MB01 2H090/MB12 2H092/GA14 2H092/GA29 2H092/JA24 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JA42 2H092/JA46 2H092/JB61 2H092/KA05 2H092/KA10 2H092/MA05 2H092/MA08 2H092/MA17 2H092/MA27 2H092/NA25 2H192/AA24 2H192/BB03 2H192/BB53 2H192/BB64 2H192/BB66 2H192/BC31 2H192/CB05 2H192/CC04 2H192/EA72 2H192/GA41 2H192/GA42 2H290/AA73 2H290/BA04 2H290/BB63 2H290/BB67 2H290/BF13 2H290/CA33 2H290/CA46 2H290/CA48 5F110/AA26 5F110/BB01 5F110/CC07 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE07 5F110/EE14 5F110/EE23 5F110/EE42 5F110/EE43 5F110/EE44 5F110/FF03 5F110/GG02 5F110/GG13 5F110/GG15 5F110/GG44 5F110/GG45 5F110/GG47 5F110/HK02 5F110/HK03 5F110/HK04 5F110/HK06 5F110/HK07 5F110/HK09 5F110/HK14 5F110/HK16 5F110/HK21 5F110/HK22 5F110/HK25 5F110/HK32 5F110/HK33 5F110/HL02 5F110/HL03 5F110/HL04 5F110/HL06 5F110/HL07 5F110/NN03 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN72 5F110/NN73 5F110/QQ01		
审查员(译)	山口博之		
其他公开文献	JP2003307741A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置及其制造方法，利用该液晶显示装置可以减少在源极布线和公共电极之间发生的短路。解决方案：根据本发明的液晶显示装置涉及所谓的面内切换系统，通过该面内切换系统在像素电极6和公共电极5之间施加电压以施加几乎平行于基板表面的电场。液晶层。在该液晶显示装置中，使源电极3与公共电极5的一部分隔着绝缘膜4重叠。该绝缘膜4由多个绝缘膜4a，4b构成。

【图1】

