

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3924485号
(P3924485)

(45) 発行日 平成19年6月6日(2007.6.6)

(24) 登録日 平成19年3月2日(2007.3.2)

(51) Int.CI.

F 1

G02F	1/133	(2006.01)	G02F	1/133	550
G02F	1/1368	(2006.01)	G02F	1/133	570
G09G	3/20	(2006.01)	G02F	1/1368	
G09G	3/36	(2006.01)	G09G	3/20	621F

G09G 3/20 623Y

請求項の数 21 (全 31 頁) 最終頁に続く

(21) 出願番号

特願2002-83527 (P2002-83527)

(22) 出願日

平成14年3月25日 (2002.3.25)

(65) 公開番号

特開2003-279929 (P2003-279929A)

(43) 公開日

平成15年10月2日 (2003.10.2)

審査請求日

平成16年7月28日 (2004.7.28)

(73) 特許権者 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(74) 代理人 100077931

弁理士 前田 弘

(74) 代理人 100094134

弁理士 小山 廣毅

(74) 代理人 100113262

弁理士 竹内 祐二

(74) 代理人 100115510

弁理士 手島 勝

(72) 発明者 宮地 弘一

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置の駆動方法及びその液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

相互に並行に延びるように設けられゲート信号が順次送られる複数のゲート線と、該複数のゲート線が延びる方向と角度をなす方向に相互に並行に延びるように設けられソース信号が送られる複数のソース線と、該ゲート線と該ソース線との各交差部に対応して設けられてマトリクスを構成し各々がスイッチング素子を有する複数の画素電極と、該複数の画素電極の各々に対応して設けられ該対応した画素電極に一端が接続された複数の補助容量と、を有する素子側基板と、

上記素子側基板に対向するように設けられ対向電極を有する対向側基板と、

上記素子側基板と上記対向側基板との間に狭持されるように設けられ液晶分子を含有してなる液晶層と、を備え、

上記ゲート線より上記スイッチング素子にゲート信号が送られて選択状態となったときに、上記ソース線より該スイッチング素子に対応した画素電極にソース信号が送られるこことにより該画素電極に電荷が書き込まれて該画素電極と上記対向電極との間に形成される液晶容量及びそれに対応した補助容量に電荷が充電されるように構成された交流駆動方式のアクティブマトリクス型の液晶表示装置の駆動方法であって、

上記補助容量の他端の電位から上記対向電極の電位を引いた電位差が繰り返し大小変化すると共に、該電位差が上記画素電極への電荷の書き込み時の電位差と同じときに上記画素電極と上記対向電極との間に印加される第1の電圧の絶対値が、該電位差が該画素電極への電荷の書き込み時の電位差と異なるときに該画素電極と該対向電極との間に印加され

10

20

る第2の電圧の絶対値以下となるように、上記ソース信号、上記補助容量の他端及び上記対向電極のそれぞれの電位を設定することを特徴とする液晶表示装置の駆動方法。

【請求項2】

請求項1に記載された液晶表示装置の駆動方法において、

上記補助容量の他端及び上記対向電極のそれぞれの電位を、該補助容量の他端の電位から該対向電極の電位を引いた電位差が、上記画素電極へのプラス極性の電荷の書き込み時に相対的に小となり且つ該画素電極へのマイナス極性の電荷の書き込み時に相対的に大となる波形を構成するように設定することを特徴とする液晶表示装置の駆動方法。

【請求項3】

請求項2に記載された液晶表示装置の駆動方法において、

上記補助容量の他端の電位から上記対向電極の電位を引いた電位差を、上記液晶層の液晶分子が応答不能な周波数のものとすることを特徴とする液晶表示装置の駆動方法。

【請求項4】

請求項3に記載された液晶表示装置の駆動方法において、

上記電位差の周波数を、上記液晶表示装置の水平周波数に一致させることを特徴とする液晶表示装置の駆動方法。

【請求項5】

請求項2に記載された液晶表示装置の駆動方法において、

上記電位差の波形の振幅が ($\Delta > 0$) となるように上記補助容量の他端及び上記対向電極のそれぞれの電位を設定したとき、上記画素電極へのプラス極性の電荷の書き込み時には上記ソース信号の電位から該対向電極の電位を引いた電位差 V_s を示す下記関係式(1)が満たされる一方、該画素電極へのマイナス極性の電荷の書き込み時には下記関係式(2)が満たされるように該ソース信号の電位を設定することを特徴とする液晶表示装置の駆動方法。

【数1】

$$V_s = \sqrt{V_{LC}^2 - \left(\frac{C_s}{C_{LC} + C_s} \cdot \Delta \right)^2} - \frac{C_s}{C_{LC} + C_s} \cdot \Delta \quad (1)$$

30

【数2】

$$V_s = -\sqrt{V_{LC}^2 - \left(\frac{C_s}{C_{LC} + C_s} \cdot \Delta \right)^2} + \frac{C_s}{C_{LC} + C_s} \cdot \Delta \quad (2)$$

(ここで、 C_{LC} : 液晶容量、 V_{LC} : 液晶容量 C_{LC} に対応して印加すべき電圧、 C_s : 補助容量)

【請求項6】

請求項5に記載された液晶表示装置の駆動方法において、

上記電位差の波形の振幅 Δ が下記関係式(3)を満たすように上記補助容量の他端及び上記対向電極のそれぞれの電位を設定することを特徴とする液晶表示装置の駆動方法。

【数3】

$$\Delta = \frac{C_{LC_min} + C_s}{C_s} \cdot V_{LC_min} \quad (3)$$

(ここで、 C_{LC_min} : 液晶容量の最低値、 V_{LC_min} : C_{LC_min} に対応して印加すべき電圧)

50

【請求項 7】

請求項 2 に記載された液晶表示装置の駆動方法において、

上記スイッチング素子は、上記ゲート線、上記ソース線及び上記画素電極にそれぞれ接続されたドレイン電極、ソース電極及びドレイン電極を有する薄膜トランジスタであり、

上記電位差の波形の振幅が (> 0) となるように上記補助容量の他端及び上記対向電極のそれぞれの電位を設定したとき、上記画素電極へのプラス極性の電荷の書き込み時には上記ソース信号の電位から該対向電極の電位を引いた電位差 V_s を示す下記関係式(4) が満たされる一方、該画素電極へのマイナス極性の電荷の書き込み時には下記関係式(5) が満たされるように該ソース信号の電位を設定することを特徴とする液晶表示装置の駆動方法。

10

【数 4】

$$V_s = \sqrt{V_{LC}^2 - \left(\frac{C_s}{C_{total}} \cdot \Delta \right)^2} - \frac{C_s}{C_{total}} \cdot \Delta + \frac{C_{gd}}{C_{total}} (V_{gh} - V_{gl}) \quad (4)$$

【数 5】

$$V_s = -\sqrt{V_{LC}^2 - \left(\frac{C_s}{C_{total}} \cdot \Delta \right)^2} + \frac{C_s}{C_{total}} \cdot \Delta + \frac{C_{gd}}{C_{total}} (V_{gh} - V_{gl}) \quad (5)$$

20

(ここで、 C_{LC} : 液晶容量、 V_{LC} : 液晶容量 C_{LC} に対応して印加すべき電圧、 C_s : 補助容量、 C_{gd} : ゲート電極とドレイン電極との間の寄生容量、 C_{total} : $C_{LC} + C_s + C_{gd}$ 、 V_{gh} : 選択時のゲート電極の電位、 V_{gl} : 非選択時のゲート電極の電位)

【請求項 8】

請求項 7 に記載された液晶表示装置の駆動方法において、

上記電位差の波形の振幅 Δ が下記関係式(6)を満たすように上記補助容量の他端及び上記対向電極のそれぞれの電位を設定することを特徴とする液晶表示装置の駆動方法。

30

【数 6】

$$\Delta = \frac{C_{LC_min} + C_s + C_{gd}}{C_s} \cdot V_{LC_min} \quad (6)$$

(ここで、 C_{LC_min} : 液晶容量の最低値、 V_{LC_min} : C_{LC_min} に対応して印加すべき電圧)

【請求項 9】

請求項 1 に記載された液晶表示装置の駆動方法において、

上記液晶表示装置は、上記補助容量の他端が接続された補助容量線を有する $C_s - on - Common$ 型であることを特徴とする液晶表示装置の駆動方法。

40

【請求項 10】

請求項 9 に記載された液晶表示装置の駆動方法において、

上記液晶表示装置は、ゲート線の延びる方向に配列した補助容量の他端のそれぞれが同一の補助容量線に接続されている一方、ゲート線の延びる方向に配列したスイッチング素子の相互に隣接したスイッチング素子がそれぞれ異なるゲート線に接続されており、

同一フレームでの画素電極への電荷の書き込みの際に、ゲート線の延びる方向に配列したスイッチング素子の相互に隣接したスイッチング素子のそれぞれを異なるゲート線のゲート信号により選択状態とすることにより、ゲート線の延びる方向に相互に隣接した画素

50

電極のそれぞれに極性の異なる電荷を書き込むことを特徴とする液晶表示装置の駆動方法。

【請求項 1 1】

請求項 9 に記載された液晶表示装置の制御方法において、

上記液晶表示装置は、ゲート線の延びる方向に配列したスイッチング素子のそれぞれが同一のゲート線に接続されている一方、ゲート線の延びる方向に配列した補助容量の相互に隣接した補助容量の他端がそれぞれ異なる補助容量線に接続されており、

同一フレームでの画素電極への電荷の書き込みの際に、ゲート線の延びる方向に配列したスイッチング素子を同一のゲート線のゲート信号により選択状態とすると共に該スイッチング素子に対応して配列した画素電極の相互に隣接した画素電極のそれぞれに逆相のソース信号を送ることにより、ゲート線の延びる方向に相互に隣接した画素電極のそれぞれに極性の異なる電荷を書き込むことを特徴とする液晶表示装置の駆動方法。10

【請求項 1 2】

請求項 1 1 に記載された液晶表示装置の制御方法において、

上記液晶表示装置は、同一フレームでの画素電極への電荷の書き込みの際に極性の同じ電荷が書き込まれる画素電極に対応した補助容量が補助容量線を介して全て繋がれていることを特徴とする液晶表示装置の駆動方法。

【請求項 1 3】

請求項 1 1 に記載された液晶表示装置の制御方法において、

上記液晶表示装置は、上記補助容量線が各ゲート線間に設けられていると共に、該各補助容量線に他端が接続された補助容量の一端がそれに対応した画素電極の端部に接続され、且つ該画素電極がゲート線上に該画素電極と該ゲート線との間の容量形成を阻止する絶縁膜を介して設けられていることを特徴とする液晶表示装置の駆動方法。20

【請求項 1 4】

請求項 1 に記載された液晶表示装置の駆動方法において、

上記液晶表示装置は、上記補助容量の他端がそれに対応したゲート線以外のゲート線に接続された C_s - o n - G a t e 型であることを特徴とする液晶表示装置の駆動方法。

【請求項 1 5】

相互に並行に延びるように設けられゲート信号が順次送られる複数のゲート線と、該複数のゲート線が延びる方向と角度をなす方向に相互に並行に延びるように設けられソース信号が送られる複数のソース線と、該ゲート線と該ソース線との各交差部に対応して設けられてマトリクスを構成し各々がスイッチング素子を有する複数の画素電極と、該複数の画素電極の各々に対応して設けられ該対応した画素電極に一端が接続された複数の補助容量と、を有する素子側基板と、30

上記素子側基板に対向するように設けられ対向電極を有する対向側基板と、

上記素子側基板と上記対向側基板との間に狭持されるように設けられ液晶分子を含有してなる液晶層と、を備え、

上記ゲート線より上記スイッチング素子にゲート信号が送られて選択状態となったときに、上記ソース線より該スイッチング素子に対応した画素電極にソース信号が送られるこ40とにより該画素電極に電荷が書き込まれて該画素電極と上記対向電極との間に形成される液晶容量及びそれに対応した補助容量に電荷が充電されるように構成された交流駆動方式のアクティブマトリクス型の液晶表示装置であって、

上記補助容量の他端の電位から上記対向電極の電位を引いた電位差が繰り返し大小変化すると共に、該電位差が上記画素電極への電荷の書き込み時の電位差と同じときに上記画素電極と上記対向電極との間に印加される第 1 の電圧の絶対値が、該電位差が該画素電極への電荷の書き込み時の電位差と異なるときに該画素電極と該対向電極との間に印加される第 2 の電圧の絶対値以下となるように、上記ソース信号、上記補助容量の他端及び上記対向電極のそれぞれの電位が設定されることを特徴とする液晶表示装置。

【請求項 1 6】

請求項 1 5 に記載された液晶表示装置において、

上記補助容量の他端が接続された補助容量線を有する C_s - o n - C o m m o n 型であることを特徴とする液晶表示装置。

【請求項 17】

請求項 16 に記載された液晶表示装置において、

ゲート線の延びる方向に配列した補助容量の他端のそれぞれが同一の補助容量線に接続されている一方、ゲート線の延びる方向に配列したスイッチング素子の相互に隣接したスイッチング素子のそれぞれが異なるゲート線に接続されており、

同一フレームでの画素電極への電荷の書き込みの際に、ゲート線の延びる方向に配列したスイッチング素子の相互に隣接したスイッチング素子のそれぞれが異なるゲート線のゲート信号により選択状態とされることにより、ゲート線の延びる方向に相互に隣接した画素電極のそれぞれに極性の異なる電荷が書き込まれるように構成されていることを特徴とする液晶表示装置。 10

【請求項 18】

請求項 16 に記載された液晶表示装置において、

ゲート線の延びる方向に配列したスイッチング素子のそれぞれが同一のゲート線に接続されている一方、ゲート線の延びる方向に配列した補助容量の相互に隣接した補助容量の他端のそれぞれが異なる補助容量線に接続されており、

同一フレームでの画素電極への電荷の書き込みの際に、ゲート線の延びる方向に配列したスイッチング素子が同一のゲート線のゲート信号により選択状態とされると共に該スイッチング素子に対応して配列した画素電極の相互に隣接した画素電極のそれぞれに逆相のソース信号が送られることにより、ゲート線の延びる方向に相互に隣接した画素電極のそれぞれに極性の異なる電荷が書き込まれるように構成されていることを特徴とする液晶表示装置。 20

【請求項 19】

請求項 18 に記載された液晶表示装置において、

同一フレームでの画素電極への電荷の書き込みの際に極性の同じ電荷が書き込まれる画素電極に対応した補助容量が補助容量線を介して全て繋がれていることを特徴とする液晶表示装置。

【請求項 20】

請求項 18 に記載された液晶表示装置において、

上記補助容量線が各ゲート線間に設けられていると共に、該各補助容量線に他端が接続された補助容量の一端がそれに対応した画素電極の端部に接続され、且つ該画素電極がゲート線上に該画素電極と該ゲート線との間の容量形成を阻止する絶縁膜を介して設けられていることを特徴とする液晶表示装置。 30

【請求項 21】

請求項 15 に記載された液晶表示装置において、

上記補助容量の他端がそれに対応したゲート線以外のゲート線に接続された C_s - o n - G a t e 型であることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、交流駆動方式のアクティブマトリクス型の液晶表示装置の駆動方法及びその液晶表示装置に関する。

【0002】

【従来の技術】

近年、スイッチング素子として薄膜トランジスタ（以下「TFT」という）を用いたアクティブマトリクス型の液晶表示装置が広く使用されている。

【0003】

かかる液晶表示装置は、TFT 基板と対向側基板との一対の基板で液晶層を狭持した構成となっている。 TFT 基板には、相互に並行して延びる複数のゲート線と、それらのゲー 50

ト線と直交する方向に相互に並行して延びる複数のソース線とが設けられている。また、ゲート線とソース線との各交差部には、それに対応して画素を構成する画素電極が設けられおり、画素電極が全体としてマトリクスを構成している。さらに、各画素電極に対応して TFT が設けられており、TFT のゲート電極がゲート線に、ソース電極がソース線に、及びドレイン電極が画素電極にそれぞれ接続されている。また、各画素電極に対応してその画素電極に一端が接続された補助容量が設けられており、補助容量は、さらに他端が隣接するゲート線 (C_s-on-Gate型) 又は補助容量線 (C_s-on-Common型) に接続されている。一方、対向側基板には、対向共通電極が設けられている。そして、画素電極と対向共通電極との間で液晶容量を形成し、その液晶容量と補助容量とによって画素容量が構成されている。

10

【0004】

ところで、一般的に、液晶表示装置の応答は遅く、その原因として以下のようなものがある。

【0005】

上記のような TFT をスイッチング素子とする典型的なアクティブマトリクス方式の液晶表示装置は、ゲート線を介してゲート電極にゲート信号が送られることにより画素電極に接続された TFT が選択状態とされ、その際、ソース線を介してソース電極にソース信号が送られることにより、ソース電極に繋がったドレイン電極を介して画素電極に電荷が書き込まれ、そして、それによって画素容量 (= 液晶容量 + 補助容量) に所定量の電荷が充電され、液晶層の液晶分子を所望の配向状態にさせて表示を行うようにしたものである。なお、補助容量は、液晶容量に充電された電荷量が保持されるようにする機能を果たす。また、液晶層を直流電圧で駆動するとその寿命が短くなること等のため、ソース電極からのソース信号の送信は、液晶層が交流電圧で駆動されるように充電の度にその極性が反転するよう行われる (フレーム反転)。

20

【0006】

このとき、画素容量に充電された電荷量は、理想的には、次に TFT が選択状態となるまで変化しないことが望まれる。ここで、電荷量 Q、画素容量 C_{pixel}、(= 液晶容量 C_{Lc} + 補助容量 C_s)、液晶容量に印加される電圧 V_{Lc}、すなわち、ソース信号の電位から対向電極の電位を引いた電位差 V_s とし、対向電極を接地しているとすると下記関係式が成立する、

30

$$Q = C_{pixel} \cdot V_s$$

一方、例えば、ノーマリーホワイトの TN モードの場合、白表示から黒表示に応答させようとすると、液晶分子の誘電率が増加することになる。つまり、C_{pixel} (白) < C_{pixel} (黒) となる。よって、白表示状態において、黒表示状態を示すはずの所定の電圧を画素容量に印加しても、液晶分子の誘電率が増加するために実際に画素容量に印加される電圧が所定の電圧よりも低下してしまい (以下この現象を「電圧変動」という)、黒表示状態になりえないこととなる。但し、何度かこの電圧の印加 (充電) を繰り返すといずれ黒表示状態に到達する。従って、この過程のために、液晶分子の応答が見かけ上遅くなる。なお、この電圧変動は、原理上あらゆる階調間応答、すなわち、動画表示において発生し、従って、あらゆる階調間応答が電圧変動により遅くなっているということになる。

40

【0007】

この問題を解決するために、例えば、特開平 3 - 35218 公報には、C_s-on-Gate 型の TFT 液晶表示装置において、従来 2 値であったゲート線のゲート信号 (TFT のオン状態を得る高電位とオフ状態を得る低電位) にさらに 2 値を加えて 4 値とし、新たに加えた 2 値による変調信号により補助容量との間で電荷のやり取りを発生させ、それによって画素容量に所定の電圧が印加されることで電圧変動を軽減し、結果として液晶分子の応答を速めるという容量結合法の技術が開示されている。

【0008】

容量結合法では、ゲート線方向に隣接する画素の極性を反転させることができず、フリッカー (ちらつき) が見えやすいという欠点がある。そこで、特開平 11 - 218736 号

50

公報には、隣接する画素毎に補助容量を接続するゲート線を前後に振り分けた構造とし、この構造とソース線の延びる方向に隣接する画素の極性が反転するようとするHライン反転駆動とを組み合わせることにより、上下左右に隣接した全ての画素の極性が互いに異なるようにし、それによってフリッカーを軽減する技術が開示されている。

【0009】

さらに、特開平4-145490号公報には、Cs-on-Common型の液晶表示装置での容量結合法について、補助容量線をゲート線毎に独立させて駆動することにより変調信号を液晶容量に重畠させることでCs-on-Gate型のものの場合と同様な効果を得ることができることが開示されている。

【0010】

10

【発明が解決しようとする課題】

本出願は、動画を表示するときの応答性に優れる新規な交流駆動方式のアクティブマトリクス型の液晶表示装置の駆動方法及びその液晶表示装置を提供することを目的とする。

【0011】

【課題を解決するための手段】

本発明は、補助容量の他端の電位から対向電極の電位を引いた電位差が繰り返し大小変化するものと共に、その電位差が画素電極への電荷の書き込み時と同じときに画素電極と対向電極との間に印加される第1の電圧の絶対値が、その電位差が画素電極への電荷の書き込み時と異なるときに画素電極と対向電極との間に印加される第2の電圧の絶対値以下となるようにしたものである。

20

【0012】

具体的には、本発明は、

相互に並行に延びるように設けられゲート信号が順次送られる複数のゲート線と、該複数のゲート線が延びる方向と角度をなす方向に相互に並行に延びるように設けられソース信号が送られる複数のソース線と、該ゲート線と該ソース線との各交差部に対応して設けられてマトリクスを構成し各々がスイッチング素子を有する複数の画素電極と、該複数の画素電極の各々に対応して設けられ該対応した画素電極に一端が接続された複数の補助容量と、を有する素子側基板と、

上記素子側基板に対向するように設けられ対向電極を有する対向側基板と、

上記素子側基板と上記対向側基板との間に狭持されるように設けられ液晶分子を含有してなる液晶層と、を備え、

30

上記ゲート線より上記スイッチング素子にゲート信号が送られて選択状態となったときに、上記ソース線より該スイッチング素子に対応した画素電極にソース信号が送られるこ³⁰とにより該画素電極に電荷が書き込まれて該画素電極と上記対向電極との間に形成される液晶容量及びそれに対応した補助容量に電荷が充電されるように構成された交流駆動方式のアクティブマトリクス型の液晶表示装置の駆動方法であって、

上記補助容量の他端の電位から上記対向電極の電位を引いた電位差が繰り返し大小変化すると共に、該電位差が上記画素電極への電荷の書き込み時の電位差と同じときに上記画素電極と上記対向電極との間に印加される第1の電圧の絶対値が、該電位差が該画素電極への電荷の書き込み時の電位差と異なるときに該画素電極と該対向電極との間に印加される第2の電圧の絶対値以下となるように、上記ソース信号、上記補助容量の他端及び上記対向電極のそれぞれの電位を設定することを特徴とする。

40

【0013】

上記のようにすれば、補助容量の他端の電位から対向電極の電位を引いた電位差が繰り返し大小変化し、その電位差が画素電極への電荷の書き込み時の電位差と同じときに画素電極と対向電極との間に印加される第1の電圧の絶対値が、その電位差が画素電極への電荷の書き込み時の電位差と異なるときに画素電極と対向電極との間に印加される第2の電圧の絶対値以下となるようにしてあり、例えば、一の階調を表示する場合、液晶容量の変化のない一の階調の静止画を表示するときには、液晶容量に実質的に印加される電圧は、一の階調の液晶容量に対応した第1及び第2の電圧間の所定電圧となる一方、液晶容量の

50

変化のある他の階調から一の階調へと動画を表示するときには、液晶容量に実質的に印加される第1及び第2の電圧間の所定電圧は、液晶容量の変化に伴って第2の電圧が変化するために変化し、最終的に一の階調の静止画を表示するときに液晶容量に実質的に印加される所定電圧へ収束する、すなわち、同一階調を表示する場合でも、静止画を表示するときと動画を表示するときとで液晶容量に実質的に印加される電圧が異なるものとなり、その電圧の差により電荷の移動が促進され、液晶分子の応答を加速させることができるので、表示の階調を変化させて動画を表示するときの応答性を優れたものとすることができる。

【0014】

本発明の駆動方法は、上記補助容量の他端及び上記対向電極のそれぞれの電位を、該補助容量の他端の電位から該対向電極の電位を引いた電位差が、上記画素電極へのプラス極性の電荷の書き込み時に相対的に小となり且つ該画素電極へのマイナス極性の電荷の書き込み時に相対的に大となる波形を構成するように設定するものであってもよい。 10

【0015】

典型的なものとしては、例えば、補助容量の他端の電位から対向電極の電位を引いた電位差により矩形波を構成することを挙げることができる。

【0016】

この場合、本発明の駆動方法は、上記補助容量の他端の電位から上記対向電極の電位を引いた電位差を、上記液晶層の液晶分子が応答不能な周波数のものとするものであってもよい。 20

【0017】

上記電位差が液晶層の液晶分子が応答可能な周波数のものであると、その電位差の変化による液晶分子の応答によりフリッカーが発生し、表示品位が低いものとなってしまう。しかしながら、上記のようにすれば、上記電位差の変化に対して液晶分子が応答しないので、かかるフリッカーの発生を防止することができる。

【0018】

また、本発明の駆動方法は、上記電位差の周波数を、上記液晶表示装置の水平周波数に一致させるようにしてもよい。

【0019】

このようにすれば、液晶層の液晶分子が応答不能なほどに充分に周波数が高く、また、駆動回路を簡略化することができる。 30

【0020】

さらに、本発明の駆動方法は、上記電位差の波形の振幅が ($\Delta > 0$) となるように上記補助容量の他端及び上記対向電極のそれぞれの電位を設定したとき、上記画素電極へのプラス極性の電荷の書き込み時には上記ソース信号の電位から該対向電極の電位を引いた電位差 V_s を示す下記関係式(1)が満たされる一方、該画素電極へのマイナス極性の電荷の書き込み時には下記関係式(2)が満たされるように該ソース信号の電位を設定するものであってもよい。

【0021】

【数7】

$$V_s = \sqrt{V_{LC}^2 - \left(\frac{C_s}{C_{LC} + C_s} \cdot \Delta \right)^2} - \frac{C_s}{C_{LC} + C_s} \cdot \Delta \quad (1)$$

【0022】

【数8】

10

20

30

40

$$V_s = -\sqrt{V_{LC}^2 - \left(\frac{C_s}{C_{LC} + C_s} \cdot \Delta \right)^2} + \frac{C_s}{C_{LC} + C_s} \cdot \Delta \quad (2)$$

(ここで、 C_{LC} ：液晶容量、 V_{LC} ：液晶容量 C_{LC} に対応して印加すべき電圧、 C_s ：補助容量)

【0023】

このようにすれば、本発明の作用がより具体的に営まれることとなる。このような方法は
10 例え、スイッチング素子が TFT であって、ゲート電極とドレイン電極との間の寄生容量を無視できるような場合に有効である。なお、ここで、振幅とは、上記波形のピークピーカ電圧の半分の値を意味する（以下同じ）。

【0024】

この場合、本発明の駆動方法は、上記電位差の波形の振幅が下記関係式（3）を満たす
ように上記補助容量の他端及び上記対向電極のそれぞれの電位を設定するようにしてよい。

【0025】

【数9】

10

$$\Delta = \frac{C_{LC_min} + C_s}{C_s} \cdot V_{LC_min} \quad (3)$$

20

(ここで、 C_{LC_min} ：液晶容量の最低値、 V_{LC_min} ： C_{LC_min} に対応して印加すべき電圧)

【0026】

このようにすれば、静止画の表示時と動画の表示時との画素電極と対向電極との間に印
30 加される電圧の差が最大となり、電荷の移動促進効果が最も高くなるので、液晶分子の応答を最大限に加速させることができる。

【0027】

本発明の駆動方法は、上記スイッチング素子が、上記ゲート線、上記ソース線及び上記画
素電極にそれぞれ接続されたドレイン電極、ソース電極及びドレイン電極を有する TFT 上
あり、上記電位差の波形の振幅が（ > 0 ）となるように上記補助容量の他端及び上
記対向電極のそれぞれの電位を設定したとき、上記画素電極へのプラス極性の電荷の書き
込み時には上記ソース信号の電位から該対向電極の電位を引いた電位差 V_s を示す下記関
係式（4）が満たされる一方、該画素電極へのマイナス極性の電荷の書き込み時には下記
関係式（5）が満たされるように該ソース信号の電位を設定するものであってもよい。

【0028】

【数10】

30

$$V_s = \sqrt{V_{LC}^2 - \left(\frac{C_s}{C_{total}} \cdot \Delta \right)^2} - \frac{C_s}{C_{total}} \cdot \Delta + \frac{C_{gd}}{C_{total}} (V_{gh} - V_{gl}) \quad (4)$$

40

【0029】

【数11】

$$V_s = -\sqrt{V_{LC}^2 - \left(\frac{C_s}{C_{total}} \cdot \Delta\right)^2} + \frac{C_s}{C_{total}} \cdot \Delta + \frac{C_{gd}}{C_{total}} (V_{gh} - V_{gl}) \quad (5)$$

(ここで、 C_{LC} ：液晶容量、 V_{LC} ：液晶容量 C_{LC} に対応して印加すべき電圧、 C_s ：補助容量、 C_{gd} ：ゲート電極とドレイン電極との間の寄生容量、 C_{total} ： $C_{LC} + C_s + C_{gd}$ 、 V_{gh} ：選択時のゲート電極の電位、 V_{gl} ：非選択時のゲート電極の電位)

【0030】

10

このようにすれば、スイッチング素子が TFT で、ゲート電極とドレイン電極との間の寄生容量を無視できないような場合であっても、本発明の作用がより具体的に営まれることとなる。

【0031】

この場合、本発明の駆動方法は、上記電位差の波形の振幅 Δ が下記関係式(6)を満たすように上記補助容量の他端及び上記対向電極のそれぞれの電位を設定するようにしてもよい。

【0032】

【数12】

20

$$\Delta = \frac{C_{LC_min} + C_s + C_{gd}}{C_s} \cdot V_{LC_min} \quad (6)$$

(ここで、 C_{LC_min} ：液晶容量の最低値、 V_{LC_min} ： C_{LC_min} に対応して印加すべき電圧)

【0033】

30

このようにすれば、静止画の表示時と動画の表示時との画素電極と対向電極との間に印加される電圧の差が最大となり、電荷の移動促進効果が最も高くなるので、液晶分子の応答を最大限に加速させることができる。

【0034】

本発明の駆動方法は、上記補助容量の他端が接続された補助容量線を有する $C_s - on - common$ 型の液晶表示装置のものであってもよい。

【0035】

40

この場合、本発明の駆動方法は、上記液晶表示装置が、ゲート線の延びる方向に配列した補助容量の他端のそれぞれが同一の補助容量線に接続されている一方、ゲート線の延びる方向に配列したスイッチング素子の相互に隣接したスイッチング素子のそれぞれが異なるゲート線に接続されており、同一フレームでの画素電極への電荷の書き込みの際に、ゲート線の延びる方向に配列したスイッチング素子の相互に隣接したスイッチング素子のそれぞれを異なるゲート線のゲート信号により選択状態とすることにより、ゲート線の延びる方向に相互に隣接した画素電極のそれぞれに極性の異なる電荷を書き込むようにしてもよい。

【0036】

このようにすれば、ゲート線の延びる方向に相互に隣接した画素電極のそれぞれに極性の異なる電荷が書き込まれるので、その方向でのフリッカーの発生を抑止することができる。また、これに、いわゆる H ライン反転駆動を組み合わせるとソース線の延びる方向でのフリッcker の発生をも抑止することができる。

【0037】

また、本発明の駆動方法は、上記液晶表示装置が、ゲート線の延びる方向に配列したスイ

50

ツチング素子のそれぞれが同一のゲート線に接続されている一方、ゲート線の延びる方向に配列した補助容量の相互に隣接した補助容量のそれぞれが異なる補助容量線に接続されており、同一フレームでの画素電極への電荷の書き込みの際に、ゲート線の延びる方向に配列したスイッチング素子を同一のゲート線のゲート信号により選択状態とすると共に該スイッチング素子に対応して配列した画素電極の相互に隣接した画素電極のそれぞれに逆相のソース信号を送ることにより、ゲート線の延びる方向に相互に隣接した画素電極のそれぞれに極性の異なる電荷を書き込むようにしてもよい。

【0038】

このようにすれば、ゲート線の延びる方向に相互に隣接した画素電極のそれぞれに極性の異なる電荷が書き込まれるので、その方向でのフリッカーの発生を抑止することができる。また、ゲート線の延びる方向に配列したスイッチング素子を同一のゲート線のゲート信号により選択状態とするようにしている、すなわち、それらのスイッチング素子に対応した画素電極に同時に電荷の書き込みを行うようにしているので、ゲート線の延びる方向に配列したスイッチング素子を分類してそれぞれ異なるゲート線のゲート信号により選択状態とする場合に必要となるラインメモリが不要となる。さらに、これに、いわゆるHライン反転駆動を組み合わせるとソース線の延びる方向でのフリッckerの発生をも抑止することができる。

【0039】

この場合、本発明の駆動方法は、上記液晶表示装置が、同一フレームでの画素電極への電荷の書き込みの際に極性の同じ電荷が書き込まれる画素電極に対応した補助容量が補助容量線を介して全て繋がれているものであってもよい。

【0040】

このようにすれば、補助容量線を2種に分類して結線すればよいので、液晶表示装置として構成の簡略化が図られ、また、その2種の補助容量線のそれぞれの制御だけを行えばよいので、制御が容易である。

【0041】

また、本発明の駆動方法は、上記液晶表示装置が、上記補助容量線が各ゲート線間に設けられていると共に、該各補助容量線に他端が接続された補助容量の一端がそれに対応した画素電極の端部に接続され、且つ該画素電極がゲート線上に該画素電極と該ゲート線との間の容量形成を阻止する絶縁膜を介して設けられているものであってもよい。

【0042】

このようにすれば、ゲート線上に画素電極が設けられているにもかかわらず、それらの間に容量が形成されるのが阻止されるので、画素電極への正常な電荷の書き込みを行うことができる。

【0043】

本発明の駆動方法は、上記補助容量の他端がそれに対応したゲート線以外のゲート線に接続されたC_s-o-n-Gate型の液晶表示装置のものであってもよい。

【0044】

そして、本発明の駆動方法によって駆動される本発明の液晶表示装置は、
相互に並行に延びるように設けられゲート信号が順次送られる複数のゲート線と、該複数のゲート線が延びる方向と角度をなす方向に相互に並行に延びるように設けられソース信号が送られる複数のソース線と、該ゲート線と該ソース線との各交差部に対応して設けられてマトリクスを構成し各々がスイッチング素子を有する複数の画素電極と、該複数の画素電極の各々に対応して設けられ該対応した画素電極に一端が接続された複数の補助容量と、を有する素子側基板と、

上記素子側基板に対向するように設けられ対向電極を有する対向側基板と、

上記素子側基板と上記対向側基板との間に狭持されるように設けられ液晶分子を含有してなる液晶層と、を備え、

上記ゲート線より上記スイッチング素子にゲート信号が送られて選択状態となったときに、上記ソース線より該スイッチング素子に対応した画素電極にソース信号が送られるこ

10

20

30

40

50

とにより該画素電極に電荷が書き込まれて該画素電極と上記対向電極との間に形成される液晶容量及びそれに対応した補助容量に電荷が充電されるように構成された交流駆動方式のアクティブマトリクス型のものであって、

上記補助容量の他端の電位から上記対向電極の電位を引いた電位差が繰り返し大小変化すると共に、該電位差が上記画素電極への電荷の書き込み時の電位差と同じときに上記画素電極と上記対向電極との間に印加される第1の電圧の絶対値が、該電位差が該画素電極への電荷の書き込み時の電位差と異なるときに該画素電極と該対向電極との間に印加される第2の電圧の絶対値以下となるように、上記ソース信号、上記補助容量の他端及び上記対向電極のそれぞれの電位が設定されることを特徴とする。

【0045】

10

本発明の液晶表示装置は、上記補助容量の他端が接続された補助容量線を有する $C_s - o_n - C_{common}$ 型のものであってもよい。

【0046】

この場合、本発明の液晶表示装置は、ゲート線の延びる方向に配列した補助容量の他端のそれぞれが同一の補助容量線に接続されている一方、ゲート線の延びる方向に配列したスイッチング素子の相互に隣接したスイッチング素子のそれぞれが異なるゲート線に接続されており、同一フレームでの画素電極への電荷の書き込みの際に、ゲート線の延びる方向に配列したスイッチング素子の相互に隣接したスイッチング素子のそれぞれが異なるゲート線のゲート信号により選択状態とされることにより、ゲート線の延びる方向に相互に隣接した画素電極のそれぞれに極性の異なる電荷が書き込まれるように構成されているものであってもよい。 20

【0047】

また、本発明の液晶表示装置は、ゲート線の延びる方向に配列したスイッチング素子のそれぞれが同一のゲート線に接続されている一方、ゲート線の延びる方向に配列した補助容量の相互に隣接した補助容量の他端のそれぞれが異なる補助容量線に接続されており、同一フレームでの画素電極への電荷の書き込みの際に、ゲート線の延びる方向に配列したスイッチング素子が同一のゲート線のゲート信号により選択状態とされると共に該スイッチング素子に対応して配列した画素電極の相互に隣接した画素電極のそれぞれに逆相のソース信号が送られることにより、ゲート線の延びる方向に相互に隣接した画素電極のそれぞれに極性の異なる電荷が書き込まれるように構成されているものであってもよい。 30

【0048】

この場合、本発明の液晶表示装置は、同一フレームでの画素電極への電荷の書き込みの際に極性の同じ電荷が書き込まれる画素電極に対応した補助容量が補助容量線を介して全て繋がれているものであってもよい。

【0049】

また、本発明の液晶表示装置は、上記補助容量線が各ゲート線間に設けられていると共に、該各補助容量線に他端が接続された補助容量の一端がそれに対応した画素電極の端部に接続され、且つ該画素電極がゲート線上に該画素電極と該ゲート線との間の容量形成を阻止する絶縁膜を介して設けられているものであってもよい。

【0050】

40

本発明の液晶表示装置は、上記補助容量の他端がそれに対応したゲート線以外のゲート線に接続された $C_s - o_n - G_a t e$ 型のものであってもよい。

【0051】

【発明の実施の形態】

以下、本発明の実施形態を図面に基づいて詳細に説明する。

【0052】

(実施形態1)

<液晶表示装置の構成>

図1及び2は、本発明の実施形態1に係る液晶表示装置100を示す。

【0053】

50

この液晶表示装置 100 は、 TFT 基板（素子側基板）110 と、 TFT 基板 110 に対向して設けられた対向側基板と、それらの両基板で挟持されるように設けられた液晶層と、を備えている。

【 0054 】

TFT 基板 110 には、ガラス製又はプラスチック製の基板本体内側に、相互に並行に延びる複数のゲート線 111 が設けられ、また、それらのゲート線 111 と絶縁体を介して層を異にしてゲート線 111 が延びる方向に直交する方向に相互に並行に延びる複数のソース線 112 が設けられ、さらに、それらと絶縁体を介して層を異にしてゲート線 111 とソース線 112 との各交差部に対応し相互に隣接する一対のゲート線 111 及び一対のソース線 112 で囲まれた領域にITO（酸化インジウムと酸化スズとを主成分とする柱状結晶質の酸化物）等の透明電極からなる略矩形の画素電極 114 が設けられている。複数の画素電極 114 は、全体としてマトリクスを構成している。各画素電極 114 は、対応するゲート線 111 とソース線 112 との交差部に近い角部にスイッチング素子としての TFT 113 を有している。各 TFT 113 は、そのゲート電極 113a、ソース電極 113b 及びドレイン電極 113c がそれぞれ対応したゲート線 111、ソース線 112 及び画素電極 114 に接続されている。また、ゲート線 111 と同じ層には、各ゲート線 111 間にゲート線 111 と並行して延びる補助容量線 115 が設けられており、画素電極 114 とこの補助容量線 115 の間に形成された絶縁体により、一端が画素電極 114 に接続され且つ他端が補助容量線 115 に接続された補助容量 C_s が構成されている。すなわち、この液晶表示装置 100 は、 C_s -on-Common 型のものである。各ゲート線 111 間に設けられた補助容量線 115 は、全てが 1 つに結線されている。なお、基板本体内側の画素電極 114 上には、他にラビング処理された配向膜が設けられている一方、基板本体外側には、偏光板が設けられている。

【 0055 】

対向側基板には、ガラス製又はプラスチック製の基板本体の内側に、ITO 等の透明電極からなる対向共通電極（対向電極）121 が設けられている。なお、基板本体内側には、他にカラー表示用の RGB のカラーフィルタ及びラビング処理された配向膜が設けられている一方、基板本体外側には、入射光の状態を制御するための位相差板、偏光板、及び反射防止膜が設けられている。

【 0056 】

液晶層には、誘電性のネマチック液晶等の液晶分子が含まれている。

【 0057 】

このような構成の液晶表示装置 100 は、スイッチング素子として TFT 113 を有する各画素電極 114 に対応して 1 つの画素が規定されるアクティブマトリクス型のものであり、ゲート線 111 より TFT 113 にゲート信号が送られて選択状態となったときに、ソース線 112 よりその TFT 113 に対応した画素電極 114 にソース信号が送られる事により画素電極 114 に電荷が書き込まれ、そして、画素電極 114 と対向共通電極 121 との間に形成される液晶容量 C_{LC} 及び補助容量 C_s 、すなわち、これらの画素容量に電荷が充電されるように構成され、その液晶容量 C_{LC} への充電量を操作して液晶層の液晶分子の配向状態を調整し、それによって光の透過度を制御して表示を行うようにしたものである。

【 0058 】

< 液晶表示装置の駆動方法 1 >

この液晶表示装置 100 の第 1 の駆動方法について説明する。

【 0059 】

図 3 (a) は、ソース線 112 の電位 V_s 、補助容量線 115 の電位 V_{Cs} 及び対向共通電極 121 の電位 V_{com} のそれぞれの波形を示す。図 3 (b) は、第 N 行 ~ 第 N + 3 行の各ゲート線 111 の電位のそれぞれの波形を示す。図 3 (c) は、第 N 行 ~ 第 N + 3 行の各行の画素における画素電極 114 と対向共通電極 121 との間に印加される電圧のそれぞれの波形を示す。

10

20

30

40

50

【0060】

第1の駆動方法では、前提として、ゲート電極113aとドレイン電極113cとの間の寄生容量を無視し、対向共通電極121が接地されているものとする。従って、図3(a)に示すように、対向共通電極121の電位 V_{com} は、 $V_{com} = 0V$ (一定)である。

【0061】

図3(b)に示すように、第N行~第N+3行のゲート線111にはゲート信号が順次送られる。ゲート信号が送られたとき、その行のTFT113は全てオン状態となって選択状態となり、それによってソース電極113bとドレイン電極113cとが導通される。

【0062】

図3(a)に示すように、ソース信号の電位 V_s は交流の矩形波を構成する。TFT113がオン状態となってソース電極113bとドレイン電極113cとが導通された際には、対向共通電極121が接地されていることから、画素電極114と対向共通電極121との間にはソース信号の電位 V_s に等しい信号電圧が印加され、その信号電圧の極性と同じ極性の電荷が画素電極114に書き込まれる。この画素電極114への電荷の書き込みは、フレーム毎に異なる極性の電荷が書き込まれるようにソース信号の制御がなされており、すなわち、液晶表示装置100がいわゆる交流駆動方式とされており、それによって直流電圧が印加されると寿命が短くなる液晶層の信頼性が高められている。また、例えば図3(a)及び(b)に示すように、第N行及び第N+2行の選択時にはプラス極性の電荷及び第N+1行及び第N+3行の選択時にはマイナス極性の電荷が各行の画素電極114に書き込まれることとなり、同一フレームでの全ての画素電極114への電荷の書き込み後には、電荷の極性分布は、図4に示すように、ゲート線111の延びる方向に配列した画素電極114には全て同一極性の電荷が書き込まれる一方、ソース線112の延びる方向に配列した画素電極114には極性の異なる電荷が交互に書き込まれたものとなり、これによってソース線112の延びる方向でのフリッカーの発生が抑止されることとなる。すなわち、この液晶表示装置100は、Hライン反転駆動方式のものである。

【0063】

図3(a)に示すように、補助容量線115の電位 V_{cs} 、すなわち、補助容量 C_s の他端の電位は、中心電位が0V(対向共通電極121の電位 V_{com})で且つ振幅が(>0)であるソース信号の電位とは逆相の交流の矩形波を構成する。従って、補助容量線115の電位 V_{cs} から対向共通電極121の電位 V_{com} を引いた電位差は、+と-との間を大小変化する交流の矩形波の信号電圧となる。この電位差の信号電圧の周波数は、ソース信号の周波数と同一である、すなわち、液晶表示装置100の水平周波数に一致しているので、これによって制御回路の簡略化を図ることができる。また、かかる周波数は、液晶層の液晶分子が応答不能なものがあるので、その電位差の変化に起因するフリッカーの発生を防止することができる。

【0064】

画素電極114にある電荷が書き込まれてから次の電荷が書き込まれるまでの動作について図5を参照しながら説明する。

【0065】

画素電極114への電荷の書き込み時及びそれと同じ状態となったとき、すなわち、補助容量 C_s の他端の電位(補助容量線115の電位 V_{cs})が画素電極114への電荷の書き込み時と同じものとなったとき(プラス極性の書き込みのときには-、マイナス極性の書き込みのときには+)、ドレイン電極113cの電荷量 Q_d は次の関係式(7)

【0066】

【数13】

$$Q_d = C_{LC}(V_s - 0) + C_s \{V_s - (\mp \Delta)\} \quad (7)$$

10

20

30

40

50

【0067】

で表される。なお、複合符号の上側は画素電極 114へのプラス極性の電荷の書き込みのとき、下側は画素電極 114へのマイナス極性の書き込みのときにそれぞれ対応する（以下同じ）。

【0068】

一方、画素電極 114への電荷の書き込み後、それと異なる状態となったとき、すなわち、補助容量 C_s の他端の電位（補助容量線 115 の電位 V_{cs} ）が画素電極 114への電荷の書き込み時と異なるものとなったとき（プラス極性の書き込みのときには+、マイナス極性の書き込みのときには-）、ドレイン電極 113c の電荷量 Q_d' は下記関係式（8）

8)

10

【0069】

【数14】

$$Q_d' = C_{LC} (V_s' - 0) + C_s \{ V_s' - (\pm \Delta) \} \quad (8)$$

【0070】

で表される。ここで、 V_s' は、補助容量 C_s の他端の電位（補助容量線 115 の電位 V_{cs} ）が画素電極 114への電荷の書き込み時と異なるものとなったときの画素電極 114の電位であり、また、 V_{cs}' は、そのときの補助容量線 115 の電位 V_{cs} である。

20

【0071】

電荷の漏れがないものとすれば、 $Q_d = Q_d'$ とすることができるので、これより、下記関係式（9）

【0072】

【数15】

$$V_s' = V_s \pm \frac{2C_s}{C_{LC} + C_s} \cdot \Delta \quad (9)$$

30

【0073】

が導かれる。

【0074】

対向共通電極 121 は接地されているので、 V_s 及び V_s' は、画素電極 114 と対向共通電極 121との間に印加される電圧に等しいと考えることができる。従って、画素電極 114 にプラス極性又はマイナス極性の電荷が書き込まれた後には、補助容量線 115 の電位 V_{cs} が画素電極 114への電荷書き込み時と同じときに（プラス極性の書き込みのときには-、マイナス極性の書き込みのときには+）、画素電極 114 と対向共通電極 121との間に V_s の電圧（第1の電圧）が印加される一方、補助容量線 115 の電位 V_{cs} が画素電極 114への電荷書き込み時と異なるときに（プラス極性の書き込みのときには+、マイナス極性の書き込みのときには-）、画素電極 114 と対向共通電極 121との間に V_s' （第2の電圧）の電圧が印加される。つまり、画素電極 114 と対向共通電極 121との間に印加される電圧が 1 水平期間毎に V_s と V_s' とに交互に変化することとなる。

40

【0075】

ここで、図 6 及び表 1 に透過率と電圧との関係の一例を示す。透過率が 0 の場合、 V_s と V_s' とは絶対値が等しく且つ極性が逆となるが、透過率が 0 よりも高い場合、プラス極性の書き込みでは $V_s < V_s'$ となる一方、マイナス書き込みでは $V_s > V_s'$ となる。従って、第1の電圧である V_s の絶対値が第2の電圧である V_s' の絶対値以下となるというこ

50

とができる。

【表1】

透過率	液晶+	V _s +	V _{s'} +	液晶-	V _s -	V _{s'} -
0.000	1.49	-1.49	1.49	-1.49	1.49	-1.49
0.001	2.10	0.00	2.97	-2.10	0.00	-2.97
0.004	2.16	0.13	3.05	-2.16	-0.13	-3.05
0.013	2.22	0.25	3.13	-2.22	-0.25	-3.13
0.102	2.43	0.66	3.37	-2.43	-0.66	-3.37
0.208	2.58	0.93	3.53	-2.58	-0.93	-3.53
0.328	2.73	1.16	3.68	-2.73	-1.16	-3.68
0.407	2.83	1.31	3.78	-2.83	-1.31	-3.78
0.516	2.98	1.53	3.93	-2.98	-1.53	-3.93
0.609	3.14	1.73	4.09	-3.14	-1.73	-4.09
0.706	3.35	2.00	4.29	-3.35	-2.00	-4.29
0.806	3.67	2.38	4.61	-3.67	-2.38	-4.61
0.904	4.23	3.01	5.17	-4.23	-3.01	-5.17
0.950	4.69	3.51	5.62	-4.69	-3.51	-5.62
1.000	5.49	4.37	6.42	-5.49	-4.37	-6.42

10

【0076】

図3(c)に示すように、第N行及び第N+2行における画素電極114と対向共通電極121との間にはプラス極性のV_s及びV_{s'}が交互に印加される一方、第N+1行及び第N+3行における画素電極114と対向共通電極121との間にはマイナス極性のV_s及びV_{s'}が交互に印加され、前者にV_sが印加されるときと後者にV_{s'}が印加されるときとは一致しており、同様に、前者にV_{s'}が印加されるときと後者にV_sが印加されるときも一致している。これは、相互に隣接した画素電極114のそれぞれに極性の異なる電荷が充電されていても、すべての補助信号線115が結線されており、どの補助容量C_sの他端も同一の電位とされることによるものである。

【0077】

30

実際に液晶層に印加される電圧V_{LC}は、それらの実効値を考えればよいので、下記関係式(10)

【0078】

【数16】

$$V_{LC} = \pm \sqrt{\frac{V_s^2 + V_{s'}^2}{2}} \quad (10)$$

【0079】

40

が成立し、これに関係式(9)を代入してV_sについて求めると、下記関係式(11)

【0080】

【数17】

$$V_s = \pm \sqrt{V_{LC}^2 - \left(\frac{C_s}{C_{LC} + C_s} \cdot \Delta \right)^2} \mp \frac{C_s}{C_{LC} + C_s} \cdot \Delta \quad (11)$$

【0081】

50

が導かれる。

【0082】

次に、表示の階調を変化させない静止画を表示する場合（液晶容量が C_{LC1} のまま維持される場合）と、表示の階調を変化させる動画を表示する場合（液晶容量が C_{LC0} から C_{LC1} 変化する場合）と、について説明する。

【0083】

画素電極114への電荷の書き込み時及びそれと同じ状態となったとき、すなわち、補助容量 C_s の他端の電位（補助容量線115の電位 V_{Cs} ）が画素電極114への電荷の書き込み時と同じものとなったときの画素電極114と対向共通電極121との間に印加される電圧 V_{S1} は、画素電極114への電荷の書き込み時のソース信号の信号電圧に等しいので、いずれの場合においても、下記関係式（12）

【0084】

【数18】

$$V_{S1} = \pm \sqrt{V_{LC1}^2 - \left(\frac{C_s}{C_{LC1} + C_s} \cdot \Delta \right)^2} \mp \frac{C_s}{C_{LC1} + C_s} \cdot \Delta \quad (12)$$

【0085】

に示すものとなる。

【0086】

しかしながら、画素電極114への電荷の書き込み後、それと異なる状態となったとき、すなわち、補助容量 C_s の他端の電位（補助容量線115の電位 V_{Cs} ）が画素電極114への電荷の書き込み時と異なるものとなったときの画素電極114と対向共通電極121との間に印加される電圧は、それぞれの場合で異なるものとなる。

【0087】

静止画を表示する場合（液晶容量が C_{LC1} のまま維持される場合）では、画素電極114と対向共通電極121との間に印加される電圧 V_{S11}' は、下記関係式（13）

【0088】

【数19】

$$V_{S11}' = V_s \pm \frac{2C_s}{C_{LC1} + C_s} \cdot \Delta \quad (13)$$

【0089】

に示すものとなる。

【0090】

一方、動画を表示する場合（液晶容量が C_{LC0} から C_{LC1} に変化する場合）では、画素電極114と対向共通電極121との間に印加される電圧 V_{S01}' は、下記関係式（14）

【0091】

【数20】

$$V_{S01}' = V_s \pm \frac{2C_s}{C_{LC0} + C_s} \cdot \Delta \quad (14)$$

【0092】

10

20

30

40

50

に示すものとなる。

【0093】

このことは、 V_s と $V_{s'}$ との差である $2C_s \cdot / (C_{LC} + C_s)$ が動画を表示する場合には C_{LC} の変化に伴って変化することを意味するものである。

【0094】

そして、静止画を表示する場合、液晶容量 C_{LC} に印加される電圧の実効値 V_{LC11} は、下記関係式(15)

【0095】

【数21】

$$V_{LC11} = \pm \sqrt{\frac{V_{s1}^2 + V_{s11}^2}{2}} \quad (15)$$

10

【0096】

に示すものとなる。

【0097】

一方、動画を表示する場合、液晶容量 C_{LC} に印加される電圧の実効値 V_{LC01} は、下記関係式(16)

【0098】

【数22】

$$V_{LC01} = \pm \sqrt{\frac{V_{s1}^2 + V_{s01}^2}{2}} \quad (16)$$

20

【0099】

に示すものとなる。

【0100】

従って、下記関係式(17)

【0101】

【数23】

$$\delta V = V_{LC01} - V_{LC11} \neq 0 \quad (17)$$

30

【0102】

が成立する。つまり、静止画を表示する場合と動画を表示する場合とで液晶容量 C_{LC} に印加される実効電圧が異なることとなる。そして、これらに電圧の差があることにより、電荷の移動が促されるとこととなり、液晶分子の応答を加速させることができるので、表示の階調を変化させて動画を表示するときの応答性を優れたものとすることができる。なお、 C_{LC0} は漸次変化して C_{LC1} に近づくこととなるが、それに伴って V_{s01} 、も V_{s11} へと収束することとなる。

【0103】

以上より、 δV を調整することで、動画を表示する場合に V_{LC01} を V_{LC11} よりも大きくも、また、小さくもすることができますが分かる。液晶分子の応答を加速させる効果は δV の大きさに比例するが、その効果を最大にするためには関係式(13)~(17)から δV を最大値 δV_{max} にすればよいということが導かれる。一方、関係式(11)の平方根の中は0以上であり、また、同式より δV を最大にする場合には液晶容量 C_{LC} の最小値 C_{LC_min}

40

50

を考えればよいので、 Δ_{\max} は、下記関係式(18)

【0104】

【数24】

$$\Delta_{\max} = \frac{C_{LC_min} + C_s}{C_s} \cdot V_{LC_min} \quad (18)$$

【0105】

で表される。ここで、 V_{LC_min} は C_{LC_min} に対応して印加すべき電圧である。

10

【0106】

このとき、関係式(18)を関係式(11)に代入して求められる V_s の最小値 V_{s_min} は、下記関係式(19)

【0107】

【数25】

$$V_{s_min} = \frac{C_{LC_min} + C_s}{C_s} \cdot \Delta_{\max} = -V_{LC_min} \quad (19)$$

20

【0108】

のようになる。すなわち、これは、ノーマリーブラックモードの場合にはいわゆる黒電圧、ノーマリーホワイトモードの場合にはいわゆる白電圧を表すものである。

【0109】

次に、上記構成の液晶表示装置であってノーマリーブラックモードで且つ垂直配向モードのものを用いて行った実験結果について説明する。黒表示、50%中間調表示及び白表示のそれぞれの V_{LC} 、 C_{LC} 及び C_s を表2に示す。これらの値は、液晶表示装置の構成によって決まる不变値である。また、これらより算出した Δ_{\max} 、各表示の静止画表示時の V_s 及び V_s' をも表2に示す。これらの値は、関係式(18)並びに(12)及び(13)からそれぞれ算出したものである。なお、電圧の単位はV(ボルト)であり、また、容量は黒表示の $C_{LC} = 1.000$ として規格化したものである。

30

【0110】

【表2】

表示	黒	中間調(50%)	白
V_{LC}	1.488	3.148	5.496
C_{LC}	1.000	1.457	1.782
C_s	1.426	←	←
Δ_{\max}	2.532	←	←
V_s	-1.488	1.636	4.254
V_s'	1.488	4.140	6.505

40

【0111】

また、白表示から黒表示、黒表示から中間調表示、黒表示から白表示、中間調表示から黒表示、白表示から中間調表示、及び中間調表示から白表示へのそれぞれの動画表示時の V_s 、 V_s' 、 V_{LC} 及び V を表3及び4示す。これらの値は、関係式(12)、(14)、(16)及び(17)からそれぞれ算出したものである。

50

【0112】

【表3】

	白→黒	黒→中間調	黒→白
V_s	-1.488	1.636	4.254
V_s'	0.762	4.612	7.230
V_{LC}	1.182	3.460	5.932
δV	-0.306	0.312	0.436

10

【0113】

【表4】

	中間調→黒	白→中間調	中間調→白
V_s	-1.488	1.636	4.254
V_s'	1.016	3.887	6.759
V_{LC}	1.274	2.982	5.647
δV	-0.214	-0.166	0.151

20

【0114】

表2～4によれば、例えば、黒表示の静止画を表示する場合の $V_{LC} = 1.488$ (V)と白表示から黒表示の動画を表示する場合の $V_{LC} = 1.182$ (V)とが異なり、そのためには $V = -0.306$ (V)0となっているのが分かる。補助容量線115の電位 V_{cs} を変化させなければ、動画を表示する場合も静止画を表示する場合と同じ V_{LC} となるが、この電圧の差があることにより、電荷の移動が促進されることとなる。

30

【0115】

同じ液晶表示装置を用い、本発明のように補助容量線の電位を変化させた場合と従来のように変化させない場合について、黒表示、中間調表示及び白表示のそれぞれを開始階調として、異なる階調を表示する、すなわち、動画を表示するのに要する応答時間を測定した。補助容量線の電位を変化させた場合の結果を表5に及び変化させなかった場合の結果を表6にそれぞれ示す。

【0116】

【表5】

		到達階調		
		黒	中間調	白
開始階調	黒	/	35	20
	中間調	10	/	-
	白	11	24	/

40

単位: ms

【0117】

50

【表 6】

		到達階調		
		黒	中間調	白
開始階調	黒	/	2 2	1 2
	中間調	7	/	-
	白	8	1 5	/

単位 : ms

10

【0118】

表5及び6によれば、いずれの組み合わせの動画を表示する場合も、補助容量線の電位を変化させた場合の方が変化させなかった場合よりも応答時間が短いことが分かる。これは、動画を表示する場合と静止画を表示する場合とで、後者では V_{LC} が同一であるのに対して前者では V_{LC} が異なるために、その電圧の差があることによって電荷の移動が促進されたためであると考えられる。

【0119】

次に、ゲート電極 113a とドレイン電極 113cとの間の寄生容量 C_{gd} を考慮した場合 20について説明する。

【0120】

この場合について、 C_{gd} を無視した場合と同様の理論展開を行うと、ソース信号の電位 V_s は下記関係式(20)

【0121】

【数26】

$$V_s = \pm \sqrt{V_{LC}^2 - \left(\frac{C_s}{C_{total}} \cdot \Delta \right)^2} \mp \frac{C_s}{C_{total}} \cdot \Delta + \frac{C_{gd}}{C_{total}} (V_{gh} - V_{gl}) \quad (20)$$

30

【0122】

で表される。ここで、 C_{total} は $C_{LC} + C_s + C_{gd}$ 、 V_{gh} は選択時のゲート電極 113a の電位、 V_{gl} は非選択時のゲート電極 113a の電位である。

【0123】

また、 V_s' は、 C_{gd} を無視した場合と同様に下記関係式(21)

【0124】

【数27】

40

$$V_s' = V_s \pm \frac{2C_s}{C_{LC} + C_s} \cdot \Delta \quad (21)$$

【0125】

で表される。

【0126】

さらに、液晶容量 C_{LC} に印加される電圧の実効値 V_{LC} も同様に下記関係式(22)

【0127】

【数28】

50

$$V_{LC} = \pm \sqrt{\frac{V_s^2 + V_s'^2}{2}} \quad (22)$$

【0128】

で表される。

【0129】

そして、液晶分子の応答の加速効果を最大にする Δ_{max} は、下記関係式 (23)

【0130】

【数29】

10

$$\Delta_{max} = \frac{C_{LC_min} + C_s + C_{gd}}{C_s} \cdot V_{LC_min} \quad (23)$$

【0131】

で表される。

【0132】

従って、ゲート電極 113a とドレイン電極 113c との間の寄生容量を無視し得ないよう 20
うな場合には、以上の式に基づいてソース信号、補助容量線 115 (補助容量 C_s の他端) 及び対向共通電極 121 のそれぞれの電位を設定することで、動画を表示するときの良好な応答性を得ることができる。

【0133】

<液晶表示装置の駆動方法 2 >

この液晶表示装置 100 の第 2 の駆動方法について説明する。

【0134】

第 2 の駆動方法では、図 7 に示すように、補助容量線 115 の電位 V_{cs} (V_{cs}') の中心が接地された対向共通電極 121 の電位 V_{com} から V_{offset} だけ低くオフセットされている。その他の駆動方法は第 1 の駆動方法と同一である。

30

【0135】

この場合、補助容量線 115 の電位 V_{cs} がオフセットされているものの 駆動態様 1 と同一の作用が営まれ、同一の効果を得ることができる。

【0136】

<液晶表示装置の駆動方法 3 >

この液晶表示装置 100 の第 3 の駆動方法について説明する。

【0137】

第 3 の駆動方法では、図 8 に示すように、対向共通電極 121 の電位 V_{com} は、プラス極性の書き込みのときには V_{com} (+) となる一方、マイナス極性の書き込みのときには V_{com} (-) 、すなわち、ピーカピーク電圧 V_{com_pp} で大小変化する矩形波を構成する。また、補助容量線 115 の電位 V_{cs} は、中心電位が V_{com} (+) から V_{offset} (+) だけ且つ V_{com} (-) から V_{offset} (-) だけ低くオフセットされた電位で且つ振幅が $'$ (') > 0) であるソース信号の電位とは逆相の交流の矩形波を構成する。これにより、補助容量線 115 の電位 V_{cs} から対向共通電極 121 の電位 V_{com} を引いた電位差は、 = ' - V_{com_pp} / 2 とすると、ピーカピーク電圧が 2 で大小変化する矩形波の信号電圧となる。

40

【0138】

この場合でも、駆動態様 1 と同一の作用が営まれ、同一の効果を得ることができる。

【0139】

(実施形態 2)

50

<液晶表示装置の構成>

図9及び10は、本発明の実施形態2に係る液晶表示装置200を示す。

【0140】

この液晶表示装置200では、例えば図8及び9に示すように、第N行・第M列の画素電極214がTFT213を介してその画素電極214に対応した第N行のゲート線211に接続されている一方、第N行・第M+1列の画素電極214がTFT213を介してその画素電極214に対応していない次の行の第N+1行のゲート線211に接続されている。つまり、第M列、第M+2列、…の画素電極214がそれに対応したゲート線211に接続されており、第M+1列、第M+3列、…の画素電極214がそれに対応していない次の行のゲート線211に接続されている。その結果、ゲート線211の延びる方向に配列した画素電極214は、対応したゲート線211に接続されたものと対応していない次の行のゲート線211に接続されたものとが交互に並んだものとなっている。10

【0141】

その他の構成は、実施形態1と同一である。

【0142】

<液晶表示装置の駆動方法>

この液晶表示装置200を実施形態1と同様に交流駆動すると共にHライン反転駆動すると、例えば、第N+2行のゲート線211にゲート信号が送られたとき、第M列、第M+2列、…では、第N+2行のTFT213が選択状態となって画素電極214に電荷が書き込まれ、第M+1列、第M+3列、…では、第N+1行のTFT213が選択状態となつて画素電極214に電荷が書き込まれることとなる。なお、第N+2行の第M+1列、第M+3列、…のデータはラインメモリに保持される。そして、このとき、画素電極214にプラス極性の電荷が書き込まれたものとすると、次に、第N+3行のゲート線211にゲート信号が送られたとき、第M列、第M+2列、…では、第N+3行のTFT213が選択状態となって画素電極214にマイナス極性の電荷が書き込まれ、第M+1列、第M+3列、…では、第N+2行のTFT213が選択状態となって画素電極214にマイナス極性の電荷が書き込まれることとなる。つまり、ゲート線211の延びる方向に配列したTFT213の相互に隣接したTFT213のそれぞれが異なるゲート線211のゲート信号により選択状態とすることにより、ゲート線211の延びる方向に相互に隣接した画素電極214のそれぞれに極性の異なる電荷が書き込まれることとなる。しかも、これにHライン反転駆動が組み合わされて、同一フレームでの画素電極214への電荷の書き込み後には、図11に示すように、電荷の極性分布は、ゲート線211及びソース線212のそれぞれの延びる方向に相互に隣接した画素電極214のそれぞれに異なる極性の電荷が書き込まれたものとなり、これによってゲート線211及びソース線212のそれぞれの延びる方向でのフリッカーの発生が抑止されることとなる。2030

【0143】

また、同時に行われる画素電極214への電荷の書き込みは同じ極性の書き込みであり、また、補助容量線215は全てが繋がれているので、実施形態1と同一の補助容量線215の電位V_{CS}の制御がされることにより、動画を表示するときの良好な応答性を得ることができる。40

【0144】

(実施形態3)

<液晶表示装置の構成>

図12及び13は、本発明の実施形態3に係る液晶表示装置300を示す。

【0145】

この液晶表示装置300では、相互に隣接する一対の補助容量線315及び一対のソース線312で囲まれる領域に画素電極314が設けられている。各画素電極314は、一方の長辺側端中央にスイッチング素子としてのTFT313を有している。そして、例えば図12及び13に示すように、第N行・第M列の画素電極314の短辺側端部がその画素電極314に対応した第N行の補助容量線315の上に設けられ、図14に示すように、50

それらの間のゲート絶縁膜 317 で補助容量 C_s を形成している一方、第 N 行・第 M + 1 行の画素電極 314 の短辺側端部がその画素電極 314 に対応していない次の行の第 N + 1 行の補助容量線 315 の上に設けられて補助容量 C_s を形成している。つまり、第 M 列、第 M + 2 列、…の画素電極 314 がそれに対応した補助容量線 315 との間で補助容量 C_s を形成しており、第 M + 1 列、第 M + 3 列、…の画素電極 314 がそれに対応していない次の行の補助容量線 315 との間で補助容量 C_s を形成している。その結果、ゲート線 311 の延びる方向に配列した画素電極 314 は、対応した補助容量線 315 との間で補助容量 C_s を形成するものと対応していない次の行の補助容量線 315 との間で補助容量 C_s を形成するものとが交互に並んだものとなっている。また、第 N 行、第 N + 2 行、…の補助容量線 315 が結線されていると共に、第 N + 1 行、第 N + 3 行、…の補助容量線 315 が結線されている。つまり、補助容量線 315 が第 N 行系と第 N + 1 行系の 2 群に分かれている。さらに、画素電極 314 は基板本体 316 上のそれに対応したゲート線 311 の上に設けられているが、それらの間に低誘電率の透明樹脂膜（例えば、比誘電率 = 3、厚さ 3 μm）318 が介設されており、これによって画素電極 314 とゲート線 311 との間に容量が形成されるのが阻止され、画素電極 314 への正常な電荷の書き込みを行うことができる。
10

【0146】

その他の構成は、実施形態 1 と同一である。

【0147】

< 液晶表示装置の駆動方法 >

20

図 15 (a) は、ソース線 312 の電位、補助容量線 315 の電位 V_{cs} 及び対向共通電極 321 の電位 V_{com} のそれぞれの波形を示す。図 15 (b) は、第 N 行～第 N + 1 行の各ゲート線 311 の電位のそれぞれの波形を示す。図 15 (c) は、画素電極 314 と対向共通電極 321 との間に印加される電圧の波形を示す。

【0148】

この駆動方法では、実施形態 1 と同様に交流駆動すると共に H ライン反転駆動するものではあるが、図 15 (a) に示すように、第 M 列、第 M + 2 列、…に送られるソース信号と、それと同時に第 M + 1 列、第 M + 3 列、…に送られるソース信号とが逆相となっている。従って、例えば図 15 (a) 及び (b) に示すように、第 N 行のゲート線 311 にゲート信号が送られたとき、第 M 列、第 M + 2 列、…の画素電極 314 にはプラス極性の電荷が書き込まれ、第 M + 1 列、第 M + 3 列、…の画素電極 314 にはマイナス極性の電荷が書き込まれることとなる。そして、次に、第 N + 1 行のゲート線 311 にゲート信号が送られたとき、第 M 列、第 M + 2 列、…の画素電極 314 にはマイナス極性の電荷が書き込まれ、第 M + 1 列、第 M + 3 列、…の画素電極 314 にはプラス極性の電荷が書き込まれることとなる。つまり、ゲート線 311 の延びる方向に配列した TFT313 が同一のゲート線 311 のゲート信号により選択状態とされると共にその TFT313 に対応して配列した画素電極 314 の相互に隣接した画素電極 314 のそれぞれに逆相のソース信号を送ることにより、ゲート線 311 の延びる方向に相互に隣接した画素電極 314 のそれぞれに極性の異なる電荷が書き込まれることとなる。しかも、これに H ライン反転駆動が組み合わされて、同一フレームでの画素電極 314 への電荷の書き込み後には、図 16 に示すように、電荷の極性分布は、ゲート線 311 及びソース線 312 のそれぞれの延びる方向に相互に隣接した画素電極 314 のそれぞれに異なる極性の電荷が書き込まれたものとなり、これによってゲート線 311 及びソース線 312 のそれぞれの延びる方向でのフリッカーの発生が抑止されることとなる。また、ゲート線 311 の延びる方向に配列した TFT313 を同一のゲート線 311 のゲート信号により選択状態とするようにしている、すなわち、それらの TFT313 に対応した画素電極 314 に同時に電荷の書き込みを行うようにしているので、ゲート線 311 の延びる方向に配列した TFT313 を分類してそれぞれ異なるゲート線 311 のゲート信号により選択状態とする場合に必要となるライセンスマリが不要である。
30
40

【0149】

50

上記した液晶表示装置 300 の構成より、同一フレームでの画素電極 314 への電荷の書き込みの際に極性の同じ電荷が書き込まれる画素電極 314 に対応した補助容量 C_s の他端が接続された補助容量線 315 同士が結線されているということができる。また、補助容量線 315 の電位 V_{cs} 、すなわち、補助容量 C_s の他端の電位は、図 15 (a) に示すような矩形波を構成し、対向共通電極 321 が接地されているので、補助容量線 315 の電位 V_{cs} から対向共通電極 321 の電位 V_{com} を引いた電位差は、補助容量線 315 の電位 V_{cs} に等しい振幅である交流の矩形波の信号電圧となる。そして、各画素においては、画素電極 314 に送られるソース信号とその交流の電位差とが逆相となる。従って、例えば図 15 (c) に示すように、プラス極性の電荷が書き込まれた第 N 行・第 M 列、第 N + 1 行・第 M + 1 列等における画素電極 314 と対向共通電極 321 との間にはプラス極性の電圧 V_s 及び V_s' が交互に印加され、マイナス極性の電荷が書き込まれた第 N 行・第 M + 1 列、第 N + 1 行・第 M 列等における画素電極 314 と対向共通電極 321 との間にはマイナス極性の電圧 V_s 及び V_s' が交互に印加されることとなり、各画素毎に見れば、実施形態 1 及び 2 と同様の補助容量 C_s の他端の電位の制御がされることにより、動画を表示するときの良好な応答性を得ることができる。

【0150】

(実施形態 4)

<液晶表示装置の構成>

図 17 及び 18 は、本発明の実施形態 4 に係る液晶表示装置 400 を示す。

【0151】

この液晶表示装置 400 では、例えば図 16 及び 17 に示すように、第 N 行の画素電極 414 の短辺部が第 N + 1 行のゲート線 411 の上に設けられていることにより、それらの間に補助容量 C_s が形成されており、独立した補助容量線が設けられていない。すなわち、この液晶表示装置 400 は、 C_s -on-Gate 型のものである。

【0152】

その他の構成は、実施形態 1 と同一である。

【0153】

<液晶表示装置の駆動方法>

以上の液晶表示装置 400 は、図 7 及び 8 における補助容量線の電位を、画素電極 414 に電荷が書き込まれる行の次行のゲート線 411 の電位に読み替え、オフセット電圧を調整してゲート線 411 の電位を非選択電位（例えば、典型的には -15 ~ -5 V）に調整することにより実施形態 1 と同様の駆動を行うことができ、それによって動画を表示するときの良好な応答性を得ることができる。

【0154】

【発明の効果】

以上説明したように、本発明によれば、同一階調を表示する場合でも、静止画を表示するときと動画を表示するときとで液晶容量に実質的に印加される電圧が異なるものとなり、その電圧の差により液晶分子の応答を加速させることができるので、表示の階調を変化させて動画を表示したときの応答性を優れたものとすることができる。

【図面の簡単な説明】

【図 1】実施形態 1 に係る液晶表示装置の TFT 基板の正面図である。

【図 2】実施形態 1 に係る液晶表示装置の等価回路図である。

【図 3】(a) は、ソース線の電位、補助容量線の電位及び対向共通電極の電位のそれぞれの波形を示す図であり、(b) は、第 N 行～第 N + 3 行の各ゲート線の電位のそれぞれの波形を示す図であり、(c) は、第 N 行～第 N + 3 行の各行の画素における画素電極と対向共通電極との間に印加される電圧のそれぞれの波形を示す図である。

【図 4】実施形態 1 の 1 フレームの画素電極への電荷の書き込み後の電荷の極性の分布を示す説明図である。

【図 5】実施形態 1 に係る液晶表示装置の第 1 の駆動方法の説明図である。

【図 6】透過率と電圧との関係を示すグラフである。

10

20

30

40

50

【図7】実施形態1に係る液晶表示装置の第2の駆動方法の説明図である。

【図8】実施形態1に係る液晶表示装置の第3の駆動方法の説明図である。

【図9】実施形態2に係る液晶表示装置のTFT基板の正面図である。

【図10】実施形態2に係る液晶表示装置の等価回路図である。

【図11】実施形態2の1フレームの画素電極への電荷の書き込み後の電荷の極性の分布を示す説明図である。

【図12】実施形態3に係る液晶表示装置のTFT基板の正面図である。

【図13】実施形態3に係る液晶表示装置の等価回路図である。

【図14】実施形態3に係る液晶表示装置のTFT基板の部分断面図である。

【図15】(a)は、ソース線の電位、補助容量線の電位及び対向共通電極の電位のそれぞれの波形を示す図であり、(b)は、第N行～第N+1行の各ゲート線の電位のそれぞれの波形を示す図であり、(c)は、画素電極と対向共通電極との間に印加される電圧の波形を示す図である。 10

【図16】実施形態3の1フレームの画素電極への電荷の書き込み後の電荷の極性の分布を示す説明図である。

【図17】実施形態3に係る液晶表示装置のTFT基板の正面図である。

【図18】実施形態3に係る液晶表示装置の等価回路図である。

【符号の説明】

100, 200, 300, 400 液晶表示装置

110, 210, 310, 410 TFT基板(素子側基板) 20

111, 211, 311, 411 ゲート線

112, 212, 312, 412 ソース線

113, 213, 313, 413 TFT(スイッチング素子)

113a, 213a, 313a, 413a ゲート電極

113b, 213b, 313b, 413b ソース電極

113c, 213c, 313c, 413c ドレイン電極

114, 214, 314, 414 画素電極

115, 215, 315, 415 補助容量線

121, 221, 321, 421 対向共通電極(対向電極)

316 基板本体

30

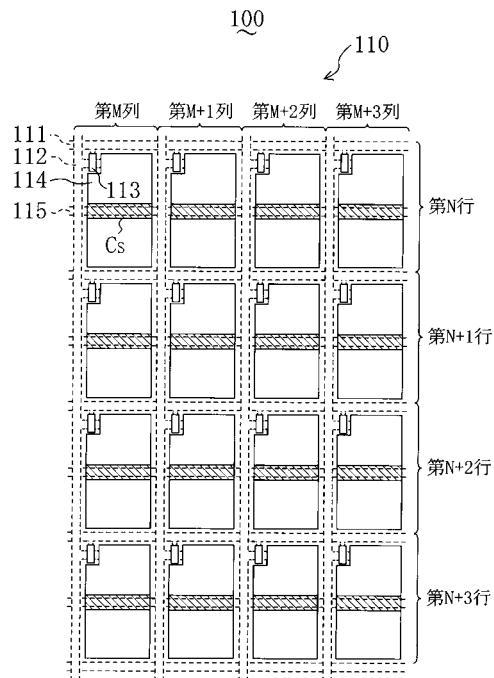
317 ゲート絶縁膜

318 透明樹脂膜

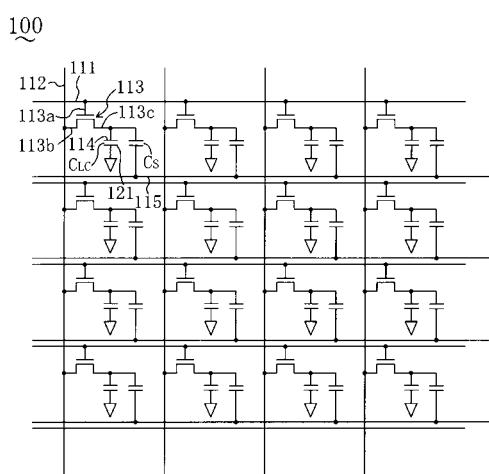
C_{LC} 液晶容量

C_s 補助容量

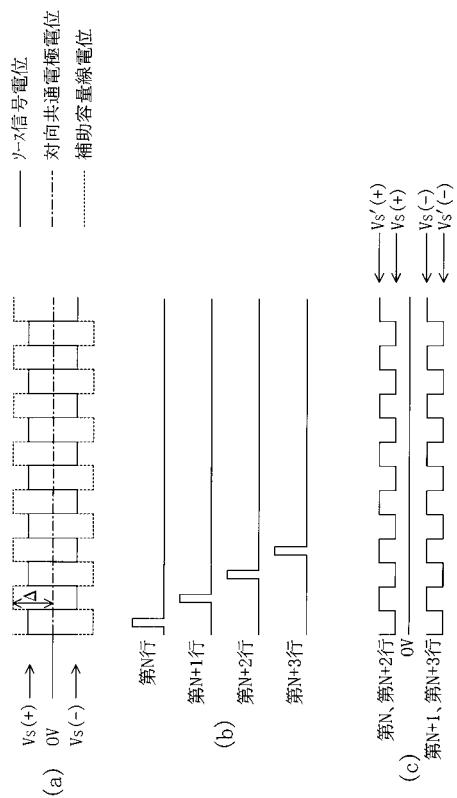
【図1】



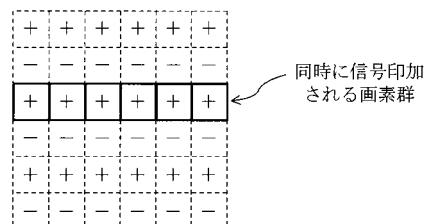
【図2】



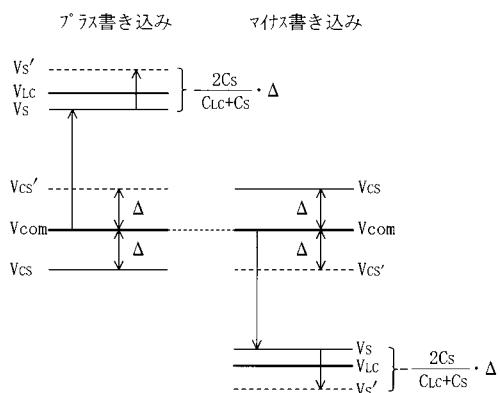
【図3】



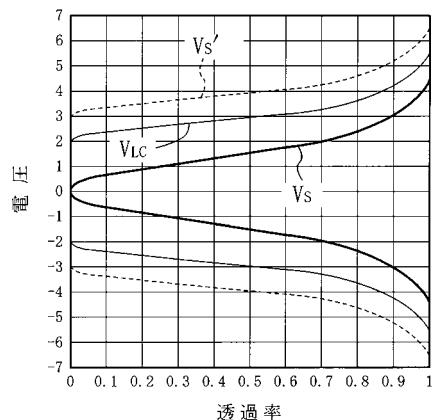
【図4】



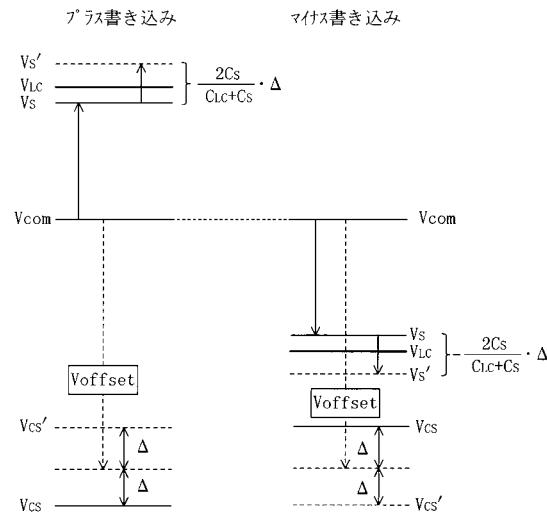
【図5】



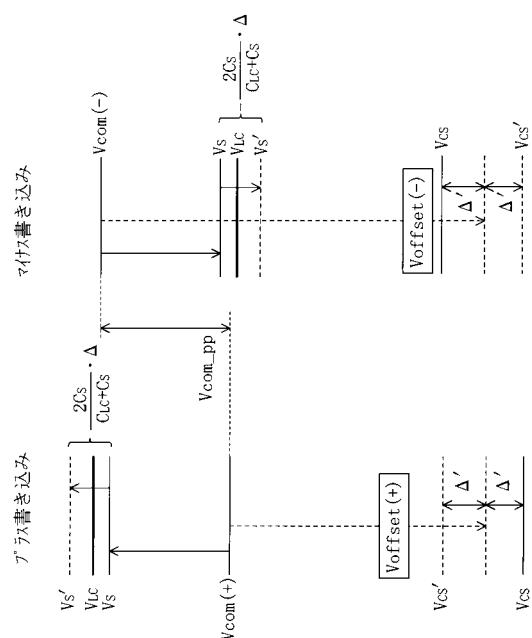
【図6】



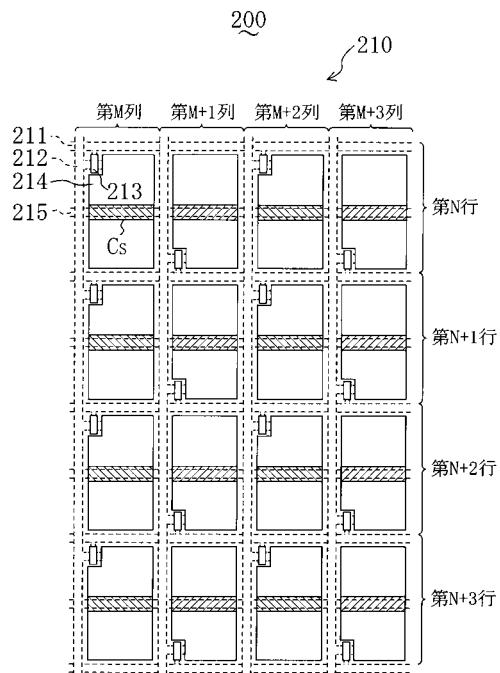
【図7】



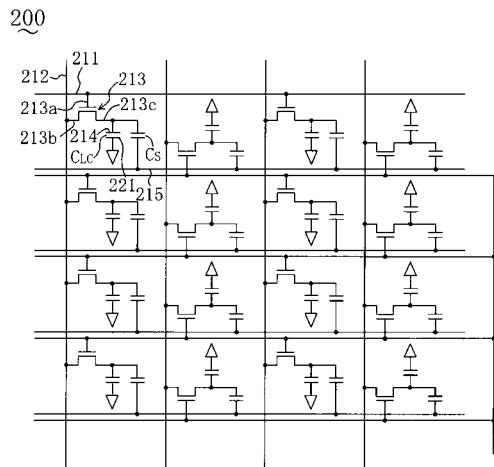
【図8】



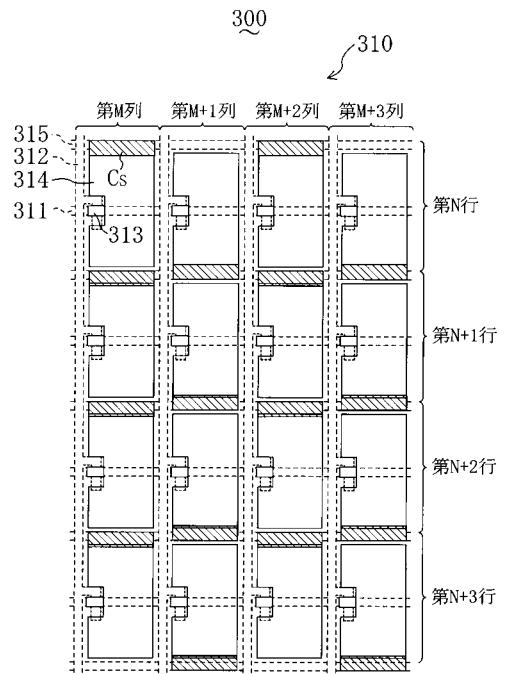
【図9】



【図 1 0】



【図 1 2】



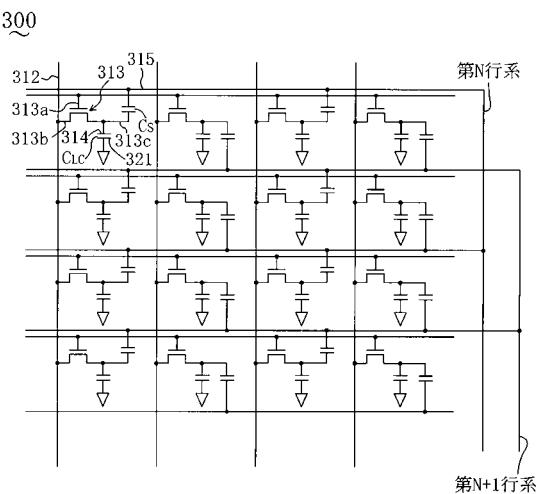
【図 1 1】

Diagram illustrating a 7x7 matrix of binary values (+ or -) representing a group of pixels being processed simultaneously. The matrix is as follows:

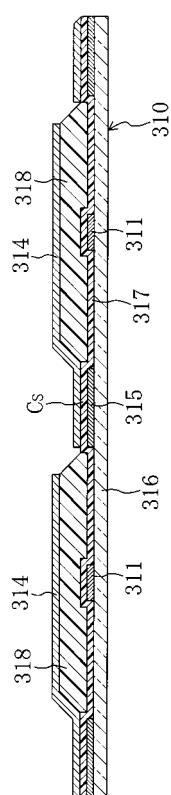
+	-	+	-	+	-	-
-	+	-	+	-	+	+
+	-	+	-	+	-	-
-	+	-	+	-	+	+
+	-	+	-	+	-	-
-	+	-	+	-	+	+
+	-	+	-	+	-	-

同時に信号印加される画素群 (Pixels to which signals are applied simultaneously)

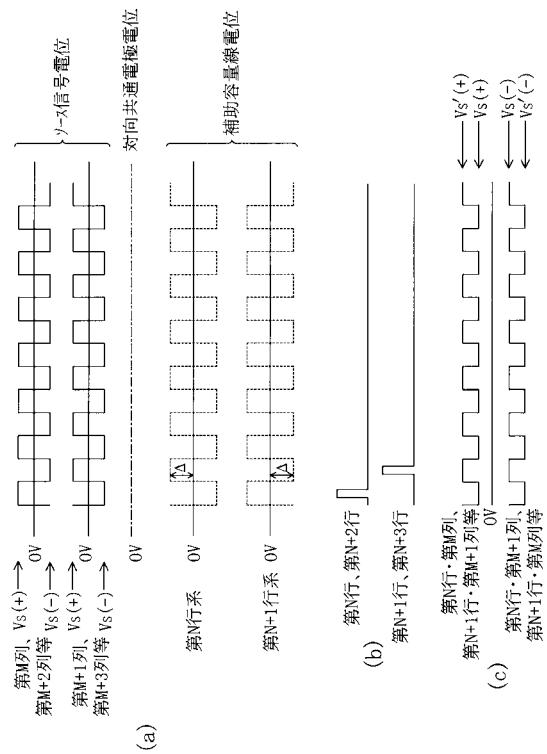
【図 1 3】



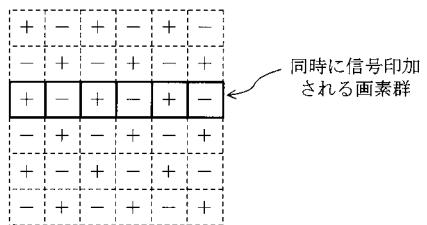
【図 1 4】



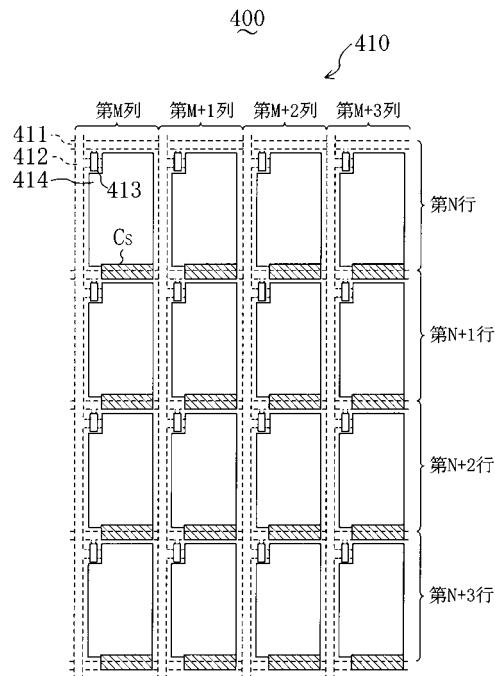
【図15】



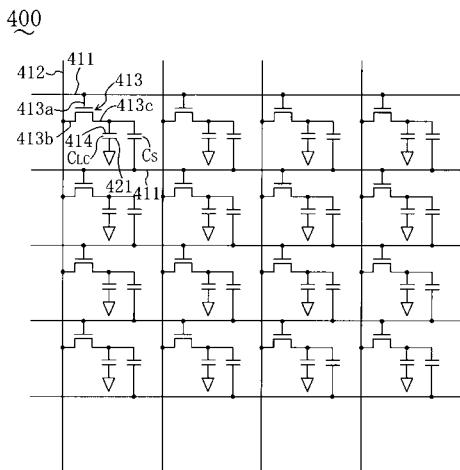
【図16】



【図17】



【図18】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 2 4 D
G 0 9 G	3/36	

審査官 藤田 都志行

(56)参考文献 特開平04-107525(JP,A)

特開平06-035002(JP,A)

特開平10-206870(JP,A)

特開2000-259130(JP,A)

特開平07-020829(JP,A)

特開2001-255851(JP,A)

特開平02-291520(JP,A)

特開平03-177890(JP,A)

特開平11-064893(JP,A)

特開2002-072989(JP,A)

特開2002-055656(JP,A)

特開2001-188217(JP,A)

特開平09-054299(JP,A)

特開平05-107557(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/133

G02F 1/1368

G09G 3/20

G09G 3/36

专利名称(译)	驱动液晶显示装置的方法及其液晶显示装置		
公开(公告)号	JP3924485B2	公开(公告)日	2007-06-06
申请号	JP2002083527	申请日	2002-03-25
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	宫地弘一		
发明人	宫地 弘一		
IPC分类号	G02F1/133 G02F1/1368 G09G3/20 G09G3/36		
CPC分类号	G09G3/3648 G09G3/3614 G09G3/3655 G09G2300/0876 G09G2320/0252 G09G2320/0261		
FI分类号	G02F1/133.550 G02F1/133.570 G02F1/1368 G09G3/20.621.F G09G3/20.623.Y G09G3/20.624.D G09G3/36		
F-TERM分类号	2H092/JA24 2H092/JA37 2H092/JA41 2H092/JB69 2H092/NA05 2H092/PA01 2H092/PA02 2H092 /PA06 2H092/PA08 2H092/PA10 2H092/PA11 2H092/PA12 2H092/QA07 2H093/NA16 2H093/NC18 2H093/NC34 2H093/NC35 2H093/ND06 2H093/ND10 2H093/ND32 2H093/NE01 2H093/NF05 2H192 /AA24 2H192/AA42 2H192/CC04 2H192/CC26 2H192/DA02 2H192/DA12 2H192/GD61 2H193/ZA04 2H193/ZA07 2H193/ZA08 2H193/ZB14 2H193/ZC04 2H193/ZC13 2H193/ZC36 2H193/ZF59 2H193 /ZP01 2H193/ZQ06 5C006/AA01 5C006/AA16 5C006/AC24 5C006/AC27 5C006/BB16 5C006/BC06 5C006/FA14 5C006/FA23 5C006/FA56 5C006/GA02 5C080/AA10 5C080/BB05 5C080/CC03 5C080 /DD06 5C080/DD08 5C080/EE19 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ05 5C080/JJ06		
代理人(译)	前田弘 竹内雄二		
其他公开文献	JP2003279929A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种有源矩阵型液晶显示装置的驱动方法，该有源矩阵型液晶显示装置具有在显示运动图像时响应性优异的新型AC驱动系统。解决方案：液晶显示装置100是具有AC驱动系统的有源矩阵型装置。在该器件中，使得从辅助电容CS的另一端的电位中减去对电极121的电位的电位差被重复地改变为大小尺寸以及源信号的各个电位，设定辅助电容CS和对电极121的另一端，使得当电位差等于电荷时的电位差时施加在像素电极114和对电极121之间的第一电压的绝对值当电位差与写入电荷时的电位差不同时，写入像素电极114的像素电极114变得等于或低于施加在像素电极114和对电极121之间的第二电压的绝对值。像素电极114.Ž

$$\Delta V = \frac{C_{LC_min} + C_S}{C_S} \cdot V_{LC_min}$$