

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-80197

(P2009-80197A)

(43) 公開日 平成21年4月16日(2009.4.16)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1343 (2006.01)	G02F 1/1343	2H090
G02F 1/1337 (2006.01)	G02F 1/1337 505	2H092

審査請求 未請求 請求項の数 11 O L (全 16 頁)

(21) 出願番号	特願2007-247947 (P2007-247947)	(71) 出願人	000005049
(22) 出願日	平成19年9月25日 (2007. 9. 25)		シャープ株式会社
		(74) 代理人	100101683
			弁理士 奥田 誠司
		(72) 発明者	井上 威一郎
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		(72) 発明者	宮地 弘一
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		Fターム(参考)	2H090 KA07 LA01 MA01 MA07 MA11
			MA15 MB12 MB14
			2H092 GA13 GA14 JB05 NA01 PA02
			QA09

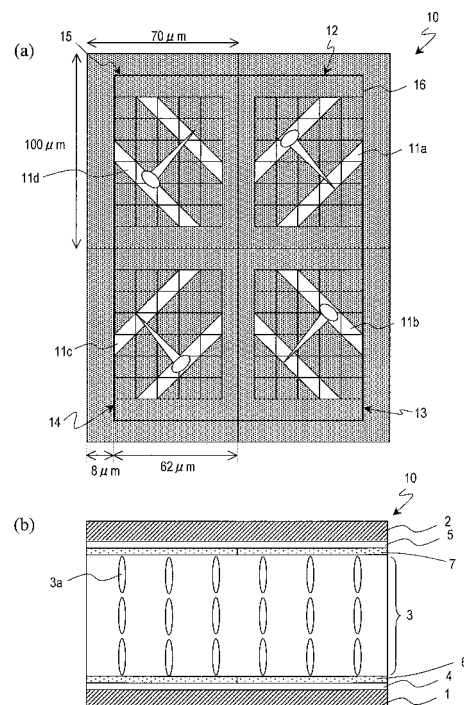
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】AC焼き付きの少ない液晶表示装置を提供する。

【解決手段】本発明の液晶表示装置は、互いに対向する第1基板1および第2基板2を有する。また、複数の画素10が配置し、複数の画素10のそれぞれは、第1基板1と第2基板2との間に設けられた垂直配向型の液晶層3と、第1基板1の液晶層3側に設けられた第1電極4および第2基板2の液晶層3側に設けられた第2電極5を有する。液晶層3は90°未満のプレチルト角をし、また、第1電極4および第2電極5のうちの少なくともいずれか一方は少なくとも1つのスリット11を有する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

互いに対向する第 1 基板および第 2 基板と、
複数の画素とを備え、
前記複数の画素のそれぞれは、
前記第 1 基板と前記第 2 基板との間に設けられた垂直配向型の液晶層と、
前記第 1 基板の前記液晶層側に設けられた第 1 電極および前記第 2 基板の前記液晶層側に設けられた第 2 電極を有し、
前記液晶層は 85° 以上 90° 未満のプレチルト角を示し、
前記第 1 電極および前記第 2 電極のうちの少なくともいずれか一方は少なくとも 1 つのスリットを有する、液晶表示装置。

10

【請求項 2】

前記少なくとも 1 つのスリットの幅は、 $5\mu\text{m}$ 以上 $20\mu\text{m}$ 以下の範囲内である、請求項 1 に記載の液晶表示装置。

【請求項 3】

前記少なくとも 1 つのスリットは複数のスリットであって、
前記スリットの幅 (S) に対する、前記スリットの幅方向に前記スリットが隣接する間隔 (L) の比の値 L/S が、1 以上 6 以下である、請求項 1 に記載の液晶表示装置。

【請求項 4】

前記スリットで開口される部分の面積 A_1 と、前記複数の画素のうち前記スリットが形成された画素の表示部の面積 A_2 との比 A_1/A_2 が、 0.05 以上 0.5 以下である、請求項 1 に記載の液晶表示装置。

20

【請求項 5】

前記第 1 電極は画素電極であって、
前記第 2 電極は共通電極であって、
前記画素電極は、第 1 副画素電極および第 2 副画素電極を有し、
少なくともある中間調を表示するとき、前記第 1 副画素電極と前記共通電極との間に印加される実効電圧は、前記第 2 副画素電極と前記共通電極との間に印加される実効電圧よりも高く、

前記少なくとも 1 つのスリットは、前記第 1 副画素電極のみに形成されている、請求項 1 から 4 のうちいずれか 1 項に記載の液晶表示装置。

30

【請求項 6】

前記スリットで開口される部分の面積 A_1 と、前記第 1 副画素電極の表示部の面積 A_2 との比 A_1/A_2 が、 0.05 以上 0.5 以下である、請求項 5 に記載の液晶表示装置。

【請求項 7】

前記複数の画素のそれぞれにおいて、前記液晶層は、前記第 1 電極と前記第 2 電極との間に所定の電圧が印加されたときに、前記液晶層の厚さ方向における中央付近の液晶分子のチルト方向が互いに異なる複数のドメインを形成する、請求項 1 から 6 のうちいずれか 1 項に記載の液晶表示装置。

【請求項 8】

前記複数のドメインは、前記液晶分子の前記チルト方向が互いに 90° の整数倍だけ異なる、第 1 液晶ドメイン、第 2 液晶ドメイン、第 3 液晶ドメインおよび第 4 液晶ドメインである、請求項 7 に記載の液晶表示装置。

40

【請求項 9】

前記複数の画素のそれぞれは、前記液晶層と前記第 1 電極との間、および前記液晶層と前記第 2 電極との間に形成された一対の配向膜をさらに有し、

一方の配向膜が規定するプレチルト方向と、他方の配向膜が規定するプレチルト方向は、互いに略 90° 異なる、請求項 1 から 8 のうちいずれか 1 項に記載の液晶表示装置。

【請求項 10】

前記複数の画素のそれぞれは、前記液晶層と前記第 1 電極との間、および前記液晶層と

50

前記第 2 電極との間に形成された一対の光配向膜をさらに有する、請求項 1 から 9 のうちいずれか 1 項に記載の液晶表示装置。

【請求項 11】

前記光配向膜は、偏光紫外線照射によって光二量化反応を起こし、前記液晶層の前記プレチルト角を発現させる光配向膜である、請求項 10 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関し、特に広視野角特性を有する液晶表示装置に関する。

【背景技術】

10

【0002】

従来から、液晶ディスプレイに、同一のパターンを長い時間表示し続けると、そのパターンが焼き付くという現象が生じることが問題になっていた。

【0003】

焼き付きが最も顕著に見えるのは、例えば、黒色のバックに白色のウィンドウパターンを表示させた状態でエイジング試験を行ったときである。エイジングを行った後、パネル全体に均一な中間調（灰色）を表示させると、例えばノーマリブラックモード（電圧無印加時に黒表示）では電圧が印加されていた白色が表示されていた部分（白ウィンドウ部）のほうが、黒色が表示されていた部分（黒バック部）よりも明るく見える。この原因は、主に、液晶層中に存在する不純物イオンが、電圧が印加されている白ウィンドウ部に引き寄せられて配向膜表面に蓄積され、白ウィンドウ部に DC 成分が発生することと考えられている。そのため、白ウィンドウ部と背景の黒表示部とで最適対向電圧が異なることとなる。このことは、焼き付きが見えている状態から対向電極の電位を変えていくと、一旦、焼き付きが見えにくくなった後、再び顕著に見えてくるという現象から確認できる。この焼き付きを、「DC 焼き付き」と呼ぶ。従来から、DC 焼き付きを防止するために、液晶層中の不純物イオン量を減らすことや、不純物イオンが吸着しにくい配向膜材料を用いること、または、そのような液晶材料と配向膜材料の組合せを見つけること等の対策がなされてきた。

20

【特許文献 1】WO 2006 / 132369 A 1

【発明の開示】

30

【発明が解決しようとする課題】

【0004】

本発明者は、液晶層に誘電率異方性が負の液晶材料を用い、90°未満のプレチルト角を有する液晶表示装置について、DC 焼き付きとは別の原因で焼き付きが生じることを見出した。この焼き付きは、残留 DC に起因しないことから、「AC 焼き付き」と呼ぶこととする。AC 焼き付きは、液晶層に電圧を印加し続けると、時間の経過と共に、配向膜によって規制されている（アンカリングされている）液晶分子のプレチルト角が変化することが原因であると考えられる。

【0005】

AC 焼き付きの原因は、液晶分子のプレチルト角（以下では、プレチルト角を基板面からの立ち上がり角度で定義する）が電圧印加により小さくなり、VT カーブが閾値付近でより急峻に立ち上がることにありと本発明者らは推察した。例えば、図 16（a）に示すように、黒色のバックに白色のウィンドウパターンを表示させた状態でエイジング試験を行うと、白ウィンドウ部には電圧が印加されているので、時間経過とともに液晶分子のチルト角が小さくなる。しかし、黒バック部には電圧が印加されていないので液晶分子のチルト角は変化しない。その後、図 16（b）に示すように、パネル全体に均一な中間調を表示させると、白ウィンドウ部（輝度 L1）のほうが黒バック部（輝度 L2）よりも明るく見えてしまう。対向電極の電位を変えていっても焼き付きの見え方に変化はなく、この焼き付きは DC 焼き付きではないことが分かる。この現象は、垂直配向型の液晶表示装置を利用し、ノーマリブラックモードで表示する場合に顕著であるが、他のモードでも生じる

40

50

と考えられる。

【0006】

本発明は上記課題を解決するためになされたものであり、その目的は、液晶分子のチルト角に起因する焼き付きが改善された液晶表示装置を提供することにある。

【課題を解決するための手段】

【0007】

本発明の液晶表示装置は、互いに対向する第1基板および第2基板と、複数の画素とを備え、前記複数の画素のそれぞれは、前記第1基板と前記第2基板との間に設けられた垂直配向型の液晶層と、前記第1基板の前記液晶層側に設けられた第1電極および前記第2基板の前記液晶層側に設けられた第2電極を有し、前記液晶層は 85° 以上 90° 未満のプレチルト角を示し、前記第1電極および前記第2電極のうちの少なくともいずれか一方は少なくとも1つのスリットを有する。

10

【0008】

ある実施形態において、前記少なくとも1つのスリットの幅は、 $5\mu\text{m}$ 以上 $20\mu\text{m}$ 以下の範囲内である。

【0009】

ある実施形態において、前記少なくとも1つのスリットは複数のスリットであって、前記スリットの幅(S)に対する、前記スリットの幅方向に前記スリットが隣接する間隔(L)の比の値 L/S が、1以上6以下である。

【0010】

ある実施形態において、前記スリットで開口される部分の面積 A_1 と、前記複数の画素のうち前記スリットが形成された画素の表示部の面積 A_2 との比 A_1/A_2 が、 0.05 以上 0.5 以下である。

20

【0011】

ある実施形態において、前記第1電極は画素電極であって、前記第2電極は共通電極であって、前記画素電極は、第1副画素電極および第2副画素電極を有し、少なくともある中間調を表示するとき、前記第1副画素電極と前記共通電極との間に印加される実効電圧は、前記第2副画素電極と前記共通電極との間に印加される実効電圧よりも高く、前記少なくとも1つのスリットは、前記第1副画素電極のみに形成されている。

【0012】

ある実施形態において、前記スリットで開口される部分の面積 A_1 と、前記第1副画素電極の表示部の面積 A_2 との比 A_1/A_2 が、 0.05 以上 0.5 以下である。

30

【0013】

ある実施形態では、前記複数の画素のそれぞれにおいて、前記液晶層は、前記第1電極と前記第2電極との間に所定の電圧が印加されたときに、前記液晶層の厚さ方向における中央付近の液晶分子のチルト方向が互いに異なる複数のドメインを形成する。

【0014】

ある実施形態において、前記複数のドメインは、前記液晶分子の前記チルト方向が互いに 90° の整数倍だけ異なる、第1液晶ドメイン、第2液晶ドメイン、第3液晶ドメインおよび第4液晶ドメインである。

40

【0015】

ある実施形態において、前記複数の画素のそれぞれは、前記液晶層と前記第1電極との間、および前記液晶層と前記第2電極との間に形成された一对の配向膜をさらに有し、一方の配向膜が規定するプレチルト方向と、他方の配向膜が規定するプレチルト方向は、互いに略 90° 異なる。

【0016】

ある実施形態において、前記複数の画素のそれぞれは、前記液晶層と前記第1電極との間、および前記液晶層と前記第2電極との間に形成された一对の光配向膜をさらに有する。

【0017】

50

ある実施形態において、前記光配向膜は、偏光紫外線照射によって光二量化反応を起こし、前記液晶層の前記プレチルト角を発現させる光配向膜である。

【発明の効果】

【0018】

本発明の液晶表示装置では、液晶層に印加される電圧により、縦電界だけでなく、スリットに起因した斜め方向の電界（フリンジ電界）が生じる。このフリンジ電界の影響により、スリット付近の液晶分子はそれ以外の領域より先に倒れ始める。すなわち、画素内のスリット付近の透過率は他の領域よりも高くなり、画素全体で見ると、V Tカーブが立ち上がり始める電圧の値が小さくなる結果、V Tカーブの立ち上がりがなだらかになり、A C焼き付きによる黒浮きが視認されにくくなる。

10

【発明を実施するための最良の形態】

【0019】

以下、図面を参照しながら本発明の好ましい実施形態を詳しく説明する。

【0020】

まず、図1(a)、(b)を参照して、本発明による液晶表示装置の実施形態について説明する。本実施形態の液晶表示装置は、図1(b)に示すように、互いに対向する第1基板1および第2基板2を有する。また、本実施形態の液晶表示装置には複数の画素10が配置し、複数の画素10のそれぞれは、第1基板1と第2基板2との間に設けられた垂直配向型の液晶層3を有する。また、複数の画素10のそれぞれは、第1基板1の液晶層3側に設けられた第1電極4と、第1電極4の液晶層3側に設けられた配向膜6とを有し、第2基板2の液晶層3側に設けられた第2電極5と、第2電極5の液晶層3側に設けられた配向膜7とを有する。配向膜6、7は、液晶層3における液晶分子3aの配向を規定し、配向膜6、7によって配向が規定される液晶分子3aは、85°以上90°未満のプレチルト角を示す。

20

【0021】

図1(a)に示すように、画素10は、複数のドメイン12～15を有している。ドメイン12～15は、画素10において、2行2列のマトリクス状に配置している。また、ドメイン12～15は、第1電極4と第2電極5との間に所定の電圧が印加されたときに、液晶層3の厚さ方向における中央付近の液晶分子のチルト方向が互いに異なる性質を有する。画素10において、表示領域16の外側は、ブラックマトリクスとなり、光が遮光されている。

30

【0022】

従来のMVA型液晶表示装置においては、電極スリットや電極上に形成された誘電体リブ（突起）などの配向制御手段によって、電圧を印加した時に液晶分子が倒れる方向を規定しており、電圧無印加時における垂直配向膜上の液晶分子のプレチルト角は90°であった。逆に言うと、電圧無印加時にプレチルト角が90°で垂直配向している液晶分子が電圧によって倒れる方向を規定するために、上記の配向規制手段を用いていた（特許第2947350号公報）。配向規制手段（スリットやリブ）は線状であることから、液晶分子に対する配向規制力が画素領域内で不均一となるため、例えば、応答速度に分布が生じるといった問題があった。また、スリットやリブを設けた領域の光の透過率が低下するので、表示輝度が低下するという問題もあった。

40

【0023】

これに対して、本発明による実施形態の液晶表示装置は、配向膜によって規定されるプレチルト角を90°未満とし、配向膜そのものでプレチルト方向を規定するものである。このように配向膜によってプレチルト方向を規定すると、従来のMVAモードの液晶表示装置における上記の問題が起こらない（WO2006/132369A1参照）。

【0024】

本実施形態の液晶表示装置は、具体的には、互いの基板でプレチルト方向が直交する垂直配向膜を用いることにより、液晶分子がツイスト構造となるVAモード（以下、VATN（Vertical Alignment Twisted Nematic）モード

50

または R T N (R e v e r s e T w i s t e d N e m a t i c) モードという)である。V A T N モードでは、各垂直配向膜によって規定される液晶分子のプレチルト方向は、液晶層を介してクロスニコル配置される一対の偏光板の吸収軸と平行または直交する。V A T N モードでは、液晶層に十分な電圧(少なくとも最高階調の表示のための信号電圧)が印加されたとき液晶層の厚さ方向における中央付近の液晶分子のチルト方向は、一対の配向膜によって規定される2つのプレチルト方向を略2等分する方向になる。図1(a)に示すような2行2列に配列するドメインを設ける場合、V A T N モードを採用すると、両方の配向膜に対する配向処理(ラビングまたは光照射)の回数を合計で最低4回とすることが出来るという利点がある。

【0025】

10

配向膜によってプレチルト方向を規定する液晶表示装置では、焼き付きの発生が問題となっていた。本発明者は、液晶ディスプレイに、同一のパターンを長時間表示し続けるとそのパターンが焼き付く原因として、A C 焼き付きという現象を見出した。このA C 焼き付きは、液晶層に電圧を印加し続けると、時間の経過と共に、配向膜によって規制されている液晶分子のプレチルト角が小さくなり(寝る方向に変化し)、V T カーブ(電圧-透過率曲線)の立ち上がりが閾値付近で急峻に立ち上がることにより生じると考えられる。なお、V T カーブの立ち上がりについては、後に、図3等を参照しながら詳細に説明する。

【0026】

20

このA C 焼き付きへの対策として、本実施形態の液晶表示装置では、第1電極4および第2電極5のうちの少なくともいずれか一方が、少なくとも1つのスリット11a~11dを有する。このスリット11a~11dの付近では、液晶層3に印加される電圧により生じる縦電界だけでなく、スリット11a~11dに起因した斜め方向の電界(フリンジ電界)が生じる。このフリンジ電界の影響により、スリット11a~11dを形成しない場合と比較して、スリット11a~11d付近における液晶分子3aはそれ以外の領域より先に倒れ始める。その結果、スリット11a~11d付近の透過率は他の領域よりも高くなり、画素全体でみると、V T カーブが立ち上がり始める電圧の値が小さくなる。これにより、V T カーブの立ち上がりがなだらかになり、A C 焼き付きによる黒浮きが視認されにくくなる。

【0027】

30

なお、スリット11a~11dは、共通電極および画素電極のうちのいずれか一方のみに形成されていてもよいし、両方に形成されていてもよい。共通電極および画素電極のうちのいずれか一方のみにスリット11a~11dが形成される場合には、他方の電極における液晶層側の表面は、スリットやリブを有しておらず平坦である。

【0028】

(スリットの向きについて)

本願発明者は、スリットをどの方向に向けて形成すれば、より効果的にV T カーブをなだらかにすることができるかをシミュレーションした。図2(a)~(c)は、液晶層に電圧が印加されたときに液晶分子が傾斜する方向と、スリットの伸びる方向との関係を模式的に示す図である。図2(a)は、液晶分子(液晶層の中層部に位置する液晶分子)が傾斜する方向に平行な方向に伸びるスリットAを、図2(b)は、液晶分子が傾斜する方向に垂直な方向に伸びるスリットBを、図2(c)は、液晶分子が傾斜する方向から45°傾いた方向に伸びるスリットCを示す。図2(a)~(c)に示すスリットは、1画素内の1ドメインごとに形成した。

40

【0029】

スリットA~Cにおける遮光部Lおよび開口部Sの値は、スリットA、Cについては $L/S = 32.5 \mu m / 2.5 \mu m$ 、 $30 \mu m / 5 \mu m$ 、 $25 \mu m / 10 \mu m$ とし、スリットBについては、 $L/S = 32.5 \mu m / 2.5 \mu m$ 、 $30 \mu m / 5 \mu m$ 、 $25 \mu m / 10 \mu m$ 、 $20 \mu m / 15 \mu m$ とした。

【0030】

50

図 2 (a) ~ (c) において、実線の矢印は、上側基板に形成された配向膜によって配向規制された液晶分子のプレチルト方向を示し、破線の矢印は、下側基板に形成された配向膜によって配向規制された液晶分子のプレチルト方向を示す。それぞれ、基板面を基準にしたプレチルト方向を示している。この場合、上側基板側の液晶分子のチルト方向と下側基板側の液晶分子のチルト方向は直交するので、電圧印加時に液晶分子はツイスト配向を呈し、液晶層の層面内および厚さ方向における中央付近の液晶分子のチルト方向は、上側基板側および下側基板側のチルト方向を、ちょうど 2 等分する方向に配向する。

【 0 0 3 1 】

偏光子および検光子は、図 2 (d) に示すように、偏光子の吸収軸 (P) と検光子の吸収軸 (A) とが、それぞれ、上下 (時計の文字盤の 1 2 時 - 6 時) 方向および左右 (時計の文字盤の 9 時 - 3 時) 方向になるように設ける。

10

【 0 0 3 2 】

配向膜として垂直配向膜を用い、液晶層に電圧が印加されないときには、液晶層の層面内および厚さ方向における中央付近の液晶分子は 90° に近いチルト角を有している。電圧が印加されないときには、液晶パネルの表示は黒表示となる。液晶層に電圧が印加されると、液晶分子が傾斜し、光が漏れてくる。

【 0 0 3 3 】

A C 焼き付きが起こる前のプレチルト角を 87.5° とし、通電エージング等のストレスをかけた後、つまり焼き付きが起こったと想定した後のプレチルト角を 87.4° とした。すなわち、通電エージングで 0.1° だけチルト角が小さくなったと仮定して 2 次元のシミュレーションを行った。図 3 (a) ~ (c) に 2 次元シミュレーション結果を示す。

20

【 0 0 3 4 】

図 3 (a) ~ (c) は、それぞれ、スリット A ~ C を有する系を用いたシミュレーション結果を示している。図 3 (a) ~ (c) において、横軸は印加電圧を示し、縦軸は、プレチルト角に 87.4° を与えて計算した透過率を、プレチルト角に 87.5° を与えて計算した透過率で割った値 ΔT を示している。つまり、 ΔT は、焼き付いた領域の透過率を、焼き付いていない領域の透過率で割った値であり、焼き付きによる輝度 (透過率) の増大の程度をダイレクトに表している。図 3 (a) ~ (c) に示すように、 ΔT の値は 100% より大きく、プレチルト角に 87.4° を与えた領域の方が 87.5° を与えた領域よりも、透過率が高くなっていることがわかる。 ΔT の値が 100 を超えて大きくなるほど、A C 焼き付きによる影響が大きいことを示している。

30

【 0 0 3 5 】

図 3 (a) ~ (c) のいずれにおいても、スリットを有しない系 (r e f) の ΔT は、 $2 \sim 3 \text{ V}$ の間でピークを示している。 ΔT は、最大で 120% を超える程度の値を示している。それに対し、スリットを有する系では、スリットの開口部幅 (S) が $5 \mu\text{m}$ 程度以上になれば、いずれのスリット A ~ C でも ΔT が小さくなることが分かる。つまり、スリットを有する系ではいずれも、スリットを形成しない系よりも A C 焼き付きが改善されていることがわかった。また、例えば $L / S = 25 \mu\text{m} / 10 \mu\text{m}$ の ΔT を比較すると、スリット B、スリット A、スリット C の順に A C 焼き付きがよくなっていることも分かった。

40

【 0 0 3 6 】

(A C 焼き付きの生じやすい階調について)

次に、階調と A C 焼き付きとの関係をシミュレーションにより調べた結果について説明する。図 4 は、スリット B を有する系において、階調と ΔT との関係を示すグラフ図である。ここでは 256 階調 ($0 \sim 255$) の場合について説明する。図 4 において、縦軸は ΔT の値を示し、横軸は階調を示している。なお、図 4 の ΔT も、プレチルト角に 87.4° を与えて計算した透過率を、プレチルト角に 87.5° を与えて計算した透過率で割った値を示している。図 4 に示すように、およそ $6 / 255$ 階調程度から $30 / 255$ 階調程度までの比較的低階調範囲において、 ΔT の値が大きくなっており、この範囲で焼き

50

付きが大きくなっていることがわかる。例えば50/255階調程度以上の階調になると焼き付きが小さくなることが予想されるが、この傾向は、シミュレーションだけでなく、実パネルを用いた試験でも同様であった。

【0037】

$L/S = 25\mu m / 10\mu m$ のスリットを有する系では、スリットを有しない系(ref)と比べて、30/255階調付近での ΔT の値がおよそ半分の値になる。これにより、AC焼き付き自体も半減していることがわかる。

【0038】

(スリットのサイズについて)

図5は、スリットBを有する系を用い、正面方向のVTカーブを計算した結果を示すグラフ図である。なお、縦軸の透過率Trは、スリットを有しない系に7Vの電圧を印加したときの透過率で規格化した値である。図5に示すように、 L/S の値が小さくなると、スリットを有しない系と比較して、正面方向の透過率が低下することが分かる。この結果から、スリットの幅(S)に対する、スリットの幅方向にスリットが隣接する間隔(L)の比の値 L/S が、1以上6以下であることが好ましい。 L/S の値が6以下であることにより、AC焼き付きを効果的に改善することができると共に、 L/S の値が1以上であることにより、透過率の低下による悪影響(明るさのロスなど)を回避することができる。特に L/S の値が $25\mu m / 10\mu m$ よりも小さくなると、スリットを有しない系と比較して、正面方向の透過率がおよそ30%以上低下するので、 L/S の値は、より好ましくは2.5以上6以下である。スリットの幅の具体的な値としては、 $5\mu m$ 以上 $20\mu m$ 以下の範囲内にあることが好ましい。

10

20

【0039】

また、スリットで開口される部分の面積をA1とし、そのスリットが形成される画素(分割駆動を行う場合は、スリットを形成する副画素)の表示部の面積をA2とすると、 $A1/A2$ の値は、0.05以上0.5以下であることが好ましい。例えば、図1(a)に示す画素において、面積A1はスリット11a~11dが開口する面積であり、面積A2は、表示部16内(つまりブラックマトリクスよりも内側)の領域の面積である。 $A1/A2$ の値が0.05以上であることにより、AC焼き付きを効果的に改善することができると共に、 $A1/A2$ の値が0.5以下であることにより、透過率の低下による悪影響(明るさのロスなど)を回避することができる。なお、より好ましい $A1/A2$ の値は、0.1以上0.3以下である。

30

【0040】

(画素分割駆動について)

次に、AC焼き付きを低減しつつ、明るさの低下も抑制することのできるセル構成について検討した結果について説明する。

【0041】

視野角改善の一手法として、画素分割駆動(マルチ画素駆動ともいう)という方法が知られている(2004-62146号公報(米国特許第6958791号明細書))。図6に示すように、通常駆動では、1画素ごとに単一の電圧を印加して駆動を行う。それに対し、画素分割駆動では、1画素を、明るさの異なる複数(例えば2つ)の副画素に分割する。そして、副画素ごとに補助容量を設け、補助容量を構成する補助容量対向電極(CSバスラインに接続されている)を副画素ごとに電気的に独立とし、補助容量対向電極に供給する電圧を変化させる。これにより、複数の副画素の液晶層に印加される実効電圧を異なるものとする。この手法を用いると、 γ 特性の視角依存性が改善する。

40

【0042】

ここで、図7を参照しながら画素分割駆動を行った場合のVTカーブについて説明する。図7には、相対的に明るい副画素(明副画素)のVTカーブと、相対的に暗い副画素(暗副画素)のVTカーブが示されている。明副画素のVTカーブは、画素全体のVTカーブ(実線で示す)よりも低電圧寄りに現れているのに対し、暗副画素のVTカーブは、画素全体のVTカーブよりも高電圧寄りに現れている。図7に示す明副画素と暗副画素との

50

面積比は 1 : 1 であるため、画素全体としての V T カーブは、明副画素の V T カーブと暗副画素の V T カーブとの平均となる。なお、本明細書および図面において、例えば、明副画素と暗副画素との比が 1 : 1 である分割駆動のことを、「画素分割駆動 1 : 1」と呼ぶ。

【 0 0 4 3 】

図 8 に、通常駆動の V T カーブ、画素分割駆動 1 : 1 の V T カーブ、および画素分割駆動 1 : 2 の V T カーブを示す。図 8 から、通常駆動の場合と比較して、画素分割駆動の場合では、V T カーブの立ち上がりがなだらかになっていることがわかる。これは、明副画素の V T カーブが立ち上がる電圧を相対的に低くし、暗副画素の V T カーブが立ち上がる電圧を相対的に高くして、これらの電圧に差を設けたため、画素全体としての V T カーブの立ち上がりをなだらかにできたことが原因と考えられる。さらに、画素分割駆動 1 : 1 の場合よりも画素分割駆動 1 : 2 の場合のほうが、V T カーブの立ち上がりがなだらかになっていることから、明副画素に対する暗副画素の割合を大きくすれば、V T カーブがなだらかになることが分かる。なお、暗副画素に対する明副画素の割合を大きくすると、V T カーブが急峻に立ち上がる傾向が強くなるため、好ましくない。

10

【 0 0 4 4 】

なお、暗副画素の V T カーブの透過率も、最終的に明副画素の V T カーブの透過率に追いつくため、液晶パネルにおいて明るさのロスが生じることはない。

【 0 0 4 5 】

この画素分割駆動に、A C 焼き付きを低減するためのスリットを組み合わせて、V T カーブをなだらかにしつつ、明るさのロスを少なくできる形態を検討した。

20

【 0 0 4 6 】

明副画素に $L / S = 25 \mu m / 10 \mu m$ のスリット B を形成して、正面方向の V T カーブを計算した。なお、画素分割駆動の明副画素と暗副画素の面積比は 1 : 1 と 1 : 2 の 2 通りにした。図 9 に、スリットを有する 2 種類の画素分割駆動の V T カーブと、スリットを有し、画素を分割しない通常の駆動の V T カーブとを示す。スリットとしては、 $L / S = 25 \mu m / 10 \mu m$ のスリット B を形成した。図 9 からわかるように、画素分割を行わない通常駆動の場合には、明るさ（7 V 印加時の透過率）が、スリットを有さず画素分割駆動を行わない比較例（ref）よりも 30 % 以上低下しているが、画素分割駆動 1 : 1、1 : 2 の場合には、明るさのロスを改善することができている。例えば、画素分割駆動 1 : 2 の系では、比較例に対する明るさのロスを 12 % 程度にまで少なくすることができた。

30

【 0 0 4 7 】

図 10、11 は、スリットを有し、画素分割駆動を行う系における、階調と透過率（ ΔT ）との関係を示すグラフ図である。なお、スリットとしては、 $L / S = 25 \mu m / 10 \mu m$ のスリット B を形成した。図 10、11 に示す結果では、図 4 に示す通常駆動（画素分割駆動なし、 $L / S = 25 \mu m / 10 \mu m$ のスリット B）の場合と比較して、さらに A C 焼き付き（ ΔT ）が低減されていることが分かる。同じ階調、例えば 30 / 255 階調で見ると、通常駆動の場合には ΔT が約 105 % 以上であったのに対し、画素分割駆動 1 : 2 の場合には ΔT が約 103 % 程度にまで小さくなっている。

40

【 0 0 4 8 】

以上のように、画素分割駆動を行う液晶パネルにおいて、先に立ち上がる明副画素にスリットを設けることで、A C 焼き付きを低減できると共に、明るさのロスも抑えることが可能となる。

【 0 0 4 9 】

なお、暗副画素にスリットを設けてしまうと、充分高い電圧（例えば 7 V 程度）を印加しても暗副画素の V T カーブが明副画素の V T カーブに追いつかず、明るさをロスしてしまうため、好ましくない。すなわち、スリットは明副画素のみに設けることが好ましい。

【 0 0 5 0 】

例えば図 7 に示すように、明副画素の V T カーブは、実効電圧が 2 V 程度のときに立ち

50

上がり始めるのに対し、暗副画素のV Tカーブは、実効電圧が2.5ボルトを超えないと立ち上がり始めない。1画素としてのV Tカーブはこれら2つの副画素のV Tカーブの平均であり、そのV Tカーブの立ち上がりは、通常駆動時のV Tカーブの立ち上がりよりもなだらかになる。

【0051】

また、液晶層には、縦電界だけでなく、スリットに起因した斜め方向の電界（フリンジ電界）が生じる。このフリンジ電界の影響により、スリットを形成しない場合と比較して、スリット付近の液晶分子がそれ以外の領域よりも先に倒れ始める。すなわち、画素内のスリット付近の透過率は他の領域よりも高くなり、画素全体でみると、V Tカーブが立ち上がり始めるときの電圧の値が小さくなる結果、V Tカーブの立ち上がりがなだらかになる。

10

【0052】

（3次元シミュレーション）

次に、スリットを設けることによるAC焼き付きの低減を検証するため、3次元液晶配向シミュレーションを行った結果について説明する。

【0053】

図12および図13は、3次元液晶配向シミュレーションを行ったモデルの1画素の一例を示す図である。図12および図13(a)～(d)に示すように、シミュレーションには、4ドメインのV A T Nモードの液晶表示装置を用いた。図12には、T F T基板上の画素電極である透明電極（ITO電極）17と、実際に光が透過する表示領域16とが示されている。表示領域16の外周部は、C F（カラーフィルタ）基板側のB M（ブラックマトリクス）により光が遮光される。また、1画素として2行2列のマトリクス状に4つのドメイン12～15が配置し、それぞれのドメイン12～15には、スリット11a～11dが2本ずつ形成されている。スリット11a～11dとしては、図2(b)に示すスリットBを形成し、 $L/S = 24/8\mu m$ のものを用いた。図13(a)は、液晶パネルをパネル上面（上側基板（C F基板））側からみた図であり、図13(b)は、C F基板をC F面を上にした図である。

20

【0054】

配向膜としては、紫外線照射によって液晶分子のチルト角が発現する、所謂、光配向膜を用いた。光配向膜の配向処理は、基本的にストライプ状のマスクを用い、斜め方向から偏光紫外線を照射して行う。図13(a)、(b)において、実線の矢印はC F基板側の光配向膜の紫外線照射方向を示し、破線の矢印はT F T基板側の光配向膜の紫外線照射方向を示している。このように、紫外線照射方向が互いに90°異なる2枚の光配向膜を上下基板に貼り合わせる。

30

【0055】

図13(c)において、実線の矢印はC F基板側のチルト方向を示し、破線の矢印はT F T基板側のチルト方向を示す。本実施形態で用いた光配向膜は紫外線照射方向とチルト方向とが互いに逆方向となる。

【0056】

図13(c)に示すように、閾値以上の電圧を印加すると、液晶層の厚さ方向における中央付近の液晶分子20が、上下基板の配向処理方向をちょうど2等分する方位に倒れる。また、図13(c)に示すように、隣接するドメインの境界には、暗い輝度の線21（暗線と称する）が発生する。図13(d)は、閾値電圧以上の電圧印加時における配向状態を顕微鏡で観察した画像を示す図であり、暗線21が現れた状態を示す。

40

【0057】

このシミュレーションでは、画素分割駆動は考慮せず、通常駆動を想定した。また、計算を簡単化すべく、1画素の1つのドメインのみを取り出してモデルを立てて、計算を行った。実際に3次元シミュレーションを実施したのは、図14(a)に示す $56\mu m \times 67.2\mu m$ の領域である。比較例（ref）は、同サイズの領域でスリットを有しないものとした。また、計算に時間がかかることと、およびAC焼き付きが顕著なのは閾値付

50

近とそれを少し超えた階調領域であることに鑑み、0 Vから3.5 Vの電圧範囲でシミュレーションを実施した。ただし、スリットを形成することによる透過率のロス の程度を評価するために、7 Vの電圧を印加した時の透過率のみ別に計算した。また、初期のチルト角（プレチルト角）を89.0°、焼き付いた時のチルト角を88.9°として計算を行った。

【0058】

表1は、図14(a)に示す領域に7 Vの電圧を印加した時の透過率比および透過率を計算した結果を示す。なお、透過率比は、比較例(ref)を100とした場合の相対的な値であり、透過率は空気を100とした場合の透過率である。表1には、スリットBを有する領域（サンプルBと呼ぶ）の計算結果だけでなく、比較のため、スリットA、Cを有する領域（それぞれサンプルA、Cと呼ぶ）の計算結果も示す。サンプルB（L/S = 24 μm / 8 μm）では、スリットなしの場合（ref）と比べて透過率を30%程度ロスする。これは、先に計算した2次元計算結果（図9に示す）の値と同等である。

【0059】

【表1】

	L / S	透過率比	透過率 (Air = 100)
スリットA	L 24 / S 8	58.5	0.210525
スリットB	L 24 / S 8	69.4	0.249723
スリットC	L 24 / S 8	64.8	0.233261
比較例	スリット無し	100.0	0.359800

【0060】

図14(b)に、AC焼き付きが生じていないとき（プレチルト角89.0°）の、比較例(ref)およびサンプルBのVTカーブの計算結果を示す。図14(b)における縦軸は、比較例(ref)に7 Vの電圧を印加した場合の透過率を100とした場合の数値を示している。図14(b)に示す計算結果を対数にしたものを図14(c)に示す。図14(c)から明らかなように、スリットを設けることにより、VTカーブの立ち上がりがなだらかになっていることが計算でも確認された。

【0061】

図14(d)における縦軸のΔTは、AC焼き付きが生じていない場合（プレチルト角89.0°）の透過率を、AC焼き付きが生じている場合（チルト角88.9度）の透過率で割った値の百分率を示す。図14(d)に示す結果から、より実際の液晶パネルに近い状態の3次元計算でも、サンプルBのAC焼き付きは比較例(ref)の焼き付きと比べて約1/3以下に抑えられることが分かった。

【0062】

さらに、1ドメイン内における3次元の輝度マップについて図15を参照しながら説明する。図15に、比較例(ref)およびサンプルBに1.5 Vから3.0 Vの電圧を印加した時の輝度マップを示す。

【0063】

なお、電圧無印加時の輝度マップも計算し、スリットを設けても光漏れが生じないことを確認した。これにより、コントラストは低下しないことが確認できた。

【0064】

次に、1.5 Vから3.0 Vの電圧範囲における輝度変化であるが、比較例(ref)では、輝度マップが単調に明るくなっている。すなわち、1.5 Vの電圧印加時には、全面黒表示のままであり、3.0 Vの電圧を印加したときには、全面が一様に明るくなっている。これに対し、サンプルBでは、1.5 V印加時に、すでにスリットエッジ付近が明るくなっている。これは、スリット付近の液晶分子が、スリットエッジの斜め電界（フリンジ電界）の影響を受けて倒れたことが原因と考えられる。印加電圧の値を大きくしてい

くと、スリットから離れた領域は比較例 (r e f) と同様に明るくなるが、スリットの内側および周囲の液晶分子 (T F T 基板または C F 基板側からみてスリットの内側および周囲に配置する液晶分子) の動きは制限され、スリットの内側および周囲は暗いままである。また、印加電圧を 7 V まで大きくしても、スリットの内側および周囲は暗いままであり、白輝度が低下することがわかった。

【 0 0 6 5 】

以上で述べた結果から、サンプル B では、比較例 (r e f) よりも先に透過率が上昇し始めるが、印加する電圧が大きくなると透過率の上昇度合いが少なくなる。この結果、V T カーブの閾値付近の立ち上がりがなだらかになることが計算上でも示された。そして、V T カーブの閾値付近の立ち上がりがなだらかになることにより、A C 焼き付きが低減される。

10

【 0 0 6 6 】

なお、従来の M V A 型液晶表示装置においては、スリットおよびリブに起因する輝度の低下が問題となっていた。本実施形態では、スリットを形成するが、リブを形成する必要はなく、また、スリットは、画素電極および共通電極のうちのいずれか一方に形成すればよい。したがって、本実施形態における輝度の低下の度合いは M V A 型液晶表示装置における輝度の低下の度合いよりも小さく、本実施形態における輝度の低下の影響は小さい。

【 0 0 6 7 】

なお、上述の説明では、4 ドメイン V A T N モードを有する液晶表示装置を示したが、本発明は、V A モード以外のモードに適用してもよいし、4 ドメイン V A T N モード以外のモードに適用してもよい。また、必ずしも光配向膜を有していなくてもよい。また、本発明の液晶表示装置は、かならずしも T F T を有していなくてもよい。

20

【 0 0 6 8 】

例えば、本発明の液晶表示装置は、一般的な E C B (E l e c t r i c a l l y C o n t r o l l e d B i r e f r i n g e n c e) モードや C P A (C o n t i n u o u s P i n w h e e l A l i g n m e n t) モードなどにも適用することができる。なお、C P A モードとは、画素電極に非中実部 (導電層が無い部分、開口部) を設け、電圧印加時に画素電極の非中実部のエッジ部に生成される斜め電界を用いて、放射状傾斜配向を形成するモードのことをいう (特開 2 0 0 2 - 2 0 2 5 1 1 号公報) 。

【 産業上の利用可能性 】

30

【 0 0 6 9 】

本発明の液晶表示装置は、A C 焼き付きが改善された良好な表示特性が得られる点で、産業上の利用可能性は高い。

【 図面の簡単な説明 】

【 0 0 7 0 】

【 図 1 】 (a) 、 (b) は、本発明による実施形態の液晶表示装置を示す上面図および断面図である。

【 図 2 】 (a) ~ (d) は、液晶層に電圧が印加されたときに液晶分子が傾斜する方向と、スリットの伸びる方向との関係を模式的に示す図である。

【 図 3 】 (a) ~ (c) は、それぞれ、スリット A ~ C を有する系を用いたシミュレーション結果を示している。

40

【 図 4 】スリット B を有する系において、階調と ΔT との関係を示すグラフ図である。

【 図 5 】スリット B を有する系を用い、正面方向の V T カーブを計算した結果を示すグラフ図である。

【 図 6 】画素分割駆動を説明するための図である。

【 図 7 】明副画素の V T カーブと暗副画素の V T カーブを示す図である。

【 図 8 】通常駆動の V T カーブ、画素分割駆動 1 : 1 の V T カーブ、および画素分割駆動 1 : 2 の V T カーブを示す図である。

【 図 9 】スリットを有する 2 種類の画素分割駆動の V T カーブと、スリットを有し、画素を分割しない通常の駆動の V T カーブとを示す図である。

50

【図 1 0】スリットを有し、画素分割駆動を行う系における、階調と透過率 (ΔT) との関係を示すグラフ図である。

【図 1 1】スリットを有し、画素分割駆動を行う系における、階調と透過率 (ΔT) との関係を示すグラフ図である。

【図 1 2】3 次元液晶配向シミュレーションを行ったモデルの 1 画素の一例を示す図である。

【図 1 3】(a) ~ (c) は、3 次元液晶配向シミュレーションを行ったモデルの 1 画素の一例を示す図であり、(d) は閾値電圧以上の電圧印加時における配向状態を顕微鏡で観察した画像を示す図である。

【図 1 4】(a) は液晶パネルのうち実際にシミュレーションを行った領域を示す図であり、(b) は A C 焼き付きが生じていないとき (プレチルト角 89.0°) の、比較例 (r e f) およびサンプル B の V T カーブの計算結果を示す図であり、(c) は (b) に示す計算結果を対数表示した図であり、(d) は A C 焼き付きが生じていない場合 (プレチルト角 89.0°) の透過率を、A C 焼き付きが生じている場合 (チルト角 88.9°) の透過率で割った値の百分率を示す図である。

【図 1 5】1 ドメイン内における 3 次元の輝度マップを示す図である。

【図 1 6】(a)、(b) は、A C 焼き付きにより起こる現象を説明するための図である。

【符号の説明】

【 0 0 7 1 】

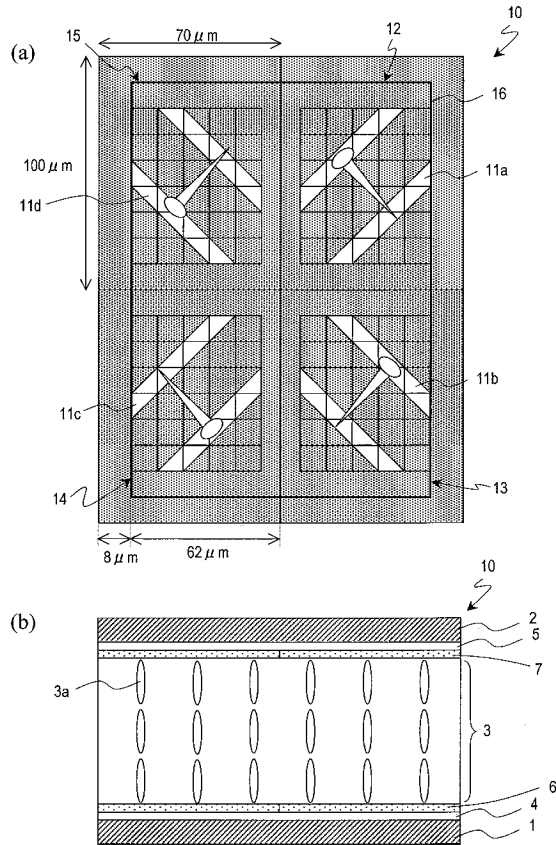
- 1 第 1 基板
- 2 第 2 基板
- 3 液晶層
- 3 a 液晶分子
- 4 第 1 電極
- 5 第 2 電極
- 1 0 画素
- 1 1 スリット
- 1 2 ~ 1 5 ドメイン
- 1 6 表示領域
- 1 7 透明電極

10

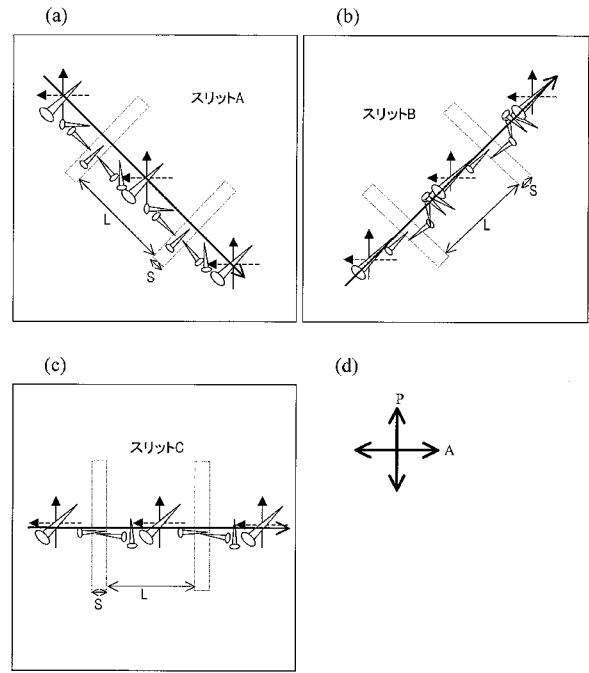
20

30

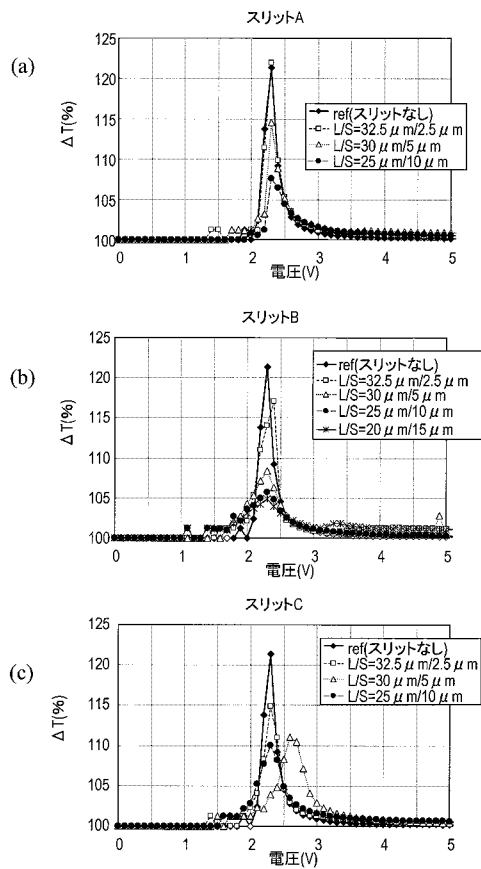
【図 1】



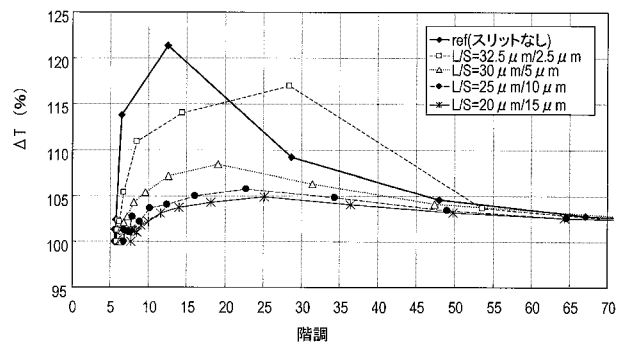
【図 2】



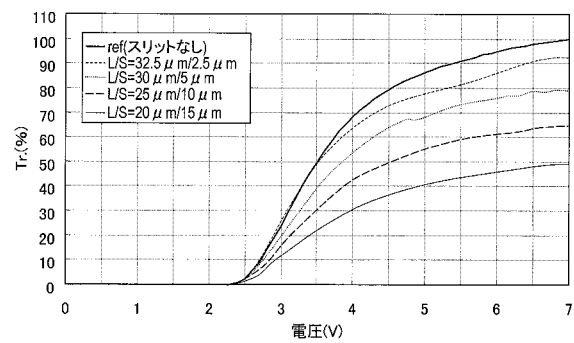
【図 3】



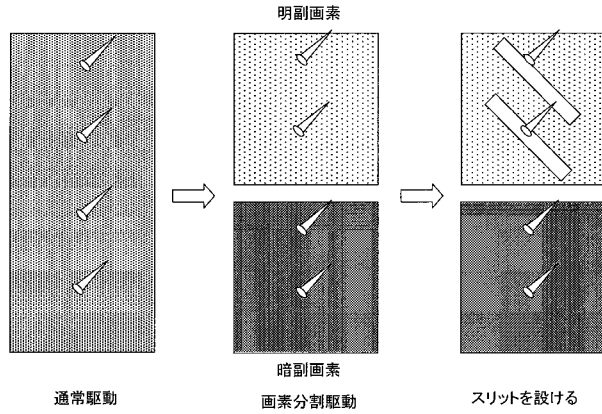
【図 4】



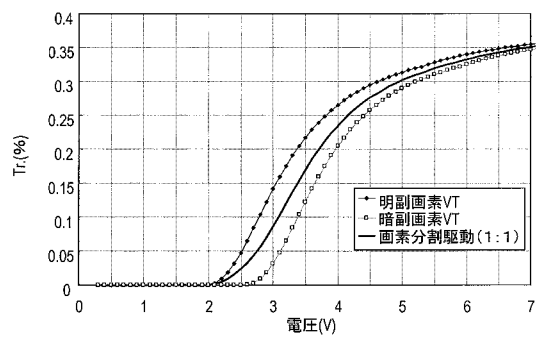
【図 5】



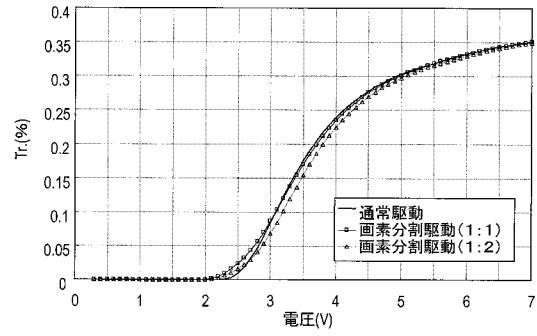
【図 6】



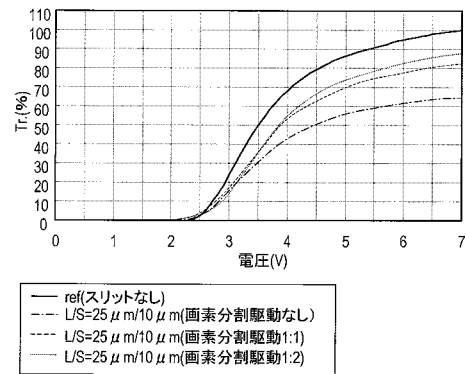
【図 7】



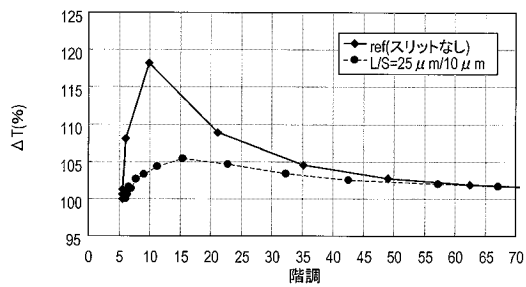
【図 8】



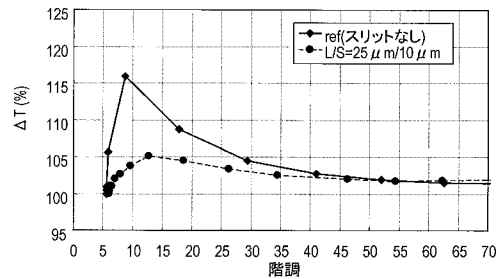
【図 9】



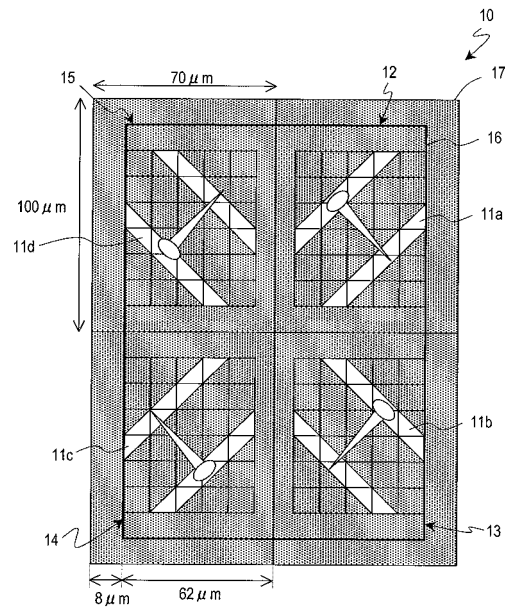
【図 10】



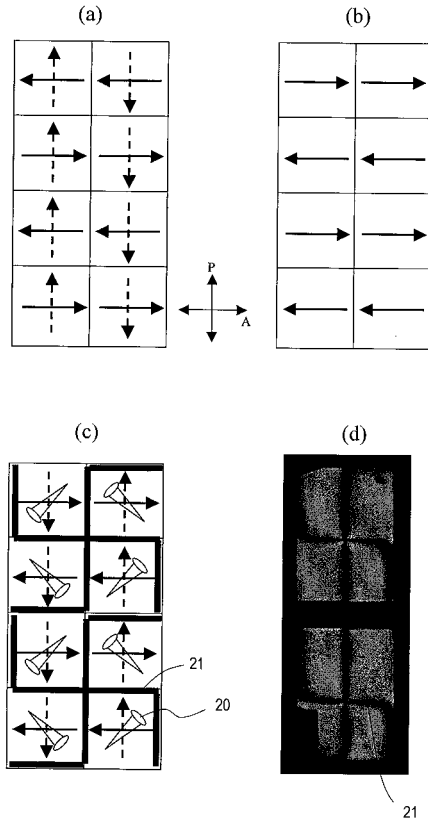
【図 11】



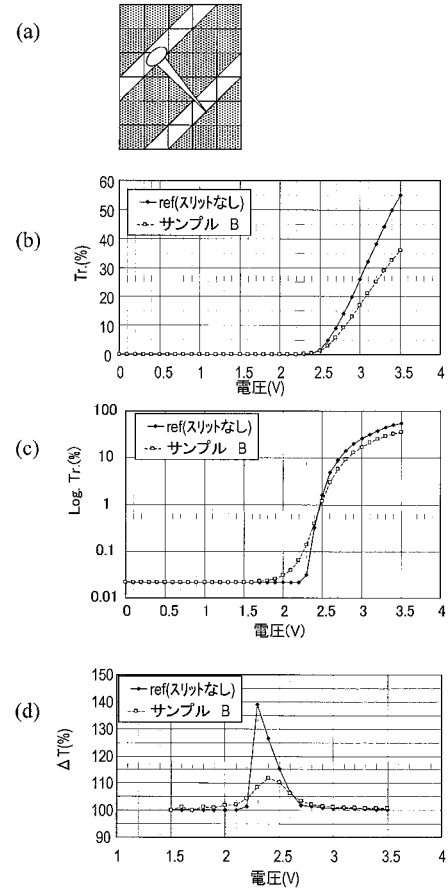
【図 12】



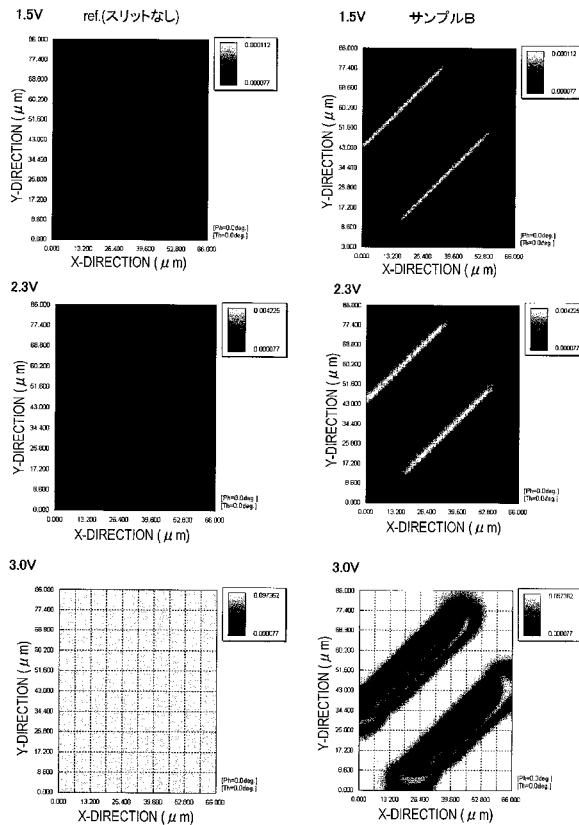
【図 13】



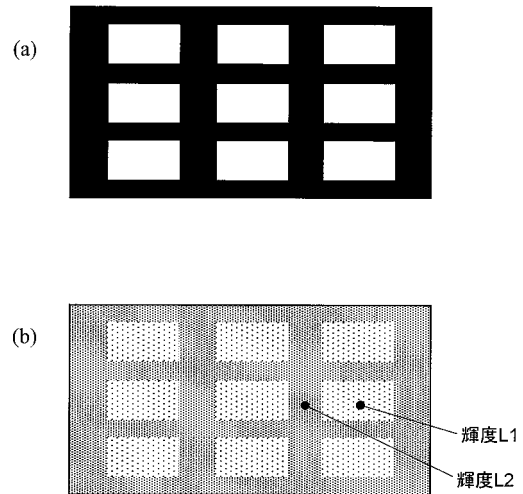
【図 14】



【図 15】



【図 16】



专利名称(译)	液晶表示装置		
公开(公告)号	JP2009080197A	公开(公告)日	2009-04-16
申请号	JP2007247947	申请日	2007-09-25
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	井上 威一郎 宫地 弘一		
发明人	井上 威一郎 宫地 弘一		
IPC分类号	G02F1/1343 G02F1/1337		
FI分类号	G02F1/1343 G02F1/1337.505		
F-TERM分类号	2H090/KA07 2H090/LA01 2H090/MA01 2H090/MA07 2H090/MA11 2H090/MA15 2H090/MB12 2H090/MB14 2H092/GA13 2H092/GA14 2H092/JB05 2H092/NA01 2H092/PA02 2H092/QA09 2H290/AA35 2H290/AA37 2H290/BA07 2H290/BA12 2H290/BA53 2H290/BA66 2H290/BB44 2H290/BB46 2H290/BB55 2H290/BC01 2H290/BF13 2H290/BF24 2H290/BF25 2H290/CA42 2H290/DA01		
代理人(译)	奥田诚治		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其AC图像残留很少。本发明的液晶显示装置具有彼此相对的第一基板和第二基板。此外，布置多个像素10，并且多个像素10中的每个包括设置在第一基板1和第二基板2之间的垂直取向型液晶层3和第一基板1的液晶层。它具有设置在第二基板2的3侧的第一电极4和设置在第二基板2的液晶层3侧的第二电极5。液晶层3具有小于90°的预倾斜角，并且第一电极4和第二电极5中的至少一个具有至少一个狭缝11。[选型图]图1

