

(19) 日本国特許庁 (JP)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2008-40291

(P2008-40291A)

(43) 公開日 平成20年2月21日 (2008.2.21)

(51) Int.Cl.	F I	テーマコード (参考)
G O 2 F 1/1343 (2006.01)	G O 2 F 1/1343	2 H 0 9 2
H O 1 L 29/786 (2006.01)	H O 1 L 29/78 6 1 2 C	5 F 1 1 0

審査請求 未請求 請求項の数 15 O L (全 18 頁)

(21) 出願番号	特願2006-216510 (P2006-216510)	(71) 出願人	304053854 エプソンイメージングデバイス株式会社 長野県安曇野市豊科田沢6925
(22) 出願日	平成18年8月9日 (2006.8.9)	(74) 代理人	100095728 弁理士 上柳 雅誉
		(74) 代理人	100127661 弁理士 宮坂 一彦
		(72) 発明者	堀口 正寛 東京都港区浜松町二丁目4番1号 三洋エ プソンイメージングデバイス株式会社内
		(72) 発明者	金子 英樹 東京都港区浜松町二丁目4番1号 三洋エ プソンイメージングデバイス株式会社内

最終頁に続く

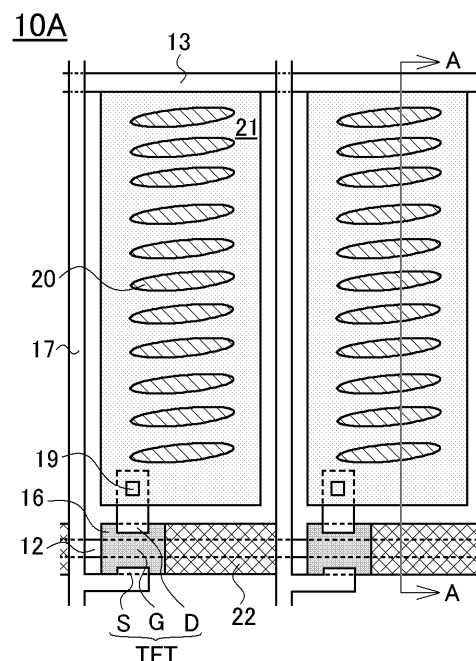
(54) 【発明の名称】 横電界方式の液晶表示パネル

(57) 【要約】

【課題】 走査線に印加される電圧に起因する焼き付き防止手段を備えた横電界方式、つまり IPS モードないし FFS モードの液晶表示パネルを提供すること。

【解決手段】 平行に設けられた複数の走査線 1 2 及び共通配線 1 3 と、前記走査線 1 2 と直交する方向に設けられた複数の信号線 1 7 と、複数の前記走査線 1 2 及び信号線 1 7 で区画された領域に形成された共通電極 1 4 及び画素電極 2 1 と、を有する横電界方式の液晶表示パネルにおいて、前記走査線 1 7 上の絶縁膜の表面の少なくとも一部は導電性材料からなるシールド電極 2 2 により被覆されていることを特徴とする。

【選択図】 図 1



【特許請求の範囲】**【請求項 1】**

平行に設けられた複数の走査線及びコモン配線と、前記走査線と直交する方向に設けられた複数の信号線と、複数の前記走査線及び信号線で区画された領域に形成された共通電極及び画素電極と、を有する横電界方式の液晶表示パネルにおいて、

前記走査線上の絶縁膜の表面には導電性材料からなるシールド電極が形成されていることを特徴とする横電界方式の液晶表示パネル。

【請求項 2】

前記シールド電極は前記共通電極に電氣的に接続されていることを特徴とする請求項 1 に記載の横電界方式の液晶表示パネル。

10

【請求項 3】

前記画素電極の前記シールド電極側の一部には切り欠き部が設けられ、前記シールド電極は前記切り欠き部の絶縁膜上にまで延在され、前記切り欠き部に設けられたコンタクトホールを介して前記共通電極と電氣的に接続されていることを特徴とする請求項 2 に記載の横電界方式の液晶表示パネル。

【請求項 4】

前記シールド電極は前記信号線に電氣的に接続されていることを特徴とする請求項 1 に記載の横電界方式の液晶表示パネル。

【請求項 5】

前記シールド電極は、前記走査線上の絶縁膜の表面を前記走査線及び信号線の交差位置まで延在され、前記交差位置に設けられたコンタクトホールを介して前記信号線と電氣的に接続されていることを特徴とする請求項 4 に記載の横電界方式の液晶表示パネル。

20

【請求項 6】

前記シールド電極は前記画素電極と同じ材料で形成されていることを特徴とする請求項 1 に記載の横電界方式の液晶表示パネル。

【請求項 7】

前記共通電極は前記走査線及び信号線で区画された領域内に櫛歯状に形成され、前記画素電極は前記櫛歯状に形成された共通電極の周囲を挟むように同じく櫛歯状に形成されていることを特徴とする請求項 1 に記載の横電界方式の液晶表示パネル。

【請求項 8】

30

前記共通電極は前記走査線及び信号線で区画された領域を覆うように形成され、前記画素電極は前記共通電極上に絶縁膜を介して形成されるとともに互いに平行な複数のスリットが設けられていることを特徴とする請求項 1 に記載の横電界方式の液晶表示パネル。

【請求項 9】

前記櫛歯状の共通電極及び画素電極あるいは前記複数のスリットは、前記走査線又は信号線に対して傾いた方向に設けられていることを特徴とする請求項 7 又は 8 に記載の横電界方式の液晶表示パネル。

【請求項 10】

前記櫛歯状の共通電極及び画素電極は、前記走査線及び信号線で区画された領域内の前記共通電極及び画素電極の延在方向の左右で互いに異なる方向に傾けて設けられていることを特徴とする請求項 7 に記載の横電界方式の液晶表示パネル。

40

【請求項 11】

前記コモン配線は前記複数の走査線間に設けられ、前記複数のスリットは前記コモン配線の両側で互いに異なる方向に傾けて設けられていることを特徴とする請求項 8 に記載の横電界方式の液晶表示パネル。

【請求項 12】

前記コモン配線の両側に設けられたスリットの数はいずれの側でも同一であることを特徴とする請求項 11 に記載の横電界方式の液晶表示パネル。

【請求項 13】

前記コモン配線に最も近接する両側のスリットの端部は前記コモン配線上で結合されて

50

いることを特徴とする請求項 1 又は 1 2 に記載の横電界方式の液晶表示パネル。

【請求項 1 4】

前記走査線には前記信号線との交差位置の近傍にスイッチング素子としての薄膜電界効果トランジスタが設けられ、前記シールド電極は前記薄膜電界効果トランジスタの表面を除いた前記走査線に設けられていることを特徴とする請求項 1 に記載の横電界方式の液晶表示パネル。

【請求項 1 5】

前記信号線は、前記走査線と直交する方向にクランク状に設けられており、前記複数の共通電極及び画素電極はデルタ配置されていることを特徴とする請求項 1 ～ 1 4 のいずれかに記載の横電界方式の液晶表示パネル。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、IPS (In-Plane Switching) モードないしフリンジ・フィールド・スイッチング (Fringe Field Switching: 以下、「FFS」という。) モード等の横電界方式の液晶表示パネルに関し、特に走査線に印加される電圧に起因する焼き付き防止手段を備えた IPS モードないし FFS モードの液晶表示パネルに関する。

【背景技術】

【0002】

近年、情報通信機器のみならず一般の電気機器においても液晶表示パネルが多く利用されている。従来から多く用いられている液晶表示パネルは、表面に電極等が形成された一対のガラス等からなる基板と、この一対の基板間に形成された液晶層と、からなり、両基板上の電極に電圧が印加されることにより、液晶を再配列させて光の透過率を変えることにより種々の映像を表示する、言わば縦電界方式ともいふべきものである。このような縦電界方式の液晶表示パネルは、TN (Twisted Nematic) モードやVA (Vertical Alignment) モードのものが存在するが、視野角が狭いという問題点が存在するため、MVA (Multidomain Vertical Alignment) モード等種々の改良された縦電界方式の液晶表示パネルが開発されている。

20

【0003】

一方、上述の縦電界方式の液晶表示パネルとは異なり、一方の基板にのみ電極を備えた横電界方式と言うべき液晶表示パネルも、IPS モードの液晶表示パネルとして知られている (下記特許文献 1 及び 2 参照)。ここではこの IPS モードの液晶表示パネルの動作原理を図 7 ～ 図 9 を用いて説明する。なお、図 7 は IPS モードの液晶表示パネルの 1 画素分の模式平面図であり、図 8 は図 7 の D - D 線に沿った断面図であり、また図 9 は図 7 の E - E 線に沿った断面図である。

30

【0004】

この IPS モードの液晶表示パネル 50 は、アレイ基板 AR とカラーフィルタ基板 CF とを備えている。アレイ基板 AR は、第 1 の透明基板 51 の表面にそれぞれ平行に複数の走査線 52 及びコモン配線 53 が設けられ、これら走査線 52 及びコモン配線 53 に直交する方向に複数の信号線 54 が設けられている。そして、各画素の中央部にコモン配線 53 から帯状に、図 7 においては例えば櫛歯状の対向電極 (「共通電極」ともいわれる) 55 が設けられ、この対向電極 55 の周囲を挟むように同じく櫛歯状の画素電極 56 が設けられており、この画素電極 56 の表面は例えば窒化硅素からなる保護絶縁膜 57 及びポリイミド等からなる配向膜 58 によって被覆されている。

40

【0005】

そして、走査線 52 と信号線 54 との交差点近傍にはスイッチング素子としての TFT (Thin Film Transistor: 薄膜電界効果トランジスタ) が形成されている。この TFT は、走査線 52 と信号線 54 との間に半導体層 59 が配置され、半導体層 59 上の信号線部分が TFT のソース電極 S を構成し、半導体層 59 の下部の走査線部分がゲート電極 G を構成し、また、半導体層 59 の一部分と重なる画素電極 56 の部分がドレイン電極 D を構

50

成している。

【 0 0 0 6 】

また、カラーフィルタ基板 C F は、第二の透明基板 6 0 の表面にカラーフィルタ層 6 1、オーバーコート層 6 2 及び配向膜 6 3 が設けられた構成を有している。そして、アレイ基板 A R の画素電極 5 6 及び対向電極 5 5 とカラーフィルタ基板 C F のカラーフィルタ層 6 1 側とが互いに対向するようにアレイ基板 A R 及びカラーフィルタ基板 C F を対向させ、その間に液晶 L C を封入するとともに、両基板のそれぞれ外側に偏光板 6 4 及び 6 5 を偏光方向が互いに直交する方向となるように配置することにより、I P S モードの液晶表示パネル 5 0 が形成される。

【 0 0 0 7 】

この I P S モードの液晶表示パネル 5 0 は、図 8 及び図 9 に示したように、画素電極 5 6 と対向電極 5 5 との間に電界を形成すると、水平方向に配向していた液晶が水平方向に旋回することによりバックライトからの入射光の透過量を制御することができるようになる。この I P S モードの液晶表示パネル 5 0 は、広視野角で、高コントラストであるという長所があるが、対向電極 5 5 がコモン配線 5 3 ないし走査線 5 2 と同じ金属材料で形成されるために開口率及び透過率が低く、又、視角による色変化があるという問題点が存在する。

【 0 0 0 8 】

このような I P S モードの液晶表示パネルの低開口率及び低透過率という問題点を解決するために、F F S モードの液晶表示パネルが開発されている（下記特許文献 3 及び 4 参照）。この F F S モードの液晶表示パネルの動作原理を図 1 0 ~ 図 1 2 を用いて説明する。なお、図 1 0 は F F S モードの液晶表示パネルの 1 画素分の模式平面図であり、図 1 1 は図 1 0 の F - F 線に沿った断面図であり、また、図 1 2 は図 1 0 の G - G 線に沿った断面図である。

【 0 0 0 9 】

この F F S モードの液晶表示パネル 7 0 A は、アレイ基板 A R とカラーフィルタ基板 C F とを備えている。アレイ基板 A R は、第 1 の透明基板 7 1 の表面にそれぞれ平行に複数の走査線 7 2 及びコモン配線 7 3 が設けられ、これら走査線 7 2 及びコモン配線 7 3 に直交する方向に複数の信号線 7 4 が設けられている。そして、走査線 7 2 及び信号線 7 4 で区画された領域のそれぞれを覆うようにコモン配線 7 3 に接続された I T O (Indium Tin Oxide) 等からなる透明材料で形成された共通電極（「対向電極」ともいわれる）7 5 が設けられ、この共通電極 7 5 の表面にゲート絶縁膜 7 6 を介してストライプ状に複数のスリット 7 7 A が形成された I T O 等の透明材料からなる画素電極 7 8 A が設けられている。そして、この画素電極 7 8 A 及び複数のスリット 7 7 A の表面は配向膜 8 0 により被覆されている。

【 0 0 1 0 】

そして、走査線 7 2 と信号線 7 4 との交差位置の近傍にはスイッチング素子としての T F T が形成されている。この T F T は、走査線 7 2 の表面に半導体層 8 1 が配置され、半導体層 8 1 の表面の一部を覆うように信号線 7 4 の一部が延在されて T F T のソース電極 S を構成し、半導体層 8 1 の下部の走査線部分がゲート電極 G を構成し、また、半導体層 8 1 の一部分と重なる画素電極 7 8 A の部分がドレイン電極 D を構成している。

【 0 0 1 1 】

また、カラーフィルタ基板 C F は、第二の透明基板 8 2 の表面にカラーフィルタ層 8 3、オーバーコート層 8 4 及び配向膜 8 5 が設けられた構成を有している。そして、アレイ基板 A R の画素電極 7 8 A 及び共通電極 7 5 とカラーフィルタ基板 C F のカラーフィルタ層 8 3 とが互いに対向するようにアレイ基板 A R 及びカラーフィルタ基板 C F を対向させ、その間に液晶 L C を封入するとともに、両基板のそれぞれ外側に偏光板 8 6 及び 8 7 を偏光方向が互いに直交する方向となるように配置することにより、F F S モードの液晶表示パネル 7 0 A が形成される。

【 0 0 1 2 】

10

20

30

40

50

この F F S モードの液晶表示パネル 7 0 A は、画素電極 7 8 A と共通電極 7 5 の間に電界を形成すると、図 1 1 及び図 1 2 に示したように、この電界は画素電極 7 8 A の両側で共通電極 7 5 に向かうため、スリット 7 7 A に存在する液晶だけでなく画素電極 7 8 A 上に存在する液晶も動くことができる。そのため、F F S モードの液晶表示パネル 7 0 A は、I P S モードの液晶表示パネル 5 0 よりも広視野角かつ高コントラストであり、更に高透過率であるため明るい表示が可能となるという特徴を備えている。加えて、F F S モードの液晶表示パネル 7 0 A は、I P S モードの液晶表示パネル 5 0 よりも平面視で画素電極 7 8 A と共通電極 7 5 との重複面積が大きいことにより大きな保持容量が副次的に生じ、別途補助容量線を設ける必要がなくなるという長所も存在する。

【 0 0 1 3 】

なお、F F S モードの液晶表示パネルにおいては、I P S モードの液晶表示パネルの場合と同様に、表示特性上、ラビング方向は信号線と直交するのがよく、また画素電極とラビング方向とは微小角度の傾きを設けた方がよいことから、図 1 3 に示した F F S モードの液晶表示パネル 7 0 B のように画素電極 7 8 B に設けるストライプ状のスリット 7 7 B を走査線 7 2 ないしコモン配線 7 3 に対して傾いた構造とすることが行われており、同じく、視角によって色変化が認められなくなるようにするため、図 1 4 に示した F F S モードの液晶表示パネル 7 0 C のように、画素電極 7 8 C に設けるストライプ状のスリット 7 7 C を「く」字状となるように配置してデュアルドメイン化することも行われている。また、図 1 5 に示した F F S モードの液晶表示パネル 7 0 D のように、信号線 7 2 に対向する部分に設けられるカラーフィルタ基板のブラックマトリクスが直線状とならないようにし、ブラックマトリクスが目立たない画像表示に適したものとするために、信号線 7 2 を走査線 7 4 と直交する方向にクランク状に設けて複数の共通電極及び画素電極 7 8 D をデルタ配置とすることも行われている。

【 0 0 1 4 】

なお、図 1 3 及び図 1 4 に示した F F S モードの液晶表示パネル 7 0 B 及び 7 0 C は図 1 0 に示した F F S モードの液晶表示パネル 7 0 A とは画素電極 7 8 B 及び 7 8 C に設けるスリット 7 7 B 及び 7 7 C の傾きが相違するのみであり、更に、図 1 5 に示した F F S モードの液晶表示パネル 7 0 D は、図 1 0 に示した F F S モードの液晶表示パネル 7 0 A とは画素電極 7 8 D に設けるスリット 7 7 D の傾き及び複数の共通電極及び画素電極 7 8 D をデルタ配置とした点が相違するのみであるので、図 1 0 に示した F F S モードの液晶表示パネル 7 0 A と同一の構成部分については同一の参照符号を付与してその詳細な説明は省略する。

【 0 0 1 5 】

なお、図 7 に示した I P S モードの液晶表示パネル 5 0 においても、上述した F F S モードの液晶表示パネル 7 0 B、7 0 C と同様、図 1 6 に示す I P S モードの液晶表示パネル 5 0 B のように、配向膜のラビング方向を信号線 5 4 と直交させ、画素電極 5 5 B 及び対向電極 5 6 B とラビング方向とに微小角度の傾きを設けるようにすると、表示品質が向上し、図 1 7 に示す I P S モードの液晶表示パネル 5 0 C のように、画素電極 5 5 C 及び対向電極 5 6 C をその延在方向の左右で異なる方向に傾けて配置することでデュアルドメイン化することで、視角によって色変化が認められなくなるようにすることもできる。また、ここでは図示を省略するが、このような I P S モードの液晶表示パネル 5 0、5 0 B、5 0 C を図 1 5 で示す F F S モードの液晶表示パネル 7 0 D のように複数の画素電極 5 5、5 5 A、5 5 B 及び対向電極 5 6、5 6 A、5 6 B をデルタ配置にしてブラックマトリクスが目立たない画素表示とすることも可能である。なお、図 1 6 及び図 1 7 に示す I P S モードの液晶表示パネル 5 0 B、5 0 C は、図 7 に示す I P S モードの液晶表示パネル 5 0 と画素電極 5 5 B、5 5 C 及び対向電極 5 6 B、5 6 C の傾きが相違するのみであるので、図 7 に示した I P S モードの液晶表示パネル 5 0 と同一の構成部分については同一の参照符号を付してその詳細な説明は省略する。

【特許文献 1】特開平 1 0 - 3 1 9 3 7 1 号公報（段落 [0 0 0 5]、[0 0 5 3]、[0 0 6 5] ~ [0 0 7 7]、図 2、図 5、図 6）

10

20

30

40

50

【特許文献2】特開2002-131767号公報（特許請求の範囲、段落[0006]～[0009]、[0018]～[0077]、図1、図3）

【特許文献3】特開2002-14363号公報（特許請求の範囲、段落[0002]～[0010]、[0019]～[0026]、図1、図2）

【特許文献4】特開2002-244158号公報（特許請求の範囲、段落[0002]～[0013]、[0023]～[0032]、図1～図4）

【発明の開示】

【発明が解決しようとする課題】

【0016】

上述のように、FFSモードの液晶表示パネルは、IPSモードの液晶表示パネルよりも広視野角かつ高コントラストであるとともに、高透過率であるため明るい表示が可能となり、更に低電圧駆動ができるとともにより大きな保持容量が副次的に生じるために別途補助容量線を設けなくても表示画質が良好となるという特徴を備えている。

10

【0017】

ところで、液晶表示パネルは長時間使用すると焼き付き現象が生じることが知られており、係る点はIPSモードの液晶表示パネルの場合においてもFFSモードの液晶表示パネルの場合においても同様である。しかしながら、上述のような従来のFFSモードの液晶表示パネルにおいては、この焼き付き現象が従来のIPSモードの液晶表示パネルに比すると大きく表れることが見出された。発明者等は、このFFSモードの液晶表示パネルにおいて焼き付き現象がIPSモードの液晶表示パネルの場合よりも大きく表れる原因について種々検討を重ねた結果、走査線に印加される大きな電圧信号に基づいて発生する電界はその近傍の液晶の配向に影響を及ぼすが、画素電極から液晶へ向かう電気力線の経路と液晶から走査線へ向かう電気力線の経路が、IPSモードの液晶表示パネルの場合は対称であるのに対し、FFSモードの液晶表示パネルの場合は非対称であることがその一因であると推定された。

20

【0018】

すなわち、IPSモード及びFFSモードの液晶表示パネルにおいては、走査線配線に印加される電圧は所定の画素の非選択状態においては約-10Vであり、選択状態においては約+15Vであって、所定の画素が選択される時間は非常に短いために、約-10Vの直流電圧が長時間に亘って印加される。しかしながら、IPSモードの液晶表示パネルの場合、図9の記載から明らかなように、画素電極56から走査線52に向かう電気力線E1は、画素電極56、保護絶縁膜57及び配向膜58を経て液晶層LCに入り、液晶層LCから配向膜58、保護絶縁膜57を経て走査線52に至るため、画素電極56から液晶層LCへ至るまでの電気力線の経路と液晶層LCから走査線52へ至るまでの電気力線の経路とは対称となっている。

30

【0019】

これに対し、FFSモードの液晶表示パネルの場合、図12の記載から明らかなように、画素電極78Aから走査線72に向かう電気力線E2は、画素電極78Aから配向膜80を経て液晶層LCに入り、液晶層LCから配向膜80及びゲート絶縁膜76を経て走査線72に至るため、画素電極78Aから液晶層LCへ至るまでの電気力線の経路と液晶層LCから走査線72へ至るまでの電気力線の経路とは非対称となっている。そのため、FFSモードの液晶表示パネルは、IPSモードの液晶表示パネルの場合よりも画素電極ないしその表面の配向膜は走査線72に印加される信号に起因する直流電界によって不可逆的影響を受けやすくなり、これがIPSモードの液晶表示パネルよりも焼き付き現象が大きく表れる原因となっているものと推定される。

40

【0020】

本発明者等は、このようなFFSモードの液晶表示パネルの焼き付きの問題点を低減すべく種々検討を重ねた結果、画素電極から液晶層へ至るまでの電気力線の経路と液晶層から走査線へ至るまでの電気力線の経路を対称とすることはFFSモードの液晶表示パネルの動作原理からして困難であるが、走査線に印加される高電圧の信号に基づく直流電界が

50

その近傍の液晶に印加されないようにすることにより F F S モードの液晶表示パネルの焼き付き現象を低減させることができるだけでなく、I P S モードの液晶表示パネルにおいても焼き付きを低減させることができることを見出し、本発明を完成するに至ったのである。

【 0 0 2 1 】

なお、上記特許文献 2 には、I P S モードの液晶表示パネルにおいて、信号線（ドレイ
ン信号線）あるいは走査線（ゲート信号線）とそれに隣接して配置される電極との間に生
じてしまう電界によって液晶が駆動されることによる光漏れを防止する目的で、信号線あ
るいは走査線のうちの少なくとも一方の上に部分的に重畳された導電層を設けた例が開示
されており、しかも、F F S モードの液晶表示パネルについて部分的に示唆する記載もある
（段落 [0 0 0 3] ~ [0 0 0 4] 参照）が、F F S モードの液晶表示パネルの具体例
は何も示されていないばかりか、I P S モードの液晶表示パネル及び F F S モードの液晶
表示パネルにおける焼き付きの問題点を示唆する記載はない。

10

【 0 0 2 2 】

すなわち、本発明は、走査線に印加される電圧に起因する焼き付き防止手段を備えた横
電界方式、つまり I P S モードないし F F S モードの液晶表示パネルを提供することを目
的とする。

【課題を解決するための手段】

【 0 0 2 3 】

上記目的を達成するため、本発明の横電界方式の液晶表示パネルは、平行に設けられた
複数の走査線及びコモン配線と、前記走査線と直交する方向に設けられた複数の信号線と
、複数の前記走査線及び信号線で区画された領域に形成された共通電極及び画素電極と、
を有する横電界方式の液晶表示パネルにおいて、

20

前記走査線上の絶縁膜の表面には導電性材料からなるシールド電極が形成されているこ
とを特徴とする。

【 0 0 2 4 】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記シールド電極は前記
共通電極に電氣的に接続されていることを特徴とする。

【 0 0 2 5 】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記画素電極の前記シー
ルド電極側の一部には切り欠き部が設けられ、前記シールド電極は前記切り欠き部の絶縁
膜上にまで延在され、前記切り欠き部に設けられたコンタクトホールを介して前記共通電
極と電氣的に接続されていることを特徴とする。

30

【 0 0 2 6 】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記シールド電極は前記
信号線に電氣的に接続されていることを特徴とする。

【 0 0 2 7 】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記シールド電極は、前
記走査線上の絶縁膜の表面を前記走査線及び信号線の交差位置まで延在され、前記交差位
置に設けられたコンタクトホールを介して前記信号線と電氣的に接続されていることを特
徴とする。

40

【 0 0 2 8 】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記シールド電極は前記
画素電極と同じ材料で形成されていることを特徴とする。

【 0 0 2 9 】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記共通電極は前記走査
線及び信号線で区画された領域内に櫛歯状に形成され、前記画素電極は前記櫛歯状に形成
された共通電極の周囲を挟むように同じく櫛歯状に形成されていることを特徴とする。

【 0 0 3 0 】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記共通電極は前記走査

50

線及び信号線で区画された領域を覆うように形成され、前記画素電極は前記共通電極上に絶縁膜を介して形成されるとともに互いに平行な複数のスリットが設けられていることを特徴とする。

【0031】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記櫛歯状の共通電極及び画素電極あるいは前記複数のスリットは、前記走査線又は信号線に対して傾いた方向に設けられていることを特徴とする。

【0032】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記櫛歯状の共通電極及び画素電極は、前記走査線及び信号線で区画された領域内の前記共通電極及び画素電極の延在方向の左右で互いに異なる方向に傾けて設けられていることを特徴とする。

10

【0033】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記コモン配線は前記複数の走査線間に設けられ、前記複数のスリットは前記コモン配線の両側で互いに異なる方向に傾けて設けられていることを特徴とする。

【0034】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記コモン配線の両側に設けられたスリットの数はいずれの側でも同一であることを特徴とする。

【0035】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記コモン配線に最も近接する両側のスリットの端部は前記コモン配線上で結合されていることを特徴とする。

20

【0036】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記走査線上には前記信号線との交差位置の近傍にスイッチング素子としてのTFTが設けられ、前記シールド電極はTFTの表面を除いた前記走査線上に設けられていることを特徴とする。

【0037】

また、本発明は、上記横電界方式の液晶表示パネルにおいて、前記信号線は、前記走査線と直交する方向にクランク状に設けられており、前記複数の共通電極及び画素電極はデルタ配置されていることを特徴とする。

30

【発明の効果】

【0038】

本発明は、上記のような構成を備えることにより、以下に述べるような優れた効果を奏する。すなわち、本発明の横電界方式の液晶表示パネルによれば、走査線上の絶縁膜の表面には導電性材料からなるシールド電極が形成されているため、走査線に印加される高電圧の信号はシールド電極によって遮られるため、シールド電極の上部に位置する液晶に印加される走査線からの直流成分は小さくなり、走査線に印加される高電圧の信号に基づく横電界方式の液晶表示パネルの焼き付き現象は大幅に低減する。なお、シールド電極は走査線全体を被覆しても走査線の一部を被覆してもよい。更に、シールド電極は電氣的にどこにも接続せずにフローティング状態としてもよい。

【0039】

また、シールド電極をフローティング状態とするとシールド電極の電位が不安定化する可能性があるが、本発明によれば、シールド電極を共通電極に電氣的に接続したため、シールド電極の電位が安定化するので、走査線に印加される高電圧の信号に基づく横電界方式の液晶表示パネルの焼き付き現象はさらに大幅に低減する。

40

【0040】

また、本発明によれば、シールド電極を共通電極に電氣的に接続する際に、画素電極の一部に設けられた切り欠き部の絶縁膜上にまでシールド電極を延在してコンタクトホールを介して共通電極と電氣的接続をとるようにしたため、簡単な構成でシールド電極と共通電極とを電氣的に接続することができるようになる。加えて、画素電極とシールド電極との間の隙間部分にも電界が発生して液晶分子の配向が規制されるので、実質的に横電界方

50

式の液晶表示パネルの開口度が向上したのと同等となり、明るい表示の横電界方式の液晶表示パネルが得られる。

【 0 0 4 1 】

また、本発明によれば、シールド電極を画素電極と同じ材料で形成したため、画素電極の形成時に同時にシールド電極を形成することができ、特にシールド電極の形成のために工数を増やす必要がなくなる。

【 0 0 4 2 】

また、本発明によれば、シールド電極を信号線に電氣的に接続したため、シールド電極の電位は信号線に印加される信号によって変化するが、信号線に印加される信号には直流成分は少なく、しかも、走査線に印加される高電圧の信号はシールド電極によって遮られるため、シールド電極の上部に位置する液晶に印加される走査線からの直流電界は実質的になくなり、走査線に印加される高電圧の信号に基づく横電界方式の液晶表示パネルの焼き付き現象は大幅に低減する。

10

【 0 0 4 3 】

また、本発明によれば、シールド電極を信号線に電氣的に接続する際に、シールド電極を走査線と信号線との交差位置まで延在してコンタクトホールを介して信号線と電氣的接続をとるようにしたため、簡単な構成でシールド電極と信号線とを電氣的に接続することができるようになる。

【 0 0 4 4 】

また、本発明によれば、共通電極と画素電極を互いの周囲を囲むように配設した櫛歯状としたIPSモードの液晶表示パネルであっても、共通電極を走査線及び信号線で区画した領域に形成し、複数のスリットを有する画素電極をこの共通電極上に絶縁膜を介して形成したFFSモードの液晶表示パネルであっても前記の本発明の効果を良好に奏することができる。

20

【 0 0 4 5 】

また、本発明によれば、IPSモードの液晶表示パネルにおける櫛歯状の共通電極及び画素電極、あるいはFFSモードの液晶表示パネルにおけるスリットを走査線又は信号線に対して傾いた方向に設けたため、画素電極と配向膜のラビング方向との間に微小角度の傾きを形成することができるから、前記の本発明の効果を奏しながらもコントラスト等の表示特性が良好な横電界方式、つまりIPSモードないしFFSモードの液晶表示パネルが得られる。

30

【 0 0 4 6 】

また、本発明によれば、IPSモードの液晶表示パネルにおける共通電極及び画素電極が走査線及び信号線で区画された領域の左右で異なる方向に傾けてデュアルドメイン化したため、視角によって色変化が認められなくなるので、前記の本発明の効果を奏しながらも表示特性が良好なIPSモードの液晶表示パネルが得られる。

【 0 0 4 7 】

また、本発明によれば、コモン配線を複数の走査線間に設けるとともに、FFSモードの液晶表示パネルの複数のスリットをコモン配線の両側で互いに異なる方向に傾けてデュアルドメイン化したため、視角によって色変化が認められなくなるので、前記の本発明の効果を奏しながらも表示特性が良好なFFSモードの液晶表示パネルが得られる。

40

【 0 0 4 8 】

また、コモン配線は通常は走査線と同材質の導電性材料から作製されるために不透明であるが、本発明によれば、最もコモン配線に近接する両側のスリットの端部をコモン配線上で結合したため、このコモン配線によって互いに異なる方向に傾いたスリット同士が隣り合う位置で発生するディスクリネーション部分を遮光することができるから、前記の本発明の効果を奏しながらも表示特性が良好なFFSモードの液晶表示パネルが得られる。

【 0 0 4 9 】

また、本発明によれば、走査線上に信号線との交差位置の近傍にスイッチング素子としてのTFTを設けたため、その分だけ画素電極を大きくすることができ、加えてシールド

50

電極をＴＦＴの表面を除いた走査線上に設けたため、ＴＦＴの動作がシールド電極の電位に影響を受けることがなくなるため、前記の本発明の効果を奏しながらも安定した表示特性を示す横電界方式の液晶表示パネルが得られる。

【００５０】

また、本発明によれば、信号線を走査線と直交する方向にクランク状に設けて複数の共通電極及び画素電極をデルタ配置（トライアングル配置ということもある）としたため、信号線に対向する部分に設けられるブラックマトリクスが直線状とならないために目立たず、前記の本発明の効果を奏しながらも画像表示に適した横電界方式の液晶表示パネルが得られる。

【発明を実施するための最良の形態】

10

【００５１】

以下、図面を参照して本発明の最良の実施形態を説明する。但し、以下に示す実施形態は、本発明の技術思想を具体化するための横電界方式の液晶表示パネルとしてＦＦＳモードの液晶表示パネルを例示するものであって、本発明をこのＦＦＳモードの液晶表示パネルに特定することを意図するものではなく、ＩＰＳモードの液晶表示パネル等特許請求の範囲に含まれるその他の実施形態のものにも等しく適応し得るものである。

【実施例１】

【００５２】

実施例１のＦＦＳモードの液晶表示パネル１０Ａを製造工程順に図１及び図２を用いて説明する。なお、図１は実施例１のＦＦＳモードの液晶表示パネルのカラーフィルタ基板を透視して表した２画素分の概略平面図であり、図２は図１のＡ－Ａ線に沿った断面図である。

20

【００５３】

この実施例１のＦＦＳモードの液晶表示パネル１０Ａのアレイ基板ＡＲは、ガラス基板等の透明基板１１の表面全体に亘って下部がＡｌ金属からなり表面がＭｏ金属からなる２層膜を形成した後、フォトリソグラフィー法及びエッチング法によってＭｏ／Ａｌの２層配線からなる複数の走査線１２及び複数のコモン配線１３を互いに平行になるように形成されている。アルミニウムは抵抗値が小さいという長所を持っているが、その反面、腐食しやすい、ＩＴＯとの接触抵抗が高いなどの欠点があるため、アルミニウムをモリブデンで覆った多層構造にすることでそうした欠点を改善できる。なお、ここではコモン配線１３を走査線に沿って設けた例を示したが、隣り合う走査線１２の中間に設けてもよい。

30

【００５４】

次いで、走査線１２及びコモン配線１３を形成した透明基板１１の表面全体に亘って例えばＩＴＯからなる透明導電性層を被覆し、同じくフォトリソグラフィー法及びエッチング法によって共通電極１４を形成する。この共通電極１４はコモン配線１３とは電氣的に接続されているが、走査線１２ないしゲート電極Ｇとは接続されていない。更に、この表面全体に窒化硅素層ないしは酸化硅素層からなるゲート絶縁膜１５を被覆し、次いで、ＣＶＤ法によりたとえばアモルファス・シリコン（以下「*a-Si*」という。）層をゲート絶縁膜１５の表面全体に亘って被覆した後に、同じくフォトリソグラフィー法及びエッチング法によって、ＴＦＴ形成領域に*a-Si*層からなる半導体層１６を形成する。この半導体層１６が形成されている位置の走査線１２の領域がＴＦＴのゲート電極Ｇを形成する。

40

【００５５】

次いで、Ｍｏ／Ａｌ／Ｍｏの３層構造の導電性層を半導体層１６を形成した透明基板１１の表面全体に亘って被覆し、同じくフォトリソグラフィー法及びエッチング法によって、信号線１７及びドレイン電極Ｄを形成する。この信号線１７のソース電極Ｓ部分及びドレイン電極Ｄ部分は、いずれも半導体層１６の表面に部分的に重なっている。更に、この基板の表面全体に窒化硅素層からなる絶縁膜１８を被覆する。

【００５６】

次いで、ドレイン電極Ｄに対応する位置の絶縁膜１８にコンタクトホール１９を形成し

50

てドレイン電極 D の一部を露出させる。更に、この表面全体に亘って例えば I T O からなる透明導電性層を被覆し、同じくフォトリソグラフィ法及びエッチング法によって、図 1 に示したパターンとなるように、走査線 1 2 及び信号線 1 7 で囲まれた領域の絶縁膜 1 8 上にスリット 2 0 を有する画素電極 2 1 を形成するとともに、走査線 1 2 上の絶縁膜 1 8 の表面に部分的にシールド電極 2 2 を形成する。この画素電極 2 1 はコンタクトホール 1 9 を介してドレイン電極 D と電氣的に接続されている。また、ここではシールド電極 2 2 は何処にも電氣的に接続されておらず、フローティング状態となっている。なお、T F T の動作特性に影響を与えないようにするため、シールド電極 2 2 は半導体層 1 6 の表面を覆わないようにした方がよい。また、シールド電極は I T O に変えてアルミニウム等の導電性金属で形成してもよい。

10

【 0 0 5 7 】

さらに、この表面全体に亘り例えば窒化硅素からなるパッシベーション膜 2 3 を設けるとともに、このパッシベーション膜 2 3 の表面全体に所定の配向膜 2 4 を形成することによりアレイ基板 A R が完成される。そして、このようにして製造されたアレイ基板 A R と別途製造されたカラーフィルタ基板とを対向させ、周囲をシール材でシールして両基板間に液晶を注入することにより実施例に係る F F S モードの液晶表示パネル 1 0 が得られる。なお、カラーフィルタ基板の構成は上述した従来例のものと実質的に差異はないので、その詳細な説明は省略する。

【 0 0 5 8 】

このようにして得られた実施例 1 の F F S モードの液晶表示パネル 1 0 は、走査線 1 2 の表面の少なくとも一部が導電性のシールド電極 2 2 で被覆されているため、走査線 1 2 に印加される高電圧の信号によって生じる直流電界によって液晶が駆動されることがなくなるので、F F S モードの液晶表示パネルの焼き付き現象は大幅に低減する。

20

【 実施例 2 】

【 0 0 5 9 】

実施例 1 の F F S モードの液晶表示パネル 1 0 A においては、シールド電極 2 2 はフローティング状態とされているため、外部からの電界の影響によってシールド電極 2 2 の電位が不安定となって大きく変動する可能性がある。そこでシールド電極を共通電極と電氣的に接続することによりシールド電極の電位を安定化させた実施例 2 の F F S モードの液晶表示パネル 1 0 B を図 3 及び図 4 を用いて説明する。なお、図 3 及び図 4 においては図 1 及び図 2 に示した実施例 1 の F F S モードの液晶表示パネル 1 0 A と同一の構成部分については同一の参照符号を付与してその詳細な説明は省略する。

30

【 0 0 6 0 】

この実施例 2 の F F S モードの液晶表示パネル 1 0 B が実施例 1 の液晶表示パネル 1 0 A と構成が相違する点は、シールド電極 2 2 に近い側の画素電極 2 1 の角部に切り欠き部 2 5 を設け、シールド電極 2 2 の一部を、画素電極 2 1 との間に隙間 2 6 を設けて、切り欠き部 2 5 の部分に延在させ、この切り欠き部 2 5 の部分に設けたコンタクトホール 2 7 を経てシールド電極 2 2 と共通電極 1 4 とを電氣的に接続した点である。

【 0 0 6 1 】

この実施例 2 の F F S モードの液晶表示パネル 1 0 B の製造工程は、信号線 1 7 及びドレイン電極 D を形成した後の基板の表面全体に窒化硅素層からなる絶縁膜 1 8 を被覆する工程までは上述した実施例 1 の液晶表示パネル 1 0 A の製造工程と同様である。次いで、ドレイン電極 D 及び切り欠き部 2 5 に対応する位置の絶縁膜 1 8 にコンタクトホール 1 9 及び 2 7 を形成してドレイン電極 D の一部及び共通電極 1 4 の一部を露出させる。

40

【 0 0 6 2 】

更に、この表面全体に亘って例えば I T O からなる透明導電性層を被覆し、フォトリソグラフィ法及びエッチング法によって、図 3 に示したパターンとなるように、走査線 1 2 及び信号線 1 7 で囲まれた領域の絶縁膜 1 8 上にスリット 2 0 を有するとともに切り欠き部 2 5 を有する画素電極 2 1 を形成するとともに、走査線 1 2 の表面から切り欠き部 2 5 に跨って、画素電極 2 1 との間に隙間 2 6 が生じるように、絶縁膜 1 8 上にシールド電

50

極 2 2 を形成する。そうすると、画素電極 2 1 はコンタクトホール 1 9 を介してドレイン電極 D と電氣的に接続され、シールド電極 2 2 はコンタクトホール 2 7 を介して共通電極 1 4 と電氣的に接続される。その後の製造工程は実施例 1 の F F S モードの液晶表示パネル 1 0 A の製造工程と同様である。

【 0 0 6 3 】

この実施例 2 の F F S モードの液晶表示パネル 1 0 B によれば、シールド電極 2 2 はコンタクトホール 2 7 を介して共通電極 1 4 と電氣的に接続されているから、その電位が安定しているために外部からの電界の影響を受け難くなり、しかも、走査線 1 2 に印加される高電圧の信号によって生じる直流電界によって液晶が駆動されることがなくなるので、F F S モードの液晶表示パネル 1 0 B の焼き付き現象は大幅に低減する。加えて、実施例 2 の F F S モードの液晶表示パネル 1 0 B によれば、画素電極 2 1 に切り欠き部 2 5 を設けたことにより一部のスリット 2 0₁ の長さが短くなることがあるが、切り欠き部 2 5 における画素電極 2 1 とシールド電極 2 2 との間の隙間 2 6 は、画素電極 2 1 と共通電極 1 4 との間だけでなく、画素電極 2 1 とシールド電極 2 2 との間にも電界が発生するから、実質的に画素電極 2 1 に設けられたスリット 2 0 と同等の作用を奏し、この隙間 2 6 の部分も有効な表示領域となるので、開口率が向上する。

【 実施例 3 】

【 0 0 6 4 】

実施例 2 の F F S モードの液晶表示パネル 1 0 B においては、外部からの電界の影響を受けないようにするため、シールド電極を共通電極と電氣的に接続することによりシールド電極の電位が安定化するようにさせたが、実施例 3 の F F S モードの液晶表示パネル 1 0 C ではシールド電極を信号線 1 7 と電氣的に接続してシールド電極 2 2 の電位を安定化させた。この実施例 3 の F F S モードの液晶表示パネル 1 0 C を図 5 及び図 6 を用いて説明する。なお、図 5 及び図 6 においては図 1 及び図 2 に示した実施例 1 の F F S モードの液晶表示パネル 1 0 A と同一の構成部分については同一の参照符号を付与してその詳細な説明は省略する。

【 0 0 6 5 】

この実施例 3 の F F S モードの液晶表示パネル 1 0 C が実施例 1 の F F S モードの液晶表示パネル 1 0 A と構成が相違する点は、シールド電極 2 2 を走査線 1 2 上の絶縁層 1 8 上をその近傍の信号線 1 7 との交差点に対応する位置にまで延在させ、この交差点に対応する位置の絶縁層 1 8 に設けたコンタクトホール 2 8 を介してシールド電極 2 2 と信号線 1 7 とを電氣的に接続した点である。

【 0 0 6 6 】

この実施例 3 の F F S モードの液晶表示パネル 1 0 B の製造工程は、信号線 1 7 及びドレイン電極 D を形成した後の基板の表面全体に窒化硅素層からなる絶縁膜 1 8 を被覆する工程までは上述した実施例 1 の F F S モードの液晶表示パネル 1 0 A の製造工程と同様である。次いで、ドレイン電極 D 及び走査線 1 2 と信号線 1 7 との交差点に対応する位置の絶縁膜 1 8 にコンタクトホール 1 9 及び 2 8 を形成してドレイン電極 D の一部及び信号線 1 7 の一部を露出させる。

【 0 0 6 7 】

更に、この表面全体に亘って例えば I T O からなる透明導電性層を被覆し、フォトリソグラフィ法及びエッチング法によって、図 5 に示したパターンとなるように、走査線 1 2 及び信号線 1 7 で囲まれた領域の絶縁膜 1 8 上にスリット 2 0 を有する画素電極 2 1 を形成するとともに、走査線 1 2 の表面の一部の絶縁膜 1 8 上にシールド電極 2 2 を形成する。そうすると、画素電極 2 1 はコンタクトホール 1 9 を介してドレイン電極 D と電氣的に接続され、シールド電極 2 2 はコンタクトホール 2 8 を介して信号線 1 7 と電氣的に接続される。その後の製造工程は実施例 1 の F F S モードの液晶表示パネル 1 0 A の製造工程と同様である。

【 0 0 6 8 】

この実施例 3 の F F S モードの液晶表示パネル 1 0 C によれば、シールド電極 2 2 はコ

ンタクトホール 28 を介して信号線 17 と電氣的に接続されているから、シールド電極 22 の電位は信号線 17 に印加される信号によって変動するにしても直流成分は少ないから、このシールド電極 22 に印加される信号線 17 の信号によって液晶が受ける影響は小さく、しかも、外部からの電界の影響を受け難くなるとともに、走査線 12 に印加される高電圧の信号によって生じる電界によって液晶が駆動されることがなくなるので、FFS モードの液晶表示パネルの焼き付き現象は大幅に低減する。

【0069】

なお、実施例 1～3 においては、画素電極 21 に設けるスリットとして一方向に傾いたものを用いた例を示したが、従来例として図 14 に示した FFS モードの液晶表示パネル 70C のように、画素電極 21 に設けるストライプ状のスリット 20 を「く」字状となるように配置してデュアルドメイン化するようにしてもよい。この場合、視角異方性をすくなくするために、コモン配線 13 の両側に設けられたスリット 20 の数はそれぞれの側で同一であることが好ましく、また、コモン配線 13 に最も近接する両側のスリットの端部はコモン配線 13 上で結合されているものとするのが好ましい。更には、図 15 に示した FFS モードの液晶表示パネル 70D のように、信号線 17 に対向する部分に設けられるカラーフィルタ基板のブラックマトリクスが直線状とならないようにして、ブラックマトリクスが目立たない画像表示に適したものとするために、信号線 17 を走査線 12 と直交する方向にクランク状に設けて複数の共通電極 14 及び画素電極 21 がデルタ配置となるようにしてもよい。

【0070】

加えて、上記実施例 1～3 において説明した FFS モードの液晶表示パネル 10A、10B、10C の構成、特にシールド電極 22 に関する構成を図 7 に示すような IPS モードの液晶表示パネルに適応させることは容易に可能であるので、ここでは説明の重複を避けるため IPS モードの液晶表示パネルに本願発明の構成を適応したものについては説明を省略するが、IPS モードの液晶表示パネルに本願発明の構成を適応したもの、従来例として図 15 及び図 16 に示した IPS モードの液晶表示パネル 50B、50C のように、画素電極及び対向電極と配向膜のラビング方向とに微小角度の傾きを設けるようにすること、及び、画素電極及び対向電極をその延在方向の左右で異なる方向に傾けて配置することでデュアルドメイン化すること、及び、画素電極及び対向電極をデルタ配置にすることも可能であることは明白である。

【図面の簡単な説明】

【0071】

【図 1】実施例 1 の FFS モードの液晶表示パネルのカラーフィルタ基板を透視して表した 2 画素分の概略平面図である。

【図 2】図 1 の A - A 線に沿った断面図である。

【図 3】実施例 2 の FFS モードの液晶表示パネルのカラーフィルタ基板を透視して表した 2 画素分の概略平面図である。

【図 4】図 3 の B - B 線に沿った断面図である。

【図 5】実施例 3 の FFS モードの液晶表示パネルのカラーフィルタ基板を透視して表した 2 画素分の概略平面図である。

【図 6】図 5 の C - C 線に沿った断面図である。

【図 7】IPS モードの液晶表示パネルの 1 画素分の模式平面図である。

【図 8】図 7 の D - D 線に沿った断面図である。

【図 9】図 7 の E - E 線に沿った断面図である。

【図 10】FFS モードの液晶表示パネルの 1 画素分の模式平面図である。

【図 11】図 10 の F - F 線に沿った断面図である。

【図 12】図 10 の G - G 線に沿った断面図である。

【図 13】別の従来例の FFS モードの液晶表示パネルの模式平面図である。

【図 14】デュアルドメイン化した FFS モードの液晶表示パネルの模式平面図である。

【図 15】デルタ配置の FFS モードの液晶表示パネルの模式平面図である。

【図 16】図 13 に対応する IPS モードの液晶表示パネルの模式平面図である。

【図 17】図 14 に対応する IPS モードの液晶表示パネルの模式平面図である。

【符号の説明】

【0072】

10A、10B、10C FFS モードの液晶表示パネル

11 透明基板

12 走査線

13 コモン配線

14 共通電極

15 ゲート絶縁膜

16 半導体層

17 信号線

18 絶縁膜

19、27、28 コンタクトホール

20 スリット

21 画素電極

22 シールド電極

23 パッシベーション膜

24 配向膜

25 切り欠き部

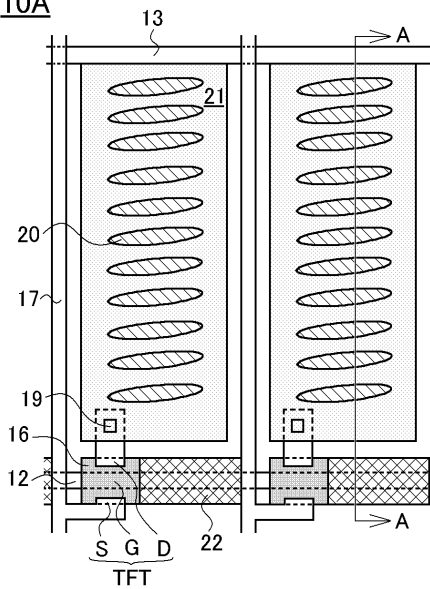
26 隙間

10

20

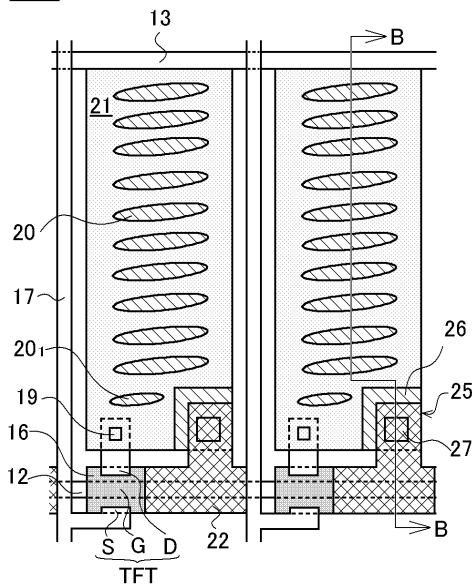
【図 1】

10A



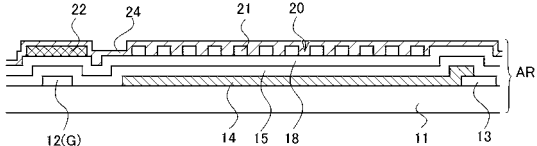
【図 3】

10B



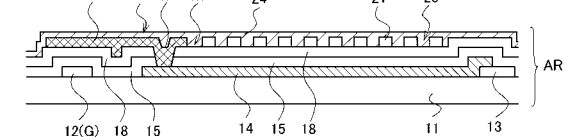
【図 2】

10A



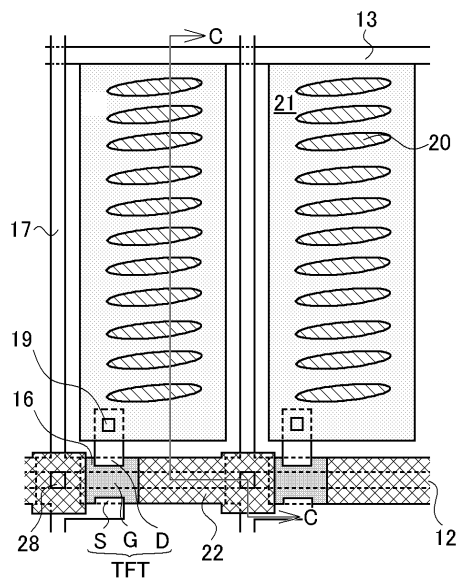
【図 4】

10B

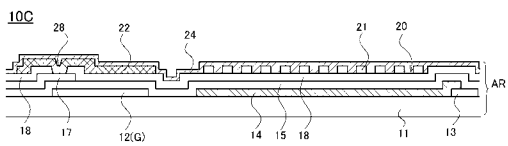


【図 5】

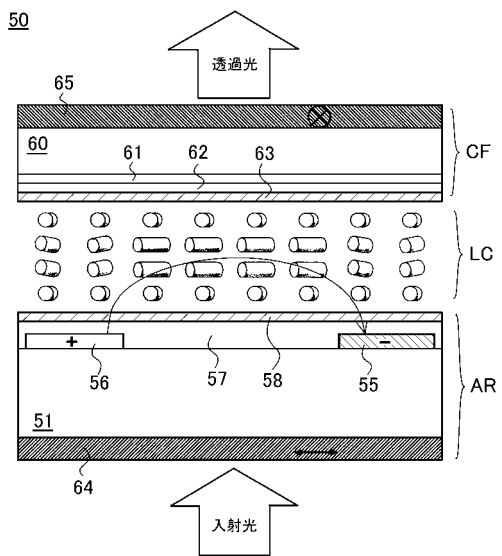
10C



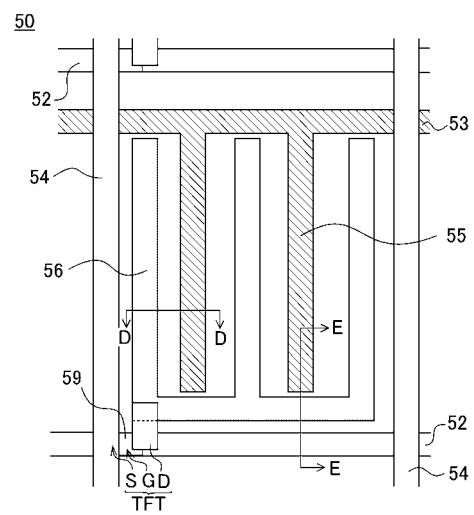
【図 6】



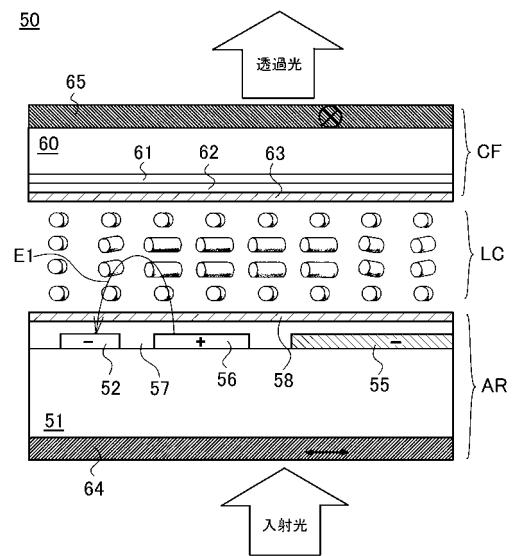
【図 8】



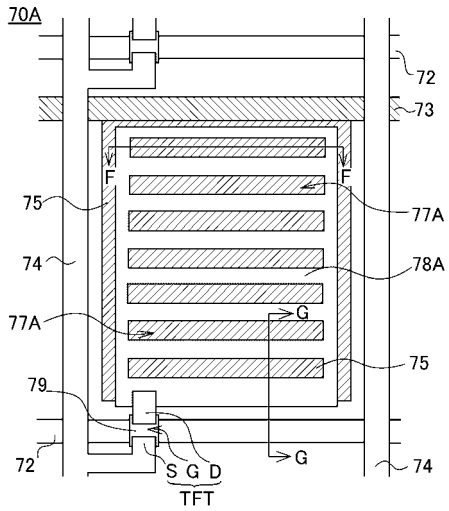
【図 7】



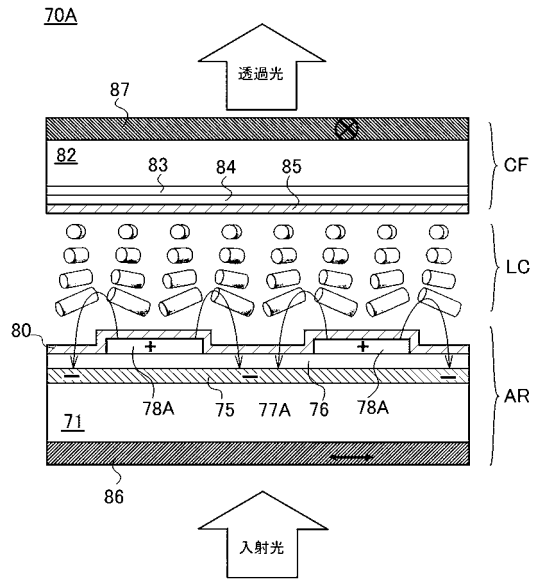
【図 9】



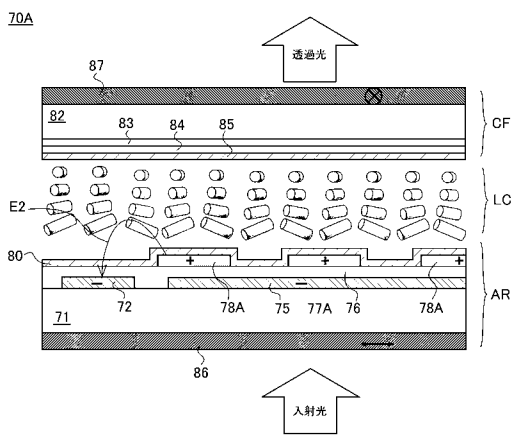
【図 10】



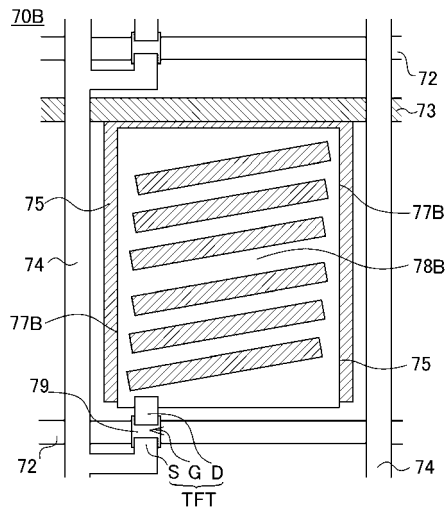
【図 11】



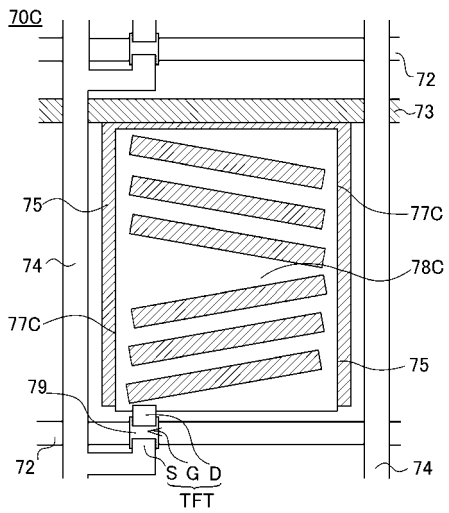
【図 12】



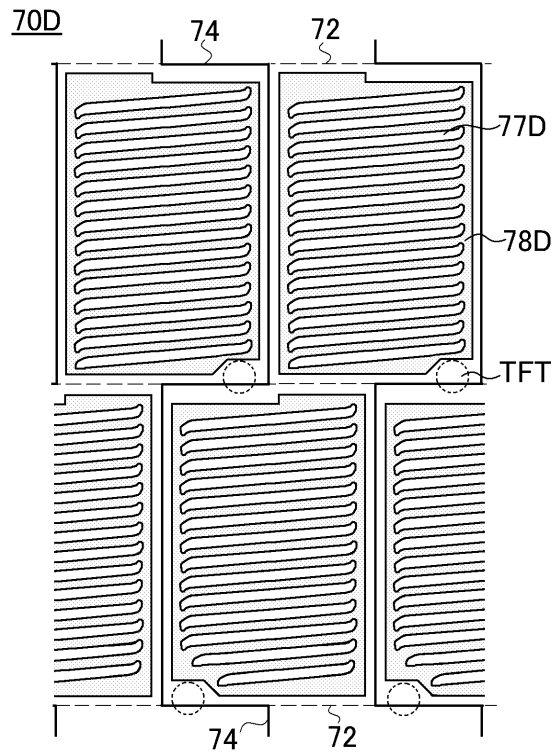
【図 13】



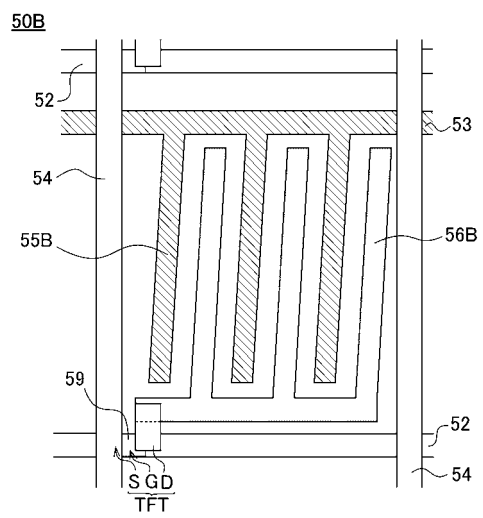
【図 14】



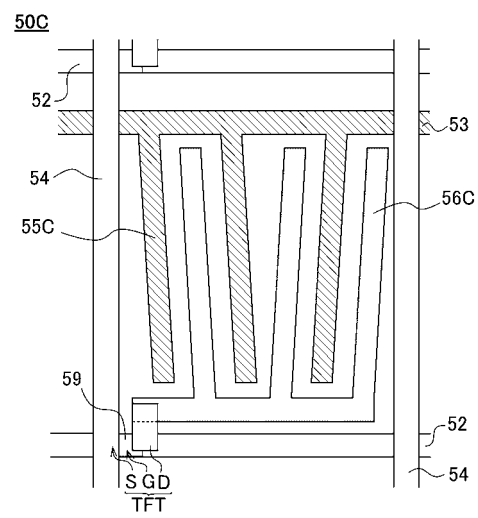
【図 15】



【図 16】



【図 17】



フロントページの続き

(72)発明者 村井 秀年
東京都港区浜松町二丁目4番1号 三洋エプソンイメージングデバイス株式会社内

(72)発明者 倉澤 隼人
東京都港区浜松町二丁目4番1号 三洋エプソンイメージングデバイス株式会社内

(72)発明者 瀬川 泰生
東京都港区浜松町二丁目4番1号 三洋エプソンイメージングデバイス株式会社内

F ターム(参考) 2H092 GA13 GA14 GA64 JA26 JB03 JB13 JB14 JB24 KB04 NA01
5F110 AA30 BB01 CC07 DD02 EE03 EE04 EE14 FF02 GG02 GG15
GG44 HK03 HK04 HK22 NN02 NN24 NN72

专利名称(译)	面内切换式液晶显示面板		
公开(公告)号	JP2008040291A	公开(公告)日	2008-02-21
申请号	JP2006216510	申请日	2006-08-09
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
[标]发明人	堀口正寛 金子英樹 村井秀年 倉澤隼人 瀬川泰生		
发明人	堀口 正寛 金子 英樹 村井 秀年 倉澤 隼人 瀬川 泰生		
IPC分类号	G02F1/1343 H01L29/786		
FI分类号	G02F1/1343 H01L29/78.612.C G02F1/1368		
F-TERM分类号	2H092/GA13 2H092/GA14 2H092/GA64 2H092/JA26 2H092/JB03 2H092/JB13 2H092/JB14 2H092/JB24 2H092/KB04 2H092/NA01 5F110/AA30 5F110/BB01 5F110/CC07 5F110/DD02 5F110/EE03 5F110/EE04 5F110/EE14 5F110/FF02 5F110/GG02 5F110/GG15 5F110/GG44 5F110/HK03 5F110/HK04 5F110/HK22 5F110/NN02 5F110/NN24 5F110/NN72 2H192/AA24 2H192/BB03 2H192/BB13 2H192/BB53 2H192/BB63 2H192/BC02 2H192/BC31 2H192/CC04 2H192/GA03		
代理人(译)	宫坂和彦		
其他公开文献	JP4449958B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种横向电场型，具有由施加在扫描线上的电压引起的预烧装置，提供IPS模式或FFS模式的液晶显示面板。解决方案：液晶显示装置包括多条扫描线12和平行设置的公共线13，扫描线12多条信号线17设置在与扫描线12和信号线17正交的方向上 并且公共电极14和像素电极21形成在由区域划分的区域中 在液晶显示面板中，扫描线17上的绝缘膜的至少一部分表面由导电材料制成 并且覆盖有由材料制成的屏蔽电极22。点域1

