

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2007-140512
(P2007-140512A)

(43) 公開日 平成19年6月7日(2007.6.7)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/133 (2006.01)	GO2F 1/133 550	2H088
GO9G 3/36 (2006.01)	GO9G 3/36	2H093
GO2F 1/13 (2006.01)	GO2F 1/13 101	5C006
GO9G 3/20 (2006.01)	GO9G 3/20 622E	5C080
	GO9G 3/20 670A	
審査請求 有 請求項の数 17 O L (全 14 頁)		

(21) 出願番号	特願2006-302271 (P2006-302271)	(71) 出願人	501426046
(22) 出願日	平成18年11月8日 (2006.11.8)		エルジー・フィリップス エルシーデー
(31) 優先権主張番号	10-2005-0110206		カンパニー, リミテッド
(32) 優先日	平成17年11月17日 (2005.11.17)		大韓民国 ソウル, ヨンドウンポーク, ヨ
(33) 優先権主張国	韓国 (KR)		イドードン 20
		(74) 代理人	100064447
			弁理士 岡部 正夫
		(74) 代理人	100085176
			弁理士 加藤 伸晃
		(74) 代理人	100094112
			弁理士 岡部 譲
		(74) 代理人	100096943
			弁理士 臼井 伸一
		(74) 代理人	100101498
			弁理士 越智 隆夫
		最終頁に続く	

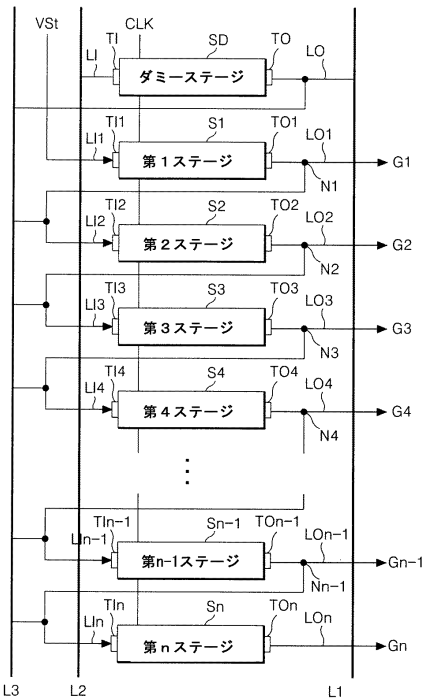
(54) 【発明の名称】 ゲート駆動回路と、そのリペア方法及びそれを用いる液晶表示装置

(57) 【要約】

【課題】 不良率を低減できるゲート駆動回路と、そのリペア方法及びそれを用いる液晶表示装置を提供する。

【解決手段】 本発明は、それぞれスタート入力端子に接続された入力配線と出力端子に接続された出力配線とを含み入力配線を経由して入力を受けたスタート信号をシフトさせ出力配線を通じて出力する複数のステージ、これと同一な回路構成を有し複数のステージと共に同一な基板上に形成されるダミーステージ、k 番目のステージの入力配線とダミーステージの出力配線とを接続できる第1 ダミー配線、k 番目のステージの入力配線とダミーステージの入力配線とを接続できる第2 ダミー配線、ダミーステージの出力配線とk + 1 番目のステージの入力配線とを接続できる第3 ダミー配線を備え、複数のステージの入力配線のそれぞれは、その前段のステージの出力配線に接続され、複数のステージ、ダミーステージ及びダミー配線は同一な基板上に形成されている。

【選択図】 図 5



【特許請求の範囲】

【請求項 1】

それぞれスタート入力端子に接続された入力配線と、出力端子に接続された出力配線とを含み、前記入力配線を経由して入力を受けたスタート信号をシフトさせ、前記出力配線を通じて出力する複数のステージと、

前記複数のステージと同一な回路構成を有し、前記複数のステージと共に同一な基板上に形成されているダミーステージと、

前記複数のステージのうち、 k 番目のステージの出力配線及び前記ダミーステージの出力配線に接続できる第 1 ダミー配線と、

前記 k 番目のステージの入力配線及び前記ダミーステージの入力配線に接続できる第 2 ダミー配線とを備え、

前記複数のステージの入力配線のそれぞれは、その前段のステージの出力配線に接続され、前記複数のステージ、前記ダミーステージ及び前記ダミー配線は同一な基板上に形成されることを特徴とするゲート駆動回路。

【請求項 2】

レーザ照射により、前記 k 番目のステージの出力配線と前記 $k + 1$ 番目のステージの入力配線との交差点と、前記 k 番目のステージの出力端子との間が断線されることを特徴とする請求項 1 に記載のゲート駆動回路。

【請求項 3】

前記第 1 ダミー配線は、少なくとも一部が絶縁層を介して前記ダミーステージの出力配線と前記複数のステージのそれぞれの出力配線とに重畳され、レーザ照射により、前記ダミーステージの出力配線と前記 k 番目のステージの出力配線とを電氣的に接続させることを特徴とする請求項 1 に記載のゲート駆動回路。

【請求項 4】

前記第 2 ダミー配線は、少なくとも一部が前記絶縁層を介して前記ダミーステージの入力配線と前記複数のステージのそれぞれの入力配線とに重畳され、レーザ照射により、前記ダミーステージの入力配線と前記 k 番目のステージの入力配線とを電氣的に接続させることを特徴とする請求項 1 に記載のゲート駆動回路。

【請求項 5】

前記ダミーステージの出力配線と、前記複数のステージのうち $k + 1$ 番目のステージの入力配線とを接続できる第 3 ダミー配線を更に備えることを特徴とする請求項 1 ないし請求項 4 のうち何れか 1 項に記載のゲート駆動回路。

【請求項 6】

前記第 3 ダミー配線は、少なくとも一部が前記絶縁層を介して前記ダミーステージの出力配線と前記複数のステージのそれぞれの入力配線とに重畳され、レーザ照射により、前記ダミーステージの出力配線と前記 $k + 1$ 番目のステージの入力配線とを電氣的に接続させることを特徴とする請求項 5 に記載のゲート駆動回路。

【請求項 7】

前記ダミーステージの出力配線に接続された第 1 配線と、前記 $k + 1$ 番目のステージの入力配線に接続された第 2 配線とを更に備え、前記第 3 ダミー配線は、少なくとも一部が前記絶縁層を介して前記第 1 配線と前記第 2 配線とに重畳され、レーザ照射により、前記第 1 配線及び前記第 2 配線に電氣的に接続されることを特徴とする請求項 5 に記載のゲート駆動回路。

【請求項 8】

それぞれスタート入力端子に接続された入力配線と、出力端子に接続された出力配線とを含み、前記入力配線を経由して入力を受けたスタート信号をシフトさせ、前記出力配線を通じて出力する複数のステージと、

前記複数のステージと同一な回路構成を有し、前記複数のステージと共に同一な基板上に形成されているダミーステージと、

前記複数のステージのうち k 番目のステージの出力配線と前記ダミーステージの出力配

線とを接続できる第 1 ダミー配線と、

前記 k 番目のステージの入力配線と前記ダミーステージの入力配線とを接続できる第 2 ダミー配線とを備え、

前記複数のステージの入力配線のそれぞれは、その前段のステージの出力配線に接続され、前記複数のステージ、前記ダミーステージ及び前記第 1 及び第 2 ダミー配線は同一な基板上に形成されているゲート駆動回路で、前記ゲート駆動回路をリペアする方法において、

前記ダミーステージの出力配線と前記第 1 ダミー配線とを電氣的に接続させる段階と、

前記第 1 ダミー配線と前記複数のステージのうち k 番目のステージの出力配線とを電氣的に接続させる段階と、

前記ダミーステージの入力配線と前記第 2 ダミー配線とを電氣的に接続させる段階と、

前記第 2 ダミー配線と前記複数のステージのうち k 番目のステージの入力配線とを電氣的に接続させる段階と、

を含むことを特徴とするゲート駆動回路のリペア方法。

【請求項 9】

前記ゲート駆動回路は、前記ダミーステージの出力配線と、前記複数のステージのうち k + 1 番目のステージの入力配線とを接続できる第 3 ダミー配線とを備え、

前記ダミーステージの出力端子と前記第 3 ダミー配線とを電氣的に接続させる段階と、

前記第 3 ダミー配線と、前記複数のステージのうち k + 1 番目のステージの入力配線とを電氣的に接続させる段階と、

をさらに含むことを特徴とする請求項 8 に記載のゲート駆動回路のリペア方法。

【請求項 10】

前記 k 番目のステージの出力配線と前記 k + 1 番目のステージの入力配線との交差点と、前記 k 番目のステージの出力端子との間を断線させる段階とをさらに含むことを特徴とする請求項 8 に記載のゲート駆動回路のリペア方法。

【請求項 11】

相互交差する複数のゲートライン及び複数のデータラインと、

前記ゲートラインとデータラインとの交差部に形成された薄膜トランジスタと、

それぞれスタート入力端子に接続された入力配線と出力端子に接続された出力配線とを含み、前記入力配線を経由して入力を受けたスタート信号をシフトさせ、前記出力配線を通じて出力する複数のステージと、前記複数のステージと同一な回路構成を有し、前記複数のステージと共に同一な基板上に形成されるダミーステージと、前記複数のステージのうち k 番目のステージの出力配線と前記ダミーステージの出力配線とを接続できる第 1 ダミー配線と、前記 k 番目のステージの入力配線と前記ダミーステージの入力配線とを接続できる第 2 ダミー配線とを含み、前記複数のステージの入力配線のそれぞれは、その前段のステージの出力配線に接続され、前記ゲートラインにスキャンパルスを供給するゲート駆動回路と、

前記データラインにデータ電圧を供給するデータ駆動回路とを備え、

前記ゲート駆動回路は、前記複数のステージ、前記ダミーステージ及び前記第 1 及び第 2 ダミー配線が同一な基板上に形成されていることを特徴とする液晶表示装置。

【請求項 12】

レーザ照射により、前記 k 番目のステージの出力配線と前記 k + 1 番目のステージの入力配線との交差点と、前記 k 番目のステージの出力端子との間が断線されることを特徴とする請求項 11 に記載の液晶表示装置。

【請求項 13】

前記第 1 ダミー配線は、少なくとも一部が前記絶縁層を介して前記ダミーステージの出力配線と前記複数のステージのそれぞれの出力配線とに重畳され、レーザ照射により、前記ダミーステージの出力配線と前記 k 番目のステージの出力配線とを電氣的に接続させることを特徴とする請求項 11 に記載の液晶表示装置。

【請求項 14】

10

20

30

40

50

前記第 2 ダミー配線は、少なくとも一部が前記絶縁層を介して前記ダミーステージの入力配線と前記複数のステージのそれぞれの入力配線とに重畳され、レーザ照射により、前記ダミーステージの入力配線と前記 k 番目のステージの入力配線とを電氣的に接続させることを特徴とする請求項 1 1 に記載の液晶表示装置。

【請求項 1 5】

前記ダミーステージの出力配線と、前記複数のステージのうち k + 1 番目のステージの入力配線とを接続できる第 3 ダミー配線とをさらに含むことを特徴とする請求項 1 1 ないし請求項 1 4 のうち何れか 1 項に記載の液晶表示装置。

【請求項 1 6】

前記第 3 ダミー配線は、少なくとも一部が前記絶縁層を介して前記ダミーステージの出力配線と前記複数のステージのそれぞれの入力配線とに重畳され、レーザ照射により、前記ダミーステージの出力配線と前記 k + 1 番目のステージの入力配線とを電氣的に接続させることを特徴とする請求項 1 5 に記載の液晶表示装置。

【請求項 1 7】

前記ダミーステージの出力配線に接続された第 1 配線と、前記 k + 1 番目のステージの入力配線に接続された第 2 配線とを更に備え、前記第 3 ダミー配線は、少なくとも一部が前記絶縁層を介して前記第 1 配線と前記第 2 配線とに重畳され、レーザ照射により、前記第 1 配線及び前記第 2 配線に電氣的に接続されることを特徴とする請求項 1 5 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関し、特に、不良率を低減させることのできるゲート駆動回路と、そのリペア方法及びそれを用いる液晶表示装置に関する。

【背景技術】

【0002】

最近、ゲート駆動回路を液晶パネルに内蔵することにより、費用の節減及び軽薄化することに有利な G I P (G a t e I n P a n e l) 型の液晶表示装置に対する関心が高まっている。

【0003】

図 1 を参照すると、従来の G I P 型の液晶表示装置は、複数のゲートライン G 1 ~ G n と複数のデータライン D 1 ~ D m とが交差し、その交差部に形成されて液晶セル C 1 c を駆動する薄膜トランジスタ (T F T) 及びゲートライン G 1 ~ G n にスキャンパルスを順次供給するゲート駆動回路 2 を含む液晶パネル 3 と、液晶パネル 3 のデータライン D 1 ~ D m にデータ電圧を供給するデータ駆動回路 1 とを備える。

【0004】

液晶パネル 3 は、2 枚のアレイ基板の間に液晶分子が注入される。この液晶パネル 3 の下部アレイ基板には、ゲートライン G 1 ~ G n とデータライン D 1 ~ D m とが相互交差するように形成される。ゲートライン G 1 ~ G n とデータライン D 1 ~ D m との交差部に形成された T F T では、ゲートライン G 1 ~ G n からのスキャンパルスに応じて、データライン D 1 ~ D m を経由して供給されるデータ電圧を液晶セル C 1 c に供給する。このために、T F T のゲート電極はゲートライン G 1 ~ G n に接続され、ソース電極はデータライン D 1 ~ D m に接続され、ドレイン電極は液晶セル C 1 c の画素電極に接続される。また、この下部アレイ基板には、1 水平周期毎にスタート信号を順次シフトさせてスキャンパルスを発生するゲート駆動回路から構成され、ゲートライン G 1 ~ G n にスキャンパルスを順次供給するゲート駆動回路 2 が形成される。このゲート駆動回路 2 は、下部アレイ基板に形成される他の素子と共に形成される。液晶パネル 3 の上部アレイ基板には、未図示であるが、ブラックマトリクス、カラーフィルタ及び共通電極が形成される。そして、液晶パネル 3 の上部アレイ基板と下部アレイ基板には光軸が直交する偏光板が付けられ、液晶と接する内側面上に、液晶のフリーチルト角を設定するための配向膜が形

10

20

30

40

50

成される。また、液晶パネル 3 の液晶セル C l c のそれぞれには、ストレージキャパシタ C s t が形成される。ストレージキャパシタ C s t は、液晶セル C l c の画素電極と前段のゲートラインとの間に形成されるか、液晶セル C l c の画素電極と未図示の共通電極ラインとの間に形成され、液晶セル C l c の電圧を一定に維持させる。

【 0 0 0 5 】

データ駆動回路 1 は、ゲート駆動回路、ラッチ、ディジタル・アナログ変換器及び出力バッファをそれぞれ含む複数のデータドライブ集積回路から構成される。データドライブ集積回路は、T C P を用いて液晶パネル 3 の下部アレイ基板上に付けられるか、チップオンガラス (C h i p O n G l a s s) 方式等で液晶パネル 3 の下部アレイ基板上に直接実装される。このデータ駆動回路 1 は、ディジタルビデオデータをラッチし、そのディ

10

【 0 0 0 6 】

図 2 は、図 1 のゲート駆動回路 2 の回路構成を示す図面である。

【 0 0 0 7 】

図 2 を参照すると、ゲート駆動回路 2 は、従属的に接続された n 個のステージ S 1 ~ S n を備える。第 1 ないし第 n ステージ S 1 ~ S n のそれぞれは、スタート入力端子 T I 1 ~ T I n に接続された入力配線 L I 1 ~ L I n 及び出力端子 T O 1 ~ T O n に接続された出力配線 L O 1 ~ L O n を含み、入力配線 L I 1 ~ L I n を経由して入力を受けたスタート信号をシフトさせ、出力配線 L O 1 ~ L O n を通じて出力する。このゲート駆動回路の

20

【 0 0 0 8 】

ところで、このようなゲート駆動回路 2 において、何れか 1 つのステージに異物質、パターン異常等の原因によって動作に異常が発生した場合、即ち、第 1 ないし第 n ゲートライン G 1 ~ G n のうち、k 番目のゲートラインにスキャンパルスを提供するステージが非

30

【 0 0 0 9 】

このように、ゲート駆動回路 2 の不良は、G I P 型の液晶表示装置においては、ゲート駆動回路 2 のみの不良ではなく、液晶パネル 3 の全体の不良に繋がり、多くの費用の損失が発生される。

【 発明の開示 】

40

【 発明が解決しようとする課題 】

【 0 0 1 0 】

従って、本発明の目的は、不良率を低減させることのできるゲート駆動回路と、そのリペア方法及びそれを用いる液晶表示装置を提供することである。

【 課題を解決するための手段 】

【 0 0 1 1 】

前記目的の達成のため、本発明の実施の形態に係るゲート駆動回路は、それぞれスタート入力端子に接続された入力配線と出力端子に接続された出力配線とを含み、前記入力配線を経由して入力を受けたスタート信号をシフトさせ、前記出力配線を通じて出力する複数のステージと、前記複数のステージと同一な回路構成を有し、前記複数のステージと共

50

に同一な基板上に形成されるダミーステージと、前記複数のステージのうち k 番目のステージの出力配線と前記ダミーステージの出力配線とを接続できる第 1 ダミー配線と、前記 k 番目のステージの入力配線と前記ダミーステージの入力配線とを接続できる第 2 ダミー配線と、前記ダミーステージの出力配線と前記複数のステージのうち $k + 1$ 番目のステージの入力配線とを接続できる第 3 ダミー配線とを備え、前記複数のステージの入力配線のそれぞれは、その前段のステージの出力配線に接続され、前記複数のステージ、前記ダミーステージ及び前記第 1、第 2 及び第 3 ダミー配線は同一な基板上に形成される。

【0012】

前記ゲート駆動回路において、前記第 1 ダミー配線は、少なくとも一部が前記絶縁層を介して前記ダミーステージの出力配線と前記複数のステージのそれぞれの出力配線とに重畳され、レーザ照射により、前記ダミーステージの出力配線と前記 k 番目のステージの出力配線とを電氣的に接続させる。

10

【0013】

前記ゲート駆動回路において、前記 k 番目のステージの出力配線は、レーザ照射により、前記 $k + 1$ 番目のステージの入力配線との交差点と、前記 k 番目のステージの出力端子との間が断線される。

【0014】

前記ゲート駆動回路において、前記第 2 ダミー配線は、少なくとも一部が前記絶縁層を介して前記ダミーステージの入力配線と前記複数のステージのそれぞれの入力配線とに重畳され、レーザ照射により、前記ダミーステージの入力配線と前記 k 番目のステージの入力配線とを電氣的に接続させる。

20

【0015】

前記ゲート駆動回路において、前記第 3 ダミー配線は、少なくとも一部が前記絶縁層を介して前記ダミーステージの出力配線と前記複数のステージのそれぞれの入力配線とに重畳され、レーザ照射により、前記ダミーステージの出力配線と前記 $k + 1$ 番目のステージの入力配線とを電氣的に接続させる。

【0016】

前記ゲート駆動回路において、前記ダミーステージの出力配線に接続された第 1 配線と、前記 $k + 1$ 番目のステージの入力配線に接続された第 2 配線とを更に備え、前記第 3 ダミー配線は、少なくとも一部が前記絶縁層を介して前記第 1 配線及び前記第 2 配線と重畳され、レーザ照射により、前記第 1 配線及び前記第 2 配線に電氣的に接続される。

30

【0017】

本発明における液晶表示パネルは、相互交差する複数のゲートライン及び複数のデータラインと、前記ゲートラインとデータラインの交差部に形成された薄膜トランジスタと、それぞれスタート入力端子に接続された入力配線と出力端子に接続された出力配線とを含み、前記入力配線を経由して入力を受けたスタート信号をシフトさせ、前記出力配線を通じて出力する複数のステージと、前記複数のステージと同一な回路構成を有し、前記複数のステージと共に同一な基板上に形成されるダミーステージと、前記複数のステージのうち k 番目のステージの出力配線と前記ダミーステージの出力配線とを接続できる第 1 ダミー配線と、前記 k 番目のステージの入力配線と前記ダミーステージの入力配線とを接続できる第 2 ダミー配線と、前記ダミーステージの出力配線と前記複数のステージのうち $k + 1$ 番目のステージの入力配線とを接続できる第 3 ダミー配線とを含み、前記複数のステージの入力配線のそれぞれはその前のステージの出力配線に接続され、前記ゲートラインにスキャンパルスを提供するゲート駆動回路と、前記データラインにデータ電圧を提供するデータ駆動回路とを備え、前記ゲート駆動回路は、前記複数のステージ、前記ダミーステージ及び前記ダミー配線が同一な基板上に形成されている。

40

【0018】

前記液晶表示装置において、前記第 1 ダミー配線は、少なくとも一部が前記絶縁層を介して前記ダミーステージの出力配線と前記複数のステージのそれぞれの出力配線とに重畳され、レーザ照射により、前記ダミーステージの出力配線と前記 k 番目のステージの出力

50

配線とを電氣的に接続される。

【0019】

前記液晶表示装置において、前記k番目のステージの出力配線は、レーザ照射により、前記k+1番目のステージの入力配線との交差点と、前記k番目のステージの出力端子との間が断線される。

【0020】

前記液晶表示装置において、前記第2ダミー配線は、少なくとも一部が前記絶縁層を介して前記ダミーステージの入力配線と前記複数のステージのそれぞれの入力配線とに重畳され、レーザ照射により、前記ダミーステージの入力配線と前記k番目のステージの入力配線とを電氣的に接続させる。

10

【0021】

前記液晶表示装置において、前記第3ダミー配線は、少なくとも一部が前記絶縁層を介して前記ダミーステージの出力配線と前記複数のステージのそれぞれの入力配線とに重畳され、レーザ照射により、前記ダミーステージの出力配線と前記k+1番目のステージの入力配線とを電氣的に接続させる。

【0022】

本発明のゲート駆動回路のリペア方法は、それぞれスタート入力端子に接続された入力配線及び出力端子に接続された出力配線を含み、前記入力配線を経由して入力を受けたスタート信号をシフトさせ、前記出力配線を通じて出力する複数のステージと、前記複数のステージと同一な回路構成を有し、前記複数のステージと共に同一な基板上に形成されるダミーステージと、前記複数のステージのうち、k番目のステージの出力配線及び前記ダミーステージの出力配線と接続できる第1ダミー配線と、前記k番目のステージの入力配線及び前記ダミーステージの入力配線と接続できる第2ダミー配線と、前記ダミーステージの出力配線及び前記複数のステージのうち、k+1番目のステージの入力配線と接続できる第3ダミー配線とを備え、前記複数のステージの入力配線のそれぞれはその前のステージの出力配線に接続され、前記複数のステージ、前記ダミーステージ及び前記ダミー配線は同一な基板上に形成されるゲート駆動回路において、前記ダミーステージの出力配線と前記第1ダミー配線を電氣的に接続させる段階と；前記第1ダミー配線と前記複数のステージのうち、k番目のステージの出力配線を電氣的に接続させる段階と；前記ダミーステージの入力配線と前記第2ダミー配線を電氣的に接続させる段階と；前記第2ダミー配線と前記複数のステージのうち、k番目のステージの入力配線を電氣的に接続させる段階と；前記ダミーステージの出力端子と前記第3ダミー配線を電氣的に接続させる段階と；前記第3ダミー配線と前記複数のステージのうち、k+1番目のステージの入力配線を電氣的に接続させる段階とを含む。

20

30

【発明の効果】

【0023】

前述のように、本発明におけるゲート駆動回路と、そのリペア方法及びそれを用いる液晶表示装置は、液晶パネル上に形成されるゲート駆動回路に含まれた複数のステージのうち、非正常に動作するステージが発生する場合、この非正常に動作するステージと代替できるダミーステージを備えてゲート駆動回路をリペアすることにより、ゲート駆動回路の不良率を低減させることが可能になるため、費用が節減されるという効果を得る。

40

【発明を実施するための最良の形態】

【0024】

以下、図4ないし図7を参照して、本発明の好ましい実施の形態について説明する。

【0025】

図4を参照すると、本発明の実施の形態における液晶表示装置は、複数のゲートラインG1～Gnと複数のデータラインD1～Dmとが交差し、その交差部に形成されて液晶セルC1cを駆動するTFT及びゲートラインG1～Gnにスキャンパルスを順次供給するゲート駆動回路12を含む液晶パネル13と、液晶パネル13のデータラインD1～Dmにデータ電圧を供給するデータ駆動回路11とを備える。

50

【 0 0 2 6 】

液晶パネル 1 3 は、2 枚のアレイ基板の間に液晶分子が注入されている。この液晶パネル 1 3 の下部アレイ基板には、ゲートライン G 1 ~ G n とデータライン D 1 ~ D m とが相互交差するように形成されている。ゲートライン G 1 ~ G n とデータライン D 1 ~ D m との交差部に形成された T F T は、ゲートライン G 1 ~ G n からのスキャンパルスに応じて、データライン D 1 ~ D m を経由して供給されるデータ電圧を液晶セル C 1 c に供給する。このために、T F T のゲート電極はゲートライン G 1 ~ G n に接続され、ソース電極はデータライン D 1 ~ D m に接続され、ドレイン電極は液晶セル C 1 c の画素電極に接続される。また、この下部アレイ基板には、1 水平周期毎にスタート信号を順次シフトさせてスキャンパルスを発生し、このスキャンパルスをゲートライン G 1 ~ G n に順次供給するゲート駆動回路 1 2 が形成されている。このゲート駆動回路 1 2 は、下部アレイ基板上に形成されている他の素子と共に形成されている。液晶パネル 1 3 の上部アレイ基板には、未図示であるが、ブラックマトリクス、カラーフィルタ及び共通電極が形成されている。そして、液晶パネル 1 3 の上部アレイ基板と下部アレイ基板との上には光軸が直交する偏光板が付けられ、液晶と接する内側面上に、液晶のフリーチルト角を設定するための配向膜が形成される。また、液晶パネル 1 3 の液晶セル C 1 c のそれぞれには、ストレージキャパシタ C s t が形成される。ストレージキャパシタ C s t は、液晶セル C 1 c の画素電極と前段のゲートラインとの間に形成されるか、液晶セル C 1 c の画素電極と未図示の共通電極ラインとの間に形成され、液晶セル C 1 c の電圧を一定に維持させる。

10

【 0 0 2 7 】

データ駆動回路 1 1 は、ゲート駆動回路、ラッチ、ディジタル・アナログ変換器及び出力バッファをそれぞれ含む複数のデータドライブ集積回路から構成される。データドライブ集積回路は、T C P を用いて液晶パネル 1 3 の下部アレイ基板上に付けられるか、チップオンガラス方式等で液晶パネル 1 3 の下部アレイ基板上に直接実装される。このデータ駆動回路 1 1 は、ディジタルビデオデータをラッチし、そのディジタルビデオデータをアナログガンマ補償電圧に変換してデータライン D 1 ~ D m に供給する。

20

【 0 0 2 8 】

図 5 は、図 4 のゲート駆動回路 1 2 の回路構成を示す図面である。

【 0 0 2 9 】

図 5 を参照すると、本発明におけるゲート駆動回路 1 2 は、それぞれスタート入力端子 T I 1 ~ T I n に接続された入力配線 L I 1 ~ L I n 及び出力端子 T O 1 ~ T O n に接続された出力配線 L O 1 ~ L O n を含み、入力配線 L I 1 ~ L I n を経由して入力を受けたスタート信号をシフトさせ、出力配線 L O 1 ~ L O n を通じて出力する第 1 ないし第 n ステージ S 1 ~ S n と、第 1 ないし第 n ステージ S 1 ~ S n と同一な回路構成を有し、第 1 ないし第 n ステージ S 1 ~ S n と共に同一な基板上に形成されるダミーステージ S D と、第 1 ないし第 n ステージ S 1 ~ S n のうち、k 番目のステージの入力配線 L I k 及びダミーステージの出力配線 L O と接続できる第 1 ダミー配線 L 1 と、k 番目のステージの入力配線及びダミーステージ S D の入力配線 L I と接続できる第 2 ダミー配線 L 2 と、ダミーステージ S D の出力配線 L O 及び第 1 ないし第 n ステージ S 1 ~ S n のうち、k + 1 番目のステージの入力配線と接続できる第 3 ダミー配線 L 3 とを備え、第 2 ないし第 n ステージ S 2 ~ S n の入力配線 L I 2 ~ L I n のそれぞれは、以前のステージの出力配線 L O 1 ~ L O n - 1 に接続される。

30

40

【 0 0 3 0 】

第 1 ないし第 n ステージ S 1 ~ S n のそれぞれのレジスタは、それぞれスタート入力端子 T I 1 ~ T I n に接続された入力配線 L I 1 ~ L I n 及び出力端子 T O 1 ~ T O n に接続された出力配線 L O 1 ~ L O n を含み、入力配線 L I 1 ~ L I n を経由して入力を受けたスタート信号をクロック信号 C L K に合わせてシフトさせ、出力配線 L O 1 ~ L O n を通じて出力する。第 1 ステージ S 1 の入力配線 L I 1 には、スタート信号としてスタートパルス V s t が入力され、以前のステージの出力配線にそれぞれ接続された第 2 ないし第 n ステージ S 2 ~ S n の入力配線 L I 2 ~ L I n には、スタート信号として以前のステー

50

ジの出力信号が入力される。

【0031】

ダミーステージSDは、第1ないし第nステージS1～Snと同一な回路構成を有する。即ち、ダミーステージSDも、スタート入力端子TIに接続された入力配線LI及び出力端子TOに接続された出力配線LOを含み、入力配線LIを経由してスタート信号が入力されると、このスタート信号をクロック信号CLKに合わせてシフトさせ、出力配線LOを通じて出力する。このダミーステージSDは、第1ないし第nステージS1～Snと共に同一な基板上に形成される。

【0032】

第1ダミー配線L1は、少なくとも一部が絶縁層を介して、ダミーステージSDの出力配線LO及び第1ないし第nステージS1～Snの出力配線LO1～LOnと重畳され、レーザ照射により、ダミーステージSDの出力配線LO及び第1ないし第nステージS1～Snのうちk番目のステージの出力配線LOkと電氣的に接続できるように形成される。

【0033】

第2ダミー配線L2は、少なくとも一部が絶縁層を介して、ダミーステージSDの入力配線LI及び第1ないし第nステージS1～Snの入力配線LI1～LINと重畳され、レーザ照射により、ダミーステージSDの入力配線LI及び第1ないし第nステージS1～Snのうちk番目のステージの入力配線LIKと電氣的に接続できるように形成される。

【0034】

第3ダミー配線L3は、少なくとも一部が絶縁層を介して、ダミーステージSDの出力配線LO及び第1ないし第nステージS1～Snの入力配線LI1～LINと重畳され、レーザ照射により、ダミーステージSDの出力配線LO及び第1ないし第nステージS1～Snのうちk+1番目のステージの入力配線LIK+1と電氣的に接続できるように形成される。

【0035】

このような第1ないし第nステージS1～Sn、ダミーステージSD及び第1ないし第3ダミー配線L1～L3は、同一な基板上に形成される。

【0036】

以下、図6を参照して、ゲート駆動回路12のダミーステージSDを用いるリペア方法を説明する。

【0037】

例えば、第2ステージが非正常に動作する場合、ダミーステージSDの出力ラインLOと第1ダミーラインL1との重畳部P1にレーザを照射して、ダミーステージSDの出力ラインLOと第1ダミーラインL1とを電氣的に接続させ、第2ステージS2の出力ラインLO2と第1ダミーラインL1との重畳部P2にレーザを照射して、第2ステージS2の出力ラインLO2と第1ダミーラインL1とを電氣的に接続させる。即ち、ダミーステージSDの出力ラインLOと第2ステージS2の出力ラインLO2とを、第1ダミーラインL1を経由して電氣的に接続させる。そして、ダミーステージSDの入力ラインLIと第2ダミーラインL2との重畳部P3にレーザを照射して、ダミーステージSDの入力ラインLIと第2ダミーラインL2とを電氣的に接続させ、第2ステージS2の入力ラインLI2と第2ダミーラインL2との重畳部P4にレーザを照射して、第2ステージS2の入力ラインLI2と第2ダミーラインL2とを電氣的に接続させる。即ち、ダミーステージSDの入力ラインLIと第2ステージS2の入力ラインLI2とを、第2ダミーラインL2を経由して電氣的に接続させる。そして、ダミーステージSDの出力ラインLOと第3ダミーラインL3との重畳部P6にレーザを照射して、ダミーステージSDの出力ラインLOと第3ダミーラインL3とを電氣的に接続させ、第3ステージS3の入力ラインLI3と第3ダミーラインL3との重畳部P7にレーザを照射して、第3ステージS3の入力ラインLI3と第3ダミーラインL3とを電氣的に接続させる。即ち、ダミーステージSDの出

カライン L 0 と第 3 ステージ S 3 の入力ライン L I 3 とを、第 3 ダミーライン L 3 を経由して電氣的に接続させる。

【 0 0 3 8 】

また、第 2 ステージ S 2 から不要な出力が発生することを防ぐために、第 3 ステージ S 3 の入力ライン L I 3 と第 2 ステージの出力ライン L 0 2 との交差点 N 2 と、第 2 ステージ S 2 の出力端子 T 0 2 との間の支点 P 5 にレーザを照射して断線させる。

【 0 0 3 9 】

尚、このゲート駆動回路 1 2 は、図 7 に示すように、前述のゲート駆動回路 1 2 の回路構成及びそのリペア方法から、第 3 ダミーライン L 3 を省略した回路構成及びそのリペア方法も可能である。

10

【図面の簡単な説明】

【 0 0 4 0 】

【図 1】従来の液晶表示装置を示す図面である。

【図 2】図 1 のゲート駆動回路の回路構成を示す図面である。

【図 3】図 1 の液晶パネルの表示画面上の駆動不良を示す図面である。

【図 4】本発明の実施の形態における液晶表示装置を示す図面である。

【図 5】図 4 のゲート駆動回路の回路構成を示す図面である。

【図 6】図 5 のゲート駆動回路のリペア方法を示す図面である。

【図 7】図 5 のゲート駆動回路の他の回路構成を示す図面である。

【符号の説明】

20

【 0 0 4 1 】

1、1 1：データ駆動回路

2、1 2：ゲート駆動回路

3、1 3：液晶表示パネル

G 1、G 2、...、G n：ゲートライン

D 1、D 2、...、D m：データライン

S 1、S 2、...、S n：ステージ

T I 1 ~ T I n：スタート入力端子

T 0 1 ~ T 0 n：出力端子

L I 1 ~ L I n：入力配線

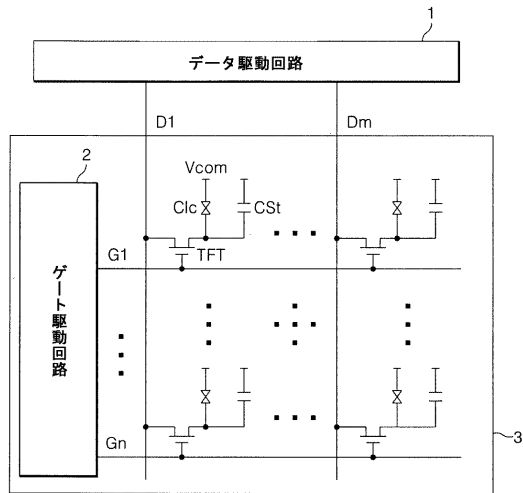
L 0 1 ~ L 0 n：出力配線

L 1 ~ L 3：ダミー配線

30

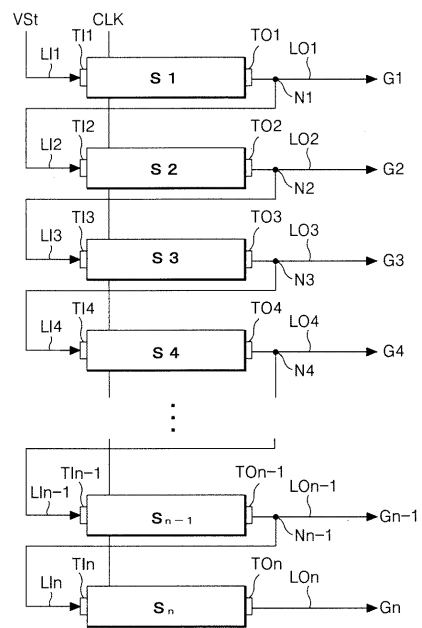
【図 1】

(従来技術)

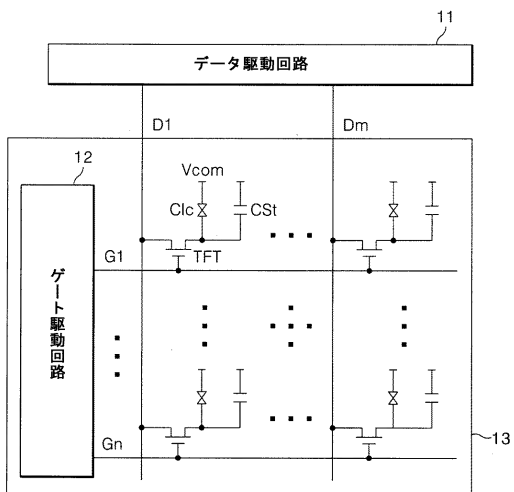


【図 2】

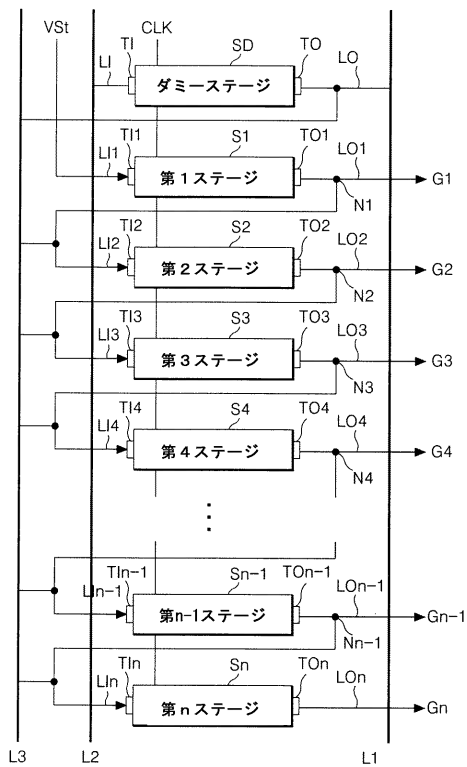
(従来技術)



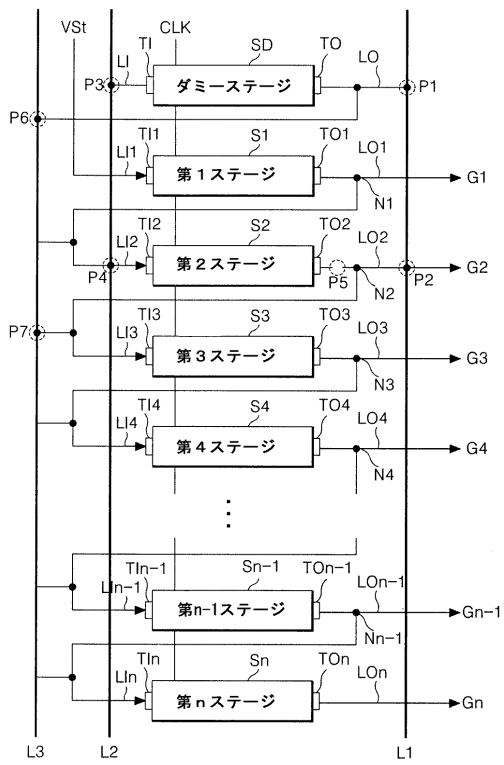
【図 4】



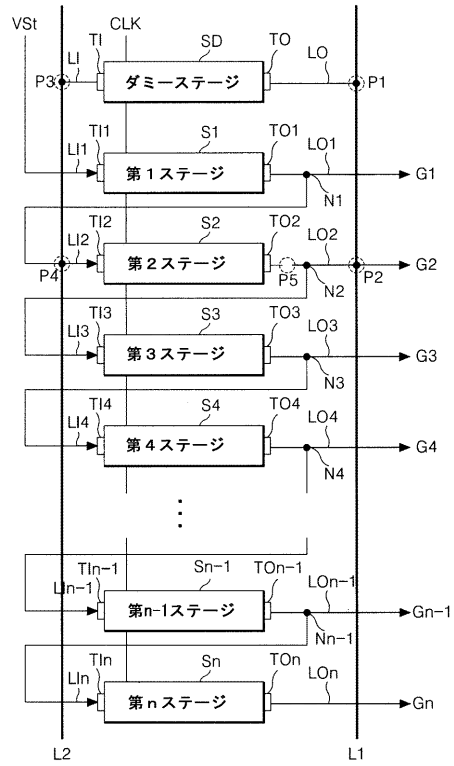
【図 5】



【図 6】

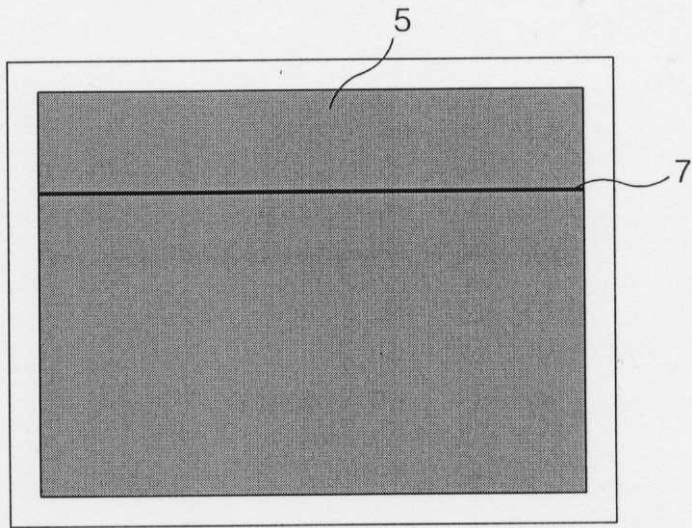


【図 7】

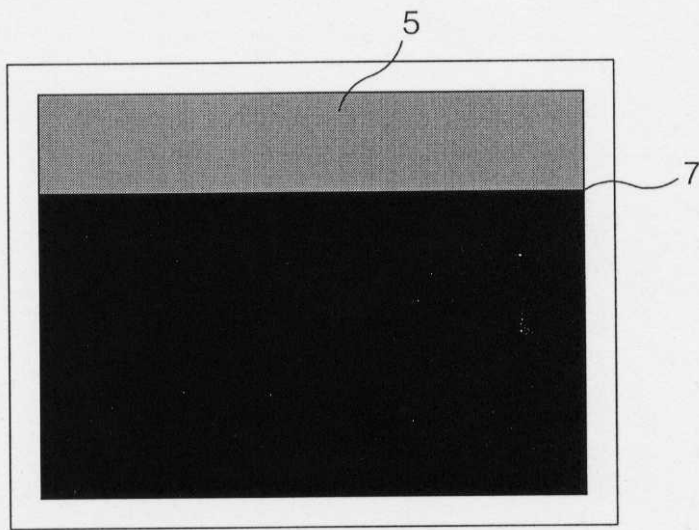


【図 3】

(従来技術)



(a)



(b)

フロントページの続き

(74)代理人 100104352

弁理士 朝日 伸光

(74)代理人 100128657

弁理士 三山 勝巳

(72)発明者 禹 ▲チョル▼ 旻

大韓民国 慶尚北道 尚州市 内西面 陵岩里 山 1 1 9 番地

F ターム(参考) 2H088 FA14 FA15 FA18 HA06 HA08 HA12 MA20

2H093 NC16 NC24 NC26 NC34 NC35 ND53 ND60

5C006 BB16 BB27 BC03 BF03 EB04 FA51

5C080 AA10 BB05 DD22 DD28 FF01 FF11 JJ01 JJ02 JJ03

专利名称(译)	使用SAM的门驱动电路，修复方法和液晶显示装置		
公开(公告)号	JP2007140512A	公开(公告)日	2007-06-07
申请号	JP2006302271	申请日	2006-11-08
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司，有限公司		
[标]发明人	禹子ヨル旻		
发明人	禹 ▲子ヨル▼ 旻		
IPC分类号	G02F1/133 G09G3/36 G02F1/13 G09G3/20		
CPC分类号	G09G3/3677 G09G2330/08		
FI分类号	G02F1/133.550 G09G3/36 G02F1/13.101 G09G3/20.622.E G09G3/20.670.A G11C19/00 G11C19/00.J		
F-TERM分类号	2H088/FA14 2H088/FA15 2H088/FA18 2H088/HA06 2H088/HA08 2H088/HA12 2H088/MA20 2H093/NC16 2H093/NC24 2H093/NC26 2H093/NC34 2H093/NC35 2H093/ND53 2H093/ND60 5C006/BB16 5C006/BB27 5C006/BC03 5C006/BF03 5C006/EB04 5C006/FA51 5C080/AA10 5C080/BB05 5C080/DD22 5C080/DD28 5C080/FF01 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ03 2H193/ZA04 5B074/AA10 5B074/CA01		
代理人(译)	白井伸一 朝日 伸光		
优先权	1020050110206 2005-11-17 KR		
其他公开文献	JP4700592B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够降低废品率的栅极驱动电路，其修复方法以及使用该栅极驱动电路的液晶显示器。ZSOLUTION：栅极驱动电路包括;多个级包括连接到起始输入端的输入布线和连接到输出端的输出布线，并且移位通过输入布线输入的开始信号，并通过输出布线输出移位的开始信号;虚设平台具有与平台相同的电路结构，并形成在与平台相同的基板上;第一虚拟布线，能够连接第k级的输入布线和虚设级的输出布线;第二虚拟布线，能够连接第k级的输入布线和虚设级的输入布线;第三虚拟布线，能够连接虚设级的输出布线和第(k+1)级的输入布线。多个级的输入布线分别连接到前级的输出布线，并且多个级，虚设级和虚设布线形成在一个基板上。Z

