

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2005-259371
(P2005-259371A)

(43) 公開日 平成17年9月22日(2005.9.22)

(51) Int.Cl. ⁷	F I	テーマコード (参考)
H O 1 B 13/00	H O 1 B 13/00 5 O 3 D	2 H O 9 2
G O 2 F 1/1343	H O 1 B 13/00 5 O 3 B	5 G 3 2 3
	G O 2 F 1/1343	

審査請求 未請求 請求項の数 11 O L (全 29 頁)

(21) 出願番号	特願2004-65616 (P2004-65616)	(71) 出願人	595059056
(22) 出願日	平成16年3月9日 (2004.3.9)		株式会社アドバンスト・ディスプレイ
			熊本県菊池郡西台志町御代志997番地
		(71) 出願人	000006013
			三菱電機株式会社
			東京都千代田区丸の内二丁目2番3号
		(74) 代理人	100065226
			弁理士 朝日奈 宗太
		(74) 代理人	100098257
			弁理士 佐木 啓二
		(74) 代理人	100117112
			弁理士 秋山 文男
		(72) 発明者	津田 久美
			熊本県菊池郡西台志町御代志997番地
			株式会社アドバンスト・ディスプレイ内
			最終頁に続く

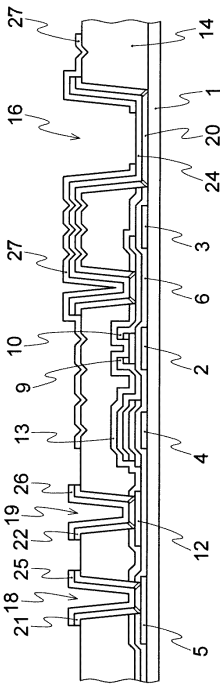
(54) 【発明の名称】 液晶表示装置およびこれらの製造方法

(57) 【要約】

【課題】 基板の段差部におけるITO膜からなる透明導電性薄膜の断線を防止する。

【解決手段】 コンタクトホールなどの段差形状部を有する液晶表示装置用の基板上に、ITO膜からなる透明導電膜を形成する工程であって、非晶質の状態で第一のITO膜を成膜する工程と、フォトリソグラフィによるフォトレジストマスクパターンを用いて第一のITO膜をパターニング加工する工程と、前記フォトレジストパターンを除去したのちに加熱手段などを用いて第一のITO膜パターンを結晶化する工程と、第一のITO膜パターンを含む基板上全面に、少なくとも膜の一部が非晶質となる条件で第二のITO膜を成膜する工程と、第二のITO膜を前記結晶化された第一のITO膜パターンと同一形状にパターニング加工する工程とを含むとともに、シュウ酸を含有する薬液を用いて第二のITO膜をエッチングするプロセスを用いて透明導電膜を形成する。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

少なくともコンタクトホールまたはスルーホールあるいは段差形状部を有する基板上に、少なくとも酸化インジウム、酸化スズ、酸化亜鉛またはこれらを混合した材料からなる透明導電性薄膜パターンを形成する工程であって、該透明導電性薄膜パターンを、

(A) 成膜される膜の全体あるいは少なくともその一部が非晶質となる状態で、第一の透明導電性膜を成膜する工程と、

(B) フォトリソグラフィによるフォトレジストマスクパターンを用いて、該第一の透明導電性膜をパターンニング加工する工程と、

(C) 前記フォトレジストパターンを除去したのちに、加熱手段などを用いて該第一の透明導電性膜パターンを結晶化する工程と、 10

該結晶化された第一の透明導電性膜パターンを含む基板上全面に、成膜される膜の少なくとも一部が非結晶質となる状態で第二の透明導電性膜を成膜する工程と、

(D) 非晶質状態の透明導電性膜をエッチングすることが可能で、かつ、結晶化状態の透明導電性膜をエッチングすることが不可能な薬液を用いたウエットエッチングで、前記第二の透明導電性膜を前記結晶化された第一の透明導電性膜パターンと同一形状にパターンニング加工する工程、とを少なくとも含む透明導電性薄膜の形成方法。

【請求項 2】

透明性絶縁基板上に第一の金属薄膜を成膜し、第一のフォトリソグラフィを用いて、少なくともゲート配線、ゲート電極を形成する第一の工程と、 20

ゲート絶縁膜、半導体能動膜、オーミックコンタクト膜を順次成膜し、第二のフォトリソグラフィを用いて半導体層を形成する第二の工程と、

第二の金属薄膜を成膜し、第三のフォトリソグラフィを用いて、ソース配線、ソース電極、ドレイン電極および薄膜トランジスタのチャネル部を形成する第三の工程と、

層間絶縁膜を形成し、第四のフォトリソグラフィを用いて、該層間絶縁膜上の画素反射電極部の表面に凹凸形状と、画素透過電極部となる開口部と、ゲート配線端子部、ソース配線端子部、およびドレイン電極に達するコンタクトホールをそれぞれ形成する第四の工程と、

透明導電性薄膜を成膜し、第五のフォトリソグラフィを用いて、少なくとも透過部の画素透過電極と、前記コンタクトホールを介して前記ゲート配線端子部および前記ソース配線端子部に電氣的に接続する端子パッドパターンを形成する第五の工程と、 30

第三の金属薄膜を成膜し、第六のフォトリソグラフィを用いて、反射画素電極を形成する第六の工程とを少なくとも含み、

前記第五の工程を請求項 1 記載の方法を用いて行なうことを特徴とする半透過型液晶表示装置の製造方法。

【請求項 3】

透明性絶縁基板上に第一の金属薄膜を成膜し、第一のフォトリソグラフィを用いて、少なくともゲート配線、ゲート電極を形成する第一の工程と、

ゲート絶縁膜、半導体能動膜、オーミックコンタクト膜を順次成膜し、第二のフォトリソグラフィを用いて半導体層を形成する第二の工程と、 40

第二の金属薄膜を成膜し、第三のフォトリソグラフィを用いて、ソース配線、ソース電極、ドレイン電極および薄膜トランジスタのチャネル部を形成する第三の工程と、

層間絶縁膜を形成し、第四のフォトリソグラフィを用いて、該層間絶縁膜上の画素反射電極部の表面に凹凸形状と、画素透過電極部となる開口部と、ゲート配線端子部、ソース配線端子部、およびドレイン電極に達するコンタクトホールをそれぞれ形成する第四の工程と、

第一の透明導電性膜を、成膜される膜の全体あるいは少なくともその一部が非晶質の状態となるように成膜し、第五のフォトリソグラフィによるフォトレジストマスクパターンで該第一の透明導電性膜をパターンニング加工して、少なくとも透過部の画素透過電極と、前記コンタクトホールを介して前記ゲート配線端子部および前記ソース配線端子部に電氣的 50

に接続する端子パッドパターンを形成する第五の工程と、
加熱手段を用いて前記第一の非晶質状態の透明導電性膜パターンを結晶化する第六の工程と、

第三の金属薄膜を成膜し、第六のフォトリソグラフィを用いて反射画素電極を形成する第七の工程と、

第二の透明導電性膜を、成膜される膜の全体あるいは少なくともその一部が非晶質の状態となるように、成膜したのちに、非晶質状態の透明導電性膜をエッチングすることが可能でかつ結晶化状態の透明導電性膜をエッチングすることが不可能な薬液を用いたウエットエッチングで、前記第二の透明導電性膜をエッチングする第八の工程、
とを少なくとも含む半透過型液晶表示装置の製造方法。

10

【請求項 4】

前記第一の非晶質状態の透明導電性膜パターンを結晶化する工程は、前記第三の金属薄膜を成膜する際の基板予備加熱工程によって行なう請求項 3 記載の半透過型液晶表示装置の製造方法。

【請求項 5】

透明性絶縁基板上に、第一の金属薄膜を成膜し、第一のフォトリソグラフィを用いて、少なくともゲート配線、ゲート電極を形成する第一の工程と、

ゲート絶縁膜、半導体能動膜、オーミックコンタクト膜を順次成膜し、第二のフォトリソグラフィを用いて半導体層を形成する第二の工程と、

第二の金属薄膜を成膜し、第三のフォトリソグラフィを用いて、ソース配線、ソース電極、ドレイン電極および薄膜トランジスタのチャネル部を形成する第三の工程と、

20

層間絶縁膜を形成し、第四のフォトリソグラフィを用いて、該層間絶縁膜上の画素反射電極部の表面に凹凸形状と、ゲート配線端子部、ソース配線端子部、およびドレイン電極に達するコンタクトホールをそれぞれ形成する第四の工程と、

透明導電性薄膜を成膜し、第五のフォトリソグラフィを用いて、少なくとも前記コンタクトホールを介して前記ゲート配線端子部および前記ソース配線端子部に電氣的に接続する端子パッドパターンを形成する第五の工程と、

第三の金属薄膜を成膜し、第六のフォトリソグラフィを用いて反射画素電極を形成する第六の工程とを少なくとも含む、

前記第五の工程を請求項 1 記載の方法を用いて行なう反射型液晶表示装置の製造方法。

30

【請求項 6】

透明性絶縁基板上に、第一の金属薄膜を成膜し、第一のフォトリソグラフィを用いて、少なくともゲート配線、ゲート電極を形成する第一の工程と、

ゲート絶縁膜、半導体能動膜、オーミックコンタクト膜を順次成膜し、第二のフォトリソグラフィを用いて半導体層を形成する第二の工程と、

第二の金属薄膜を成膜し、第三のフォトリソグラフィを用いて、ソース配線、ソース電極、ドレイン電極および薄膜トランジスタのチャネル部を形成する第三の工程と、

層間絶縁膜を形成し、第四のフォトリソグラフィを用いて、該層間絶縁膜上の画素反射電極部の表面に凹凸形状と、ゲート配線端子部、ソース配線端子部、およびドレイン電極に達するコンタクトホールをそれぞれ形成する第四の工程と、

40

第一の透明導電性膜を、成膜される膜の全体あるいは少なくともその一部が非晶質の状態となるように成膜し、第五のフォトリソグラフィによるフォトレジストマスクパターンで該第一の透明導電性膜をパターンニング加工して、少なくとも前記コンタクトホールを介して前記ゲート配線端子部および前記ソース配線端子部に電氣的に接続する端子パッドパターンを形成する第五の工程と、

加熱手段を用いて前記第一の非晶質状態の透明導電性膜パターンを結晶化する第六の工程と、

第三の金属薄膜を成膜し、第六のフォトリソグラフィを用いて反射画素電極を形成する第七の工程と、

第二の透明導電性膜を、成膜される膜の全体あるいは少なくともその一部が非晶質の状態

50

となるように、成膜したのちに、非晶質状態の透明導電性膜をエッチングすることが可能でかつ結晶化状態の透明導電性膜をエッチングすることが不可能な薬液を用いたウエットエッチングで、前記第二の透明導電性膜をエッチングする第八の工程、とを少なくとも含む反射型液晶表示装置の製造方法。

【請求項 7】

前記第一の非晶質状態の透明導電性膜パターンを結晶化する工程は、前記第三の金属薄膜を成膜する際の基板予備加熱工程によって行なう請求項 6 記載の反射型液晶表示装置の製造方法。

【請求項 8】

透明性絶縁基板上に、第一の金属薄膜を成膜し、第一のフォトリソグラフィを用いて、少なくともゲート配線、ゲート電極を形成する第一の工程と、

ゲート絶縁膜、半導体能動膜、オーミックコンタクト膜を順次成膜し、第二のフォトリソグラフィを用いて半導体層を形成する第二の工程と、

第二の金属薄膜を成膜し、第三のフォトリソグラフィを用いて、ソース配線、ソース電極、ドレイン電極および薄膜トランジスタのチャネル部を形成する第三の工程と、

層間絶縁膜を形成し、第四のフォトリソグラフィを用いて、該層間絶縁膜にゲート配線端子部、ソース配線端子部、および薄膜トランジスタのドレイン電極に達するコンタクトホールをそれぞれ形成する第四の工程と、

透明導電性薄膜を成膜し、第五のフォトリソグラフィを用いて、少なくとも画素透過電極と前記コンタクトホールを介して前記ゲート配線端子部および前記ソース配線端子部に電

氣的に接続する端子パッドパターンを形成する第五の工程とを少なくとも含み、

前記第五の工程を請求項 1 記載の方法を用いて行なう透過型液晶表示装置の製造方法。

【請求項 9】

前記透明導電性膜は、特に酸化インジウムと酸化スズを少なくとも含む ITO 膜である請求項 1、2、3、4、5、6、7 または 8 記載の透明導電性膜、ならびに半透過型または反射型または透過型の液晶表示装置の製造方法。

【請求項 10】

前記透明導電性膜を加工するウエットエッチングに用いる薬液は、シュウ酸を含有する薬液である請求項 1、2、3、4、5、6、7、8 または 9 記載の透明導電性膜、ならびに半透過型または反射型または透過型の液晶表示装置の製造方法。

【請求項 11】

請求項 1、2、3、4、5、6、7、8、9 または 10 記載の工程を少なくとも含む工程を用いて製造される液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、透明導電性膜の製造方法、さらに詳しくは透過型、反射型もしくは、反射型と透過型の併用型である半透過型として使用できる液晶表示装置用薄膜トランジスタアレイ基板の製造方法に関する。

【背景技術】

【0002】

液晶を用いた電気光学素子は液晶表示パネルとしてディスプレイへの応用が盛んになされている。この液晶表示パネルは、薄型で低消費電力であるという特長を持つことから、パーソナルコンピューターなどの OA 機器や、携帯電話、電子手帳などの携帯情報機器、あるいは、液晶モニターを備えたカーナビゲーションシステム、カメラ一体型 VTR など、また近年では TV 用として広く用いられるようになっている。

【0003】

液晶表示パネルには、単純マトリクス型のものと薄膜トランジスタ (Thin Film Transistor; 以下 TFT と記す) をスイッチング素子として用いるアクティブマトリクス型とがあるが、最近では表示品位の点で TFT を用いたアクティブマトリクス型の液晶表示パネ

10

20

30

40

50

ルを用いた液晶表示装置（ＴＦＴ－ＬＣＤ）が広く実用化されている。

【０００４】

上記液晶表示装置に搭載される液晶表示パネルは、従来のブラウン管やＥＬ（エレクトロルミネッセンス）素子を用いた表示とは異なり、自らは発光しないためバックライトと呼ばれる蛍光管などからなる照明装置をその背面または側方に設置して、その光の透過量を液晶表示パネルで制御して画像表示を行なういわゆる透過型液晶表示パネルがよく用いられている。

【０００５】

一方、戸外で常時携帯して使用する機会の多い携帯情報端末機器などでは、基板の画素電極部に透明膜ではなく反射膜を設け、周囲光を反射表面で反射させることによりバックライト光を用いずに表示を行なうことのできる反射型液晶表示パネルが用いられるようになった。反射型液晶表示パネルはバックライトを用いないので消費電力を少なくすることができるという長所がある。しかしながら、周囲光が暗い場合には視認性が極端に低下するという欠点を併せもつ。

【０００６】

このような反射型液晶表示パネルの問題点を解消するために、バックライト光の一部を透過させると共に周囲光の一部を反射させるような透過部と反射部の両方を画素電極に備え、透過型表示と反射型表示の両方を１つの液晶表示パネルにて実現する半透過型と呼ばれる液晶表示パネルが用いられており、その構成がたとえば特許文献１の図１から図４に開示されている。

【０００７】

以上のように、液晶表示パネルには大きく分けて半透過型、反射型および透過型の３種類がある。これらの代表的なＴＦＴと画素電極部の平面図をそれぞれ図１、図５、図９に示す。また断面図を図１２、図１３、図１４にそれぞれ示す。断面図には走査信号や映像信号を送るための液晶駆動用ドライバＩＣの接続部となるゲート端子およびソース端子部の断面構造も示した。これら反射型および半透過型液晶パネルにおいては、反射電極としてはＡｇまたはＡｌを用いることが多い。また、透過型や半透過型液晶パネルにおいては、透過電極として酸化インジウムや酸化スズなどからなるＩＴＯのような透明の導電性膜が一般的に使用される。また反射型液晶パネルでは透過電極は存在しないが、たとえば走査信号や映像信号を送る配線や液晶駆動用ドライバＩＣの接続用の端子部には、後工程や動作環境などによる接続部の酸化による高抵抗化を防止するためにＩＴＯのような透明電極のパッドが使用される。もちろん透過型ならびに半透過型液晶パネルにおいても端子部にはＩＴＯのような透明電極パッドが一般的に用いられている。

【０００８】

ところが、特許文献１においても指摘されているように、透過電極に用いられる酸化インジウムや酸化スズ系のＩＴＯ膜はカバレッジ特性が悪いために、図１２、図１４に示すように透過画素電極とＴＦＴのドレイン電極との接続部となるコンタクトホール１７の段差部で段切れによる断線２３が生じやすく、表示不良や表示ムラとなる問題点がある。

【０００９】

また、走査信号や映像信号を送る配線や液晶駆動用ドライバＩＣの接続部となるゲート端子部やソース端子部においてもＩＴＯ膜からなる端子パッドとゲート端子およびソース端子との接続部となるコンタクトホール１８、１９でも段切れによる断線不良２３が生じやすく線状の表示不良や表示ムラを発生させてしまうという問題点があった。

【００１０】

従来これらの問題点を回避する方法がいくつか提案されている。特許文献１はコンタクト部の断線を防ぐため、コンタクト部では透明電極とせず、反射電極材料とする方法が記載されている。特許文献２は、第２の導電膜と第３の導電膜とによって、コンタクトホールの段差部を包むように形成することによって、ＩＴＯ膜の断線があっても導電性を保つ方法が記載されている。特許文献３は、層間絶縁膜と平坦化膜の積層断面がＩＴＯ膜と接しないようにして、ＩＴＯ膜の応力を小さくすることによって断線を防止する方法が記載

10

20

30

40

50

されている。また、特許文献4はITO膜ではないが、コンタクトホール内の金属層を2段とすることによって、応力を緩和し断線を回避する方法が記載されている。しかし、いずれもITO膜そのものの段切れによる切断をなくすものではなく、またコンタクトホール近傍でITO膜が使えない場合がある。

【0011】

【特許文献1】特開平11-281992号公報

【特許文献2】特開2001-5033号公報

【特許文献3】特開2000-340652号公報

【特許文献4】特開平5-136277号公報

【発明の開示】

10

【発明が解決しようとする課題】

【0012】

本発明者らが検討を行なった結果、上記のITO膜の段切れ断線不良は、ITO膜を非晶質状態で形成し、そののちに結晶化させるようなプロセスを用いる場合には非常に高い頻度で発生することがわかった。一般的にITO膜のパターン加工は、薬液によるウエットエッチングがよく用いられるが、結晶質のITO膜の場合はウエットエッチングに用いる薬液として塩酸+硝酸系の水溶液からなる強酸を用いる必要がある。このような場合、ITO膜のウエットエッチング時にゲート配線、ソース配線や反射電極膜としてAlやAgあるいはMoのような金属薄膜が共存すると、同時にこれらの金属薄膜を腐食断線させてしまうという恐れがあった。

20

【0013】

ところが非晶質状態のITO膜の場合は、シュウ酸系水溶液のような弱酸でウエットエッチングできるため、AlやAgあるいはMoのような金属薄膜が共存してもこれらの金属薄膜を腐食断線させることがない。したがって、まずITO膜を非晶質状態で成膜し、シュウ酸エッチング液を用いてパターン加工を行なったのちに、たとえば加熱手段などを用いて結晶化させ最終的に化学的に安定化させるというプロセスを用いることが好ましい。

【0014】

しかしながら、ITO膜が非晶質状態から結晶化状態へ相変化するときに、原子の無秩序配列構造から規則配列への変化にともなう体積の収縮（結晶原子間距離が小さくなる）が起こり、ITO膜には基板からの引っ張り応力が加わるために、特に段差部においてITO膜の段切れ断線が発生しやすくなる。表1に本発明者らが測定したSi基板上におけるITO膜の膜応力を測定した結果を示す。成膜直後の、非晶質状態のITO膜の応力は-200MPa、すなわち200MPaの圧縮応力であるのに対して、このITO膜を300で加熱して結晶化させたあとの膜応力は+200MPa、すなわち200MPaの引っ張り応力へと変化しており、結晶化にともないITO膜には引っ張り応力が加わるようになることがわかる。一方、結晶化したITO膜の膜応力は熱処理を行なっても結晶相の変化が生じなくなるので膜応力は変化しない。

30

【0015】

【表 1】

表 1

(a) 非晶質で成膜したITO膜の膜応力		
成膜直後の非晶質膜 - 200MPa (圧縮応力)	300℃熱処理による多結晶化 →	熱処理後の多結晶膜 + 200MPa (引張応力)
(b) 多結晶で成膜したITO膜の膜応力		
成膜直後の多結晶膜 + 200MPa (引張応力)	300℃熱処理 →	熱処理後の多結晶膜 + 200MPa (引張応力)

10

【0016】

本発明は、上述の問題点を解決するためになされたものであり、透過型、反射型、ならびに半透過型の液晶表示パネルにおいて、コンタクトホールやその他の基板の段差部における酸化インジウム系、酸化スズ系のITO膜からなる透明導電性薄膜の段切れ断線を防止し、優れた表示特性をもつ液晶表示パネルを生産性よく実現できる製造方法を提供するものである。

20

【課題を解決するための手段】

【0017】

コンタクトホール、スルーホールあるいは段差形状部におけるITOからなる透明導電性薄膜パターンの段切れ断線不良は、たとえば段差部のITO膜を少なくとも二層以上の積層構造にすることによって防止することができる。しかしながらこのように積層構造にした場合でも、上述したように積層ITO膜を非晶質状態で形成したのちに、加熱手段などを用いて結晶化させる場合には、体積収縮にともなうITO膜の段切れ断線不良を完全に防止することは難しいことは容易に想像される。

30

【0018】

第一のITO膜を非晶質状態で形成してパターン加工後に結晶化させ、そののちに該第一のITO膜の段差部における段切れ断線部を覆うように第二のITO膜を形成する方法も考えられるが、この場合でも第二のITO膜を非晶質状態で形成する場合には同様に段切れ断線を完全に防止することは難しいと考えられる。また別の方法として、たとえば第二のITO膜を結晶質で形成してやれば非晶質から結晶質への相変化にともなう体積収縮が発生しないために、第一のITO膜の段切れ断線を第二のITO膜のカバレッジにより防止することが可能となるが、この場合は第二のITO膜のパターン加工時に塩酸+硝酸系水溶液の強酸を用いる必要があるので、基板上にAl、AgあるいはMo系の金属薄膜が共存する場合に、これらを腐食断線させずに第二のITO膜だけを選択エッチング可能にするという、プロセス上のメリットが失われてしまう。

40

【0019】

しかしながら前述のいくつかの方法について本発明者らが種々の検討を行なった結果、つぎのような新たな知見が明らかとなった。すなわち、

(1) 第一のITO膜を非晶質状態で形成し、その上層にさらに第二のITO膜を非晶質状態で形成した二層膜の場合、下層の第一のITO膜と上層の第二のITO膜の界面でエピタキシャル的な結晶化現象が部分的に生じること、

(2) また、第一のITO膜を非晶質状態で形成したのちに加熱などの手段で結晶化させ、この上層にさらに第二のITO膜を非晶質状態となる条件で形成した二層膜とした場合、上層の第二のITO膜は下層の第一の結晶化ITO膜表面上でエピタキシャル的な結晶

50

成長が進み、ほぼ完全な結晶化ITO膜となること、
が明らかとなった。

【0020】

前記(2)の現象を用いると、たとえばつぎのようなプロセスが可能になる。まず第一のITO膜を非晶質状態で成膜したのちにフォトリソグラフィ法を用いて所望の形状にパターン加工したのちに、加熱などの手段で第一のITO膜を結晶化させる。つぎに第二のITO膜を非晶質状態となる条件で成膜する。このとき、この第二のITO膜は下層の第一の結晶化ITO膜パターンの上層部分がエピタキシャル的に成長した結晶化状態となり、その他の部分は非晶質状態となる。したがってこのような状態で第二のITO膜を、非晶質状態のITO膜をエッチングすることが可能でかつ結晶化状態のITO膜をエッチングすることが不可能な溶液を用いてウェットエッチングを行なうと、第一の結晶化ITO膜パターン上の第二のITO膜は結晶化状態となっているのでエッチングされずに残り、他の非晶質部分のみがエッチング除去されるために、結果的に第二のITO膜は、自己整合的に第一の結晶化ITO膜と同一形状にパターン加工できる。このような非晶質状態のITO膜と結晶化状態のITO膜とを選択的にエッチングできる溶液としてたとえばシュウ酸を含有するシュウ酸系水溶液を用いることができる。なお、このプロセスにおける非晶質状態のITO膜の形成は、公知のArガスにH₂O、またはH₂ガスを加えた混合ガスを用いたスパッタリング法を用いて成膜するのが好ましい。また必要に応じてO₂ガスをさらに加えた混合ガスを用いてもよい。

10

【0021】

さらにこのプロセスの場合、第一の結晶化ITO膜パターンの段差部における段切れ断線部をカバレッジする第二のITO膜はもともと結晶化状態で形成されているので、のちの工程で基板を加熱する工程がある場合でも体積収縮による新たな段切れ断線不良をほぼ完全に防止することが可能である。本発明者らは、上述のような新たに得られたプロセス知見をもとに、この発明を完成させるに至った。

20

【0022】

すなわち本発明は、液晶表示装置の製造方法において少なくともコンタクトホールまたはスルーホールあるいは段差形状部を有する基板上に、少なくとも酸化インジウム、酸化スズ、酸化亜鉛またはこれらを混合した材料からなる透明導電性薄膜パターンを形成する工程であって、該透明導電性薄膜パターンを、

30

(A) 成膜される膜の全体あるいは少なくともその一部が非晶質となる状態で第一の透明導電性膜を成膜する工程と、

(B) フォトリソグラフィによるフォトレジストマスクパターンで該第一の透明導電性膜をパターンニング加工する工程と、

(C) 前記フォトレジストパターンを除去したのちに、加熱手段などを用いて該第一の透明導電性膜パターンを結晶化する工程と、

(D) 該結晶化された第一の透明導電性膜パターンを含む基板上全面に、成膜される膜の少なくとも一部が非結晶質となる状態で第二の透明導電性膜を成膜する工程と、

(E) 非晶質状態の透明導電性膜をエッチングすることが可能でかつ結晶化状態の透明導電性膜をエッチングすることが不可能な薬液を用いたウェットエッチングで、該第二の透明導電性膜を前記結晶化された第一の透明導電性膜パターンと同一形状にパターンニング加工する工程、

40

とを少なくとも含むプロセスを用いて形成することを特徴とするものである。

【0023】

また本発明は、半透過型液晶表示装置の製造方法において、透明性絶縁基板上に第一の金属薄膜を成膜し、第一のフォトリソグラフィを用いて、少なくともゲート配線、ゲート電極を形成する第一の工程と、

ゲート絶縁膜、半導体能動膜、オーミックコンタクト膜を順次成膜し、第二のフォトリソグラフィを用いて半導体層を形成する第二の工程と、

第二の金属薄膜を成膜し、第三のフォトリソグラフィを用いて、ソース配線、ソース電極

50

、ドレイン電極および薄膜トランジスタのチャネル部を形成する第三の工程と、層間絶縁膜を形成し、第四のフォトリソグラフィを用いて、該層間絶縁膜上の画素反射電極部の表面に凹凸形状と、画素透過電極部となる開口部と、ゲート配線端子部、ソース配線端子部、およびドレイン電極に達するコンタクトホールをそれぞれ形成する第四の工程と、

透明導電性薄膜を成膜し、第五のフォトリソグラフィを用いて、少なくとも透過部の画素透過電極と、前記コンタクトホールを介して前記ゲート配線端子部および前記ソース配線端子部に電氣的に接続する端子パッドパターンを形成する第五の工程と、

第三の金属薄膜を成膜し、第六のフォトリソグラフィを用いて、反射画素電極を形成する第六の工程とを少なくとも含み、

前記第五の工程における透過電極と端子パッドパターンを、

(A) 成膜される膜の全体あるいは少なくともその一部が非晶質となる状態で第一の透明導電性膜を成膜する工程と、

(B) フォトリソグラフィによるフォトレジストマスクパターンで該第一の透明導電性膜をパターンニング加工する工程と、

(C) 前記フォトレジストパターンを除去したのちに、加熱手段などを用いて該第一の透明導電性膜パターンを結晶化する工程と、

(D) 該結晶化された第一の透明導電性膜パターンを含む基板上全面に、成膜される膜の少なくとも一部が非結晶質となる状態で第二の透明導電性膜を成膜する工程と、

(E) 非晶質状態の透明導電性膜をエッチングすることが可能でかつ結晶化状態の透明導電性膜をエッチングすることが不可能な薬液を用いたウエットエッチングで、該第二の透明導電性膜を前記結晶化された第一の透明導電性膜パターンと同一形状にパターンニング加工する工程、

とを少なくとも含むプロセスを用いて形成することを特徴とするものである。

【0024】

また本発明にかかわる半透過型液晶表示装置の製造方法は、透明性絶縁基板上に第一の金属薄膜を成膜し、第一のフォトリソグラフィを用いて、少なくともゲート配線、ゲート電極を形成する第一の工程と、

ゲート絶縁膜、半導体能動膜、オーミックコンタクト膜を順次成膜し、第二のフォトリソグラフィを用いて半導体層を形成する第二の工程と、

第二の金属薄膜を成膜し、第三のフォトリソグラフィを用いて、ソース配線、ソース電極、ドレイン電極および薄膜トランジスタのチャネル部を形成する第三の工程と、

層間絶縁膜を形成し、第四のフォトリソグラフィを用いて、該層間絶縁膜上の画素反射電極部の表面に凹凸形状と、画素透過電極部となる開口部と、ゲート配線端子部、ソース配線端子部、およびドレイン電極に達するコンタクトホールをそれぞれ形成する第四の工程と、

成膜される膜の全体あるいは少なくともその一部が非晶質の状態となるように第一の透明導電性膜を成膜し、第五のフォトリソグラフィによるフォトレジストマスクパターンで該第一の透明導電性膜をパターンニング加工して、少なくとも透過部の画素透過電極と、前記コンタクトホールを介して前記ゲート配線端子部および前記ソース配線端子部に電氣的に接続する端子パッドパターンを形成する第五の工程と、

加熱手段を用いて前記第一の非晶質状態の透明導電性膜パターンを結晶化する第六の工程と、

第三の金属薄膜を成膜し、第六のフォトリソグラフィを用いて反射画素電極を形成する第七の工程と、

さらに成膜される膜の全体あるいは少なくともその一部が非晶質の状態となるように第二の透明導電性膜を成膜したのちに、非晶質状態の透明導電性膜をエッチングすることが可能でかつ結晶化状態の透明導電性膜をエッチングすることが不可能な薬液を用いたウエットエッチングで、該第二の透明導電性膜をエッチングする第八の工程、

とを少なくとも含むことを特徴とするものである。

10

20

30

40

50

【 0 0 2 5 】

さらに本発明にかかわる半透過型液晶表示装置の製造方法は、前記第一の非晶質状態の透明導電性膜パターンを結晶化する工程を、前記第三の金属薄膜を成膜する際の基板予備加熱工程によって行なうことを特徴とするものである。

【 0 0 2 6 】

また本発明は、反射型液晶表示装置の製造方法において、透明性絶縁基板上に、第一の金属薄膜を成膜し、第一のフォトリソグラフィを用いて、少なくともゲート配線、ゲート電極を形成する第一の工程と、

ゲート絶縁膜、半導体能動膜、オーミックコンタクト膜を順次成膜し、第二のフォトリソグラフィを用いて半導体層を形成する第二の工程と、

第二の金属薄膜を成膜し、第三のフォトリソグラフィを用いて、ソース配線、ソース電極、ドレイン電極および薄膜トランジスタのチャネル部を形成する第三の工程と、

層間絶縁膜を形成し、第四のフォトリソグラフィを用いて、該層間絶縁膜上の画素反射電極部の表面に凹凸形状と、ゲート配線端子部、ソース配線端子部、およびドレイン電極に達するコンタクトホールをそれぞれ形成する第四の工程と、

透明導電性薄膜を成膜し、第五のフォトリソグラフィを用いて、少なくとも前記コンタクトホールを介して前記ゲート配線端子部および前記ソース配線端子部に電氣的に接続する端子パッドパターンを形成する第五の工程と、

第三の金属薄膜を成膜し、第六のフォトリソグラフィを用いて反射画素電極を形成する第六の工程とを少なくとも含み、

前記第五の工程における端子パッドパターンを、

(A) 成膜される膜の全体あるいは少なくともその一部が非晶質となる状態で第一の透明導電性膜を成膜する工程と、

(B) フォトリソグラフィによるフォトレジストマスクパターンで該第一の透明導電性膜をパターニング加工する工程と、

(C) 前記フォトレジストパターンを除去したのちに、加熱手段などを用いて該第一の透明導電性膜パターンを結晶化する工程と、

(D) 該結晶化された第一の透明導電性膜パターンを含む基板上全面に、成膜される膜の少なくとも一部が非結晶質となる状態で第二の透明導電性膜を成膜する工程と、

(E) 非晶質状態の透明導電性膜をエッチングすることが可能でかつ結晶化状態の透明導電性膜をエッチングすることが不可能な薬液を用いたウエットエッチングで、該第二の透明導電性膜を前記結晶化された第一の透明導電性膜パターンと同一形状にパターニング加工する工程、

とを少なくとも含むプロセスを用いて形成することを特徴とするものである。

【 0 0 2 7 】

また本発明にかかわる反射型液晶表示装置の製造方法は、透明性絶縁基板上に、第一の金属薄膜を成膜し、第一のフォトリソグラフィを用いて、少なくともゲート配線、ゲート電極を形成する第一の工程と、

ゲート絶縁膜、半導体能動膜、オーミックコンタクト膜を順次成膜し、第二のフォトリソグラフィを用いて半導体層を形成する第二の工程と、

第二の金属薄膜を成膜し、第三のフォトリソグラフィを用いて、ソース配線、ソース電極、ドレイン電極および薄膜トランジスタのチャネル部を形成する第三の工程と、

層間絶縁膜を形成し、第四のフォトリソグラフィを用いて、該層間絶縁膜上の画素反射電極部の表面に凹凸形状と、ゲート配線端子部、ソース配線端子部、およびドレイン電極に達するコンタクトホールをそれぞれ形成する第四の工程と、

成膜される膜の全体あるいは少なくともその一部が非晶質の状態となるように第一の透明導電性膜を成膜し、第五のフォトリソグラフィによるフォトレジストマスクパターンで該第一の透明導電性膜をパターニング加工して、少なくとも前記コンタクトホールを介して前記ゲート配線端子部および前記ソース配線端子部に電氣的に接続する端子パッドパターンを形成する第五の工程と、

加熱手段を用いて前記第一の非晶質状態の透明導電性膜パターンを結晶化する第六の工程と、

第三の金属薄膜を成膜し、第六のフォトリソグラフィを用いて反射画素電極を形成する第七の工程と、

さらに成膜される膜の全体あるいは少なくともその一部が非晶質の状態となるように第二の透明導電性膜を成膜したのちに、非晶質状態の透明導電性膜をエッチングすることが可能でかつ結晶化状態の透明導電性膜をエッチングすることが不可能な薬液を用いたウエットエッチングで、該第二の透明導電性膜をエッチングする第八の工程、とを少なくとも含むことを特徴とするものである。

【0028】

10

さらに本発明にかかわる反射型液晶表示装置の製造方法は、前記第一の非晶質状態の透明導電性膜パターンを結晶化する工程を、前記第三の金属薄膜を成膜する際の基板予備加熱工程によって行なうことを特徴とするものである。

【0029】

また本発明は、透過型液晶表示装置の製造方法において、透明性絶縁基板上に、第一の金属薄膜を成膜し、第一のフォトリソグラフィを用いて、少なくともゲート配線、ゲート電極を形成する第一の工程と、

ゲート絶縁膜、半導体能動膜、オーミックコンタクト膜を順次成膜し、第二のフォトリソグラフィを用いて半導体層を形成する第二の工程と、

第二の金属薄膜を成膜し、第三のフォトリソグラフィを用いて、ソース配線、ソース電極、ドレイン電極および薄膜トランジスタのチャネル部を形成する第三の工程と、

20

層間絶縁膜を形成し、第四のフォトリソグラフィを用いて、該層間絶縁膜にゲート配線端子部、ソース配線端子部、および薄膜トランジスタのドレイン電極に達するコンタクトホールをそれぞれ形成する第四の工程と、

透明導電性薄膜を成膜し、第五のフォトリソグラフィを用いて、少なくとも画素透過電極と前記コンタクトホールを介して前記ゲート配線端子部および前記ソース配線端子部に電氣的に接続する端子パッドパターンを形成する第五の工程とを少なくとも含み、

該第五の工程における透過電極と端子パッドパターンを、

(A) 成膜される膜の全体あるいは少なくともその一部が非晶質となる状態で第一の透明導電性膜を成膜する工程と、

30

(B) フォトリソグラフィによるフォトレジストマスクパターンで該第一の透明導電性膜をパターンニング加工する工程と、

(C) 前記フォトレジストパターンを除去したのちに、加熱手段などを用いて該第一の透明導電性膜パターンを結晶化する工程と、

(D) 該結晶化された第一の透明導電性膜パターンを含む基板上全面に、成膜される膜の少なくとも一部が非結晶質となる状態で第二の透明導電性膜を成膜する工程と、

(E) 非晶質状態の透明導電性膜をエッチングすることが可能でかつ結晶化状態の透明導電性膜をエッチングすることが不可能な薬液を用いたウエットエッチングで、該第二の透明導電性膜を前記結晶化された第一の透明導電性膜パターンと同一形状にパターンニング加工する工程、

40

とを少なくとも含むプロセスを用いて形成することを特徴とするものである。

【0030】

さらに本発明にかかわる上述の透明導電性膜、ならびに半透過型または反射型または透過型の液晶表示装置の製造方法において、透明導電性膜は、特に酸化インジウムと酸化スズを少なくとも含むITO膜であることを特徴とするものである。

【0031】

さらに本発明にかかわる上述の透明導電性膜、ならびに半透過型または反射型または透過型の液晶表示装置の製造方法において、透明導電性膜を加工するウエットエッチングに用いる薬液は、シュウ酸を含有する薬液であることを特徴とするものである。

【発明の効果】

50

【0032】

本発明によれば、まず成膜される膜の全体あるいは少なくともその一部が非晶質となる状態で第一の透明導電性膜を成膜する工程と、フォトリソグラフィによるフォトレジストマスクパターンで該第一の透明導電性膜をパターンニング加工する工程と、前記フォトレジストパターンを除去したのちに、加熱手段などを用いて該第一の非晶質状態の透明導電性膜パターンを結晶化する工程と、該結晶化された第一の透明導電性膜パターンを含む基板上全面に、さらに成膜される膜の少なくとも一部が非晶質となる状態で第二の透明導電性膜を成膜する工程と、非晶質状態の透明導電性膜をエッチングすることが可能でかつ結晶化状態の透明導電性膜をエッチングすることが不可能な薬液を用いたウエットエッチングを用いて、該第二の透明導電性膜を前記結晶化された第一の透明導電性膜パターンと同一形状にパターンニング加工する工程、とを少なくとも含むプロセスを用いて形成するとともに、特に前記透明導電性膜として酸化インジウムと酸化スズを少なくとも含むITO膜を用い、非晶質状態のITO膜をエッチングすることが可能でかつ結晶化されたITO膜をエッチングすることが不可能な薬液として、シュウ酸を含有するエッチング液を用いるようにしたので、半透過型、反射型および透過型液晶表示装置の配線材料として、従来は酸系薬液の耐性に乏しく腐食の点から適用することの困難であった電氣的に低抵抗のAl系またはMo系配線膜を用いることができるようになり、大型高精細化においても表示ムラや不良のない液晶表示装置を効率良く製造することが可能となる。

10

【0033】

なお本発明の実施の形態においては、本発明にかかわる透明導電性膜の形成プロセスを半透過型、反射型、および透過型の液晶表示装置に適用した例を示したが、これらに限らず透明導電性膜を使用する他のデバイスにも適用することが可能である。この場合においても、特にコンタクトホールやスルーホールまたは段差形状部を有する基板に透明導電性膜を形成する場合には、本発明で示した段切れ断線防止効果を得ることができる。

20

【発明を実施するための最良の形態】

【0034】

実施の形態1

本発明の実施に形態1にかかわる半透過型液晶表示装置の製造方法を、図を用いて説明する。図1は本発明の実施の形態1にかかわる半透過型液晶表示装置の平面図、図2は断面図、そして図3Aから図3Gは各工程を示す断面図である。

30

【0035】

まず、ガラス基板などの透明絶縁性基板1に第1の金属薄膜を成膜し、1回目の写真製版工程でゲート電極2、補助容量電極3、ゲート配線4、およびゲート端子部5を形成する(図3A)。

【0036】

本実施例では、まず公知のArガスを用いたスパッタリング法でAlにNdを0.8~5重量%添加したAlNd合金200nmの厚さで成膜した。スパッタリング条件はDCマグネトロンスパッタリング方式で、成膜パワー密度3W/cm²、Arガス流量を40sccmとした。続けて公知のArガスにN₂ガスを混合したガスを用いた反応性スパッタリング法により窒素(N)原子を添加したAlNd-N膜を50nmの厚さで成膜した。スパッタリング条件は、成膜パワー密度3W/cm²、Arガス流量40sccm、N₂ガス流量20sccmとした。以上により、200nm厚のAlNd膜とその上層に50nm厚のAlNd-N膜を有する2層膜を形成した。なお、この場合の上層AlNd-N膜のN元素組成は約18重量%であった。このAlNd-N膜はのちの工程でゲート端子部18において上層にITOからなるゲート端子パッドを形成するときのゲート端子AlNd膜5とITO膜21の界面における電氣的なコンタクト抵抗を低減し、良好な導電性を得るために設けるものである。その後、公知のリン酸+硝酸+酢酸を含む溶液を用いてこの2層膜を一括エッチングしたのち、レジストパターンを除去して上記2~5のパターンを形成した。

40

【0037】

50

つぎに第1の絶縁膜6、半導体膜7、オーミックコンタクト膜8を順次成膜し、2回目の写真製版工程で半導体膜7、オーミックコンタクト膜8からなる半導体パターンを形成する(図3B)。

【0038】

本実施例では化学気相成膜(CVD)法を用いて第1の絶縁膜6としてSiN 400nm、半導体膜7としてa-Si 150nm、オーミックコンタクト膜8としてn+a-Si 30nmを順次成膜し、沸素系ガスを用いたドライエッチング法で半導体パターンを形成した。

【0039】

つぎに第2の金属膜を成膜し、3回目の写真製版工程でソース電極9、ドレイン電極10、ソース配線11、およびソース端子部12を形成する(図3C)。

【0040】

本実施例では第2の金属薄膜としてMoに2.5~20重量%のNbを添加したMoNb合金を、スパッタリング法を用いて200nmの厚さで成膜し、公知のリン酸+硝酸+酢酸を含む溶液を用いてエッチングを行ない、上記9~12のパターンを形成した。

【0041】

つぎに第2の絶縁膜13を成膜したのちに、感光性有機樹脂膜からなる層間絶縁膜14を塗布形成し、4回目の写真製版工程で前記層間絶縁膜の画素反射部に凹凸形状を作るための凹部15と画素透過部の凹状抜きパターン16と、第2の金属薄膜からなるドレイン電極10の端子表面まで貫通する第1のコンタクトホール17と、第1の金属薄膜からなるゲート端子部5の端子表面まで貫通するコンタクトホール18と、第2の金属薄膜からなるソース端子部12の端子表面まで貫通するコンタクトホール19とを形成する(図3D)。

【0042】

本実施例では第2の絶縁膜13としてSiN 100nmを成膜したのちに、感光性有機樹脂膜14としてJSR製PC335を、スピンコート法を用いて3.2~3.9μmの膜厚になるように塗布した。その後透過部凹状抜きパターン16、コンタクトホールパターン17、18、19を有するフォトリソマスクを用いて第1の露光を行ない、続けて反射部凹凸形成用パターン15を有するフォトリソマスクを用いて、前記第1の露光時の20~40%の露光量で第2の露光を行なったのちに、有機アルカリ現像液で現像することによって反射部凹凸パターン15、透過部凹状抜きパターン16、およびコンタクトホール17、18、19を形成した。

【0043】

つぎに透明導電性膜を成膜し、5回目の写真製版工程で透過部の第1の画素電極20、画素電極パターン20から延在してコンタクトホール17を介してドレイン電極10に接続された画素ドレインコンタクト部、コンタクトホール18を介してゲート端子部5に接続されたゲート端子パッド21およびコンタクトホール19を介して端子部12に接続されたソース端子パッド22を形成する。

【0044】

本実施例では透明導電性膜としてITOを形成した。好適な例として、In₂O₃(酸化インジウム)とSnO₂(酸化スズ)をそれぞれ重量比で9:1で混合したITOターゲットを用いて、公知のArガスにH₂Oガスを導入したスパッタリング法により、100nm膜厚の非晶質状態のITO膜を成膜した。スパッタリングは、DCマグネトロンスパッタリング法で、Arガス流量100sccm、H₂Oガス流量3sccmとし、成膜パワー密度1W/cm²の条件で行なった。その後、写真製版工程でレジストパターンニングを行ない、シュウ酸を含有する溶液を用いてエッチングを行なった。

【0045】

つぎに、レジストパターンを除去したのちに、基板の熱処理を行なう。前記の非晶質ITO膜は約150~170以上の加熱を行なうことにより結晶化反応が進み、多結晶化する。多結晶化したITO膜は、非晶質状態に比べて化学的に非常に安定な状態となり化

学薬液に対する耐食性が飛躍的に向上するが、すでに述べたように、結晶化に伴う体積収縮のために画素透過部の凹状抜きパターン１６、コンタクトホール部１７、１８、１９の段差部において、ＩＴＯ膜の断線、いわゆる段切れ２３が部分的に発生した状態となる（図３Ｅ）。本実施例においては、約２２０の温度で熱処理を行ない非晶質ＩＴＯ膜を多結晶化させた。結晶化させる温度は結晶化反応を生じさせる結晶化温度以上とする必要があるが、本実施例のように感光性樹脂膜１４を用いている場合には、感光性樹脂膜の耐熱温度を超えない範囲に設定するのが好ましい。

【００４６】

つぎに前の工程と同じスパッタリング条件で再びＩＴＯ膜を１００ｎｍの膜厚で成膜する。その後、写真製版によるレジストパターン形成プロセスを行わずに、そのまま前工程と同じシュウ酸を含有する薬液を用いてエッチングを行なう。前工程で形成した多結晶化ＩＴＯからなる画素電極２０、ゲート端子パッド２１およびソース端子パッド２２のパターン上の該上層ＩＴＯ膜は、エピタキシャル的に多結晶化ＩＴＯ膜が形成され、それ以外の部分では非晶質状態のＩＴＯ膜が形成されるので、上層ＩＴＯ膜は自己整合的に下層ＩＴＯ膜パターンと同一形状にエッチングされる。このようにして、下層ＩＴＯ膜の段切れ２３をカバレッジするように、二層ＩＴＯ膜構造の透過部の第１の画素電極２４、画素電極パターン２４から延在してコンタクトホール１７を介してドレイン電極１０に接続された画素ドレインコンタクト部、コンタクトホール１８を介してゲート端子部５に接続されたゲート端子パッド２５、およびコンタクトホール１９を介して端子部１２に接続されたソース端子パッド２６が形成される（図３Ｆ）。

10

20

【００４７】

つぎに第２の画素電極として、高反射特性を有する第３の金属薄膜を成膜し、６回目の写真製版工程で反射画素電極２７を形成する（図３Ｇ）。

【００４８】

本実施例では第２画素電極の第３の金属薄膜として、まずＭｏに２．５～２０重量％のＮｂを添加したＭｏＮｂ合金を、スパッタリング法を用いて１００ｎｍの厚さで成膜したのち、その上層に続けてＡｌに０．５～３重量％のＮｄを添加したＡｌＮｄ合金を３００ｎｍの厚さで成膜した二層構造とした。つぎにこの二層膜を６回目の写真製版工程を用いてレジストのパターニングを行なったのちに、公知のリン酸＋硝酸＋酢酸を含む溶液を用いて一括エッチングして、第２の画素電極として反射画素電極膜２７を形成した。

30

【００４９】

本実施例において第３の金属薄膜の下層ＭｏＮｂ膜は、画素ドレインコンタクトホール１７の底面におけるＡｌＮｄ膜の段切れ断線不良の防止、ならびにゲート端子パッド２１とソース端子パッドのＩＴＯ膜に直接ＡｌＮｄを成膜させないためのバリア層のために形成するものである。もし下層ＭｏＮｂ膜を形成せずにＩＴＯの表面に直接ＡｌＮｄを成膜すると、ＡｌＮｄ／ＩＴＯ膜界面でＡｌＯＸ反応層が生成されるため、第３の金属薄膜をエッチング除去したのちでも端子パッドＩＴＯ２１および２２の表面にダメージが残り端子部抵抗を増大させてしまう恐れがあり、表示不良の原因となるからである。

【００５０】

以上の工程により製造された半透過型液晶表示装置用ＴＦＴアレイ基板に、公知の技術を用いて液晶を配向させるための配向制御膜を形成し、カラー表示を行なうためのカラーフィルタ、ブラックマトリックス、対向電極および配向制御膜を形成した対向基板を公知の技術を用いて貼り合わせ、該ＴＦＴアレイ基板と対向基板の間に液晶を注入することにより本発明の実施の形態１にかかわる半透過型液晶表示装置を完成させた。

40

【００５１】

このようにして完成された半透過型液晶表示装置は、透過部の第１の画素電極２０、画素電極パターン２０から延在してコンタクトホール１７を介してドレイン電極１０に接続された画素ドレインコンタクト部、コンタクトホール１８を介してゲート端子部５に接続されたゲート端子パッド２１およびコンタクトホール１９を介して端子部１２に接続されたソース端子パッド２２を非晶質状態のＩＴＯ膜で形成するようにしたので、従来の多結

50

晶ITO膜をエッチングするのに必要だった塩酸+硝酸を含む強酸薬液を用いずに、シュウ酸を含有する弱酸を用いてエッチングすることができる。したがって第1および第2の金属薄膜として、従来は薬液腐食のために使用することが難しかったAlNdやMoNb膜のような低抵抗配線を用いることが可能となり、配線抵抗による信号遅延に起因する表示不良や表示ムラを改善し、高い表示品質を得ることが可能になった。

【0052】

一方で、非晶質ITO膜を用いることにより、後工程の熱処理における結晶化過程によって生じる段差におけるITO膜の段切れ不良に関しては、再度その上層に非晶質ITO膜を成膜し、下層の多結晶ITO膜上のみを選択的にエピタキシャル的な多結晶ITO膜が成長するという特性を利用することによって、非常に簡便なプロセスで段切れ部分をカバレッジすることを可能としたので、表示不良のない高品質な半透過型液晶表示装置を効率よく高歩留りで製造することが可能となった。また最終的にITO膜は化学的に安定な多結晶状態となっているので高い化学薬液耐性を有し、腐食などに対して高い信頼性を有する半透過型液晶表示装置が実現可能となった。

10

【0053】

なお、本実施の形態1では、第1の金属薄膜として、AlNd膜の上層にAlNd-N膜を設けた二層膜としたが、これに限らず、たとえばAlNd膜の上層に、第2の金属薄膜に用いたMoNb膜を設けたMoNb/AlNd二層膜としてもよい。また、MoNb単層膜としてもよい。この場合は、ゲート端子部18におけるゲート端子部5と上層のITO膜端子パッド21との間の界面コンタクト抵抗をさらに低減させることが可能である。さらに、第二の金属薄膜としては本実施例のMoNb単層膜のほかにMoNb膜とAlNd膜の積層膜を用いることも可能である。この場合はMoNb単層膜に比べ、ソース配線11の配線抵抗を低減させることが可能となる。もちろん、AlやMo系の合金膜もAlNdやMoNbに限らず、たとえば、AlCu、AlSi、AlTa、AlY、AlNiなどの合金系やMoW、MoCr、MoVなどの合金系あるいはこれらの組合せ構造などを用いることができる。このほかにも、強酸溶液に対する耐食性に優れる従来のCr、Ta、WあるいはTiなどの金属膜やこれらを主成分とする合金膜などを用いることももちろん可能である。

20

【0054】

ところで、本発明の実施の形態にかかわる半透過型液晶表示装置においては、画素透過部20、ならびにゲート端子パッド21、ソース端子パッド22を形成する場合の非晶質透明導電性膜は、およそ150℃以上250℃未満の温度で結晶化反応が生じるような材料を用いることが好ましい。結晶化温度が150℃未満であると、パターンニングを行なうときのレジストパターンのポストバーク処理で、非晶質状態の透明導電性膜が結晶化してしまう恐れがあること、また今回の実施例のようにプラスチック系や有機系などの樹脂膜を基板に用いている場合には、これらの耐熱温度を超えてしまわないように熱処理温度を250℃未満に抑える必要があるためである。このような透明導電性膜としてはこの実施例で述べたように非晶質のITO(酸化インジウム In_2O_3 +酸化スズ SnO_2)膜を用いることが好ましい。非晶質状態のITO膜は、公知のスputtering方法を用いて、Arガス中に H_2O ガス、または H_2 ガスを導入した混合ガス中での反応性sputteringで比較的簡単に形成することが可能であり、またその結晶化反応温度を約150℃~200℃の範囲で制御することが可能だからである。成膜時には必要に応じてさらに O_2 ガスを導入してsputteringを行なってもよい。また、ITO膜にさらにZnO(酸化亜鉛)を添加させてもよい。この場合は、 H_2O ガスや H_2 ガスを混合させることなく、従来公知のArガスのみのsputteringで非晶質状態の透明導電性膜を得ることが可能で、かつZnOの添加量を調節することによって、さらに広い温度範囲でその結晶化反応温度を制御することが可能となる。たとえば基板に有機系の樹脂膜を用いず250℃以上の熱処理が可能である場合には、ZnOの添加量を最適化することで250℃を超える結晶化温度に制御することも可能である。

30

40

【0055】

50

実施の形態 2

上述した実施例 1 の半透過型液晶表示装置は、図 3 E から図 3 G の工程を図 4 E から図 4 G に示す工程で作製することもできる。この本発明の実施例 2 にかかわる半透過型液晶表示装置の製造方法を、図 4 を用いて説明する。なお、図 4 A から図 4 D までの工程は実施の形態 1 と同じであるので説明を省略する。

【0056】

図 4 D の工程完了後、つぎに透明導電性膜を成膜し、5 回目の写真製版工程で透過部 16 の第 1 の画素電極 20、画素電極パターン 20 から延在してコンタクトホール 17 を介してドレイン電極 10 に接続された画素ドレインコンタクト部、コンタクトホール 18 を介してゲート端子部 5 に接続されたゲート端子パッド 21 およびコンタクトホール 19 を介して端子部 12 に接続されたソース端子パッド 22 を形成する（図 4 E）。 10

【0057】

本実施例では透明導電性膜として ITO を形成した。好適な例として、 In_2O_3 （酸化インジウム）と SnO_2 （酸化スズ）を、それぞれ重量比で 9 : 1 で混合した ITO ターゲットを用いて、公知の Ar ガスに H_2O ガスを導入したスパッタリング法により、100 nm 膜厚の非晶質状態の ITO 膜を成膜した。スパッタリングは、DC マグネトロンスパッタリング法で、Ar ガス流量 100 sccm、 H_2O ガス流量 3 sccm とし、成膜パワー密度 $1 \text{ W} / \text{cm}^2$ の条件で行なった。その後、写真製版工程でレジストパターンニングを行ない、シュウ酸を含有する溶液を用いてエッチングを行なったのちに、レジストパターンを除去して 20 ~ 22 に示す ITO パターンを形成した。 20

【0058】

つぎに第 2 の画素電極として、高反射特性を有する第 3 の金属薄膜を成膜し、6 回目の写真製版工程で反射画素電極 27 を形成する。

【0059】

本実施例では、第 2 画素電極の第 3 の金属薄膜として、まず Mo に 2.5 ~ 20 重量 % の Nb を添加した MoNb 合金を、スパッタリング法を用いて 100 nm の厚さで成膜したのち、その上層に続けて Al に 0.5 ~ 3 重量 % の Nd を添加した AlNd 合金を 300 nm の厚さで成膜した二層構造とした。スパッタリングにおいては、MoNb 合金、または AlNd 合金のスパッタリングに先立ち、スパッタリング装置の加熱室において基板を 150 ~ 220 の範囲の温度で予備加熱するようにした。この予備加熱工程において、前工程で形成した非晶質の ITO 膜が多結晶化され、これに伴う体積収縮により段差部においていわゆる段切れ 23 が部分的に発生した状態になる。 30

【0060】

つぎにこの AlNd / MoNb 二層膜を、6 回目の写真製版工程を用いてレジストのパターンニングを行なったのちに、公知のリン酸 + 硝酸 + 酢酸を含む溶液を用いて一括エッチングして、第 2 の画素電極となる反射画素電極膜 27 を形成した（図 4 F）。

【0061】

つぎに前記図 4 E の工程と同じスパッタリング条件で再び ITO 膜を 100 nm の膜厚で成膜する。そののち、写真製版によるレジストパターン形成プロセスを行わずに、そのまま前工程と同じシュウ酸を含有する薬液を用いてエッチングを行なう。前工程で形成した多結晶化 ITO からなる画素電極の、AlNd / MoNb 反射電極膜 27 で覆われていない透過部 20、ゲート端子パッド 21 およびソース端子パッド 22 のパターン上の該上層 ITO 膜は、エピタキシャル的に多結晶化 ITO 膜が形成され、それ以外の部分では非晶質状態の ITO 膜が形成されるので、上層 ITO 膜は自己整合的に下層 ITO 膜パターンと同一形状にエッチングされる。このようにして、下層 ITO 膜の段切れ 23 をカバレッジするように、二層 ITO 膜構造となる透過部の第 1 の画素電極 24、コンタクトホール 18 を介してゲート端子部 5 に接続されたゲート端子パッド 25、およびコンタクトホール 19 を介して端子部 12 に接続されたソース端子パッド 26 が形成される（図 4 G）。 40

【0062】

以上の工程により製造された半透過型液晶表示装置用ＴＦＴアレイ基板に、公知の技術を用いて液晶を配向させるための配向制御膜を形成し、カラー表示を行なうためのカラーフィルタ、ブラックマトリックス、対向電極および配向制御膜を形成した対向基板を公知の技術を用いて貼り合わせ、該ＴＦＴアレイ基板と対向基板の間に液晶を注入することにより本発明の実施の形態２にかかわる半透過型液晶表示装置が完成する。

【００６３】

以上のように本実施の形態２によれば、反射電極膜２７を形成するときのスパッタリング時の基板予備加熱工程を利用して、下層の非晶質ＩＴＯパターン２０～２２を多結晶化するようにしたので、実施の形態１に比べ、非晶質ＩＴＯ膜を結晶化させるための基板加熱工程を省略することが可能である。

10

【００６４】

実施の形態３

つぎに、本発明の実施の形態３にかかわる反射型液晶表示装置の製造方法を、図を用いて説明する。図５は本発明の実施の形態１にかかわる反射型液晶表示装置の平面図、図６は断面図、そして図７Ａから図７Ｇは各工程を示す断面図である。

【００６５】

本発明の実施の形態３において、図７Ａから図７Ｃまでの工程は前記実施の形態１と同じであるので説明を省略する。図７Ｄ以降の工程においても、画素電極部が画素反射部のみの全反射型構造となっている点が実施の形態１と異なる点である。

【００６６】

図７Ｃの工程完了後、つぎに第２の絶縁膜１３を成膜したのちに、感光性有機樹脂膜からなる層間絶縁膜１４を塗布形成し、４回目の写真製版工程で前記層間絶縁膜の画素反射部に凹凸形状を作るための凹部１５と、第２の金属薄膜からなるドレイン電極１０の端子表面まで貫通する第１のコンタクトホール１７と、第１の金属薄膜からなるゲート端子部５の端子表面まで貫通するコンタクトホール１８と、第２の金属薄膜からなるソース端子部１２の端子表面まで貫通するコンタクトホール１９とを形成する（図７Ｄ）。

20

【００６７】

本実施例では第２の絶縁膜１３としてＳｉＮ １００ｎｍを成膜したのちに、感光性有機樹脂膜１４としてＪＳＲ製ＰＣ３３５を、スピンコート法を用いて３．２～３．９μｍの膜厚になるように塗布した。つぎにコンタクトホールパターン１７、１８、１９を有するフォトリソマスクを用いて第１の露光を行ない、続けて反射部凹凸形成用パターン１５を有するフォトリソマスクを用いて、前記第１の露光時の２０～４０％の露光量で第２の露光を行なったのちに、有機アルカリ現像液で現像することによって反射部凹凸パターン１５、およびコンタクトホール１７、１８、１９を形成した。

30

【００６８】

つぎに透明導電性膜を成膜し、５回目の写真製版工程でコンタクトホール１８を介してゲート端子部５に接続されたゲート端子パッド２１およびコンタクトホール１９を介して端子部１２に接続されたソース端子パッド２２を形成する。

【００６９】

本実施例では透明導電性膜としてＩＴＯ膜を形成した。好適な例として、 In_2O_3 （酸化インジウム）と SnO_2 （酸化スズ）をそれぞれ重量比で９：１で混合したＩＴＯターゲットを用いて、公知のＡｒガスに H_2O ガスを導入したスパッタリング法により、１００ｎｍ膜厚の非晶質状態のＩＴＯ膜を成膜した。スパッタリングは、ＤＣマグネトロンスパッタリング法で、Ａｒガス流量１００ｓｃｃｍ、 H_2O ガス流量３ｓｃｃｍとし、成膜パワー密度１Ｗ／ cm^2 の条件で行なった。その後、写真製版工程でレジストパターンニングを行ない、シュウ酸を含有する溶液を用いてエッチングを行なった。

40

【００７０】

つぎに、レジストパターンを除去したのちに、基板の熱処理を行なう。前記の非晶質ＩＴＯ膜は約１５０～１７０以上の加熱を行なうことにより結晶化反応が進み、多結晶化する。多結晶化したＩＴＯ膜は、非晶質状態に比べて化学的に非常に安定な状態となり化

50

学薬液に対する耐食性が飛躍的に向上するが、すでに述べたように、結晶化に伴う体積収縮のためにコンタクトホール部 17、18、19 の段差部において、ITO 膜の断線、いわゆる段切れ 23 が部分的に発生した状態となる (図 7 E)。本実施例においては、約 220 の温度で熱処理を行ない非晶質 ITO 膜を多結晶化させた。結晶化させる温度は結晶化反応を生じさせる結晶化温度以上とする必要があるが、本実施例のように感光性樹脂膜 14 を用いている場合には、感光性樹脂膜の耐熱温度を超えない範囲に設定するのが好ましい。

【0071】

つぎに前の工程と同じスパッタリング条件で再び ITO 膜を 100 nm の膜厚で成膜する。その後、写真製版によるレジストパターン形成プロセスを行なわずに、そのまま前工程と同じシュウ酸を含有する薬液を用いてエッチングを行なう。前工程で形成した多結晶化 ITO からなる画素電極 20、ゲート端子パッド 21 およびソース端子パッド 22 のパターン上の該上層 ITO 膜は、エピタキシャル的に多結晶化 ITO 膜が形成され、それ以外の部分では非晶質状態の ITO 膜が形成されるので、上層 ITO 膜は自己整合的に下層 ITO 膜パターンと同一形状にエッチングされる。このようにして、下層 ITO 膜の段切れ 23 をカバレッジするように、二層 ITO 膜構造のコンタクトホール 18 を介してゲート端子部 5 に接続されたゲート端子パッド 25、およびコンタクトホール 19 を介して端子部 12 に接続されたソース端子パッド 26 が形成される (図 7 F)。

10

【0072】

つぎに画素電極として、高反射特性を有する第 3 の金属薄膜を成膜し、6 回目の写真製版工程で反射画素電極 27 を形成する (図 7 G)。

20

【0073】

本実施例では第 2 画素電極の第 3 の金属薄膜として、まず Mo に 2.5 ~ 20 重量 % の Nb を添加した MoNb 合金を、スパッタリング法を用いて 100 nm の厚さで成膜したのち、その上層に続けて Al に 0.5 ~ 3 重量 % の Nd を添加した AlNd 合金を 300 nm の厚さで成膜した二層構造とした。つぎにこの二層膜を 6 回目の写真製版工程を用いてレジストのパターニングを行なったのちに、公知のリン酸 + 硝酸 + 酢酸を含む溶液を用いて一括エッチングして、第 2 の画素電極として反射画素電極膜 27 を形成した。

【0074】

本実施例において第 3 の金属薄膜の下層 MoNb 膜は、画素ドレインコンタクトホール 17 の底面における AlNd 膜の段切れ断線不良の防止、ならびにゲート端子パッド 21 とソース端子パッドの ITO 膜に直接 AlNd を成膜させないためのバリア層のために形成するものである。もし下層 MoNb 膜を形成せずに ITO の表面に直接 AlNd を成膜すると、AlNd / ITO 膜界面で AlOX 反応層が生成されるため、第 3 の金属薄膜をエッチング除去したのちでも端子パッド ITO 21 および 22 の表面にダメージが残り端子部抵抗を増大させてしまう恐れがあり、表示不良の原因となるからである。

30

【0075】

以上の工程により製造された反射型液晶表示装置用 TFT アレイ基板に、公知の技術を用いて液晶を配向させるための配向制御膜を形成し、カラー表示を行なうためのカラーフィルタ、ブラックマトリックス、対向電極および配向制御膜を形成した対向基板を公知の技術を用いて貼り合わせ、該 TFT アレイ基板と対向基板の間に液晶を注入することにより本発明の実施の形態 3 にかかわる反射型液晶表示装置を完成させた。

40

【0076】

実施の形態 4

上述した実施例 3 の反射型液晶表示装置は、図 7 E から図 7 G の工程を図 8 E から図 8 G に示す工程で作製することもできる。この本発明の実施例 4 にかかわる反射型液晶表示装置の製造方法を、図 8 を用いて説明する。なお、図 8 A から図 8 D までの工程は実施の形態 3 と同じであるので説明を省略する。

【0077】

図 8 D の工程完了後、つぎに透明導電性膜を成膜し、コンタクトホール 18 を介してゲ

50

ート端子部 5 に接続されたゲート端子パッド 2 1、およびコンタクトホール 1 9 を介して端子部 1 2 に接続されたソース端子パッド 2 2 を形成する (図 8 E)。

【0078】

本実施例では透明導電性膜として I T O 膜を形成した。好適な例として、 In_2O_3 (酸化インジウム) と SnO_2 (酸化スズ) をそれぞれ重量比で 9 : 1 で混合した I T O ターゲットを用いて、公知の Ar ガスに H_2O ガスを導入したスパッタリング法により、100 nm 膜厚の非晶質状態の I T O 膜を成膜した。スパッタリングは、DC マグネトロンスパッタリング法で、Ar ガス流量 100 sccm、 H_2O ガス流量 3 sccm とし、成膜パワー密度 $1 \text{ W} / \text{cm}^2$ の条件で行なった。その後、写真製版工程でレジストパターンニングを行ない、シュウ酸を含有する溶液を用いてエッチングを行なったのちに、レジストパターンを除去して 2 1、2 2 に示す I T O パターンを形成した。

10

【0079】

つぎに第 2 の画素電極として、高反射特性を有する第 3 の金属薄膜を成膜し、6 回目の写真製版工程で反射画素電極 2 7 を形成する。

【0080】

本実施例では第 2 画素電極の第 3 の金属薄膜として、まず Mo に 2 . 5 ~ 20 重量 % の Nb を添加した Mo Nb 合金を、スパッタリング法を用いて 100 nm の厚さで成膜したのち、その上層に続けて Al に 0 . 5 ~ 3 重量 % の Nd を添加した Al Nd 合金を、300 nm の厚さで成膜した二層構造とした。スパッタリングにおいては、Mo Nb 合金、または Al Nd 合金のスパッタリングに先立ち、スパッタリング装置の加熱室において、基板を 150 ~ 220 の範囲の温度で予備加熱するようにした。この予備加熱工程において、前工程で形成した非晶質の I T O 膜が多結晶化され、これに伴う体積収縮により段差部においていわゆる段切れ 2 3 が部分的に発生した状態になる。

20

【0081】

つぎにこの Al Nd / Mo Nb 二層膜を 6 回目の写真製版工程を用いてレジストのパターンニングを行なったのちに、公知のリン酸 + 硝酸 + 酢酸を含む溶液を用いて一括エッチングして、第 2 の画素電極となる反射画素電極膜 2 7 を形成した (図 8 F)。

【0082】

つぎに前記図 8 E の工程と同じスパッタリング条件で再び I T O 膜を 100 nm の膜厚で成膜する。その後、写真製版によるレジストパターン形成プロセスを行なわずに、そのまま前工程と同じシュウ酸を含有する薬液を用いてエッチングを行なう。前工程で形成した多結晶化 I T O からなるゲート端子パッド 2 1、およびソース端子パッド 2 2 のパターン上の該上層 I T O 膜は、エピタキシャル的に多結晶化 I T O 膜が形成され、それ以外の部分では非晶質状態の I T O 膜が形成されるので、上層 I T O 膜は自己整合的に下層 I T O 膜パターンと同一形状にエッチングされる。このようにして下層 I T O 膜の段切れ 2 3 をカバレッジするように、コンタクトホール 1 8 を介してゲート端子部 5 に接続された二層構造のゲート端子パッド 2 1、2 5、およびコンタクトホール 1 9 を介して端子部 1 2 に接続された二層構造のソース端子パッド 2 2、2 6 が形成される (図 8 G)。

30

【0083】

以上の工程により製造された半透過型液晶表示装置用 TFT アレイ基板に、公知の技術を用いて液晶を配向させるための配向制御膜を形成し、カラー表示を行なうためのカラーフィルタ、ブラックマトリックス、対向電極および配向制御膜を形成した対向基板を、公知の技術を用いて貼り合わせ、該 TFT アレイ基板と対向基板の間に液晶を注入することにより、本発明の実施の形態 4 にかかわる反射型液晶表示装置が完成する。

40

【0084】

以上のように本実施の形態 4 によれば、反射電極膜 2 7 を形成するときのスパッタリング時の基板予備加熱工程を利用して、下層の非晶質 I T O パターン 2 0 ~ 2 2 を多結晶化するようにしたので、実施の形態 1 に比べ、非晶質 I T O 膜を結晶化させるための基板加熱工程を省略することが可能である。

【0085】

50

実施の形態 5

つぎに本発明の実施の形態 2 にかかわる透過型液晶表示装置の製造方法を、図を用いて説明する。図 9 は本発明の実施の形態 1 にかかわる透過型液晶表示装置の平面図、図 10 は断面図、そして図 11A から図 11F は各工程を示す断面図である。

【0086】

本発明の実施の形態 5 において、図 11A から図 11C までの工程は前記実施の形態 1 と同じであるので説明を省略する。図 11D 以降の工程においても、画素電極部が散乱の凹凸形状がない全透過型構造となっている点が実施の形態 1 と異なる点である。

【0087】

図 11C の工程完了後、つぎに第 2 の絶縁膜 13 を成膜したのちに、感光性有機樹脂膜 10 からなる層間絶縁膜 14 を塗布形成し、4 回目の写真製版工程で前記層間絶縁膜に、第 2 の金属薄膜からなるドレイン電極 10 の端子表面まで貫通する第 1 のコンタクトホール 17 と、第 1 の金属薄膜からなるゲート端子部 5 の端子表面まで貫通するコンタクトホール 18 と、第 2 の金属薄膜からなるソース端子部 12 の端子表面まで貫通するコンタクトホール 19 とを形成する（図 11D）。

【0088】

本実施例では第 2 の絶縁膜 13 として SiN 100nm を成膜したのちに、感光性有機樹脂膜 14 として JSR 製 PC335 を、スピンコート法を用いて 3.2 ~ 3.9 μm の膜厚になるように塗布した。その後、コンタクトホールパターン 17、18、19 を有するフォトリソマスクを用いて第 1 の露光を行なったのちに、有機アルカリ現像液で現像することによってコンタクトホール 17、18、19 を形成した。

【0089】

つぎに透明導電性膜を成膜し、5 回目の写真製版工程で透過部の第 1 の画素電極 20、画素電極パターン 20 から延在してコンタクトホール 17 を介してドレイン電極 10 に接続された画素ドレインコンタクト部、コンタクトホール 18 を介してゲート端子部 5 に接続されたゲート端子パッド 21、およびコンタクトホール 19 を介して端子部 12 に接続されたソース端子パッド 22 を形成する。

【0090】

本実施例では透明導電性膜として ITO を形成した。好適な例として、 In_2O_3 （酸化インジウム）と SnO_2 （酸化スズ）をそれぞれ重量比で 9 : 1 で混合した ITO ターゲットを用いて、公知の Ar ガスに H_2O ガスを導入したスパッタリング法により、100nm 膜厚の非晶質状態の ITO 膜を成膜した。スパッタリングは、DC マグネトロンスパッタリング法で、Ar ガス流量 100 sccm、 H_2O ガス流量 3 sccm とし、成膜パワー密度 $1 \text{ W} / \text{cm}^2$ の条件で行なった。その後、写真製版工程でレジストパターンニングを行ない、シュウ酸を含有する溶液を用いてエッチングを行なった。

【0091】

つぎに、レジストパターンを除去したのちに、基板の熱処理を行なう。前記の非晶質 ITO 膜は、約 150 ~ 170 以上の加熱を行なうことにより結晶化反応が進み、多結晶化する。多結晶化した ITO 膜は、非晶質状態に比べて化学的に非常に安定な状態となり、化学薬液に対する耐食性が飛躍的に向上するが、すでに述べたように、結晶化に伴う体積収縮のためにコンタクトホール部 17、18、19 の段差部において、ITO 膜の断線、いわゆる段切れ 23 が部分的に発生した状態となる（図 11E）。本実施例においては、約 220 の温度で熱処理を行ない非晶質 ITO 膜を多結晶化させた。結晶化させる温度は、結晶化反応を生じさせる結晶化温度以上とする必要があるが、本実施例のように感光性樹脂膜 14 を用いている場合には、感光性樹脂膜の耐熱温度を超えない範囲に設定するのが好ましい。

【0092】

つぎに、前の工程と同じスパッタリング条件で、再び ITO 膜を 100nm の膜厚で成膜する。その後、写真製版によるレジストパターン形成プロセスを行わずに、そのまま前工程と同じシュウ酸を含有する薬液を用いてエッチングを行なう。前工程で形成した多

10

20

30

40

50

結晶化ITOからなる画素電極20、ゲート端子パッド21およびソース端子パッド22のパターン上の該上層ITO膜は、エピタキシャル的に多結晶化ITO膜が形成され、それ以外の部分では非晶質状態のITO膜が形成されるので、上層ITO膜は自己整合的に下層ITO膜パターンと同一形状にエッチングされる。このようにして、下層ITO膜の段切れ23をカバレッジするように、二層ITO膜構造の透過部の画素電極24、画素電極パターン24から延在してコンタクトホール17を介してドレイン電極10に接続された画素ドレインコンタクト部、コンタクトホール18を介してゲート端子部5に接続されたゲート端子パッド25、およびコンタクトホール19を介して端子部12に接続されたソース端子パッド26が形成される(図11F)。

【0093】

10

以上の工程により製造された透過型液晶表示装置用TFTアレイ基板に、公知の技術を用いて液晶を配向させるための配向制御膜を形成し、カラー表示を行なうためのカラーフィルタ、ブラックマトリックス、対向電極および配向制御膜を形成した対向基板を、公知の技術を用いて貼り合わせ、該TFTアレイ基板と対向基板の間に液晶を注入することにより、本発明の実施の形態1にかかわる透過型液晶表示装置を完成させた。

【図面の簡単な説明】

【0094】

【図1】本発明の実施の形態1にかかわる、半透過型液晶表示装置のTFTアレイ基板の平面図である。

【図2】本発明の実施の形態1にかかわる、半透過型液晶表示装置のTFTアレイ基板の断面図である。 20

【図3A】本発明の実施の形態1にかかわる、半透過型液晶表示装置のTFTアレイ基板の製法の一工程を示す断面図である。

【図3B】本発明の実施の形態1にかかわる、半透過型液晶表示装置のTFTアレイ基板の製法の一工程を示す断面図である。

【図3C】本発明の実施の形態1にかかわる、半透過型液晶表示装置のTFTアレイ基板の製法の一工程を示す断面図である。

【図3D】本発明の実施の形態1にかかわる、半透過型液晶表示装置のTFTアレイ基板の製法の一工程を示す断面図である。

【図3E】本発明の実施の形態1にかかわる、半透過型液晶表示装置のTFTアレイ基板の製法の一工程を示す断面図である。 30

【図3F】本発明の実施の形態1にかかわる、半透過型液晶表示装置のTFTアレイ基板の製法の一工程を示す断面図である。

【図3G】本発明の実施の形態1にかかわる、半透過型液晶表示装置のTFTアレイ基板の製法の一工程を示す断面図である。

【図4A】本発明の実施の形態2にかかわる、半透過型液晶表示装置のTFTアレイ基板の製法の一工程を示す断面図である。

【図4B】本発明の実施の形態2にかかわる、半透過型液晶表示装置のTFTアレイ基板の製法の一工程を示す断面図である。

【図4C】本発明の実施の形態2にかかわる、半透過型液晶表示装置のTFTアレイ基板の製法の一工程を示す断面図である。 40

【図4D】本発明の実施の形態2にかかわる、半透過型液晶表示装置のTFTアレイ基板の製法の一工程を示す断面図である。

【図4E】本発明の実施の形態2にかかわる、半透過型液晶表示装置のTFTアレイ基板の製法の一工程を示す断面図である。

【図4F】本発明の実施の形態2にかかわる、半透過型液晶表示装置のTFTアレイ基板の製法の一工程を示す断面図である。

【図4G】本発明の実施の形態2にかかわる、半透過型液晶表示装置のTFTアレイ基板の製法の一工程を示す断面図である。

【図5】本発明の実施の形態3にかかわる、反射型液晶表示装置のTFTアレイ基板の平 50

【図 6】本発明の実施の形態 3 にかかわる、反射型液晶表示装置の T F T アレイ基板の断面図である。

【図 7 B】本発明の実施の形態 3 にかかわる、反射型液晶表示装置の T F T アレイ基板の製法の一工程を示す断面図である。

【図 7 C】本発明の実施の形態 3 にかかわる、反射型液晶表示装置の T F T アレイ基板の製法の一工程を示す断面図である。

【図 7 D】本発明の実施の形態 3 にかかわる、反射型液晶表示装置の T F T アレイ基板の 10
製法の一工程を示す断面図である。

【図 7 E】本発明の実施の形態 3 にかかわる、反射型液晶表示装置の T F T アレイ基板の製法の一工程を示す断面図である。

【図 7 F】本発明の実施の形態 3 にかかわる、反射型液晶表示装置の T F T アレイ基板の製法の一工程を示す断面図である。

【図 7 G】本発明の実施の形態 3 にかかわる、反射型液晶表示装置の T F T アレイ基板の製法の一工程を示す断面図である。

【図 8 A】本発明の実施の形態 4 にかかわる、反射型液晶表示装置の T F T アレイ基板の製法の一工程を示す断面図である。

【図 8 B】本発明の実施の形態 4 にかかわる、反射型液晶表示装置の T F T アレイ基板の 20
製法の一工程を示す断面図である。

【図 8 C】本発明の実施の形態 4 にかかわる、反射型液晶表示装置の T F T アレイ基板の製法の一工程を示す断面図である。

【図 8 D】本発明の実施の形態 4 にかかわる、反射型液晶表示装置の T F T アレイ基板の製法の一工程を示す断面図である。

【図 8 E】本発明の実施の形態 4 にかかわる、反射型液晶表示装置の T F T アレイ基板の製法の一工程を示す断面図である。

【図 8 F】本発明の実施の形態 4 にかかわる、反射型液晶表示装置の T F T アレイ基板の製法の一工程を示す断面図である。

【図 8 G】本発明の実施の形態 4 にかかわる、反射型液晶表示装置の T F T アレイ基板の 30
製法の一工程を示す断面図である。

【図 9】本発明の実施の形態 5 にかかわる、透過型液晶表示装置の T F T アレイ基板の平面図である。

【図 10】本発明の実施の形態 5 にかかわる、透過型液晶表示装置の T F T アレイ基板の断面図である。

【図 11A】本発明の実施の形態 5 にかかわる、反射型液晶表示装置の T F T アレイ基板の製法の一工程を示す断面図である。

【図 1 1 B】本発明の実施の形態 5 にかかわる、反射型液晶表示装置の T F T アレイ基板の製法の一工程を示す断面図である。

【図 11C】本発明の実施の形態 5 にかかわる、反射型液晶表示装置の TFT アレイ基板 40 の製法の一工程を示す断面図である。

【図 11D】本発明の実施の形態 5 にかかわる、反射型液晶表示装置の T F T アレイ基板の製法の一工程を示す断面図である。

【図 11E】本発明の実施の形態 5 にかかわる、反射型液晶表示装置の T F T アレイ基板の製法の一工程を示す断面図である。

【図 1 1 F】本発明の実施の形態 5 にかかわる、反射型液晶表示装置の T F T アレイ基板の製法の一工程を示す断面図である。

【図 1 2】半透過型液晶表示装置の従来例を示す T F T アレイ基板の断面図である。

【図 13】 反射型液晶表示装置の従来例を示す T F T アレイ基板の断面図である。

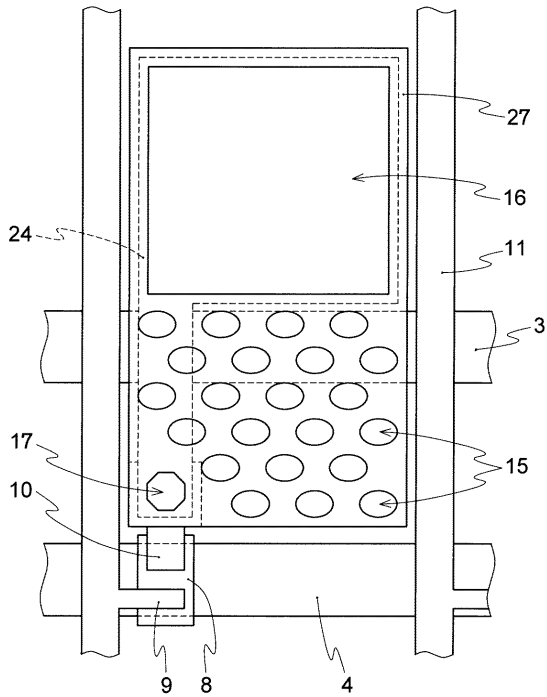
【図 1 4】透過型液晶表示装置の従来例を示す T F T アレイ基板の断面図である。 50

【符号の説明】

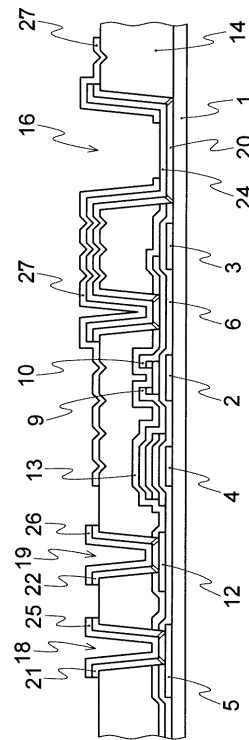
【0095】

1	透明絶縁性基板	
2	ゲート電極	
3	補助容量電極	
4	ゲート配線	
5	ゲート端子部	
6	第1の絶縁膜	
7	半導体膜	
8	オーミックコンタクト膜	10
9	ソース電極	
10	ドレイン電極	
12	ソース端子部	
13	第2の絶縁膜	
14	有機樹脂膜	
15	凹凸反射電極の凹部	
16	画素透過部の凹状抜きパターン	
17	画素ドレインコンタクトホール	
18	ゲート端子部コンタクトホール	
19	ソース端子部コンタクトホール	20
20	下層透過電極膜	
21	下層ゲート端子パッド	
22	下層ソース端子パッド	
23	透明導電膜の段差部の断線発生部	
24	上層透過電極膜	
25	上層ゲート端子パッド	
26	上層ソース端子パッド	
27	反射電極膜	

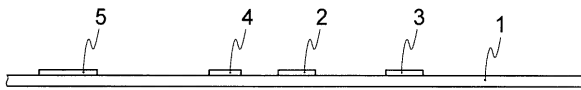
【図 1】



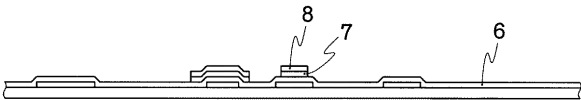
【図 2】



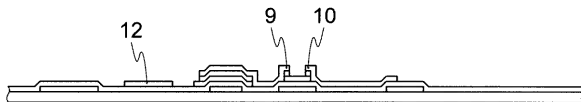
【図 3 A】



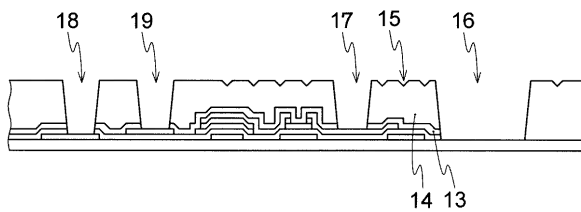
【図 3 B】



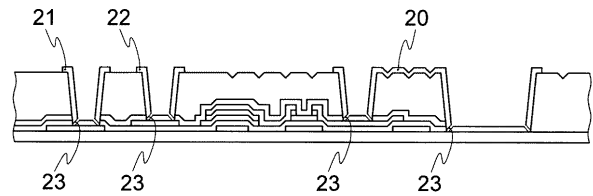
【図 3 C】



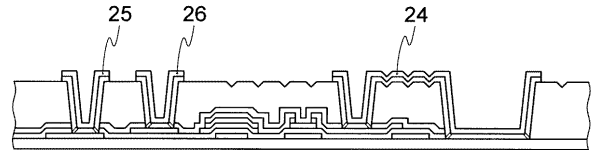
【図 3 D】



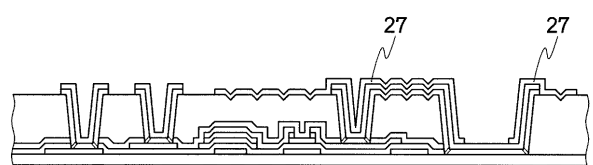
【図 3 E】



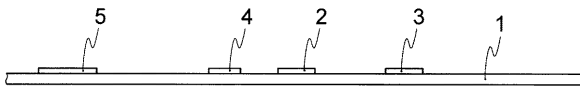
【図 3 F】



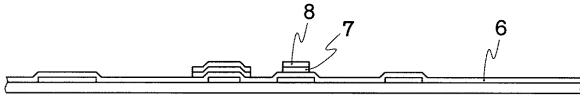
【図 3 G】



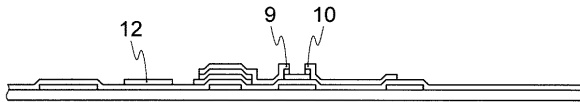
【図 4 A】



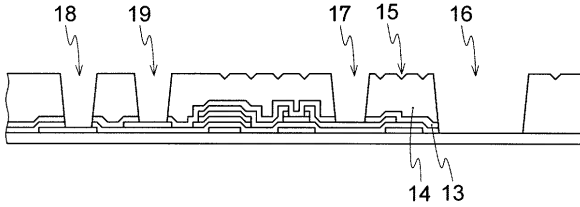
【図 4 B】



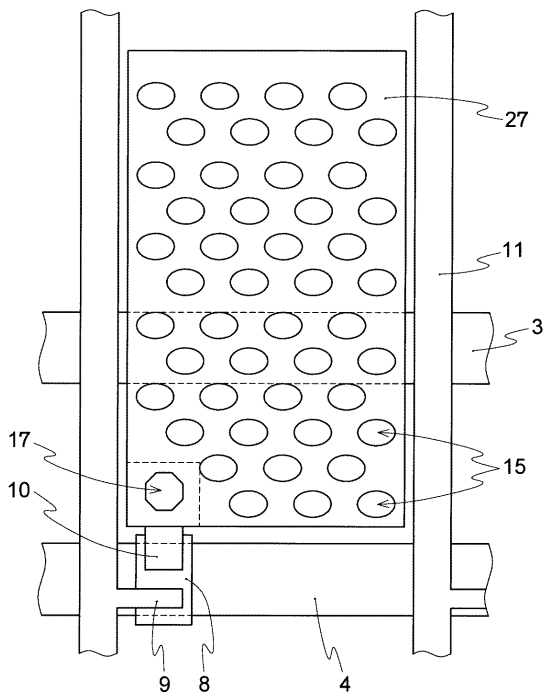
【図 4 C】



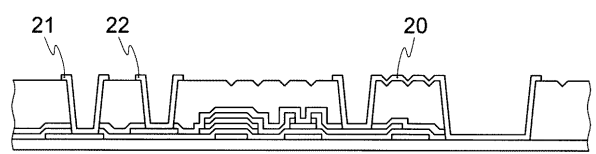
【図 4 D】



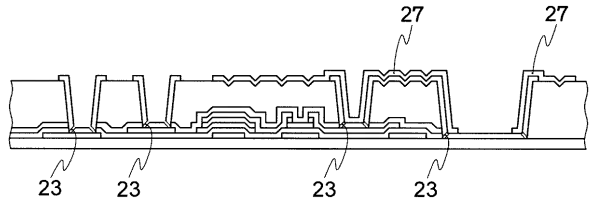
【図 5】



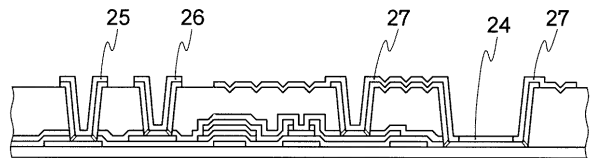
【図 4 E】



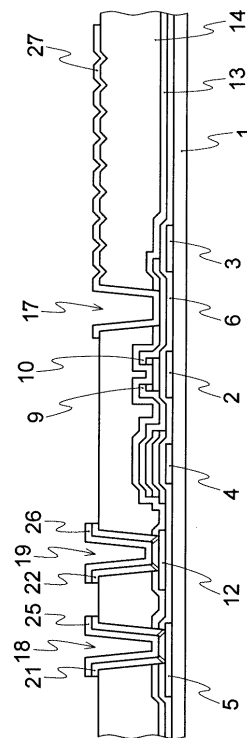
【図 4 F】



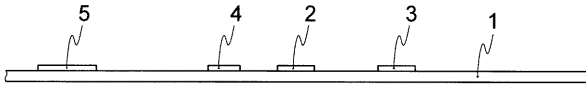
【図 4 G】



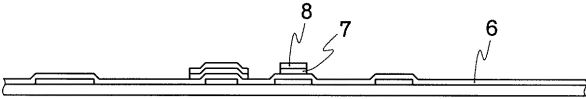
【図 6】



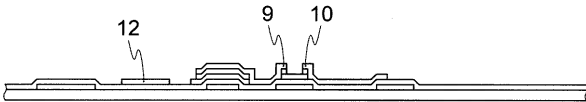
【図 7 A】



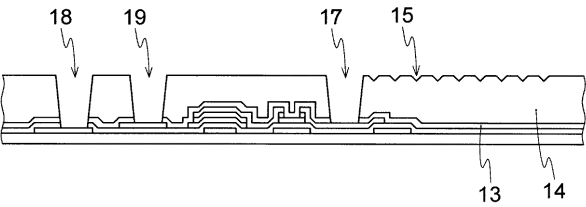
【図 7 B】



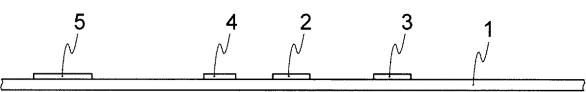
【図 7 C】



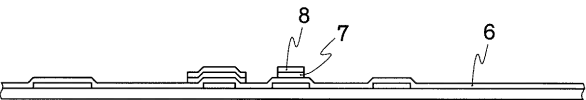
【図 7 D】



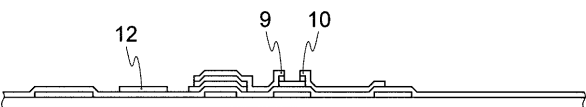
【図 8 A】



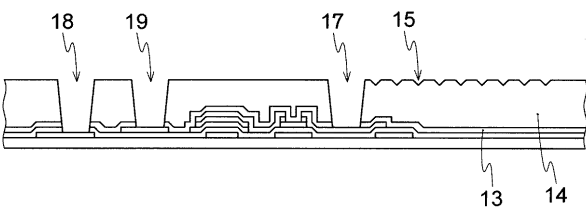
【図 8 B】



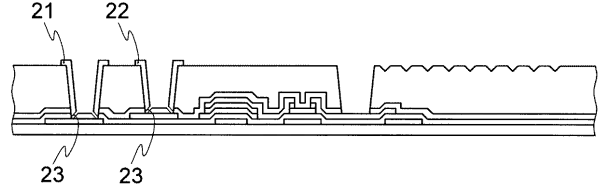
【図 8 C】



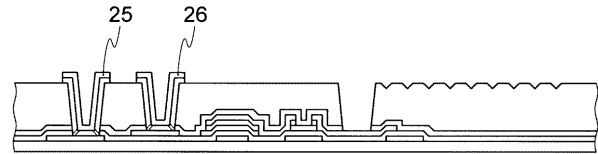
【図 8 D】



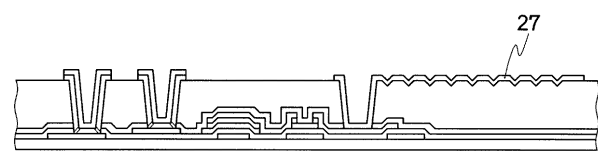
【図 7 E】



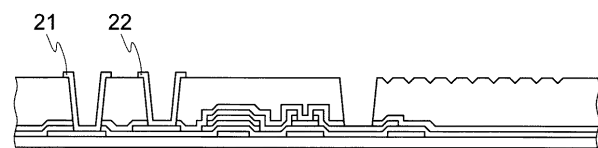
【図 7 F】



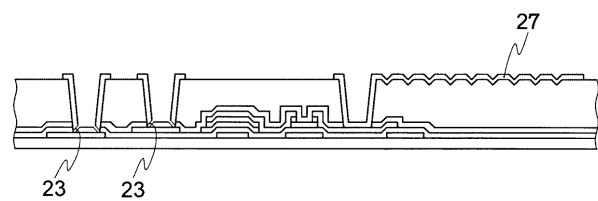
【図 7 G】



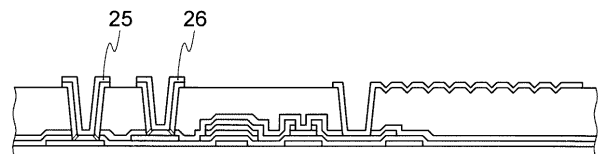
【図 8 E】



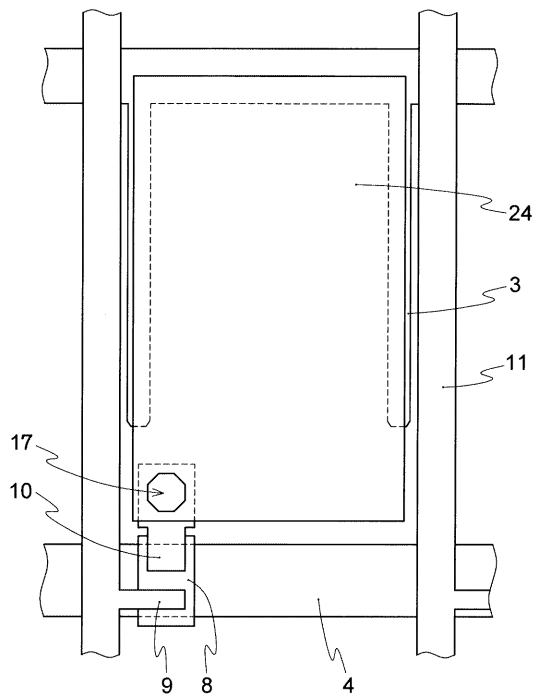
【図 8 F】



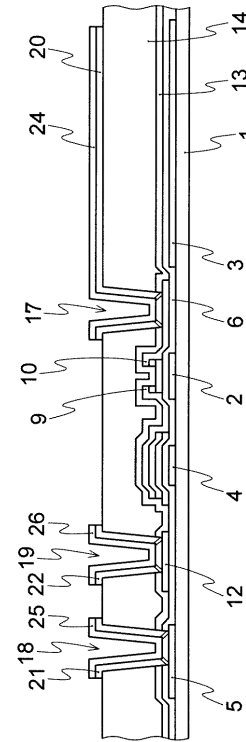
【図 8 G】



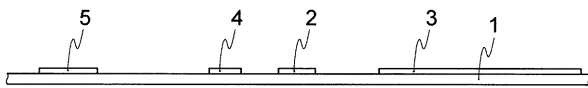
【図 9】



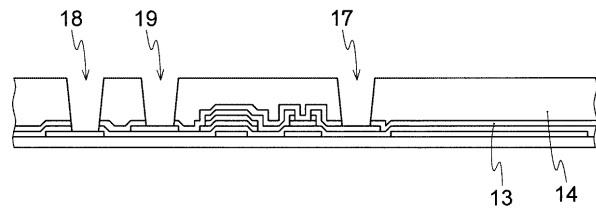
【図 10】



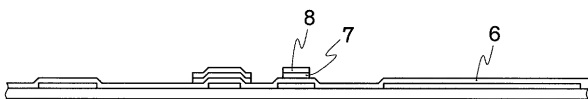
【図 11 A】



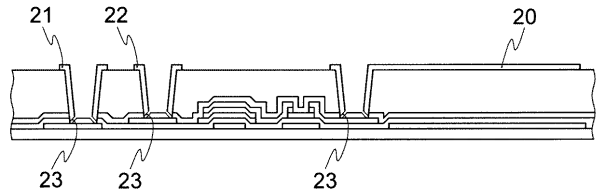
【図 11 D】



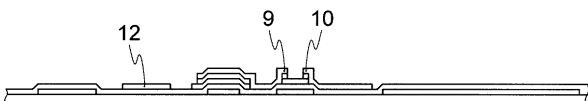
【図 11 B】



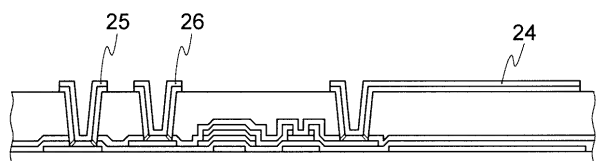
【図 11 E】



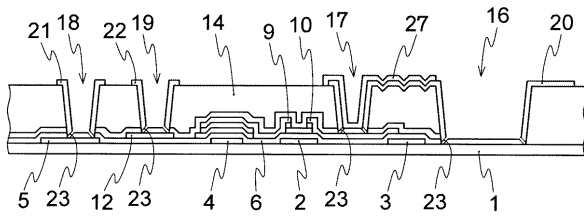
【図 11 C】



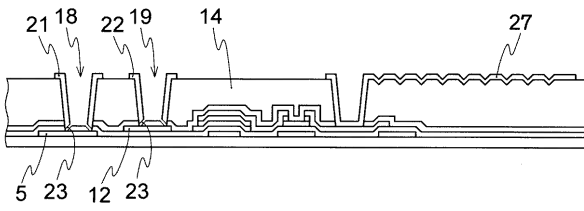
【図 11 F】



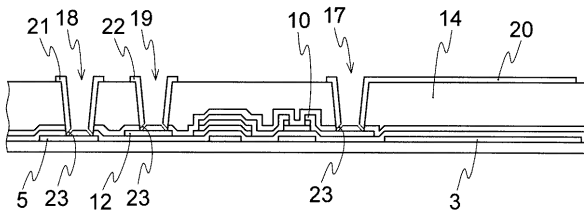
【図 1 2】



【図 1 3】



【図 1 4】



フロントページの続き

(72)発明者 今村 卓司

熊本県菊池郡西合志町御代志 9 9 7 番地 株式会社アドバンスト・ディスプレイ内

(72)発明者 井上 和式

熊本県菊池郡西合志町御代志 9 9 7 番地 株式会社アドバンスト・ディスプレイ内

(72)発明者 竹口 徹

東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社内

F ターム(参考) 2H092 GA29 GA45 HA04 HA05 HA19 JA24 JA46 JB07 JB56 KB12

KB14 MA04 MA15 MA18 MA29 NA15 NA28 PA12

5G323 BA02 BB05 BC01 CA01

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	JP2005259371A	公开(公告)日	2005-09-22
申请号	JP2004065616	申请日	2004-03-09
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	有限公司高级显示 三菱电机株式会社		
[标]发明人	津田久美 今村卓司 井上和式 竹口徹		
发明人	津田 久美 今村 卓司 井上 和式 竹口 徹		
IPC分类号	G02F1/1343 H01B13/00		
FI分类号	H01B13/00.503.D H01B13/00.503.B G02F1/1343		
F-TERM分类号	2H092/GA29 2H092/GA45 2H092/HA04 2H092/HA05 2H092/HA19 2H092/JA24 2H092/JA46 2H092/JB07 2H092/JB56 2H092/KB12 2H092/KB14 2H092/MA04 2H092/MA15 2H092/MA18 2H092/MA29 2H092/NA15 2H092/NA28 2H092/PA12 5G323/BA02 5G323/BB05 5G323/BC01 5G323/CA01		
代理人(译)	秋山文雄		
其他公开文献	JP2005259371A5 JP4464715B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：防止在基板的台阶部分断开由ITO膜制成的透明导电薄膜。解决方案：在具有诸如接触孔的台阶状部分的液晶显示装置基板上形成由ITO膜制成的透明导电膜的过程包括形成非晶态的第一ITO膜的步骤;通过在光刻中使用光致抗蚀剂掩模图案对第一ITO膜进行图案化处理的步骤;在去除掩模图案之后，通过使用加热装置等使第一ITO膜图案结晶的步骤;在包括第一ITO膜图案的基板的整个面上形成第二ITO膜的步骤，使得至少一部分膜是非晶的;以及将第二ITO膜图案化处理成与第一ITO膜图案的形状相同的步骤。该方法通过使用含有草酸的试剂蚀刻第二ITO膜的工艺形成透明导电膜。 Z

