

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号

特開2004-219529

(P2004-219529A)

(43) 公開日 平成16年8月5日(2004.8.5)

(51) Int.Cl.⁷

G02F 1/1339

G02F 1/1335

F I

G02F 1/1339 500

G02F 1/1335 500

G02F 1/1335 505

テーマコード (参考)

2H089

2H091

審査請求 未請求 請求項の数 10 O L (全 14 頁)

(21) 出願番号 特願2003-4182 (P2003-4182)

(22) 出願日 平成15年1月10日 (2003.1.10)

(71) 出願人 302020207
東芝松下ディスプレイテクノロジー株式会社
東京都港区港南4-1-8
(74) 代理人 100058479
弁理士 鈴江 武彦
(74) 代理人 100091351
弁理士 河野 哲
(74) 代理人 100088683
弁理士 中村 誠
(74) 代理人 100108855
弁理士 蔵田 昌俊
(74) 代理人 100084618
弁理士 村松 貞男

最終頁に続く

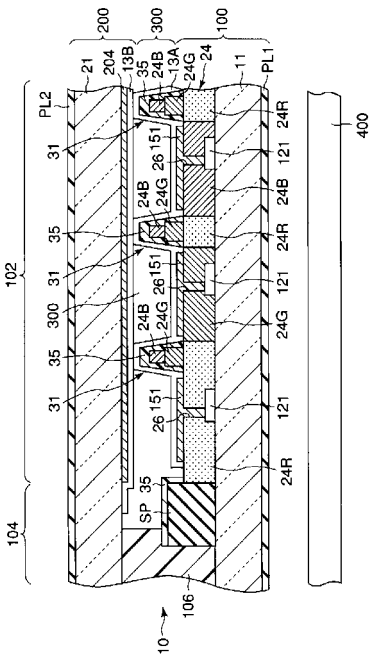
(54) 【発明の名称】 液晶表示装置及びその製造方法

(57) 【要約】

【課題】信頼性の低下を招くことなく、安価でしかも表示品位の優れた液晶表示装置及びその製造方法を提供することを目的とする。

【解決手段】一対の基板100及び200間に液晶層300を挟持して構成された液晶表示装置において、画像を表示する表示領域102の画素PX毎に配置されたカラーフィルタ層24R、24G、24Bと、表示領域102の外周に沿って配置された遮光層SPと、一対の基板間に所定のギャップを形成する柱状スペーサ31と、遮光層SP及び柱状スペーサ31の表面を被覆するオーバコート層35と、を備えたことを特徴とする。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

一対の基板間に液晶層を挟持して構成された液晶表示装置において、
画像を表示する表示領域の画素毎に配置されたカラーフィルタ層と、
前記表示領域の外周に沿って配置された遮光層と、
前記一対の基板間に所定のギャップを形成する柱状スペーサと、
前記遮光層及び前記柱状スペーサの表面を被覆するオーバコート層と、
を備えたことを特徴とする液晶表示装置。

【請求項 2】

前記柱状スペーサは、前記カラーフィルタ層と同一材料によって形成され、複数の前記カラーフィルタ層を積層することによって構成されたことを特徴とする請求項 1 に記載の液晶表示装置。 10

【請求項 3】

前記柱状スペーサは、前記遮光層と同一材料によって形成されたことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】

前記オーバコート層は、透明な感光性樹脂によって形成されたことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】

前記画素毎に配置された前記カラーフィルタ層の表面を被覆する画素電極を備えたことを特徴とする請求項 1 に記載の液晶表示装置。 20

【請求項 6】

前記一対の基板のうちの一方の基板は、行方向に配列された走査線と、列方向に配列された信号線と、前記走査線と前記信号線との交差点近傍に配置されたスイッチング素子と、前記スイッチング素子に接続されマトリクス状に配置された画素電極と、を備えたことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 7】

前記一対の基板のうちの他方の基板は、すべての画素に共通の対向電極を備えたことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 8】

一対の基板間に液晶層を挟持して構成された液晶表示装置の製造方法において、
画像を表示する表示領域の画素毎にカラーフィルタ層を形成する工程と、
前記表示領域の外周に沿って遮光層を形成する工程と、
前記一対の基板間に所定のギャップを形成する柱状スペーサを形成する工程と、
前記遮光層及び前記柱状スペーサの表面を被覆するオーバコート層を形成する工程と、
を備えたことを特徴とする液晶表示装置の製造方法。 30

【請求項 9】

前記柱状スペーサは、前記カラーフィルタ層と同時に形成されることを特徴とする請求項 8 に記載の液晶表示装置の製造方法。

【請求項 10】

前記柱状スペーサは、前記遮光層と同時に形成されることを特徴とする請求項 8 に記載の液晶表示装置の製造方法。 40

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、液晶表示装置及びその製造方法に係り、特に、顔料や染料を含有する樹脂によって形成された柱状スペーサを有する液晶表示装置及びその製造方法に関する。

【0002】

【従来の技術】

アクティブマトリクス型液晶表示装置は、マトリクス状に配置された画素を備え、電極を 50

有する一対の基板間に液晶層を挟持して構成されている。すなわち、一方の基板は、互いに直交するように配列された走査線及び信号線と、走査線と信号線との交差部近傍に配置された薄膜トランジスタ(TFT)と、画素毎にTFTに接続された画素電極と、を備えてアクティブマトリクス基板を構成する。また、他方の基板は、複数の画素に共通の対向電極を有し、さらに、画素毎に配置された赤(R)、緑(G)、青(B)の着色層からなるカラーフィルタ層を備えている。これらの一対の基板間には、プラスチックビーズなどのスペーサが配置され、基板間のギャップを保持している。

【0003】

このような液晶表示装置においては、カラーフィルタ層をアクティブマトリクス基板上に形成することによって高い開口率を得る方式や、フォトリソグラフィプロセスによって柱状スペーサを一方の基板の一主面上に形成して均一なギャップを保つ方式などが提案されている。 10

【0004】

また、これらの方式でさらなるコスト低減を図るために、柱状スペーサを、複数のカラーフィルタ層を積層して形成したり、表示領域周辺に配置される遮光層と同一材料で形成することによって工程数を削減する方式も提案されている(例えば、特許文献1参照。)。

【0005】

【特許文献1】

特開2002-131759号公報

【0006】

20

【発明が解決しようとする課題】

ところで、カラーフィルタ層や遮光層は、当然のことながら顔料または染料を含有した感光性樹脂によって形成されている。このような感光性樹脂を用いて柱状スペーサを形成した場合、ブラシを用いた洗浄工程や液晶配向のためのラビング工程などにおいて柱状スペーサの表面が削られやすい。

【0007】

すなわち、柱状スペーサの表面から削られた感光性樹脂が完全に除去できずに基板表面に残ってしまった場合、感光性樹脂に含まれる顔料や染料が液晶層に悪影響を与え、表示不良を発生するおそれがある。このような表示不良は、表示品位の低下を招くとともに、表示装置としての信頼性の低下を招くことになる。 30

【0008】

この発明は、上述した問題点に鑑みなされたものであって、その目的は、信頼性の低下を招くことなく、安価でしかも表示品位の優れた液晶表示装置及びその製造方法を提供することにある。

【0009】

【課題を解決するための手段】

この発明の第1の様態による液晶表示装置は、
一対の基板間に液晶層を挟持して構成された液晶表示装置において、
画像を表示する表示領域の画素毎に配置されたカラーフィルタ層と、
前記表示領域の外周に沿って配置された遮光層と、 40
前記一対の基板間に所定のギャップを形成する柱状スペーサと、
前記遮光層及び前記柱状スペーサの表面を被覆するオーバコート層と、
を備えたことを特徴とする。

【0010】

この発明の第2の様態による液晶表示装置の製造方法は、
一対の基板間に液晶層を挟持して構成された液晶表示装置の製造方法において、
画像を表示する表示領域の画素毎にカラーフィルタ層を形成する工程と、
前記表示領域の外周に沿って遮光層を形成する工程と、
前記一対の基板間に所定のギャップを形成する柱状スペーサを形成する工程と、
前記遮光層及び前記柱状スペーサの表面を被覆するオーバコート層を形成する工程と、 50

を備えたことを特徴とする。

【 0 0 1 1 】

【 発 明 の 実 施 の 形 態 】

以下、この発明の一実施の形態に係る液晶表示装置及びその製造方法について図面を参照して説明する。

【 0 0 1 2 】

図 1 及び図 2 に示すように、この実施の形態に係る液晶表示装置、例えばアクティブマトリクス型液晶表示装置は、液晶表示パネル 1 0 を備えている。この液晶表示パネル 1 0 は、アレイ基板 1 0 0 と、このアレイ基板 1 0 0 に対向配置された対向基板 2 0 0 と、アレイ基板 1 0 0 と対向基板 2 0 0 との間に配置された液晶層 3 0 0 とを備えている。これら 10

【 0 0 1 3 】

このような液晶表示パネル 1 0 において、画像を表示する表示領域 1 0 2 は、マトリクス状に配置された複数の画素 P X によって構成されている。表示領域 1 0 2 の周縁は、額縁状に形成された遮光層 S P によって遮光されている。

【 0 0 1 4 】

表示領域 1 0 2 において、アレイ基板 1 0 0 は、図 2 に示すように、 $m \times n$ 個の画素電極 1 5 1、 m 本の走査線 Y 1 ~ Y m 、 n 本の信号線 X 1 ~ X n 、 $m \times n$ 個のスイッチング素子 1 2 1 を有している。一方、表示領域 1 0 2 において、対向基板 2 0 0 は、対向電極 2 0 4 を備えている。 20

【 0 0 1 5 】

画素電極 1 5 1 は、表示領域 1 0 2 においてマトリクス状に配置されている。走査線 Y は、これら画素電極 1 5 1 の行方向に沿って配列されている。信号線 X は、これら画素電極 1 5 1 の列方向に沿って配列されている。スイッチング素子 1 2 1 は、ポリシリコン半導体層を有する n チャネル型の薄膜トランジスタすなわち画素 T F T であり、画素電極 1 5 1 に対応して走査線 Y 及び信号線 X の交差部近傍に配置されている。対向電極 2 0 4 は、すべての画素 P X に対して共通に配置されており、液晶層 3 0 0 を介して $m \times n$ 個の画素電極 1 5 1 すべてに対向する。 30

【 0 0 1 6 】

表示領域 1 0 2 周辺の周辺領域 1 0 4 において、アレイ基板 1 0 0 は、走査線 Y 1 ~ Y m を駆動する駆動 T F T を含む走査線駆動回路 1 8、信号線 X 1 ~ X n を駆動する駆動 T F T を含む信号線駆動回路 1 9 などを有している。これら走査線駆動回路 1 8 及び信号線駆動回路 1 9 に含まれる駆動 T F T は、ポリシリコン半導体層を有する n チャネル型薄膜トランジスタ及び p チャネル型薄膜トランジスタによって構成されている。

【 0 0 1 7 】

図 1 及び図 2 に示した液晶表示パネル 1 0 は、例えばアレイ基板 1 0 0 側から対向基板 2 0 0 側に向けて選択的に光を透過する透過型である。このため、液晶表示装置は、図 3 に示すように、透過型の液晶表示パネル 1 0 と、この液晶表示パネル 1 0 を背面（アレイ基板 1 0 0 の外面側）から照明するバックライトユニット 4 0 0 と、を備えている。 40

【 0 0 1 8 】

図 3 に示した液晶表示装置の表示領域 1 0 2 において、アレイ基板 1 0 0 は、ガラス基板などの透明な絶縁性基板 1 1 上に、マトリクス状に配置された複数の画素 P X にそれぞれ対応して形成された画素 T F T 1 2 1、画素 P X 毎に画素 T F T 1 2 1 を覆うように形成されたカラーフィルタ層 2 4 (R、G、B)、カラーフィルタ層 2 4 上に画素 P X 毎に配置された画素電極 1 5 1、カラーフィルタ層 2 4 上に形成された柱状スペーサ 3 1、複数の画素電極 1 5 1 全体を覆うように形成された配向膜 1 3 A などを備えている。また、アレイ基板 1 0 0 は、周辺領域 1 0 4 において、表示領域 1 0 2 の外周を取り囲むように配置された遮光層 S P を備えている。 50

【 0 0 1 9 】

カラーフィルタ層 2 4 (R、G、B) は、緑色 (G)、青色 (B)、及び赤色 (R) の顔料または染料を含有した感光性樹脂によって形成されている。各カラーフィルタ層 2 4 (R、G、B) は、それぞれ対応する色の画素 P X 毎に配置され、緑色、青色、及び赤色の各色成分の光をそれぞれ透過させる。

【 0 0 2 0 】

画素電極 1 5 1 は、ITO (インジウム・ティン・オキサイド) 等の透過性導電部材によって形成されている。各画素電極 1 5 1 は、これらカラーフィルタ層 2 4 (R、G、B) を貫通するスルーホール 2 6 を介して対応する画素 TFT 1 2 1 にそれぞれ接続されている。

10

【 0 0 2 1 】

各画素 TFT 1 2 1 は、図 4 に、より詳細な構造を示すように、ポリシリコン膜によって形成された半導体層 1 1 2 を有している。この半導体層 1 1 2 は、絶縁性基板 1 1 上に配置されたアンダーコーティング層 6 0 上に配置され、チャンネル領域 1 1 2 C の両側にそれぞれ不純物をドーピングすることによって形成されたドレイン領域 1 1 2 D 及びソース領域 1 1 2 S を有している。

【 0 0 2 2 】

また、この画素 TFT 1 2 1 は、ゲート電極 6 3、ドレイン電極 8 8、及び、ソース電極 8 9 を備えている。

【 0 0 2 3 】

ゲート電極 6 3 は、走査線 Y と一体に形成され、ゲート絶縁膜 6 2 を介して半導体層 1 1 2 に対向して配置されている。ドレイン電極 8 8 は、信号線 X と一体に形成され、ゲート絶縁膜 6 2 及び層間絶縁膜 7 6 を貫通するコンタクトホール 7 7 を介して半導体層 1 1 2 のドレイン領域 1 1 2 D に電氣的に接続されることによって形成されている。

20

【 0 0 2 4 】

ソース電極 8 9 は、ゲート絶縁膜 6 2 及び層間絶縁膜 7 6 を貫通するコンタクトホール 7 8 を介して半導体層 1 1 2 のソース領域 1 1 2 S に電氣的に接続されることによって形成されている。また、ソース電極 8 9 は、層間絶縁膜 7 6、ドレイン電極 8 8、及び、ソース電極 8 9 を覆うカラーフィルタ層 2 4 (R、G、B) に形成されたスルーホール 2 6 を介して画素電極 1 5 1 に電氣的に接続されている。

30

【 0 0 2 5 】

これにより、画素 TFT 1 2 1 は、走査線 Y 及び信号線 X に接続され、走査線 Y からの駆動電圧により導通し、信号線 X からの信号電圧を画素電極 1 5 1 に印加する。

【 0 0 2 6 】

画素電極 1 5 1 は、液晶容量 C L と電氣的に並列な補助容量 C S を形成する補助容量素子に電氣的に接続されている。すなわち、補助容量電極 6 1 は、不純物ドーピングされたポリシリコン膜によって形成されている。この補助容量電極 6 1 は、半導体層 1 2 1 と同層のアンダーコーティング層 6 0 上に配置されている。また、補助容量電極 6 1 は、ゲート絶縁膜 6 2 及び層間絶縁膜 7 6 を貫通するコンタクトホール 7 9 を介してコンタクト電極 8 0 に電氣的に接続されている。このコンタクト電極 8 0 は、カラーフィルタ層 2 4 を貫通するコンタクトホール 8 1 を介して画素電極 1 5 1 に電氣的に接続されている。これにより、画素 TFT 1 2 1 のソース電極 8 9、画素電極 3 0、及び補助容量電極 6 1 は、同電位となる。一方、補助容量線 5 2 は、その少なくとも一部がゲート絶縁膜 6 2 を介して補助容量電極 6 1 に対向配置され、所定電位に設定されている。

40

【 0 0 2 7 】

これら信号線 X、走査線 Y、及び補助容量線 5 2 等の配線部は、アルミニウムや、モリブデン・タンゲステンなどの遮光性を有する低抵抗材料によって形成されている。この実施の形態では、互いに略平行に配置された走査線 Y 及び補助容量線 5 2 は、モリブデン・タンゲステンによって形成されている。また、層間絶縁膜 7 6 を介して走査線 Y に対して略直交するように配置された信号線 X は、主にアルミニウムによって形成されている。また

50

、信号線 X と一体のドレイン電極 88、ソース電極 89、及び、コンタクト電極 80 も、信号線と同様にアルミニウムによって形成されている。

【0028】

一方、図 3 に示すように、遮光層 SP は、光の透過を遮るために有色樹脂、例えば黒色の顔料または染料を含有した感光性樹脂によって形成されている。柱状スペーサ 31 は、図 3 に示した例では、複数のカラーフィルタ層 24 (R、G、B) を積層することによって形成されている。また、柱状スペーサ 31 は、図 5 に示したように、遮光層 SP と同一材料によって形成されてもよい。すなわち、柱状スペーサ 31 は、顔料または染料を含有する感光性樹脂によって形成されている。これらの柱状スペーサ 31 は、遮光性を有する配線部上に位置するように配置されている。配向膜 13A は、液晶層 300 に含まれる液晶分子をアレイ基板 100 に対して所定方向に配向する。

【0029】

対向基板 200 は、ガラス基板などの透明な絶縁性基板 21 上に形成された対向電極 204、この対向電極 204 を覆う配向膜 13B などをも有している。対向電極 204 は、ITO 等の光透過性導電部材によって形成されている。配向膜 13B は、液晶層 300 に含まれる液晶分子を対向基板 200 に対して所定方向に配向する。

【0030】

液晶表示パネル 10 におけるアレイ基板 100 の外面には、偏光板 PL1 が設けられているとともに、対向基板 200 の外面には、偏光板 PL2 が設けられている。

【0031】

このような液晶表示装置において、バックライトユニット 400 から出射された光は、液晶表示パネル 10 をアレイ基板 100 の外面側から照明する。液晶表示パネル 10 におけるアレイ基板 100 側の偏光板 PL1 を通過して液晶表示パネル 10 の内部に入射した光は、液晶組成物 300 を介して変調され、対向基板 200 側の偏光板 PL2 によって選択的に透過される。これにより、液晶表示パネル 10 の表示領域 102 に画像が表示される。

【0032】

ところで、上述した液晶表示パネル 10 においては、高い開口率を得るために、カラーフィルタ層 24 (R、G、B) 及び遮光層 SP は、アレイ基板 100 側に形成されている。また、アレイ基板 100 と対向基板 200 との間に均一なギャップを形成するために、柱状スペーサ 31 は、アレイ基板 100 の主表面上に形成されている。さらに、製造工程数を削減してコストの低減を図るために、柱状スペーサ 31 は、カラーフィルタ層または遮光層 SP と同一材料によって形成されている。

【0033】

このようなアレイ基板 100 において、各画素 PX のカラーフィルタ層 24 (R、G、B) の表面の大部分は、画素電極 151 によって覆われている。これに対して、柱状スペーサ 31 を形成する着色樹脂の表面は露出している。また、遮光層 SP の表面は、ほぼ全体が露出している。つまり、画素電極 151 を除くアレイ基板 100 の主表面は、顔料または染料を含有する感光性樹脂を露出していることになる。

【0034】

このため、この状態で図 6 及び図 7 に示すように、ブラシを用いた洗浄工程を行うと、アレイ基板 100 の主表面が擦られた際に、その表面から顔料や染料を含有する感光性樹脂が削られる。このようにして削られた感光性樹脂に含まれる顔料や染料は、後に注入される液晶層に悪影響を与え、表示不良を発生する原因となり、製造歩留まり低下の要因になる。また、その後、配向膜 13A を形成した後に行うラビング工程においても、配向膜 13A は非常に薄いため同様の不良が起こり得る。

【0035】

そこで、図 8 に示すように、アレイ基板 100 の主表面全体にオーバーコート層 35 を形成した液晶表示パネルにおいては、感光性樹脂の削れを防止することができ、削られた感光性樹脂に含まれる顔料や染料による表示不良の発生を防止することができる。しかしな

10

20

30

40

50

がら、このような構造の液晶表示パネルでは、画素電極 1 5 1 と画素 T F T 1 2 1 との導通を取るために、カラーフィルタ層 2 4 (R、G、B) とオーバーコート層 3 5 の 2 層についてスルーホール 2 6 を形成する必要があるため、製造歩留まりの低下を招く。

【 0 0 3 6 】

これらの構成に対して、この実施の形態では、図 3 及び図 5 に示したように、柱状スペーサ 3 1 及び遮光層 S P の表面のみがオーバーコート層 3 5 によって被覆されている。このオーバーコート層 3 5 は、顔料や染料を含有しない透明な感光性樹脂によって形成されている。つまり、アレイ基板 1 0 0 の主表面において、柱状スペーサ 3 1 及び遮光層 S P を構成する顔料や染料を含有する着色樹脂は露出しない。

【 0 0 3 7 】

このため、図 9 及び図 1 0 に示すように、洗浄工程やラビング工程において、アレイ基板 1 0 0 の主表面から顔料や染料を含有する着色樹脂が削られることが無い。また、たとえオーバーコート層 3 5 を構成する透明感光性樹脂が削られたとしても、顔料や染料を含有していないため、後に注入される液晶層に悪影響を与えることがない。したがって、前述した表示不良の発生を防止することができる。

【 0 0 3 8 】

また、オーバーコート層 3 5 は、柱状スペーサ 3 1 及び遮光層 S P の表面のみを被覆するように形成されている。このため、画素電極 1 5 1 と画素 T F T 1 2 1 との導通を取るためのスルーホール 2 6 は、カラーフィルタ層 2 4 (R、G、B) のみに形成すればよく、高い製造歩留まりを実現できる。

【 0 0 3 9 】

次に、図 3 に示した構造の液晶表示パネル 1 0 の製造方法について説明する。

【 0 0 4 0 】

アレイ基板 1 0 0 の製造工程では、まず、ガラス基板 1 1 上にアンダーコーティング層 6 0 を形成した後、画素 T F T 1 2 1 などのポリシリコン半導体層 1 1 2 及び補助容量電極 6 1 を形成する。続いて、ゲート絶縁膜 6 2 を形成した後、走査線 Y、補助容量線 5 2、及び、走査線 Y と一体のゲート電極 6 3 などの各種配線を形成する。

【 0 0 4 1 】

続いて、ゲート電極 6 3 をマスクとして、ポリシリコン半導体層 1 1 2 に不純物を注入し、ドレイン領域 1 1 2 D 及びソース領域 1 1 2 S を形成した後、基板全体をアニールすることにより不純物を活性化する。続いて、層間絶縁膜 7 6 を形成した後、ゲート絶縁膜 6 2 及び層間絶縁膜 7 6 を貫通して各コンタクトホール 7 7、7 8、7 9 を形成する。続いて、信号線 X を形成するとともに、信号線 X と一体に画素 T F T 1 2 1 のドレイン電極 8 8、ソース電極 8 9、及びコンタクト電極 8 0 を形成する。

【 0 0 4 2 】

続いて、各色の画素毎に対応する色のカラーフィルタ層 2 4 (R、G、B) を形成する。すなわち、スピンナーなどにより、赤色の顔料を分散させた紫外線硬化型アクリル樹脂レジスト C R - 2 0 0 0 (富士フィルムオーリン (株) 製) を基板全面に塗布する。そして、このレジスト膜を、赤色画素に対応した部分に光が照射されるようなフォトマスクを介して 3 6 5 n m の波長で 1 0 0 m J / c m² の露光量で露光する。そして、このレジスト膜を K O H の 1 % 水溶液で 2 0 秒間現像し、さらに水洗した後、焼成する。これにより、3 . 0 μ m の膜厚を有する赤色カラーフィルタ層 2 4 R を形成する。

【 0 0 4 3 】

続いて、同様の工程を繰り返すことにより、緑色の顔料を分散させた紫外線硬化型アクリル樹脂レジスト C G - 2 0 0 0 (富士フィルムオーリン (株) 製) からなる 3 . 0 μ m の膜厚を有する緑色カラーフィルタ層 2 4 G、青色の顔料を分散させた紫外線硬化型アクリル樹脂レジスト C B - 2 0 0 0 (富士フィルムオーリン (株) 製) からなる 3 . 0 μ m の膜厚を有する青色カラーフィルタ層 2 4 B を形成する。

【 0 0 4 4 】

これらのカラーフィルタ層 2 4 (R、G、B) の形成工程では、赤色カラーフィルタ層 2

10

20

30

40

50

4 R、緑色カラーフィルタ層 2 4 G、及び青色カラーフィルタ層 2 4 Bを順に積層して柱状スペーサ 3 1を同時に形成する。この柱状スペーサ 3 1において、赤色カラーフィルタ層 2 4 R上に形成された緑色カラーフィルタ層 2 4 Gは、その底部において $20\mu\text{m} \times 20\mu\text{m}$ のサイズを有している。また、緑色カラーフィルタ層 2 4 G上に形成された青色カラーフィルタ層 2 4 Bは、その底部において $15\mu\text{m} \times 15\mu\text{m}$ のサイズを有している。また、これらのカラーフィルタ層 2 4 (R、G、B) の形成工程では、直径 $20\mu\text{m}$ のスルーホール 2 6 及びコンタクトホール 8 1 も同時に形成する。

【 0 0 4 5 】

続いて、例えばスパッタ法により、500オングストロームの膜厚を有するITO膜を成膜した後に、所望の画素パターンにパターニングすることにより、画素電極 1 5 1 を形成する。 10

【 0 0 4 6 】

続いて、スピンナーなどにより、例えば黒色顔料を 20wt% 添加した感光性アクリル樹脂レジスト NN 6 0 0 (J S R (株) 製) を基板全面に所定の膜厚で塗布する。そして、この樹脂レジストを 90 で 10 分間乾燥した後に、所定のパターン形状のフォトリソマスクを用いて 365nm の波長で、 $100\text{mJ}/\text{cm}^2$ の露光量で露光する。そして、この樹脂レジストを pH 11.5 のアルカリ水溶液にて現像し、200 で 60 分間焼成する。これにより、表示領域 1 0 2 の周辺に遮光層 SP を形成する。

【 0 0 4 7 】

続いて、スピンナーなどにより、感光性アクリル透明樹脂レジスト NN 6 0 0 (J S R (株) 製) を基板全面に所定の膜厚で塗布する。そして、この樹脂レジストを 90 で 10 分間乾燥した後に、所定のパターン形状のフォトリソマスクを用いて 365nm の波長で、 $40\text{mJ}/\text{cm}^2$ の露光量で露光する。そして、この樹脂レジストを pH 11.5 のアルカリ水溶液にて現像し、200 で 60 分間焼成する。これにより、柱状スペーサ 3 1 及び遮光層 SP を被覆するオーバコート層 3 5 を形成する。そして、この状態で洗浄を行う。これにより、アレイ基板 1 0 0 が製造される。 20

【 0 0 4 8 】

一方、対向基板 2 0 0 の製造工程では、まず、ガラス基板 2 1 上に例えばスパッタ法により、500オングストロームの膜厚を有するITO膜を成膜し、対向電極 2 0 4 を形成する。これにより、対向基板 2 0 0 が製造される。 30

【 0 0 4 9 】

液晶表示パネル 1 0 の製造工程では、上述した製造工程により製造されたアレイ基板 1 0 0 及び対向基板 2 0 0 の表面に、垂直配向膜材料 AL - 3 0 4 6 (J S R (株) 製) を 800オングストロームの膜厚で塗布し、焼成し、配向膜 1 3 A 及び 1 3 B を形成する。

【 0 0 5 0 】

続いて、シール部材 1 0 6 を液晶注入口 3 2 を残して対向基板 2 0 0 の外縁 (配向膜 1 3 B の周辺) に沿って印刷塗布し、さらに、アレイ基板 1 0 0 から対向電極 2 0 0 に電圧を印加するための電極転移材をシール部材 1 0 6 の周辺の電極転移電極上に形成する。続いて、アレイ基板 1 0 0 の配向膜 1 3 A と対向基板 2 0 0 の配向膜 1 3 B とが互いに対向するようにアレイ基板 1 0 0 と対向基板 2 0 0 とを配置し、加熱してシール部材 1 0 6 を硬化させて両基板を貼り合わせる。続いて、ZLI - 1 5 6 5 (M E R C K 社製) などの液晶組成物を液晶注入口 3 2 から注入し、さらに液晶注入口 3 2 を紫外線硬化型樹脂などの封止部材 3 3 によって封止することによって液晶層 3 0 0 を形成する。 40

【 0 0 5 1 】

以上のような製造方法によって液晶表示パネル 1 0 が製造される。本実施形態においては垂直配向方式のため、必ずしもラビング工程が必要ではないが、表示モードによっては配向膜 1 3 A を形成した後にラビング工程を行っても良い。その場合にもオーバコート層 3 5 により、不良を大幅に低減することができる。液晶表示装置における表示モードとしては、例えば TN (ツイステッド ネマティック) モード、ST (スーパー ツイステッド ネマティック) モード、GH (ゲスト - ホスト) モード、ECB (電界制御複屈折) モ 50

ード、強誘電性液晶などが適用可能である。

【0052】

このようにして製造したカラー液晶表示装置は、非常に優れた表示品位を有するとともに、200パネルについて顔料または染料に起因する表示不良の発生の有無を調査したところ、皆無であった。

【0053】

なお、この発明は、上述した実施の形態に限定されるものではなく、種々変更が可能である。例えば、図5に示したように、柱状スペーサ31を遮光層SPと同一工程にて同一材料によって形成した液晶表示パネル10においては、オーバコート層35は、柱状スペーサ31及び遮光層SPのそれぞれの表面を被覆するように設けられている。

10

【0054】

このような構造を有するカラー液晶表示装置においても、非常に優れた表示品位を有するとともに、200パネルについて顔料または染料に起因する表示不良の発生の有無を調査したところ、皆無であった。

【0055】

また、上述した実施の形態では、柱状スペーサ31及び遮光層SPは、ともにアレイ基板100側に設けたが、ともに対向基板200側に設けても良く、また、一方をアレイ基板100側に設けて他方を対向基板200側に設けるような構造としても良い。また、このとき、柱状スペーサ31は、複数のカラーフィルタ層24(R、G、B)を積層することによって形成してもよいし、遮光層SPと同一の有色樹脂によって形成しても良い。

20

【0056】

いずれの構造の場合でも、着色樹脂が露出している部分、すなわち、柱状スペーサ31及び遮光層SPの表面は、顔料や染料など液晶層300に悪影響を与える物質を含有しない材料によって形成されたオーバコート層35によって被覆される。これにより、削れた感光性樹脂に含有される顔料や染料などに起因した表示不良の発生を防止することができ、信頼性の向上を図ることができる。

【0057】

(比較例1)

図3を用いて説明した実施の形態に係る液晶表示装置において、オーバコート層を設けない以外は全く同様に液晶表示装置を作製した。この液晶表示装置の表示品位を評価したところ、200パネル中に3パネルにおいて表示不良を発生した。これらの表示不良の発生原因を分析したところ、柱状スペーサが削れたことによる顔料に起因した表示不良であることが判明した。

30

【0058】

(比較例2)

図3を用いて説明した実施の形態に係る液晶表示装置において、アレイ基板100の主表面全体にオーバコート層35を設けた以外は全く同様に液晶表示装置を作製した。この液晶表示装置の表示品位を評価したところ、200パネル中に12パネルにおいて輝点不良が発生した。この表示不良の発生原因を分析したところ、画素TFT121と画素電極151との導通を取るためのスルーホール26において、オーバコート層が十分に除去されておらず、画素TFT121と画素電極151との接続不良が原因であることが判明した。

40

【0059】

以上説明したように、この発明の液晶表示装置及びこの液晶表示装置の製造方法によれば、柱状スペーサは、複数のカラーフィルタ層を積層することによって形成されるか、または、遮光層と同一の材料によって形成される。すなわち、柱状スペーサは、複数のカラーフィルタ層の形成工程にて同時に形成するか、遮光層の形成工程にて同時に形成される。このため、柱状スペーサを形成するための別個の製造工程が不要であり、製造工程数を削減してコストを低減することができる。

【0060】

50

柱状スペーサを複数のカラーフィルタ層の積層構造によって構成した場合、柱状スペーサとカラーフィルタ層とが同一基板上に設けられる。柱状スペーサ及びカラーフィルタ層をアレイ基板側に設けた場合、各画素に設けられたカラーフィルタ層は、その表面の大部分が画素電極によって被覆される。これに対して、柱状スペーサの表面は露出される。このため、柱状スペーサの表面は、オーバコート層によって被覆される。

【0061】

また、柱状スペーサを遮光層と同一材料によって形成した場合、柱状スペーサと遮光層とが同一基板上に設けられる。柱状スペーサ及び遮光層は、その表面が露出されることになる。このため、柱状スペーサ及び遮光層の表面は、オーバコート層によって被覆される。

【0062】

これら柱状スペーサ及び遮光層を被覆するオーバコート層は、顔料や染料を含有しない透明な感光性樹脂によって形成されている。このため、アレイ基板の主表面においては、顔料や染料を含有する着色樹脂が露出しない。したがって、洗浄工程やラビング工程において、アレイ基板の主表面から顔料や染料などを含有する着色樹脂が削られることが無い。これにより、液晶層に悪影響を与える物質に起因した表示不良の発生を防止することができる。また、良好な表示品位を実現することができる。

また、オーバコート層は、柱状スペーサ及び遮光層の表面のみを被覆するように形成されている。このため、画素電極と画素TFTとの導通を取るためのスルーホールは、カラーフィルタ層のみに形成すればよく、高い製造歩留まりを実現できる。

したがって、信頼性の高い液晶表示装置を提供することができる。

【0063】

なお、この発明は上記各実施の形態に限定されるものではなく、その実施の段階ではその要旨を逸脱しない範囲で種々な変形・変更が可能である。また、各実施の形態は可能な限り適宜組み合わせて実施されてもよく、その場合組み合わせによる効果が得られる。

【0064】

【発明の効果】

以上説明したように、この発明によれば、信頼性の低下を招くことなく、安価でしかも表示品位の優れた液晶表示装置及びその製造方法を提供することができる。

【図面の簡単な説明】

【図1】図1は、この発明の液晶表示装置に適用される液晶表示パネルの構造を概略的に示す図である。

【図2】図2は、図1に示した液晶表示パネルの構成を概略的に示す回路ブロック図である。

【図3】図3は、この発明の一実施の形態に係る液晶表示装置の構造を概略的に示す断面図である。

【図4】図4は、図3に示した液晶表示装置を構成するアレイ基板の構造を概略的に示す断面図である。

【図5】図5は、この発明の他の実施の形態に係る液晶表示装置の構造を概略的に示す断面図である。

【図6】図6は、複数のカラーフィルタ層を積層することで形成した柱状スペーサを有するアレイ基板において、オーバコート層を設けなかった場合の着色樹脂の削れを説明するための図である。

【図7】図7は、遮光層と同一材料で形成した柱状スペーサを有するアレイ基板において、オーバコート層を設けなかった場合の着色樹脂の削れを説明するための図である。

【図8】図8は、複数のカラーフィルタ層を積層することで形成した柱状スペーサを有するアレイ基板において、基板全面にオーバコート層を設けた場合の製造歩留まりの低下を説明するための図である。

【図9】図9は、複数のカラーフィルタ層を積層することで形成した柱状スペーサを有するアレイ基板において、柱状スペーサ及び遮光層にオーバコート層を設けた構造を説明するための図である。

10

20

30

40

50

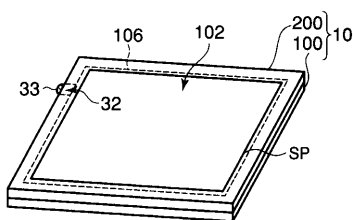
【図 10】図 10 は、遮光層と同一材料で形成した柱状スペーサを有するアレイ基板において、柱状スペーサ及び遮光層にオーバコート層を設けた構造を説明するための図である。

【符号の説明】

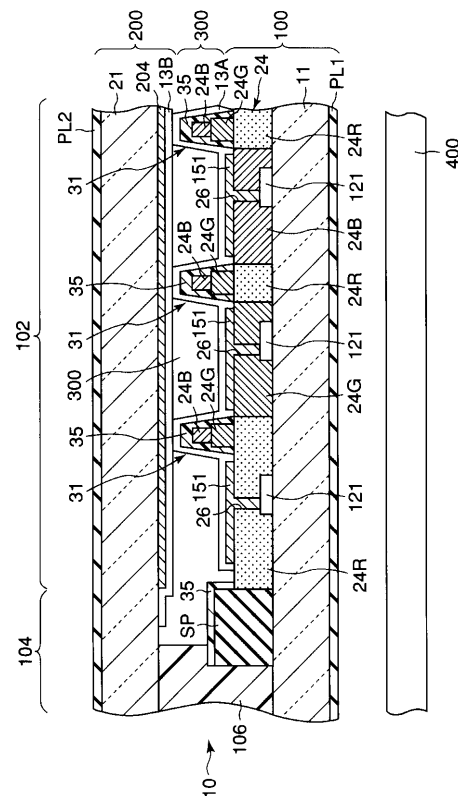
- 10 ... 液晶表示パネル
- 24 (R、G、B) ... カラーフィルタ層
- 31 ... 柱状スペーサ
- 35 ... オーバコート層
- 100 ... アレイ基板
- 102 ... 表示領域
- 200 ... 対向基板
- 300 ... 液晶層
- PX ... 画素
- SP ... 遮光層

10

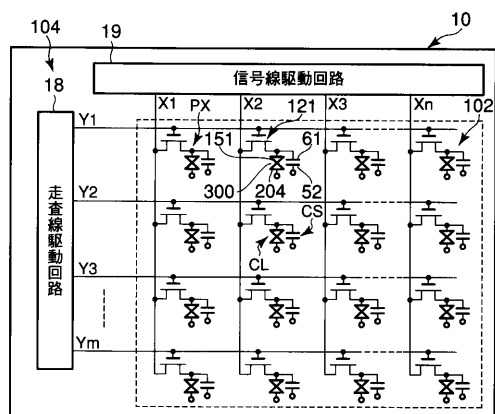
【図 1】



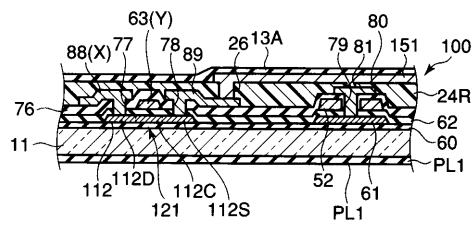
【図 3】



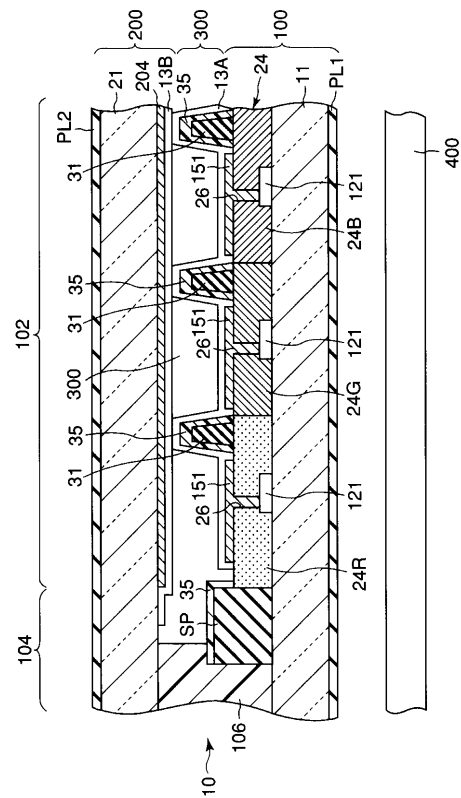
【図 2】



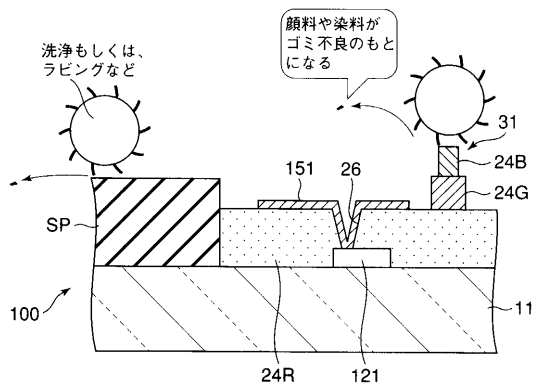
【 図 4 】



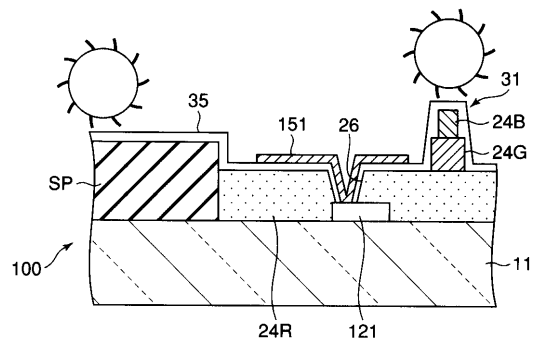
【 図 5 】



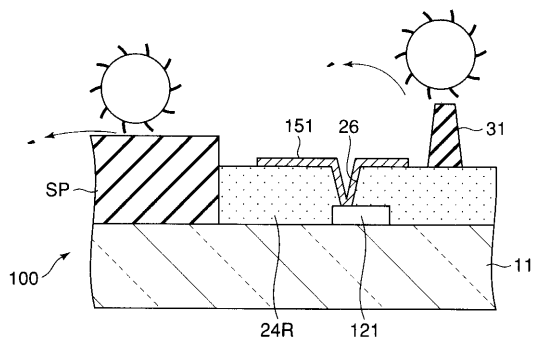
【 図 6 】



【 図 8 】



【 図 7 】



フロントページの続き

(74)代理人 100092196

弁理士 橋本 良郎

(72)発明者 山本 武志

東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

F ターム(参考) 2H089 LA09 QA12 QA14 RA05 RA07 RA10 TA09 TA12 TA13

2H091 FA02Y FA34Y FA35Y FB02 GA03 GA08 GA13 GA16 LA12 LA16

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	JP2004219529A	公开(公告)日	2004-08-05
申请号	JP2003004182	申请日	2003-01-10
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	山本武志		
发明人	山本 武志		
IPC分类号	G02F1/1339 G02F1/1335		
FI分类号	G02F1/1339.500 G02F1/1335.500 G02F1/1335.505		
F-TERM分类号	2H089/LA09 2H089/QA12 2H089/QA14 2H089/RA05 2H089/RA07 2H089/RA10 2H089/TA09 2H089/TA12 2H089/TA13 2H091/FA02Y 2H091/FA34Y 2H091/FA35Y 2H091/FB02 2H091/GA03 2H091/GA08 2H091/GA13 2H091/GA16 2H091/LA12 2H091/LA16 2H189/BA11 2H189/DA07 2H189/DA11 2H189/DA12 2H189/DA22 2H189/DA23 2H189/DA32 2H189/EA04X 2H189/EA06X 2H189/FA16 2H189/FA25 2H189/HA12 2H189/JA05 2H189/JA06 2H189/JA07 2H189/JA08 2H189/JA10 2H189/JA19 2H189/LA06 2H189/LA10 2H189/LA14 2H189/LA15 2H191/FA02Y 2H191/FA13Y 2H191/FA14Y 2H191/FB02 2H191/GA05 2H191/GA11 2H191/GA19 2H191/GA22 2H191/LA13 2H191/LA21 2H291/FA02Y 2H291/FA13Y 2H291/FA14Y 2H291/FB02 2H291/GA05 2H291/GA11 2H291/GA19 2H291/GA22 2H291/LA13 2H291/LA21		
代理人(译)	河野 哲 中村诚		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种廉价且具有优异的显示质量而不降低可靠性的液晶显示装置及其制造方法。在通过将液晶层300夹在一对基板100和200之间而构成的液晶显示装置中，为显示图像的显示区域102的每个像素PX布置滤色器层24R，24G，24B。沿着显示区域102的外周布置的遮光层SP，在一对基板之间形成预定间隙的柱状间隔物31，以及覆盖遮光层SP和柱状间隔物31的表面的保护层35。并提供。[选择图]图3

