

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4244227号  
(P4244227)

(45) 発行日 平成21年3月25日 (2009. 3. 25)

(24) 登録日 平成21年1月16日 (2009. 1. 16)

(51) Int. Cl.

F I

G09G 3/36 (2006.01)

G02F 1/133 (2006.01)

G09G 3/20 (2006.01)

G09G 3/36

G02F 1/133 550

G09G 3/20 622M

G09G 3/20 623W

G09G 3/20 680H

請求項の数 62 (全 34 頁) 最終頁に続く

(21) 出願番号 特願2005-376171 (P2005-376171)  
 (22) 出願日 平成17年12月27日 (2005. 12. 27)  
 (65) 公開番号 特開2006-350289 (P2006-350289A)  
 (43) 公開日 平成18年12月28日 (2006. 12. 28)  
 審査請求日 平成17年12月27日 (2005. 12. 27)  
 (31) 優先権主張番号 10-2005-0051395  
 (32) 優先日 平成17年6月15日 (2005. 6. 15)  
 (33) 優先権主張国 韓国 (KR)  
 (31) 優先権主張番号 10-2005-0057002  
 (32) 優先日 平成17年6月29日 (2005. 6. 29)  
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 501426046  
 エルジー ディスプレイ カンパニー リ  
 ミテッド  
 大韓民国 ソウル, ヨンドゥンポーク, ヨ  
 イドードン 20  
 (74) 代理人 100110423  
 弁理士 曾我 道治  
 (74) 代理人 100084010  
 弁理士 古川 秀利  
 (74) 代理人 100094695  
 弁理士 鈴木 憲七  
 (74) 代理人 100111648  
 弁理士 梶並 順

最終頁に続く

(54) 【発明の名称】 液晶表示装置の駆動装置及び駆動方法

(57) 【特許請求の範囲】

【請求項 1】

複数のデータライン及び複数のゲートラインを有し、前記各データラインの一方の側である第1側と奇数番目のゲートラインとに接続された奇数番目の画素列と、前記各データラインの他方の側である第2側と偶数番目のゲートラインとに接続された偶数番目の画素列とを持つ画像表示部を備えた液晶パネルと、

前記奇数番目の画素列と前記偶数番目の画素列に互いに異なるゲートパルスを供給するゲート駆動部と、

前記各データラインに正極性または負極性のデータ電圧を供給する複数のデータ集積回路と、

前記各データラインに前記正極性または負極性のデータ電圧を供給するように、外部からのデータ信号を前記各データ集積回路に供給するとともに、前記データ集積回路及び前記ゲート駆動部を制御するタイミング制御部と

を備え、

前記ゲート駆動部は、前記奇数番目の画素列と前記偶数番目の画素列に互いに異なる幅あるいは互いに異なる電圧のゲートパルスを供給することを特徴とする液晶表示装置の駆動装置。

【請求項 2】

前記タイミング制御部は、第1幅を有し、1水平期間単位に位相がずれるように繰り返される第1及び第3ゲートシフトクロックと、前記第1幅と異なる第2幅を有し、1水平

期間単位に位相がずれるように繰り返され、それぞれ第 1 及び第 3 ゲートシフトクロックと重なる期間を有する第 2 及び第 4 ゲートシフトクロックを発生し、これらを前記ゲート駆動部に供給することを特徴とする請求項 1 に記載の液晶表示装置の駆動装置。

【請求項 3】

前記ゲート駆動部は、

前記第 1 及び第 3 ゲートシフトクロックを用いて、前記奇数番目の画素列に接続されたゲートラインに前記第 1 幅のゲートパルスを提供するための第 1 ゲート駆動回路と、

前記第 2 及び第 4 ゲートシフトクロックを用いて、前記偶数番目の画素列に接続されたゲートラインに前記第 2 幅のゲートパルスを提供するための第 2 ゲート駆動回路と

を備えることを特徴とする請求項 1 に記載の液晶表示装置の駆動装置。

10

【請求項 4】

前記奇数番目の画素列に供給されるゲートパルスの第 1 幅は、前記偶数番目の画素列に供給されるゲートパルスの第 2 幅よりも広いことを特徴とする請求項 3 に記載の液晶表示装置の駆動装置。

【請求項 5】

前記第 1 幅と第 2 幅は、10 : 7 の割合を有することを特徴とする請求項 3 に記載の液晶表示装置の駆動装置。

【請求項 6】

前記奇数番目の画素列と前記偶数番目の画素列に供給されるゲートパルスは重なることを特徴とする請求項 3 に記載の液晶表示装置の駆動装置。

20

【請求項 7】

前記タイミング制御部は、第 1 電圧を有し、1 水平期間単位に位相がずれるように繰り返される第 1 及び第 2 ゲートシフトクロックと、前記第 1 電圧と異なる第 2 電圧を有し、1 水平期間単位に位相がずれるように繰り返され、それぞれ第 1 及び第 2 ゲートシフトクロックと重なる期間を有する第 3 及び第 4 ゲートシフトクロックを発生し、これらを前記ゲート駆動部に供給することを特徴とする請求項 1 に記載の液晶表示装置の駆動装置。

【請求項 8】

前記ゲート駆動部は、

前記第 1 及び第 2 ゲートシフトクロックを用いて、前記奇数番目の画素列に接続されたゲートラインに第 1 電圧のゲートパルスを提供する第 1 ゲート駆動回路と、

30

前記第 3 及び第 4 ゲートシフトクロックを用いて、前記奇数番目の画素列に接続されたゲートラインに第 2 電圧のゲートパルスを提供する第 2 ゲート駆動回路と

を備えることを特徴とする請求項 7 に記載の液晶表示装置の駆動装置。

【請求項 9】

前記ゲート駆動部は、

前記第 1 及び第 2 ゲートシフトクロックのうちいずれか一つと前記第 2 電圧の第 3 及び第 4 ゲートシフトクロックのうちいずれか一つを用いて、第 4  $i + 1$  (ただし、 $i$  は、 $0 \sim n / 4$  の正の整数) ゲートラインに第 1 電圧のゲートパルスを提供し、第 4  $i + 4$  ゲートラインに第 2 電圧のゲートパルスを提供する第 1 ゲート駆動回路と、

40

前記第 1 電圧の第 1 及び第 2 ゲートシフトクロックの残り一つと前記第 2 電圧の第 3 及び第 4 ゲートシフトクロックの残り一つを用いて、第 4  $i + 2$  ゲートラインに前記第 1 電圧のゲートパルスを提供し、第 4  $i + 3$  ゲートラインに前記第 2 電圧のゲートパルスを提供する第 2 ゲート駆動回路と

を備えることを特徴とする請求項 7 に記載の液晶表示装置の駆動装置。

【請求項 10】

前記タイミング制御部は、第 1 電圧を有し、 $1 / 2$  水平期間単位に位相がずれるように繰り返される第 1 乃至第 4 ゲートシフトクロックを発生して前記ゲート駆動部に供給することを特徴とする請求項 1 に記載の液晶表示装置の駆動装置。

【請求項 11】

前記ゲート駆動部は、

50

前記第 1 及び第 3 ゲートシフトクロックを用いて、前記奇数番目の画素列に接続されたゲートラインに第 1 電圧のゲートパルスを供給する第 1 ゲート駆動回路と、

前記第 2 及び第 4 ゲートシフトクロックを前記第 1 電圧と異なる第 2 電圧に変換し、前記変換された第 2 及び第 4 ゲートシフトクロックを用いて、前記偶数番目の画素列に接続されたゲートラインに前記第 2 電圧のゲートパルスを供給する第 2 ゲート駆動回路と

を備えることを特徴とする請求項 1 0 に記載の液晶表示装置の駆動装置。

【請求項 1 2】

前記第 2 ゲート駆動回路は、前記タイミング制御部から供給される前記第 1 電圧の第 2 及び第 4 ゲートシフトクロックを、前記第 2 電圧に変換する電圧変換部を備えることを特徴とする請求項 1 1 に記載の液晶表示装置の駆動装置。

10

【請求項 1 3】

前記電圧変換部は、前記第 1 電圧の第 2 及び第 4 ゲートシフトクロックの入力ラインのそれぞれと基底電圧入力ラインとの間に接続された第 1 及び第 2 抵抗を備えることを特徴とする請求項 1 2 に記載の液晶表示装置の駆動装置。

【請求項 1 4】

前記ゲート駆動部は、

前記第 1 電圧の第 1 及び第 2 ゲートシフトクロックのうちいずれか一つを第 2 電圧に変換し、前記第 2 電圧に変換された第 1 及び第 2 ゲートシフトクロックのうちいずれか一つと前記第 1 電圧の第 3 及び第 4 ゲートシフトクロックのうちいずれか一つを用いて、第 4  $i + 1$  (ただし、 $i$  は、 $0 \sim n / 4$  の正の整数) ゲートラインに第 1 電圧のゲートパルス

20

を供給し、第 4  $i + 4$  ゲートラインに第 2 電圧のゲートパルスを供給する第 1 ゲート駆動回路と、  
前記第 1 電圧の第 3 及び第 4 ゲートシフトクロックの残り一つを前記第 2 電圧に変換し、前記第 2 電圧に変換された第 3 及び第 4 ゲートシフトクロックの残り一つと前記第 1 電圧の第 1 及び第 2 ゲートシフトクロックの残りを用いて、第 4  $i + 2$  ゲートラインに前記第 1 電圧のゲートパルス

を供給する第 2 ゲート駆動回路と

を備えることを特徴とする請求項 1 1 に記載の液晶表示装置の駆動装置。

【請求項 1 5】

前記第 1 ゲート駆動回路は、前記第 1 電圧の第 1 及び第 2 ゲートシフトクロックのうちいずれか一つを第 2 電圧に変換する第 1 電圧変換部を備えることを特徴とする請求項 1 4 に記載の液晶表示装置の駆動装置。

30

【請求項 1 6】

前記第 1 電圧変換部は、前記第 1 電圧の第 1 及び第 2 ゲートシフトクロックの入力ラインのうちいずれか一つと基底電圧入力ラインとの間に接続された第 1 抵抗を備えることを特徴とする請求項 1 5 に記載の液晶表示装置の駆動装置。

【請求項 1 7】

前記第 2 ゲート駆動回路は、前記第 1 電圧の第 3 及び第 4 ゲートシフトクロックのうちいずれか一つを第 2 電圧に変換する第 2 電圧変換部を備えることを特徴とする請求項 1 4 に記載の液晶表示装置の駆動装置。

40

【請求項 1 8】

前記第 2 電圧変換部は、前記第 1 電圧の第 3 及び第 4 ゲートシフトクロックの入力ラインのうちいずれか一つと基底電圧入力ラインとの間に接続された第 2 抵抗を備えることを特徴とする請求項 1 7 に記載の液晶表示装置の駆動装置。

【請求項 1 9】

前記第 1 電圧は、前記第 2 電圧よりも高いことを特徴とする請求項 8、9、1 1 及び 1 4 のいずれか 1 項に記載の液晶表示装置の駆動装置。

【請求項 2 0】

前記第 1 電圧のゲートパルスは、 $1 / 2$  水平期間単位に第 2 電圧のゲートパルスと重なることを特徴とする請求項 8、9、1 1 及び 1 4 のいずれか 1 項に記載の液晶表示装置の

50

駆動装置。

【請求項 2 1】

前記第 1 及び第 2 ゲートシフトクロックは、第 1 幅を有し、前記第 3 及び第 4 ゲートシフトクロックは、前記第 1 幅と異なる第 2 幅を有することを特徴とする請求項 7 に記載の液晶表示装置の駆動装置。

【請求項 2 2】

前記第 1 及び第 3 ゲートシフトクロックは、第 1 幅を有し、前記第 2 及び第 4 ゲートシフトクロックは、前記第 1 幅と異なる第 2 幅を有することを特徴とする請求項 10 に記載の液晶表示装置の駆動装置。

【請求項 2 3】

前記第 1 乃至第 4 ゲートシフトクロックは、同じ幅を有することを特徴とする請求項 10 に記載の液晶表示装置の駆動装置。

【請求項 2 4】

前記データ集積回路は、1 水平期間単位に前記データ電圧の極性を反転させることを特徴とする請求項 1 に記載の液晶表示装置の駆動装置。

【請求項 2 5】

前記ゲート駆動部は、前記液晶パネルに形成されることを特徴とする請求項 1 に記載の液晶表示装置の駆動装置。

【請求項 2 6】

複数のデータライン及び複数のゲートラインを有し、前記各データラインの一方の側である第 1 側と奇数番目のゲートラインとに接続された奇数番目の画素列と、前記各データラインの他方の側である第 2 側と偶数番目のゲートラインとに接続された偶数番目の画素列とを有する画像表示部を備えた液晶表示装置の駆動方法であって、

前記奇数番目の画素列と前記偶数番目の画素列に互いに異なるゲートパルスを供給する段階と、

前記ゲートパルスに同期するように前記各データラインに正極性または負極性のデータ電圧を供給する段階と

を備え、

前記奇数番目の画素列と前記偶数番目の画素列に供給されるゲートパルスは、互いに異なる幅あるいは互いに異なる電圧を有することを特徴とする液晶表示装置の駆動方法。

【請求項 2 7】

第 1 幅を有し、1 水平期間単位に位相がずれるように繰り返される第 1 及び第 3 ゲートシフトクロックを発生する段階と、

前記第 1 幅と異なる第 2 幅を有し、1 水平期間単位に位相がずれるように繰り返され、それぞれ第 1 及び第 3 ゲートシフトクロックと重なる期間を有する第 2 及び第 4 ゲートシフトクロックを発生する段階と、

をさらに備えることを特徴とする請求項 26 に記載の液晶表示装置の駆動方法。

【請求項 2 8】

前記異なる幅のゲートパルスを供給する段階は、

前記第 1 及び第 3 ゲートシフトクロックを用いて、前記奇数番目の画素列に接続されたゲートラインに第 1 幅を持つゲートパルスを供給する段階と、

前記第 2 及び第 4 ゲートシフトクロックを用いて、前記偶数番目の画素列に接続されたゲートラインに第 2 幅のゲートパルスを供給する段階と、

を備えることを特徴とする請求項 27 に記載の液晶表示装置の駆動方法。

【請求項 2 9】

前記奇数番目の画素列に供給されるゲートパルスの第 1 幅は、前記偶数番目の画素列に供給されるゲートパルスの第 2 幅よりも広いことを特徴とする請求項 28 に記載の液晶表示装置の駆動方法。

【請求項 3 0】

前記第 1 幅と第 2 幅は、10 : 7 の割合を有することを特徴とする請求項 29 に記載の

10

20

30

40

50

液晶表示装置の駆動方法。

【請求項 3 1】

前記第 1 幅のゲートパルスと前記第 2 幅のゲートパルスは重なることを特徴とする請求項 2 8 に記載の液晶表示装置の駆動方法。

【請求項 3 2】

第 1 電圧を有し、1 水平期間単位に位相がずれるように繰り返される第 1 及び第 3 ゲートシフトクロックを発生する段階と、

前記第 1 電圧と異なる第 2 電圧を有し、1 水平期間単位に位相がずれるように繰り返される第 2 及び第 4 ゲートシフトクロックを発生する段階と

をさらに備えることを特徴とする請求項 2 6 に記載の液晶表示装置の駆動方法。

10

【請求項 3 3】

前記異なる電圧のゲートパルスを供給する段階は、

前記第 1 及び第 3 ゲートシフトクロックを用いて、前記奇数番目の画素列に接続されたゲートラインに第 1 電圧を持つゲートパルスを供給する段階と、

前記第 2 及び第 4 ゲートシフトクロックを用いて、前記偶数番目の画素列に接続されたゲートラインに第 2 電圧のゲートパルスを供給する段階と、

を備えることを特徴とする請求項 3 2 に記載の液晶表示装置の駆動方法。

【請求項 3 4】

前記異なる電圧のゲートパルスを供給する段階は、

前記第 1 及び第 2 ゲートシフトクロックのうちいずれか一つと前記第 3 及び第 4 ゲートシフトクロックのうちいずれか一つを用いて、第 4  $i + 1$  (ただし、 $i$  は、 $0 \sim n / 4$  の正の整数) ゲートラインに第 1 電圧のゲートパルスを供給し、第 4  $i + 4$  ゲートラインに第 2 電圧のゲートパルスを供給する段階と、

20

前記第 1 及び第 2 ゲートシフトクロックの残り一つと前記第 3 及び第 4 ゲートシフトクロックの残り一つを用いて、第 4  $i + 2$  ゲートラインに前記第 1 電圧のゲートパルスを供給し、第 4  $i + 3$  ゲートラインに前記第 2 電圧のゲートパルスを供給する段階と、  
を備えることを特徴とする請求項 3 2 に記載の液晶表示装置の駆動方法。

【請求項 3 5】

第 1 電圧を有し、 $1 / 2$  水平期間単位に位相がずれるように繰り返される第 1 乃至第 4 ゲートシフトクロックを発生する段階を備えることを特徴とする請求項 2 6 に記載の液晶表示装置の駆動方法。

30

【請求項 3 6】

前記異なる電圧のゲートパルスを供給する段階は、

前記第 1 電圧の第 2 及び第 4 ゲートシフトクロックを、前記第 1 電圧と異なる第 2 電圧に変換する段階と、

前記第 1 及び第 3 ゲートシフトクロックを用いて、前記奇数番目の画素列に接続されたゲートラインに第 1 電圧のゲートパルスを供給する段階と、

前記第 2 及び第 4 ゲートシフトクロックを用いて、前記偶数番目の画素列に接続されたゲートラインに前記第 2 電圧のゲートパルスを供給する段階と

を備えることを特徴とする請求項 3 5 に記載の液晶表示装置の駆動方法。

40

【請求項 3 7】

前記異なる電圧のゲートパルスを供給する段階は、

前記第 1 電圧の第 1 及び第 2 ゲートシフトクロックのうちいずれか一つを第 2 電圧に変換する段階と、

前記第 1 電圧の第 3 及び第 4 ゲートシフトクロックの残り一つを前記第 2 電圧に変換する段階と、

前記第 2 電圧の第 1 及び第 2 ゲートシフトクロックのうちいずれか一つと前記第 1 電圧の第 3 及び第 4 ゲートシフトクロックのうちいずれか一つを用いて、第 4  $i + 1$  (ただし、 $i$  は、 $0 \sim n / 4$  の正の整数) ゲートラインに第 1 電圧のゲートパルスを供給し、第 4  $i + 4$  ゲートラインに第 2 電圧のゲートパルスを供給する段階と、

50

前記第 2 電圧の第 3 及び第 4 ゲートシフトクロックの残り一つと前記第 1 電圧の第 1 及び第 2 ゲートシフトクロックの残りを用いて、第 4  $i + 2$  ゲートラインに前記第 1 電圧のゲートパルス进行供給し、第 4  $i + 3$  ゲートラインに前記第 2 電圧のゲートパルス进行供給する段階と

を備えることを特徴とする請求項 3 5 に記載の液晶表示装置の駆動方法。

【請求項 3 8】

前記第 1 電圧は、前記第 2 電圧よりも高いことを特徴とする請求項 3 3、3 4、3 6 及び 3 7 のいずれか 1 項に記載の液晶表示装置の駆動方法。

【請求項 3 9】

前記第 1 電圧のゲートパルスは、1 / 2 水平期間単位に前記第 2 電圧のゲートパルスと重なることを特徴とする請求項 3 3、3 4、3 6 及び 3 7 のいずれか 1 項に記載の液晶表示装置の駆動方法。

【請求項 4 0】

前記データ電圧の極性は、1 水平期間単位に繰り返されることを特徴とする請求項 2 6 に記載の液晶表示装置の駆動方法。

【請求項 4 1】

前記第 1 及び第 3 ゲートシフトクロックは、第 1 幅を有し、前記第 2 及び第 4 ゲートシフトクロックは、前記第 1 幅と異なる第 2 幅を有することを特徴とする請求項 3 2 に記載の液晶表示装置の駆動方法。

【請求項 4 2】

前記第 1 乃至第 4 ゲートシフトクロックは、同じ幅を有することを特徴とする請求項 3 2 に記載の液晶表示装置の駆動方法。

【請求項 4 3】

前記第 1 及び第 3 ゲートシフトクロックは、第 1 幅を有し、前記第 2 及び第 4 ゲートシフトクロックは、前記第 1 幅と異なる第 2 幅を有することを特徴とする請求項 3 5 に記載の液晶表示装置の駆動方法。

【請求項 4 4】

前記第 1 乃至第 4 ゲートシフトクロックは、同じ幅を有することを特徴とする請求項 3 5 に記載の液晶表示装置の駆動方法。

【請求項 4 5】

複数のピクセルを有する表示装置の駆動方法であって、

第 1 ゲートパルスを用いて、第 1 極性の第 1 予備充電電圧をピクセルの第 1 群に予備充電し、第 2 ゲートパルスを用いて、第 2 極性の第 2 予備充電電圧をピクセルの第 2 群に予備充電する段階と、

異なる幅または電圧のうち少なくとも一つを有する前記第 1 及び第 2 ゲートパルスのそれぞれを用いて、第 2 極性のデータ電圧を前記ピクセルの第 1 及び第 2 群に充電する段階と

を備えることを特徴とする液晶表示装置の駆動方法。

【請求項 4 6】

前記ピクセルの第 1 群は、奇数番目の画素列であり、前記ピクセルの第 2 群は、偶数番目の画素列であることを特徴とする請求項 4 5 に記載の液晶表示装置の駆動方法。

【請求項 4 7】

前記第 1 及び第 2 ゲートパルスは、異なる幅を有することを特徴とする請求項 4 5 に記載の液晶表示装置の駆動方法。

【請求項 4 8】

前記第 1 及び第 2 ゲートパルスは、異なる電圧を有することを特徴とする請求項 4 7 に記載の液晶表示装置の駆動方法。

【請求項 4 9】

異なる幅と異なる電圧を有する第 1 及び第 2 ゲートクロック信号を用いて、前記第 1 及び第 2 ゲートパルスを生成する段階をさらに備えることを特徴とする請求項 4 8 に記載の

10

20

30

40

50

液晶表示装置の駆動方法。

【請求項 5 0】

同じ電圧と異なる幅を有する第 1 及び第 2 ゲートクロック信号を用いて、前記第 1 及び第 2 ゲートパルス生成する段階をさらに備えることを特徴とする請求項 4 8 に記載の液晶表示装置の駆動方法。

【請求項 5 1】

前記第 1 及び第 2 ゲートパルスは、同じ電圧を有することを特徴とする請求項 4 5 に記載の液晶表示装置の駆動方法。

【請求項 5 2】

前記第 1 及び第 2 ゲートパルスは、異なる電圧を有することを特徴とする請求項 4 5 に記載の液晶表示装置の駆動方法。

10

【請求項 5 3】

前記第 1 及び第 2 ゲートパルスは、同じ幅を有することを特徴とする請求項 5 2 に記載の液晶表示装置の駆動方法。

【請求項 5 4】

同じ幅と異なる電圧を有する第 1 及び第 2 ゲートクロック信号を用いて、前記第 1 及び第 2 ゲートパルス生成する段階をさらに備えることを特徴とする請求項 5 3 に記載の液晶表示装置の駆動方法。

【請求項 5 5】

同じ電圧と幅を有する第 1 及び第 2 ゲートクロック信号を用いて、前記第 1 及び第 2 ゲートパルス生成する段階をさらに備えることを特徴とする請求項 5 3 に記載の液晶表示装置の駆動方法。

20

【請求項 5 6】

第 1 及び第 2 ゲートパルス電圧と前記第 1 及び第 2 ゲートパルスの幅を一定の電圧に維持する段階をさらに備えることを特徴とする請求項 4 5 に記載の液晶表示装置の駆動方法。

【請求項 5 7】

前記第 2 ゲートパルス以外のゲートパルスを供給する第 1 ゲートドライバを用いて、前記ピクセルの第 1 群に前記第 1 ゲートパルスを供給する段階と、

前記第 1 ゲートパルス以外のゲートパルスを供給する第 2 ゲートドライバを用いて、前記ピクセルの第 2 群に前記第 2 ゲートパルスを供給する段階と

30

をさらに備えることを特徴とする請求項 4 5 に記載の液晶表示装置の駆動方法

【請求項 5 8】

前記第 1 ゲートパルスが供給される入力ラインと基底電圧入力ラインとの間に接続された抵抗を用いて、前記第 1 ゲートパルスを前記第 2 ゲートパルスに変換する段階をさらに備えることを特徴とする請求項 5 7 に記載の液晶表示装置の駆動方法。

【請求項 5 9】

第 1 ゲートドライバと第 2 ゲートドライバを用いて、前記ピクセルの第 1 群に前記第 1 ゲートパルスを供給する段階と、

前記第 1 及び第 2 ゲートドライバを用いて、前記ピクセルの第 2 群に前記第 2 ゲートパルスを供給する段階と

40

をさらに備えることを特徴とする請求項 4 5 に記載の液晶表示装置の駆動方法。

【請求項 6 0】

前記第 1 ゲートパルスが供給される入力ラインと基底電圧入力ラインとの間に接続された抵抗を用いて、前記第 1 ゲートパルスを前記第 2 ゲートパルスに変換する段階をさらに備えることを特徴とする請求項 5 9 に記載の液晶表示装置の駆動方法。

【請求項 6 1】

同じ極性を有するピクセルの各列と異なる極性を有するピクセルの隣接した列に互いに異なる時間の間にピクセルの第 1 及び第 2 群に異なる極性を有するデータ電圧を供給する段階をさらに備えることを特徴とする請求項 4 5 に記載の液晶表示装置の駆動方法。

50

## 【請求項 6 2】

水平期間単位に前記ピクセルの第 1 群と前記ピクセルの第 2 群に供給される前記データ電圧の極性を反転させる段階をさらに備えることを特徴とする請求項 4 5 に記載の液晶表示装置の駆動方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、液晶表示装置に関し、特に、縦ディム(dim)を最小限に抑えて画質を向上させられる液晶表示装置の駆動装置及び駆動方法に関する。

## 【背景技術】

10

## 【0002】

近来、陰極線管(Cathode Ray Tube)の短所とされる重さと体積を減らすことのできる各種の平板表示装置が注目されている。この平板表示装置には、液晶表示装置(Liquid Crystal Display)、電界放出表示装置(Field Emission Display)、プラズマ表示パネル(Plasma Display Panel)及び発光表示装置(Light Emitting Display)などがある。

## 【0003】

このうち、液晶表示装置は、電界を用いて液晶の光透過率を調節することによって画像を表示する。

## 【0004】

このため、スイッチング素子の薄膜トランジスタ(Thin Film Transistor; TFT)(以下、TFTとする。)を用いるアクティブマトリクス方式の液晶表示装置が知られている。このアクティブマトリクス方式の液晶表示装置は、ゲートラインとデータラインをマトリクス状に配置し、その交差点にTFTが配置されたTFTアレイ基板と、該基板と所定の間隔をおいて配置される対向基板とを備え、これら両基板間に液晶材料を封入し、この液晶材料に印加される電圧をTFTにより制御し液晶の電気光学的効果を用いて画像を表示している。

20

## 【0005】

しかしながら、アクティブマトリクス方式の液晶表示装置では、高鮮明化に伴う画素数の増大によりゲートライン及びデータラインの数が非常に増加し、しかも、駆動集積回路の数も増加し、コスト高を招くという問題点があった。また、駆動集積回路とアレイ基板における接続のためのパッド間のピッチが狭くなるために相互間の接続が困難で、接続作業の収率が低下してしまう。

30

## 【0006】

この種の問題を同時に解決するために、隣接する2画素に1本のデータラインから時分割で電位を提供することによって、要求されるデータ駆動集積回路の数を低減し、原価節減が図られる液晶表示装置及びその駆動方法が提案されている(例えば、特許文献1参照)。

## 【0007】

ここでは、液晶の劣化防止及び表示品質の向上のために、データ電圧の極性をフレーム、ライン及びドットのうちいずれかの単位で反転させ、1水平期にゲートパルス $1/2$ 水平期間単位に重ねてゲートラインに提供する。

40

## 【0008】

図2は、図1A及び図1Bに示す各画素に供給されるデータ電圧の極性及びゲートパルスを示す駆動波形図である。

## 【0009】

まず、データ電圧の極性は、水平ライン単位に反転されるように供給され、ゲートパルスは、前のゲートラインGLに供給されるゲートパルスと $1/2$ 水平期間が重なるように供給される。このときに、ゲートラインGLに供給されるゲートパルスは、同じ幅を有する。

## 【0010】

50



これにより、各画素 16 は、1 水平期間のうち前のゲートライン G L に供給されるゲートパルスと重なる第 1 期間に、データ電圧を予備充電 (Pre-charging) し、残る第 2 期間に実際のデータ電圧を充電する。

【 0 0 1 1 】

次に、図 2 を、図 1 A 及び図 1 B とともに具体的に説明する。

【 0 0 1 2 】

まず、第 1 水平期間の第 1 期間の前の期間の間に第 1 ゲートライン G L 1 に接続された奇数番目の画素 16 は、第 N ゲートライン G L n に供給されたゲートパルスと重なるゲートパルスによって、各データライン D L から最後の水平ラインの各画素 16 に供給された負極性 ( - ) のデータ電圧で予備充電される。

10

【 0 0 1 3 】

その後、第 1 水平期間の第 1 期間に、負極性 ( - ) のデータ電圧で予備充電された第 1 ゲートライン G L 1 に接続された奇数番目の画素 16 は、ゲートパルスによって各データライン D L からの奇数番目画素用の正極性 ( + ) のデータ電圧を充電する。

【 0 0 1 4 】

これと同時に、第 1 水平期間の第 1 期間に、第 2 ゲートライン G L 2 に接続された偶数番目の画素 16 は、第 1 ゲートライン G L 1 に供給されるゲートパルスと重なるように供給されるゲートパルスによって、各データライン D L からの奇数番目画素用の正極性 ( + ) のデータ電圧を予備充電する。

【 0 0 1 5 】

20

続いて、第 1 水平期間の第 2 期間に、奇数番目画素用の正極性 ( + ) のデータ電圧で予備充電された第 2 ゲートライン G L 2 に接続した奇数番目の画素 16 は、ゲートパルスによって各データライン D L からの偶数番目画素用の正極性 ( + ) のデータ電圧を充電する。

【 0 0 1 6 】

これと同時に、第 1 水平期間の第 2 期間に、第 3 ゲートライン G L 3 に接続した奇数番目の画素 16 は、第 2 ゲートライン G L 2 に供給されるゲートパルスと重なるように供給されるゲートパルスによって各データライン D L からの偶数番目画素用の正極性 ( + ) のデータ電圧を予備充電する。

【 0 0 1 7 】

30

これにより、第 1 水平期間に各データライン D L の左側及び右側に接続した奇数番目及び偶数番目の画素 16 は、正極性 ( + ) のデータ電圧を充電するようになる。

【 0 0 1 8 】

その後、第 2 水平期間の第 1 期間の間に正極性 ( + ) のデータ電圧で予備充電された第 3 ゲートライン G L 3 に接続された奇数番目の画素 16 は、ゲートパルスによって各データライン D L からの奇数番目画素用の負極性 ( - ) のデータ電圧を充電する。

【 0 0 1 9 】

これと同時に、第 2 水平期間の第 1 期間に、第 4 ゲートライン G L 4 に接続された偶数番目の画素 16 は、第 3 ゲートライン G L 3 に供給されるゲートパルスと重なるように供給されるゲートパルスによって、各データライン D L からの奇数番目画素用の負極性 ( - ) のデータ電圧を予備充電する。

40

【 0 0 2 0 】

続いて、第 2 水平期間の第 2 期間に、奇数番目画素用の負極性 ( - ) のデータ電圧で予備充電された、第 4 ゲートライン G L 4 に接続された偶数番目画素 16 は、ゲートパルスによって各データライン D L からの偶数番目画素用の負極性 ( - ) のデータ電圧を充電する。

【 0 0 2 1 】

これと同時に、第 2 水平期間の第 2 期間に、第 5 ゲートライン G L 5 に接続された奇数番目の画素 16 は、第 4 ゲートライン G L 4 に供給されるゲートパルスと重なるように供給されるゲートパルスによって、各データライン D L からの偶数番目画素用の負極性 ( - )

50

）のデータ電圧を予備充電する。

【0022】

これにより、第2水平期間に、各データラインDLの左側及び右側に接続された奇数番目及び偶数番目の画素16は、負極性（-）のデータ電圧を充電ようになる。

【0023】

このような第1及び第2水平期間と同様の方式で、第3乃至第N水平期間に、各画素16に対して、ゲートラインGLに同じ幅のゲートパルスを供給すると同時に、各データラインに正極性（+）及び負極性（-）のデータ電圧を供給する。

【0024】

したがって、上記従来の液晶表示装置の駆動方法では、ライン反転駆動方式で液晶表示装置を駆動することになる。

【0025】

【特許文献1】大韓民国公開特許公報第2005-00105号（公開日：2005年1月3日）

【発明の開示】

【発明が解決しようとする課題】

【0026】

しかしながら、上記のライン反転駆動方式の液晶表示装置では、各ゲートラインGLに順次同じ幅のゲートパルスを供給するため、各データラインDLの第1側（左側）と奇数番目のゲートラインGL1, GL3, . . . に接続された奇数番目の画素列Poと、各データラインDLの第2側（右側）と偶数番目のゲートラインGL2, GL4, . . . に接続された偶数番目の画素列Pe間に輝度差が生じ、縦ディム（Dim）を招くという問題点があった。

【0027】

具体的に、奇数番目の画素列Poは、実際極性のデータ電圧と相反する極性で予備充電されるのに対し、偶数番目の画素列Peは実際極性のデータ電圧と同じ極性で予備充電される。すなわち、奇数番目の画素列Poは、負極性（-）に予備充電された後に正極性（+）のデータ電圧で充電されたり、正極性（+）に予備充電された後に負極性（-）のデータ電圧で充電される。これに対し、偶数番目の画素列Peは、負極性（-）に予備充電された後に負極性（-）のデータ電圧で充電されたり、正極性（+）に予備充電された後に正極性（+）のデータ電圧で充電される。その結果、予備充電時に、奇数番目の画素列Poと偶数番目の画素列Peに印加されるデータ電圧の極性が異なってくる。

【0028】

したがって、かかる従来の液晶表示装置及び駆動方法は、奇数番目の画素列Poの各画素16に充電される実際データ電圧と偶数番目の画素列Peの各画素16に充電される実際データ電圧間の差に起因する縦ディムにより画質が低下するという問題点があった。

【0029】

本発明はかかる問題点を解決するためになされたものであり、縦ディムを最小限に抑えて画質を向上させられる液晶表示装置の駆動装置及び駆動方法を提供することを目的としている。

【課題を解決するための手段】

【0030】

本発明による液晶表示装置の駆動装置は、複数のデータライン及び複数のゲートラインを有し、前記各データラインの一方の側である第1側と奇数番目のゲートラインとに接続された奇数番目の画素列と、前記各データラインの他方の側である第2側と偶数番目のゲートラインとに接続された偶数番目の画素列とを持つ画像表示部を備えた液晶パネルと、前記奇数番目の画素列と前記偶数番目の画素列に互いに異なるゲートパルスを供給するゲート駆動部と、前記各データラインに正極性または負極性のデータ電圧を供給する複数のデータ集積回路と、前記各データラインに前記正極性または負極性のデータ電圧を供給するように、外部からのデータ信号を前記各データ集積回路に供給するとともに、前記デー

10

20

30

40

50

タ集積回路及び前記ゲート駆動部を制御するタイミング制御部と、を備え、前記ゲート駆動部は、前記奇数番目の画素列と前記偶数番目の画素列に互いに異なる幅あるいは互いに異なる電圧のゲートパルスを提供することを特徴とする。

【 0 0 3 1 】

本発明による液晶表示装置の駆動方法は、複数のデータライン及び複数のゲートラインを有し、前記各データラインの一方の側である第 1 側と奇数番目のゲートラインとに接続された奇数番目の画素列と、前記各データラインの他方の側である第 2 側と偶数番目のゲートラインとに接続された偶数番目の画素列とを有する画像表示部を備えた液晶表示装置の駆動方法であって、前記奇数番目の画素列と前記偶数番目の画素列に互いに異なるゲートパルスを提供する段階と、前記ゲートパルスに同期するように前記各データラインに正極性または負極性のデータ電圧を提供する段階と、を備え、前記奇数番目の画素列と前記偶数番目の画素列に供給されるゲートパルスは、互いに異なる幅あるいは互いに異なる電圧を有することを特徴とする。

10

【発明の効果】

【 0 0 3 2 】

本発明の実施形態による液晶表示装置の駆動装置及び駆動方法は、ライン反転駆動時に 1 つのデータライン両側に配置された奇数番目の画素列と偶数番の目の画素列に供給されるゲートパルスの幅及び／または電圧を異ならせることによって、予備充電時に異なる極性が充電される奇数番目の画素列と偶数番目の画素列のそれぞれの実際データ電圧に対する充電時間を異ならせるため、縦ディムを最小限に抑えて画質を向上させることが可能になる。

20

【発明を実施するための最良の形態】

【 0 0 3 3 】

以下、添付の図面に基づき、本発明の好適な実施の形態について詳細に説明する。

【 0 0 3 4 】

実施の形態 1 .

図 3 は、本発明の実施の形態 1 による液晶表示装置の駆動装置を示す図である。

【 0 0 3 5 】

図 3 を参照すると、本発明の実施の形態 1 による液晶表示装置の駆動装置は、複数のデータライン D L ( 図 1 A 及び図 1 B 参照 ) 及び複数のゲートライン G L ( 図 1 A 及び図 1 B 参照 ) を有し、各データライン D L の第 1 側 ( 図における左側 ) と奇数番目のゲートライン G L 1 , G L 3 , . . . とに接続された奇数番目の画素列 P o、及び各データライン D L の第 2 側 ( 図における右側 ) と偶数番目のゲートライン G L 2、G L 4 , . . . とに接続された偶数番目の画素列 P e を有する画像表示部 1 1 2 を備えた液晶パネル 1 1 0 と、奇数番目のゲートライン G L 1 , G L 3 , . . . と偶数番目のゲートライン G L 2 , G L 4 , . . . に互いに異なる幅のゲートパルスを提供するゲート駆動部と、各データライン D L に正極性 ( + ) または負極性 ( - ) のデータ電圧を供給する複数のデータ集積回路 ( Data Integrated Circuit ) 1 4 0 と、各データライン D L に正極性 ( + ) または負極性 ( - ) のデータ電圧を供給するように外部からのデータ信号を各データ集積回路 1 4 0 に供給するとともに、各データ集積回路 1 4 0 及びゲート駆動部を制御するタイミング制御部 1 2 2 と、を備える。

30

40

【 0 0 3 6 】

また、本発明の実施の形態 1 による液晶表示装置の駆動装置は、タイミング制御部 1 2 2 と図示せぬ電源回路とが実装された印刷回路基板 ( Printed Circuit Board ) 1 2 0 と、各データ集積回路 1 4 0 が実装され、印刷回路基板 1 2 0 と液晶パネル 1 1 0 間に接続された複数のテープキャリアパッケージ ( TaPe Carrier Package ; 以下、 T C P ' と称する。 ) 1 3 4 と、をさらに備える。

【 0 0 3 7 】

また、本発明の実施の形態 1 による液晶表示装置の駆動装置において、ゲート駆動部は、奇数番目のゲートライン G L 1 , G L 3 , . . . に第 1 幅のゲートパルスを提供する第

50

1 ゲート駆動回路 150 と、偶数番目のゲートライン G L 2 , G L 4 , . . . に第 1 幅と異なる第 2 幅のゲートパルスを供給する第 2 ゲート駆動回路 160 と、を備える。

【 0 0 3 8 】

画像表示部 112 は、各ゲートライン G L に供給されるゲートパルスと各画素列 P o , P e に供給されるデータ電圧により各画素の光透過率を調節し、実際画像を表示する。

【 0 0 3 9 】

各 T C P 134 は、T A B (TaPe Automated Bonding) 方式により印刷回路基板 120 と液晶パネル 110 間に電氣的に接続される。ここで、各 T C P 134 の入力パッドは、印刷回路基板 120 に電氣的に接続され、出力パッドは液晶パネル 110 に電氣的に接続される。

【 0 0 4 0 】

タイミング制御部 122 は、外部の駆動システムから供給される垂直、水平同期信号及びデータイネーブル信号によって、駆動システムから供給されるソースデータを液晶パネル 110 の駆動に適合するように整列して各データ集積回路 140 に供給する。

【 0 0 4 1 】

また、タイミング制御部 122 は、駆動システムから供給される垂直、水平同期信号及びデータイネーブル信号を用いて、各データ集積回路 140 の駆動タイミングを制御するためのソーススタートパルス (Source Start Pulse : S S P )、ソースシフトクロック (Source Shift Clock : S S C )、極性制御信号 (Polarity : P O L ) 及びソース出力イネーブル信号 (Source Output Enable : S O E ) を有するデータ制御信号を生成し、これを各データ集積回路 140 に供給する。ここで、タイミング制御部 122 は、画像表示部 112 に供給されるデータの極性が、水平ライン単位に反転、すなわちライン反転されるように極性制御信号 P O L を生成する。

【 0 0 4 2 】

そして、タイミング制御部 122 は、駆動システムから供給される垂直、水平同期信号及びデータイネーブル信号を用いて、第 1 及び第 2 ゲート駆動回路 150 , 160 のそれぞれの駆動タイミングを制御するためのゲートスタートパルス (Gate Start Pulse : G S P )、複数のゲートシフトクロック (Gate Shift Clock : G S C ) 及びゲート出力イネーブル信号 (Gate Output Enable : G O E ) を有するゲート制御信号を生成し、これを第 1 及び第 2 ゲート駆動回路 150 , 160 のそれぞれに供給する。

【 0 0 4 3 】

一方、タイミング制御部 122 は、第 1 及び第 2 ゲート駆動回路 150 , 160 を構成するシフトレジスタを駆動するためのゲートシフトクロックの数によって複数のゲートシフトクロックを発生する。ここで、第 1 及び第 2 ゲート駆動回路 150 , 160 のそれぞれが、2 個のゲートシフトクロックを用いてゲートパルスを生成するものと仮定する。

【 0 0 4 4 】

これにより、タイミング制御部 122 は、垂直、水平同期信号及びデータイネーブル信号を用いて、図 4 に示す第 1 幅 W 1 を持つ第 1 及び第 3 ゲートシフトクロック C L K 1 , C L K 3 と、第 1 幅 W 1 と異なる第 2 幅 W 2 を持つ第 2 及び第 4 ゲートシフトクロック C L K 2 , C L K 4 を生成する。ここで、第 1 幅 W 1 は、第 2 幅 W 2 よりも大きく設定され、好ましくは、第 1 幅 W 1 と第 2 幅 W 2 は、10 : 7 の割合に設定される。

【 0 0 4 5 】

具体的に、タイミング制御部 122 は、入力されるデータイネーブル信号と異なる第 1 及び第 2 マスキング信号を用いて、第 1 幅 W 1 を持つ第 1 及び第 3 ゲートシフトクロック C L K 1 , C L K 3 と第 2 幅 W 2 を持つ第 2 及び第 4 ゲートシフトクロック C L K 2 , C L K 4 とを生成する。すなわち、タイミング制御部 122 は、データイネーブル信号を 2 分周し、2 分周されたデータイネーブル信号をカウンティングして基準クロックを生成し、生成された基準クロックと第 1 マスキング信号によって基準クロックの立ち下り時間を制御することで、第 1 幅 W 1 を持つ第 1 及び第 3 ゲートシフトクロック C L K 1 , C L K 3 を生成する。また、タイミング制御部 122 は、基準クロックと第 2 マスキング信号に

10

20

30

40

50

よって基準クロックの立ち下り時間を制御することで、第2幅W2を持つ第2及び第4ゲートシフトクロックCLK2, CLK4を生成する。

【0046】

そして、タイミング制御部122は、第1及び第2幅W1, W2を持つ第1乃至第4ゲートシフトクロックCLK1, CLK2, CLK3, CLK4の位相を1/2水平期間だけ重なるように順次ずらして第1及び第2ゲート駆動回路150, 160に供給する。ここで、第1幅W1の第1及び第3ゲートシフトクロックCLK1, CLK3は、第1ゲート駆動回路150に供給され、第2幅W2の第2及び第4ゲートシフトクロックCLK2, CLK4は、第2ゲート駆動回路160に供給される。

【0047】

各データ集積回路140は、タイミング制御部122からTCP134の入力パッドを介して入力されるデータ制御信号によってタイミング制御部122からのデータ信号をアナログデータ電圧に変換し、これをTCP134の出力パッドを介して液晶パネル110の各データラインDLに供給する。ここで、各データ集積回路140は、タイミング制御部122からの極性制御信号POLによって正極性(+)または負極性(-)データ電圧を生成し、これをタイミング制御部122からのソース出力イネーブル信号SOEに応じて各データラインDLに供給する。

【0048】

第1ゲート駆動回路150は、液晶パネル110の一側に直接形成され、画像表示部112の奇数番目のゲートラインGL1, GL3, ..., GLn-1に電気的に接続される。この第1ゲート駆動回路150は、タイミング制御部122からのゲートスタートパルスGSPによって駆動され、タイミング制御部122からの第1及び第3ゲートシフトクロックCLK1, CLK3によって、1水平期間単位に位相が順次ずれる第1幅W1のゲートパルスを生成し、タイミング制御部122からのゲート出力イネーブル信号GOEによって、第1幅W1のゲートパルスを奇数番目のゲートラインGL1, GL3, ..., GLn-1に順次供給する。

【0049】

第2ゲート駆動回路160は、液晶パネル110の他側に直接形成され、画像表示部112の偶数番目のゲートラインGL2, GL4, ..., GLnに電気的に接続される。この第2ゲート駆動回路160は、タイミング制御部122からのゲートスタートパルスGSPによって駆動され、タイミング制御部122からの第2及び第4ゲートシフトクロックCLK2, CLK4によって1水平期間単位に位相が順次ずれる第2幅W2のゲートパルスを生成し、タイミング制御部122からのゲート出力イネーブル信号GOEに応じて、第2幅W2のゲートパルスを偶数番目のゲートラインGL2, GL4, ..., GLnに順次供給する。

【0050】

これにより、第1及び第2ゲート駆動回路150, 160は、1/2水平期間単位に重なるようにゲートパルスを画像表示部112のゲートラインGLに順次供給する。

【0051】

一方、図5は、本発明の実施の形態1による液晶表示装置の駆動方法を示す駆動波形図である。

【0052】

まず、図5に示すデータ電圧の極性は、水平ライン(1水平期間)単位に反転され、奇数番目のゲートラインGL1, GL3, ..., GLn-1と偶数番目のゲートラインGL2, GL4, ..., GLnには、1/2水平期間重なる第1及び第2幅W1, W2のゲートパルスが順次供給される。

【0053】

これにより、各画素116は、1水平期間のうち、前のゲートラインGLに供給されるゲートパルスと重なる第1期間にデータ電圧を予備充電(Pre-charging)し、残る第2期間に実際データ電圧を充電する。ここで、第1幅W1のゲートパルスによる奇数番目の画

10

20

30

40

50

素列 P o のデータ電圧充電時間は、第 2 幅 W 2 のゲートパルスによる偶数番目の画素列 P e よりも長くなる。

【 0 0 5 4 】

次に、図 3 及び図 5 を参照しつつ、本発明の実施の形態 1 による液晶表示装置の駆動方法について詳細に説明する。

【 0 0 5 5 】

まず、第 1 水平期間の前の期間で、第 1 ゲートライン G L 1 に接続された奇数番目の画素 1 1 6 は、第 N ゲートライン G L n に供給される第 2 幅 W 2 のゲートパルスと重なるように第 1 ゲート駆動回路 1 5 0 から供給される第 1 幅 W 1 のゲートパルスによって負極性 ( - ) のデータ電圧が予備充電されたものと仮定する。

10

【 0 0 5 6 】

これにより、第 1 水平期間で、第 2 ゲート駆動回路 1 6 0 は、第 1 ゲート駆動回路 1 5 0 から第 1 ゲートライン G L 1 に供給される第 1 幅 W 1 のゲートパルスと重なるように第 2 ゲートライン G L 2 に第 2 幅 W 2 のゲートパルスを供給する。これにより、第 1 ゲートライン G L 1 に供給される第 1 幅 W 1 のゲートパルスと第 2 ゲートライン G L 2 に供給される第 2 幅 W 2 のゲートパルスとが重なる第 1 水平期間の第 1 期間に、負極性 ( - ) のデータ電圧で予備充電された第 1 ゲートライン G L 1 に接続された奇数番目の画素 1 1 6 は、第 1 幅 W 1 のゲートパルスによって各データライン D L からの奇数番目画素用の正極性 ( + ) のデータ電圧を充電し、第 2 ゲートライン G L 2 に接続された偶数番目画素 1 1 6 は、第 2 幅 W 2 のゲートパルスによって各データライン D L からの奇数番目画素用の正極性 ( + ) のデータ電圧を予備充電する。

20

【 0 0 5 7 】

その後、第 1 ゲート駆動回路 1 5 0 は、第 2 ゲート駆動回路 1 6 0 から第 2 ゲートライン G L 2 に供給される第 2 幅 W 2 のゲートパルスと重なるように第 3 ゲートライン G L 3 に第 1 幅 W 1 のゲートパルスを供給する。これにより、第 2 ゲートライン G L 2 に供給される第 2 幅 W 2 のゲートパルスと第 3 ゲートライン G L 3 に供給される第 1 幅 W 1 のゲートパルスとが重なる第 1 水平期間の第 2 期間に、正極性 ( + ) のデータ電圧で予備充電された第 2 ゲートライン G L 2 に接続された偶数番目の画素 1 1 6 は、第 2 幅 W 2 のゲートパルスによって各データライン D L からの偶数番目画素用の正極性 ( + ) データ電圧を充電し、第 3 ゲートライン G L 3 に接続された奇数番目の画素 1 1 6 は、第 1 幅 W 1 のゲートパルスによって各データライン D L からの偶数番目画素用の正極性 ( + ) のデータ電圧を予備充電する。

30

【 0 0 5 8 】

したがって、第 1 水平期間に、各データライン D L の左側及び右側に接続された奇数番目及び偶数番目の画素 1 1 6 は、正極性 ( + ) のデータ電圧を充電するようになる。このときに、正極性 ( + ) のデータ電圧で予備充電された偶数番目の画素 1 1 6 は、第 2 幅 W 2 のゲートパルスによって負極性 ( - ) のデータ電圧で予備充電された奇数番目の画素 1 1 6 の充電時間よりも短い時間で正極性 ( + ) のデータ電圧を充電する。

【 0 0 5 9 】

その後、第 2 水平期間で、第 2 ゲート駆動回路 1 6 0 は、第 1 ゲート駆動回路 1 5 0 から第 3 ゲートライン G L 3 に供給される第 1 幅 W 1 のゲートパルスと重なるように第 4 ゲートライン G L 4 に第 2 幅 W 2 のゲートパルスを供給する。これにより、第 3 ゲートライン G L 3 に供給される第 1 幅 W 1 のゲートパルスと第 4 ゲートライン G L 4 に供給される第 2 幅 W 2 のゲートパルスとが重なる第 2 水平期間の第 1 期間に、正極性 ( + ) のデータ電圧で予備充電された第 3 ゲートライン G L 3 に接続された奇数番目の画素 1 1 6 は、第 1 幅 W 1 のゲートパルスによって各データライン D L からの奇数番目画素用の負極性 ( - ) のデータ電圧を充電し、第 4 ゲートライン G L 4 に接続された偶数番目の画素 1 1 6 は、第 2 幅 W 2 のゲートパルスによって各データライン D L からの奇数番目画素用の負極性 ( - ) のデータ電圧を予備充電する。

40

【 0 0 6 0 】

50

続いて、第1ゲート駆動回路150は、第2ゲート駆動回路160から第4ゲートラインGL4に供給される第2幅W2のゲートパルスと重なるように、第5ゲートラインGL5に第1幅W1のゲートパルスを供給する。これにより、第4ゲートラインGL4に供給される第2幅W2のゲートパルスと第5ゲートラインGL5に供給される第1幅W1のゲートパルスとが重なる第2水平期間の第2期間に、負極性( - )のデータ電圧で予備充電された第4ゲートラインGL4に接続された偶数番目の画素116は、第2幅W2のゲートパルスによって各データラインDLからの偶数番目画素用負極性( - )のデータ電圧を充電し、第5ゲートラインGL5に接続された奇数番目の画素116は、第1幅W1のゲートパルスによって各データラインDLからの偶数番目画素用の負極性( - )のデータ電圧を予備充電する。

10

**【0061】**

したがって、第2水平期間に、各データラインDLの左側及び右側に接続された奇数番目及び偶数番目の画素116は、負極性( - )のデータ電圧を充電するようになる。このときに、負極性( - )のデータ電圧で予備充電された偶数番目の画素116は、第2幅W2のゲートパルスによって正極性( + )のデータ電圧で予備充電された奇数番目の画素116の充電時間よりも短い時間の間に負極性( - )のデータ電圧を充電する。

**【0062】**

以降、第1及び第2水平期間における方式と同様の方式で、第3乃至第N水平期間に、各画素116に対して、奇数番目のゲートラインGL1, GL3, . . . , GLn-1への第1幅W1のゲートパルスと偶数番目のゲートラインGL2, GL4, . . . , GLnへの第2幅W2のゲートパルスとを1/2水平期間重なるように供給すると同時に、各データラインに正極性( + )及び負極性( - )のデータ電圧を供給する。

20

**【0063】**

したがって、本発明の実施の形態1による液晶表示装置の駆動装置及び駆動方法は、異なる幅のゲートパルスによって奇数番目の画素列Poと偶数番目の画素列Peのそれぞれの充電時間を異ならせることによって、奇数番目の画素列Poと偶数番目の画素列Pe間の輝度差から生じる縦ディム(Dim)を最小化することができる。

**【0064】**

具体的に、奇数番目の画素列Poは、実際データ電圧の極性と相反する極性で予備充電されるのに対し、偶数番目の画素列Peは実際データ電圧の極性と同じ極性で予備充電される。すなわち、奇数番目の画素列Poは負極性( - )に予備充電された後に正極性( + )データ電圧で充電されたり、正極性( + )に予備充電された後に負極性( - )のデータ電圧で充電される。これに対し、偶数番目の画素列Peは、負極性( - )に予備充電された後に負極性( - )のデータ電圧で充電されたり、正極性( + )に予備充電された後に正極性( + )のデータ電圧で充電される。

30

**【0065】**

これにより、本発明は、第1幅W1のゲートパルスを用いて奇数番目の画素列Poにデータ電圧を充電させる一方、第1幅W1よりも小さい第2幅W2のゲートパルスを用いて偶数番目の画素列Peにデータ電圧を充電させる。すなわち、本発明は、奇数番目の画素列Poは、予備充電時に異なる極性が充電されるので、第1幅W1のゲートパルスを用いて実際データ電圧の充電時間を長くする一方、偶数番目の画素列Peは、予備充電時に同じ極性が充電されるので、第2幅W2のゲートパルスを用いて実際データ電圧の充電時間を短くする。

40

**【0066】**

したがって、本発明の実施の形態1による液晶表示装置の駆動装置及び駆動方法は、奇数番目の画素列Poと偶数番目の画素列Peのそれぞれに供給されるゲートパルスの幅W1, W2を異ならせることによって、画像表示部112のライン反転駆動時に生じる縦ディムを最小化することができる。

**【0067】**

実施の形態2 .

50

図 6 は、本発明の実施の形態 2 による液晶表示装置の駆動装置を示す図である。

【 0 0 6 8 】

図 6 を参照すると、本発明の実施の形態 2 による液晶表示装置の駆動装置は、複数のデータライン D L と n 本のゲートライン G L を有し、各データライン D L の第 1 側と奇数番目のゲートライン G L 1 , G L 3 , . . . とに接続された奇数番目の画素列 P o、及び各データライン D L の第 2 側と偶数番目のゲートライン G L 2 , G L 4 , . . . とに接続された偶数番目の画素列 P e を有する画像表示部 2 1 2 を備えた液晶パネル 2 1 0 と、奇数番目のゲートライン G L 1 , G L 3 , . . . と偶数番目のゲートライン G L 2 , G L 4 , . . . に互いに異なる電圧のゲートパルスを供給するゲート駆動部と、各データライン D L に正極性 ( + ) または負極性 ( - ) のデータ電圧を供給する複数のデータ集積回路 ( Data Integrated Circuit ) 2 4 0 と、各データライン D L に正極性 ( + ) または負極性 ( - ) のデータ電圧を供給するように外部からのデータ信号を各データ集積回路 2 4 0 に供給するとともに、各データ集積回路 2 4 0 及びゲート駆動部を制御するタイミング制御部 2 2 2 と、を備える。

10

【 0 0 6 9 】

また、本発明の実施の形態 2 による液晶表示装置の駆動装置は、タイミング制御部 2 2 2 及び図示せぬ電源回路が実装された印刷回路基板 2 2 0 と、各データ集積回路 2 4 0 が実装され、印刷回路基板 2 2 0 と液晶パネル 2 1 0 との間に接続された複数のテープキャリアパッケージ ( T C P ) 2 3 4 とをさらに備える。

【 0 0 7 0 】

20

また、本発明の実施の形態 2 による液晶表示装置の駆動装置において、ゲート駆動部は、奇数番目のゲートライン G L 1 , G L 3 , . . . に第 1 電圧のゲートパルスを供給するための第 1 ゲート駆動回路 2 5 0 と、偶数番目のゲートライン G L 2 , G L 4 , . . . に第 1 電圧と異なる第 2 電圧のゲートパルスを供給するための第 2 ゲート駆動回路 2 6 0 と、を備える。

【 0 0 7 1 】

画像表示部 2 1 2 は、各ゲートライン G L に供給されるゲートパルスと各画素列 P o , P e に供給されるデータ電圧によって各画素の光透過率を調節し、実際画像を表示する。

【 0 0 7 2 】

各 T C P 2 3 4 は、T A B ( Tape Automated Bonding ) 方式により印刷回路基板 2 2 0 と液晶パネル 2 1 0 との間に電氣的に接続される。ここで、各 T C P 2 3 4 の入力パッドは印刷回路基板 2 2 0 に電氣的に接続され、出力パッドらは液晶パネル 2 1 0 に電氣的に接続される。

30

【 0 0 7 3 】

タイミング制御部 2 2 2 は、外部の駆動システムから供給される垂直、水平同期信号及びデータイネーブル信号によって、駆動システムから供給されるソースデータを液晶パネル 2 1 0 の駆動に適合するように整列して各データ集積回路 2 4 0 に供給する。

【 0 0 7 4 】

また、タイミング制御部 2 2 2 は、駆動システムから供給される垂直、水平同期信号及びデータイネーブル信号を用いて、各データ集積回路 2 4 0 の駆動タイミングを制御するためのソーススタートパルス ( S S P )、ソースシフトクロック ( S S C )、極性制御信号 ( P O L ) 及びソース出力イネーブル信号 ( S O E ) を有するデータ制御信号を生成し、これを各データ集積回路 2 4 0 に供給する。ここで、タイミング制御部 2 2 2 は、画像表示部 2 1 2 に供給されるデータの極性が水平ライン単位に反転、すなわちライン反転されるように極性制御信号 P O L を生成する。

40

【 0 0 7 5 】

そして、タイミング制御部 2 2 2 は、駆動システムから供給される垂直、水平同期信号及びデータイネーブル信号を用いて、第 1 及び第 2 ゲート駆動回路 2 5 0 , 2 6 0 のそれぞれの駆動タイミングを制御するためのゲートスタートパルス ( G S P )、複数のゲートシフトクロック ( G S C ) 及びゲート出力イネーブル信号 ( G O E ) を有するゲート制御

50



信号を生成し、これを第 1 及び第 2 ゲート駆動回路 250, 260 のそれぞれに供給する。

【0076】

一方、タイミング制御部 222 は、第 1 及び第 2 ゲート駆動回路 250, 260 を構成するシフトレジスタを駆動するためのゲートシフトクロックの数によって複数のゲートシフトクロックを発生する。ここで、第 1 及び第 2 ゲート駆動回路 250, 260 のそれぞれが、2 個のゲートシフトクロックを用いてゲートパルスを生成するものと仮定する。

【0077】

これにより、タイミング制御部 222 は、垂直、水平同期信号及びデタインーブル信号を用いて、図 7 に示す第 1 電圧 V1 を持つ第 1 及び第 3 ゲートシフトクロック CLK1, CLK3 と、第 1 電圧 V1 と異なる第 2 電圧 V2 を持つ第 2 及び第 4 ゲートシフトクロック CLK2, CLK4 を生成する。ここで、第 1 電圧 V1 は、第 2 電圧 V2 よりも大きく設定される。

【0078】

そして、タイミング制御部 222 は、第 1 及び第 2 電圧 V1, V2 を持つ第 1 乃至第 4 ゲートシフトクロック CLK1, CLK2, CLK3, CLK4 の位相を 1/2 水平期間だけ重なるように順次ずらして第 1 及び第 2 ゲート駆動回路 250, 260 に供給する。このときに、第 1 電圧 V1 の第 1 及び第 3 ゲートシフトクロック CLK1, CLK3 は、第 1 ゲート駆動回路 250 に供給され、第 2 電圧 V2 の第 2 及び第 4 ゲートシフトクロック CLK2, CLK4 は、第 2 ゲート駆動回路 260 に供給される。

【0079】

各データ集積回路 240 は、タイミング制御部 222 から TCP 234 の入力パッドを介して入力されるデータ制御信号によって、タイミング制御部 222 からのデータ信号をアナログデータ電圧に変換し、これを、TCP 234 の出力パッドを介して液晶パネル 210 の各データライン DL に供給する。このときに、各データ集積回路 240 は、タイミング制御部 222 からの極性制御信号 POL によって正極性(+)または負極性(-)のデータ電圧を生成し、これを、タイミング制御部 222 からのソース出力イネーブル信号 SOE に応じて各データライン DL に供給する。

【0080】

第 1 ゲート駆動回路 250 は、図 8 に示すように、液晶パネル 210 上に直接形成される第 1 電圧 V1 の第 1 及び第 3 ゲートシフトクロック CLK1, CLK3 の入力ラインと、駆動電圧 Vdd 及び基底電圧 Vss の入力ラインと、ゲートスタートパルス GSP の入力ラインと、各入力ラインに従属的に接続されて奇数番目のゲートライン GL1, GL3, . . . , GLn-1 に第 1 電圧 V1 のゲートパルスを供給する m (ただし、m は、n/2 の正の整数) 個のステージ 2521 ~ 252m と、を備える。

【0081】

第 1 及び第 3 ゲートシフトクロック CLK1, CLK3 の入力ラインには、図 7 に示すように、タイミング制御部 222 からの 1 水平周期に位相がずれて繰り返される第 1 電圧 V1 の第 1 及び第 3 ゲートシフトクロック CLK1, CLK3 が供給される。

【0082】

各ステージ 2521 ~ 252m は、第 1 ステージ 2521 以外は、以前ステージ 2522 ~ 252m からの出力信号に応じて、第 1 及び第 3 ゲートシフトクロック CLK1, CLK3 の入力ラインのうちいずれか一つから供給される第 1 電圧 V1 の第 1 及び第 3 ゲートシフトクロック CLK1, CLK3 を、該当する奇数番目のゲートライン GL1, GL3, . . . , GLn-1 に供給する。このときに、第 1 ステージ 2521 は、タイミング制御部 222 からのゲートスタートパルス GSP に応じて、第 1 ゲートシフトクロック (CLK1) 入力ラインから供給される第 1 電圧 V1 の第 1 ゲートシフトクロック CLK1 を第 1 ゲートライン GL1 に供給する。

【0083】

このように構成される第 1 ゲート駆動回路 250 は、タイミング制御部 222 からのゲ

10

20

30

40

50

ートスタートパルスGSPによって駆動され、タイミング制御部222からの第1及び第3ゲートシフトクロックCLK1, CLK3によって1水平期間単位に位相が順次ずれる第1電圧V1のゲートパルスを生成し、タイミング制御部222からのゲート出力イネーブル信号GOEに応じて、第1電圧V1のゲートパルスを奇数番目のゲートラインGL1, GL3, . . . , GLn-1に順次供給する。

【0084】

第2ゲート駆動回路260は、液晶パネル210上に直接形成される第1電圧V1の第2及び第4ゲートシフトクロックCLK2, CLK4の入力ラインと、駆動電圧Vdd及び基底電圧Vssの入力ラインと、ゲートスタートパルスGSPの入力ラインと、各入力ラインに従属的に接続され、偶数番目のゲートラインGL2, GL4, . . . , GLnに第2電圧V2のゲートパルスを供給するm(ただし、mは、n/2の正の整数)個のステージ2621~262mと、を備える。

10

【0085】

第2及び第4ゲートシフトクロックCLK2, CLK4の入力ラインの一端には、図7に示すように、タイミング制御部222からの1水平周期に位相がずれて繰り返される第1電圧V1の第2及び第4ゲートシフトクロックCLK2, CLK4が供給される。

【0086】

各ステージ2621~262mは、第1ステージ2621以外は、以前ステージ2622~262mからの出力信号に応じて、第2及び第4ゲートシフトクロックCLK2, CLK4の入力ラインのうちいずれか一つから供給される第2電圧V2の第2及び第4ゲートシフトクロックCLK2, CLK4を、該当する偶数番目のゲートラインGL2, GL4, . . . , GLnに供給する。このときに、第1ステージ2621は、タイミング制御部222からのゲートスタートパルスGSPに応じて、第2ゲートシフトクロック(CLK2)入力ラインから供給される第2電圧V2の第2ゲートシフトクロックCLK2を第2ゲートラインGL2に供給する。

20

【0087】

このように構成される第2ゲート駆動回路260は、タイミング制御部222からのゲートスタートパルスGSPによって駆動し、タイミング制御部222からの第2及び第4ゲートシフトクロックCLK2, CLK4によって1水平期間単位に位相が順次ずれる第2電圧V2のゲートパルスを生成し、タイミング制御部222からのゲート出力イネーブル信号GOEに応じて第2電圧V2のゲートパルスを偶数番目のゲートラインGL2, GL4, . . . , GLnに順次供給する。

30

【0088】

これにより、第1及び第2ゲート駆動回路250, 260は、1/2水平期間単位に重なるようにゲートパルスを、画像表示部212のゲートラインGLに順次供給する。

【0089】

一方、図9は、本発明の実施の形態2による液晶表示装置の駆動方法を示す駆動波形図である。

【0090】

まず、図9に示すデータ電圧の極性は、水平ライン1水平期間単位に反転され、奇数番目のゲートラインGL1, GL3, . . . , GLn-1と偶数番目のゲートラインGL1, GL4, . . . , GLnには1/2水平期間重なる第1及び第2電圧V1, V2のゲートパルスが順次供給される。

40

【0091】

これにより、各画素216は、1水平期間のうち、前のゲートラインGLに供給されるゲートパルスと重なる第1期間にデータ電圧を予備充電し、残る第2期間に実際データ電圧を充電するようになる。ここで、第1電圧V1のゲートパルスによる奇数番目の画素列Poに充電される実際データ電圧の充電電圧は、第2電圧V2のゲートパルスによる偶数番目の画素列Peにおけるそれよりも大きくなる。

【0092】

50

次に、図 6 及び図 9 を参照しつつ、本発明の第 2 実施形態による液晶表示装置の駆動方法について詳細に説明する。

【 0 0 9 3 】

まず、第 1 水平期間の前の期間ので、第 1 ゲートライン G L 1 に接続された奇数番目の画素 2 1 6 は、第 n ゲートライン G L n に供給される第 2 電圧 V 2 のゲートパルスと重なるように第 1 ゲート駆動回路 2 5 0 から供給される第 1 電圧 V 1 のゲートパルスによって負極性 ( - ) のデータ電圧が予備充電されたものと仮定する。

【 0 0 9 4 】

これにより、第 1 水平期間で、第 2 ゲート駆動回路 2 6 0 は、第 1 ゲート駆動回路 2 5 0 から第 1 ゲートライン G L 1 に供給される第 1 電圧 V 1 のゲートパルスと重なるように第 2 ゲートライン G L 2 に第 2 電圧 V 2 のゲートパルスを供給する。これにより、第 1 ゲートライン G L 1 に供給される第 1 電圧 V 1 のゲートパルスと第 2 ゲートライン G L 2 に供給される第 2 電圧 V 2 のゲートパルスとが重なる第 1 水平期間の第 1 期間に、負極性 ( - ) のデータ電圧で予備充電された第 1 ゲートライン G L 1 に接続された奇数番目の画素 2 1 6 は、第 1 電圧 V 1 のゲートパルスによって各データライン D L からの奇数番目画素用の正極性 ( + ) のデータ電圧を充電し、第 2 ゲートライン G L 2 に接続された偶数番目画素 2 1 6 は、第 2 電圧 V 2 のゲートパルスによって各データライン D L からの奇数番目画素用の正極性 ( + ) のデータ電圧を予備充電する。

【 0 0 9 5 】

その後、第 1 ゲート駆動回路 2 5 0 は、第 2 ゲート駆動回路 2 6 0 から第 2 ゲートライン G L 2 に供給される第 2 電圧 V 2 のゲートパルスと重なるように第 3 ゲートライン G L 3 に第 1 電圧 V 1 のゲートパルスを供給する。これにより、第 2 ゲートライン G L 2 に供給される第 2 電圧 V 2 のゲートパルスと第 3 ゲートライン G L 3 に供給される第 1 電圧 V 1 のゲートパルスとが重なる第 1 水平期間の第 2 期間に、正極性 ( + ) のデータ電圧で予備充電された第 2 ゲートライン G L 2 に接続された偶数番目の画素 2 1 6 は、第 2 電圧 V 2 のゲートパルスによって各データライン D L からの偶数番目画素用の正極性 ( + ) のデータ電圧を充電し、第 3 ゲートライン G L 3 に接続された奇数番目の画素 2 1 6 は、第 1 電圧 V 1 のゲートパルスによって各データライン D L からの偶数番目画素用の正極性 ( + ) のデータ電圧を予備充電する。

【 0 0 9 6 】

したがって、第 1 水平期間に、各データライン D L の左側及び右側に接続された奇数番目及び偶数番目の画素 1 6 は、正極性 ( + ) のデータ電圧を充電するようになる。このときに、正極性 ( + ) のデータ電圧で予備充電された偶数番目画素 2 1 6 は、第 2 電圧 V 2 のゲートパルスによって負極性 ( - ) のデータ電圧で予備充電された奇数番目の画素 2 1 6 の充電電圧よりも低い正極性 ( + ) のデータ電圧を充電する。

【 0 0 9 7 】

その後、第 2 水平期間で、第 2 ゲート駆動回路 2 6 0 は、第 1 ゲート駆動回路 2 5 0 から第 3 ゲートライン G L 3 に供給される第 1 電圧 V 1 のゲートパルスと重なるように、第 4 ゲートライン G L 4 に第 2 電圧 V 2 のゲートパルスを供給する。これにより、第 3 ゲートライン G L 3 に供給される第 1 電圧 V 1 のゲートパルスと第 4 ゲートライン G L 4 に供給される第 2 電圧 V 2 のゲートパルスとが重なる第 2 水平期間の第 1 期間に、正極性 ( + ) のデータ電圧で予備充電された第 3 ゲートライン G L 3 に接続された奇数番目の画素 2 1 6 は、第 1 電圧 V 1 のゲートパルスによって各データライン D L からの奇数番目画素用の負極性 ( - ) のデータ電圧を充電し、第 4 ゲートライン G L 4 に接続された偶数番目の画素 2 1 6 は、第 2 電圧 V 2 のゲートパルスによって各データライン D L からの奇数番目画素用の負極性 ( - ) のデータ電圧を予備充電するようになる。

【 0 0 9 8 】

続いて、第 1 ゲート駆動回路 2 5 0 は、第 2 ゲート駆動回路 2 6 0 から第 4 ゲートライン G L 4 に供給される第 2 電圧 V 2 のゲートパルスと重なるように、第 5 ゲートライン G L 5 に第 1 電圧 V 1 のゲートパルスを供給する。これにより、第 4 ゲートライン G L 4 に

10

20

30

40

50

供給される第2電圧V2のゲートパルスと第5ゲートラインGL5に供給される第1電圧V1のゲートパルスとが重なる第2水平期間の第2期間に、負極性(−)のデータ電圧で予備充電された第4ゲートラインGL4に接続された偶数番目の画素216は、第2電圧V2のゲートパルスによって各データラインDLからの偶数番目の画素用負極性(−)のデータ電圧を充電し、第5ゲートラインGL5に接続された奇数番目の画素216は、第1電圧V1のゲートパルスによって各データラインDLからの偶数番目の画素用負極性(−)のデータ電圧を予備充電するようになる。

【0099】

したがって、第2水平期間に、各データラインDLの左側及び右側に接続された奇数番目及び偶数番目の画素216は、負極性(−)のデータ電圧を充電するようになる。このときに、負極性(−)のデータ電圧で予備充電された偶数番目の画素216は、第2電圧V2のゲートパルスによって正極性(+)のデータ電圧で予備充電された奇数番目の画素216の充電電圧よりも低い負極性(−)のデータ電圧を充電する。

10

【0100】

以降、第1及び第2水平期間におけると同様の方式で、第3乃至第n水平期間に、各画素216に対して、奇数番目のゲートラインGL1, GL3, . . . , GLn-1への第1電圧V1のゲートパルスと偶数番目のゲートラインGL2, GL4, . . . , GLnへの第2電圧V2のゲートパルスとが1/2水平期間重なるように供給すると同時に、各データラインに正極性(+)及び負極性(−)のデータ電圧を供給するようになる。

【0101】

20

したがって、本発明の実施の形態2による液晶表示装置の駆動装置及び駆動方法は、異なる電圧のゲートパルスによって奇数番目の画素列Poと偶数番目の画素列Peのそれぞれの充電電圧を異ならせることによって、奇数番目の画素列Poと偶数番目の画素列Pe間の輝度差から生じる縦ディム(Dim)を最小化することができる。

【0102】

具体的に、奇数番目の画素列Poは、実際データ電圧の極性と相反する極性で予備充電されるのに対し、偶数番目の画素列Peは、実際データ電圧の極性と同じ極性で予備充電される。すなわち、奇数番目の画素列Poは、負極性(−)に予備充電された後に正極性(+)データ電圧で充電されたり、正極性(+)に予備充電された後に負極性(−)のデータ電圧で充電される。これに対し、偶数番目の画素列Peは、負極性(−)に予備充電された後に負極性(−)のデータ電圧で充電されたり、正極性(+)に予備充電された後に正極性(+)のデータ電圧で充電される。

30

【0103】

これにより、本発明は、第1電圧V1のゲートパルスを用いて奇数番目の画素列Poにデータ電圧を充電させる一方、第1電圧V1よりも低い第2電圧V2のゲートパルスを用いて偶数番目の画素列Peにデータ電圧を充電させるようになる。すなわち、本発明は、奇数番目の画素列Poについては、予備充電時に異なる極性が充電されるので、第1電圧V1のゲートパルスを用いて実際データ電圧の充電電圧を大きくする一方、偶数番目の画素列Peについては、予備充電時に同じ極性が充電されるので、第2電圧V2のゲートパルスを用いて実際データ電圧の充電電圧を小さくする。

40

【0104】

したがって、本発明の実施の形態2による液晶表示装置の駆動装置及び駆動方法は、奇数番目の画素列Poと偶数番目の画素列Peのそれぞれに供給されるゲートパルスの電圧V1, V2を異ならせることによって、画像表示部212のライン反転駆動時に生じる縦ディムを最小化することができる。

【0105】

実施の形態3.

図10は、本発明の実施の形態3による液晶表示装置の駆動装置を示す図であり、図11は、図10に示す第1及び第2ゲート駆動回路250, 260を示す図である。

【0106】

50

図10及び図11を参照すると、本発明の実施の形態3による液晶表示装置の駆動装置は、 $m$ 本のデータライン $DL$ 及び $n$ 本のゲートライン $GL$ を有し、各データライン $DL$ の第1側と奇数番目のゲートライン $GL1, GL3, \dots$ とに接続された奇数番目の画素列 $Po$ と、各データライン $DL$ の第2側と偶数番目のゲートライン $GL2, GL4, \dots$ とに接続された偶数番目の画素列 $Pe$ とを有する画像表示部212を備えた液晶パネル210と、奇数番目の画素列 $Po$ と偶数番目の画素列 $Pe$ に互いに異なる電圧のゲートパルスを提供するゲート駆動部と、各データライン $DL$ に正極性(+)または負極性(-)のデータ電圧を提供する複数のデータ集積回路(Data Integrated Circuit)240と、各データライン $DL$ に正極性(+)または負極性(-)のデータ電圧を提供するように外部からのデータ信号を各データ集積回路240に供給するとともに、各データ集積回路240及びゲート駆動部を制御するタイミング制御部222と、を備える。

10

**【0107】**

このように構成される本発明の実施の形態3による液晶表示装置の駆動装置は、ゲート駆動部以外は、図6に示す本発明の第2実施形態と同様に構成される。したがって、本発明の第3実施形態による液晶表示装置の駆動装置では、ゲート駆動部についてのみ説明し、その他の構成についての説明は省くものとする。

**【0108】**

本発明の実施の形態3による液晶表示装置の駆動装置において、ゲート駆動部は、第4  $i+1$  (ただし、 $i$ は、 $0 \sim n/4$ の正の整数)ゲートライン $GL1, GL5, \dots$ に第1電圧のゲートパルスを提供し、第4  $i+4$ ゲートライン $GL4, GL8, \dots$ に第1電圧と異なる第2電圧のゲートパルスを提供する第1ゲート駆動回路250と、第4  $i+2$ ゲートライン $GL2, GL6, \dots$ に第1電圧のゲートパルスを提供し、第4  $i+3$ ゲートライン $GL3, GL7, \dots$ に第2電圧のゲートパルスを提供する第2ゲート駆動回路260と、を備える。

20

**【0109】**

第1ゲート駆動回路250は、液晶パネル210の一側に直接形成され、画像表示部212の第4  $i+1$ 及び第4  $i+4$ ゲートライン $GL1, GL4, GL5, GL8$ に電氣的に接続される。この第1ゲート駆動回路250は、タイミング制御部222からのゲートスタートパルス $GSP$ により駆動され、タイミング制御部222からの第1及び第4ゲートシフトクロック $CLK1, CLK4$ によって、1水平期間単位に位相が順次ずれる第1及び第2電圧 $V1, V2$ のゲートパルスを生じ、タイミング制御部222からのゲート出力イネーブル信号 $GOE$ によって、第1及び第2電圧 $V1, V2$ のゲートパルスを第4  $i+1$ 及び第4  $i+4$ ゲートライン $GL1, GL4, GL5, GL8$ に順次供給する。

30

**【0110】**

第2ゲート駆動回路260は、液晶パネル210の他側に直接形成され、画像表示部212の第4  $i+2$ 及び第4  $i+3$ ゲートライン $GL2, GL3, GL6, GL7, \dots$ に電氣的に接続される。この第2ゲート駆動回路260は、タイミング制御部222からのゲートスタートパルス $GSP$ により駆動し、タイミング制御部222からの第2及び第3ゲートシフトクロック $CLK2, CLK3$ によって、1水平期間単位に位相が順次ずれる第2及び第1電圧 $V2, V1$ のゲートパルスを生じ、タイミング制御部222からのゲート出力イネーブル信号 $GOE$ によって、第2及び第1電圧 $V2, V1$ のゲートパルスを第4  $i+2$ 及び第4  $i+3$ ゲートライン $GL2, GL3, GL6, GL7, \dots$ に順次供給する。

40

**【0111】**

このように構成される本発明の実施の形態3による液晶表示装置の駆動装置及び駆動方法は、本発明の実施の形態2と同様に、互いに異なる電圧のゲートパルスによって奇数番目の画素列 $Po$ と偶数番目の画素列 $Pe$ のそれぞれの充電電圧を異ならせることによって、奇数番目の画素列 $Po$ と偶数番目の画素列 $Pe$ 間の輝度差から生じる縦ディム(Dim)を最小化することができる。

**【0112】**

50

#### 実施の形態 4 .

図 1 2 は、本発明の実施の形態 4 による液晶表示装置の駆動装置において第 1 及び第 2 ゲート駆動回路 2 5 0 , 2 6 0 を示す図である。他の構成については、図 6 と同様であるので、そちらを参照し、ここではその説明を省略する。

##### 【 0 1 1 3 】

図 6 及び図 1 2 を参照すると、第 1 ゲート駆動回路 2 5 0 は、液晶パネル 2 1 0 上に直接形成される第 1 電圧  $V_1$  の第 1 及び第 3 ゲートシフトクロック  $CLK_1$  ,  $CLK_3$  の入力ラインと、駆動電圧  $V_{dd}$  及び基底電圧  $V_{ss}$  の入力ラインと、ゲートスタートパルス  $GSP$  の入力ラインと、各入力ラインに従属的に接続されて奇数番目のゲートライン  $GL_1$  ,  $GL_3$  , . . . ,  $GL_{n-1}$  に第 1 電圧  $V_1$  のゲートパルス进行供給する  $m$  (ただし、 $m$  は、 $n/2$  の正の整数) 個のステージ 2 5 2 1 ~ 2 5 2  $m$  を備える。

10

##### 【 0 1 1 4 】

第 1 及び第 3 ゲートシフトクロック  $CLK_1$  ,  $CLK_3$  の入力ラインには、タイミング制御部 2 2 2 からの 1 水平周期に位相がずれて繰り返される第 1 電圧  $V_1$  の第 1 及び第 3 ゲートシフトクロック  $CLK_1$  ,  $CLK_3$  が供給される。

##### 【 0 1 1 5 】

各ステージ 2 5 2 1 ~ 2 5 2  $m$  は、第 1 ステージ 2 5 2 1 以外は、以前ステージ 2 5 2 2 ~ 2 5 2  $m$  からの出力信号によって第 1 及び第 3 ゲートシフトクロック  $CLK_1$  ,  $CLK_3$  の入力ラインのうちいずれか一つから供給される第 1 電圧  $V_1$  の第 1 及び第 3 ゲートシフトクロック  $CLK_1$  ,  $CLK_3$  を、該当する奇数番目のゲートライン  $GL_1$  ,  $GL_3$  , . . . ,  $GL_{n-1}$  に供給する。このときに、第 1 ステージ 2 5 2 1 は、タイミング制御部 2 2 2 からのゲートスタートパルス  $GSP$  に応じて、第 1 ゲートシフトクロック ( $CLK_1$ ) 入力ラインから供給される第 1 電圧  $V_1$  の第 1 ゲートシフトクロック  $CLK_1$  を第 1 ゲートライン  $GL_1$  に供給する。

20

##### 【 0 1 1 6 】

このような第 1 ゲート駆動回路 2 5 0 は、第 1 及び第 3 ゲートシフトクロック  $CLK_1$  ,  $CLK_3$  を用いて、1 水平単位に位相がずれる第 1 電圧  $V_1$  のゲートパルスを奇数番目のゲートライン  $GL_1$  ,  $GL_3$  , . . . ,  $GL_{n-1}$  に順次供給する。

##### 【 0 1 1 7 】

第 2 ゲート駆動回路 2 6 0 は、液晶パネル 2 1 0 上に直接形成される第 1 電圧  $V_1$  の第 2 及び第 4 ゲートシフトクロック  $CLK_2$  ,  $CLK_4$  の入力ラインと、駆動電圧  $V_{dd}$  及び基底電圧  $V_{ss}$  の入力ラインと、ゲートスタートパルス  $GSP$  の入力ラインと、第 2 及び第 4 ゲートシフトクロック  $CLK_2$  ,  $CLK_4$  の入力ラインのそれぞれと基底電圧  $V_{ss}$  入力ライン間に接続されて第 1 電圧  $V_1$  の第 2 及び第 4 ゲートシフトクロック  $CLK_2$  ,  $CLK_4$  を第 2 電圧  $V_2$  に変換する電圧変換部 2 6 4 と、各入力ラインに従属的に接続されて偶数番目のゲートライン  $GL_2$  ,  $GL_4$  , . . . ,  $GL_n$  に第 2 電圧  $V_2$  のゲートパルスを供給する  $m$  (ただし、 $m$  は、 $n/2$  の正の整数) 個のステージ 2 6 2 1 ~ 2 6 2  $m$  と、を備える。

30

##### 【 0 1 1 8 】

第 2 及び第 4 ゲートシフトクロック  $CLK_2$  ,  $CLK_4$  の入力ラインの一端には、タイミング制御部 2 2 2 からの 1 水平周期に位相がずれて繰り返される第 1 電圧  $V_1$  の第 2 及び第 4 ゲートシフトクロック  $CLK_2$  ,  $CLK_4$  が供給される。

40

##### 【 0 1 1 9 】

電圧変換部 2 6 4 は、第 2 ゲートシフトクロック ( $CLK_2$ ) 入力ラインの他端と基底電圧  $V_{ss}$  の入力ライン間に接続された第 1 可変抵抗  $VR_1$  と、第 4 ゲートシフトクロック ( $CLK_4$ ) 入力ラインの他端と基底電圧  $V_{ss}$  の入力ライン間に接続された第 2 可変抵抗  $VR_2$  と、を備える。

##### 【 0 1 2 0 】

第 1 可変抵抗  $VR_1$  は、第 2 ゲートシフトクロック ( $CLK_2$ ) 入力ラインに入力される第 1 電圧  $V_1$  の第 2 ゲートシフトクロック  $CLK_2$  を、第 1 電圧  $V_1$  よりも低い第 2 電

50

圧  $V_2$  に変換する。

【0121】

第2可変抵抗  $V_R2$  は、第4ゲートシフトクロック ( $CLK4$ ) 入力ラインに入力される第1電圧  $V_1$  の第4ゲートシフトクロック  $CLK4$  を、第2電圧  $V_2$  に変換する。

【0122】

各ステージ  $2621 \sim 262m$  は、第1ステージ  $2621$  以外は、以前ステージ  $2622 \sim 262m-1$  からの出力信号によって、第2及び第4ゲートシフトクロック  $CLK2$  ,  $CLK4$  の入力ラインのうちいずれか一つから供給される第2電圧  $V_2$  の第2及び第4ゲートシフトクロック  $CLK2$  ,  $CLK4$  を、該当する偶数番目のゲートライン  $GL2$  ,  $GL4$  , . . . ,  $GLn$  に供給する。このときに、第1ステージ  $2621$  は、タイミング制御部  $222$  からのゲートスタートパルス  $GSP$  に応じて、第2ゲートシフトクロック ( $CLK2$ ) 入力ラインから供給される第2電圧  $V_2$  の第2ゲートシフトクロック ( $CLK2$ ) を、第2ゲートライン  $GL2$  に供給する。

10

【0123】

このような第2ゲート駆動回路  $260$  は、電圧変換部  $264$  により変換された第2電圧  $V_2$  の第2及び第4ゲートシフトクロック  $CLK1$  ,  $CLK3$  を用いて、1水平単位に位相がずれる第2電圧  $V_2$  のゲートパルスを偶数番目のゲートライン  $GL2$  ,  $GL4$  , . . . ,  $GLn$  に順次供給する。

【0124】

図13は、本発明の実施の形態4による液晶表示装置の駆動装置において、タイミング制御部から出力される駆動波形、及びゲートラインに供給されるゲートパルスを示す駆動波形図である。

20

【0125】

図13を、図6及び図12とともに説明すると、まず、本発明の実施の形態4による液晶表示装置の駆動装置において、タイミング制御部  $222$  は、同一の第1電圧  $V_1$  の第1乃至第4ゲートシフトクロック  $CLK1 \sim CLK4$  を出力する以外は、図9に示す駆動波形と同様のゲート及びデータ制御信号を出力する。

【0126】

すなわち、タイミング制御部  $222$  は、垂直及び水平同期信号とデータイネーブル信号を用いて、同じ第1電圧  $V_1$  を持つ第1乃至第4ゲートシフトクロック  $CLK1 \sim CLK4$  の位相を  $1/2$  水平期間単位に重なるように順次ずらして第1及び第2ゲート駆動回路  $250$  ,  $260$  に供給する。このときに、第1及び第3ゲートシフトクロック  $CLK1$  ,  $CLK3$  は、第1ゲート駆動回路  $250$  に供給され、第2及び第4ゲートシフトクロック  $CLK2$  ,  $CLK4$  は、第2ゲート駆動回路  $260$  に供給される。

30

【0127】

したがって、本発明の実施の形態4による液晶表示装置の駆動装置及び駆動方法は、第2ゲート駆動回路  $260$  に備えられた電圧変換部  $264$  を用いて、奇数番目の画素列  $P_o$  と偶数番目の画素列  $P_e$  のそれぞれに供給されるゲートパルスの電圧  $V_1$  ,  $V_2$  を異ならせることによって、画像表示部  $212$  のライン反転駆動時に生じる縦ディムを最小化することができる。

40

【0128】

実施の形態5 .

図14は、本発明の実施の形態5による液晶表示装置の駆動装置において、第1及び第2ゲート駆動回路  $250$  ,  $260$  を示す図である。

【0129】

図14を参照すると、まず、本発明の実施の形態5による液晶表示装置の駆動装置において、タイミング制御部  $222$  は、同じ第1電圧  $V_1$  の第1乃至第4ゲートシフトクロック  $CLK1 \sim CLK4$  を出力する以外は、図9に示す駆動波形と同じゲート及びデータ制御信号を出力する。

【0130】

50

第1ゲート駆動回路250は、液晶パネル210上に直接形成される第1電圧V1の第1及び第4ゲートシフトクロックCLK1, CLK4入力ラインと、駆動電圧Vdd及び基底電圧Vssの入力ラインと、ゲートスタートパルスGSPの入力ラインと、第4ゲートシフトクロック(CLK4)入力ラインと基底電圧Vssの入力ラインとの間に接続されて、第1電圧V1の第4ゲートシフトクロックCLK4を第1電圧V1と異なる第2電圧V2に変換する第1電圧変換部255と、各入力ラインに従属的に接続されて、第4i+1(ただし、iは、0~n/4の正の整数)ゲートラインGL1, GL5, . . . に第1電圧のゲートパルスを供給し、第4i+4ゲートラインGL4, GL8, . . . に第2電圧のゲートパルスを供給するm(ただし、mは、n/2の正の整数)個のステージ2521~252mと、を備える。

10

#### 【0131】

第1及び第4ゲートシフトクロック(CLK1, CLK4)入力ラインには、タイミング制御部222からの1水平周期に位相がずれて繰り返される第1電圧V1の第1及び第4ゲートシフトクロックCLK1, CLK4が供給される。

#### 【0132】

第1電圧変換部255は、第4ゲートシフトクロック(CLK4)入力ラインの他端と基底電圧Vssの入力ラインとの間に接続された第1可変抵抗VR1を備える。

#### 【0133】

第1可変抵抗VR1は、第4ゲートシフトクロック(CLK4)入力ラインに入力される第1電圧V1の第4ゲートシフトクロックCLK4を、第1電圧V1よりも低い第2電圧V2に変換する。

20

#### 【0134】

各ステージ2521~252mは、第1ステージ2521以外は、以前ステージ2522~252mからの出力信号によって、第1及び第4ゲートシフトクロック(CLK1, CLK4)入力ラインのうちいずれか一つから供給される第1または第2電圧V1, V2のクロック信号CLK1, CLK4を、該当するゲートラインGL1, GL4, . . . , GLnに供給する。

#### 【0135】

すなわち、奇数番目のステージ2521、2523~252m-1は、タイミング制御部222からのゲートスタートパルスGSPによって、第1ゲートシフトクロック(CLK1)入力ラインから供給される第1電圧V1の第1ゲートシフトクロックCLK1を、第4i+1ゲートラインGL1, GL5, . . . に順次供給する。このときに、第1ステージ2521は、タイミング制御部222からのゲートスタートパルスGSPに応じて、第1ゲートシフトクロック(CLK1)入力ラインから供給される第1電圧V1の第1ゲートシフトクロックCLK1を第1ゲートラインGL1に供給する。

30

#### 【0136】

そして、偶数番目ステージ2522、2524~252mは、第1電圧変換部255により電圧降下した第4ゲートシフトクロック(CLK4)入力ラインからの第2電圧V2の第4ゲートシフトクロックCLK4を、第4i+4ゲートラインGL4, GL8, . . . に順次供給する。

40

#### 【0137】

第2ゲート駆動回路260は、液晶パネル210上に直接形成される第1電圧V1の第2及び第3ゲートシフトクロックCLK2, CLK3入力ラインと、駆動電圧Vdd及び基底電圧Vssの入力ラインと、ゲートスタートパルスGSPの入力ラインと、第2ゲートシフトクロック(CLK2)入力ラインと基底電圧Vssの入力ラインとの間に接続されて、第1電圧V1の第2ゲートシフトクロックCLK2を第1電圧V1と異なる第2電圧V2に変換する第2電圧変換部266と、各入力ラインに従属的に接続されて、第4i+2GL2, GL6, . . . に第2電圧のゲートパルスを提供し、第4i+3ゲートラインGL3, GL7, . . . に第1電圧のゲートパルスを提供するm個のステージ2621~262mと、を備える。

50



## 【 0 1 3 8 】

第 2 及び第 3 ゲートシフトクロック C L K 2 , C L K 3 入力ラインには、タイミング制御部 2 2 2 からの 1 水平周期に位相がずれて繰り返される第 1 電圧 V 1 の第 2 及び第 3 ゲートシフトクロック C L K 2 , C L K 3 が供給される。

## 【 0 1 3 9 】

第 2 電圧変換部 2 6 6 は、第 2 ゲートシフトクロック ( C L K 2 ) 入力ラインの他端と基底電圧 V s s の入力ラインとの間に接続された第 2 可変抵抗 V R 2 を備える。

## 【 0 1 4 0 】

第 2 可変抵抗 V R 2 は、第 2 ゲートシフトクロック ( C L K 2 ) 入力ラインに入力される第 1 電圧 V 1 の第 2 ゲートシフトクロック C L K 2 を、第 1 電圧 V 1 よりも低い第 2 電圧 V 2 に変換する。

10

## 【 0 1 4 1 】

各ステージ 2 6 2 1 ~ 2 6 2 m は、第 1 ステージ 2 6 2 1 以外は、以前ステージ 2 6 2 2 ~ 2 6 2 m からの出力信号によって、第 2 及び第 3 ゲートシフトクロック ( C L K 2 , C L K 3 ) 入力ラインのうちいずれか一つから供給される第 1 または第 2 電圧 V 1 , V 2 の第 2 及び第 3 ゲートシフトクロック C L K 2 , C L K 3 を、該当するゲートライン G L 2 , G L 3 , . . . , G L n - 1 に供給する。

## 【 0 1 4 2 】

すなわち、奇数番目ステージ 2 6 2 1、2 6 2 3 ~ 2 6 2 m - 1 は、タイミング制御部 2 2 2 からのゲートスタートパルス G S P 応じて、第 2 電圧変換部 2 6 6 により電圧降下した第 2 ゲートシフトクロック ( C L K 2 ) 入力ラインから供給される第 2 電圧 V 2 の第 2 ゲートシフトクロック C L K 2 を、第 4 i + 2 ゲートライン G L 2 , G L 6 , . . . に順次供給する。このときに、第 1 ステージ 2 6 2 1 は、タイミング制御部 2 2 2 からのゲートスタートパルス G S P に応じて、第 2 ゲートシフトクロック ( C L K 2 ) 入力ラインから供給される第 2 電圧 V 2 の第 2 ゲートシフトクロック C L K 2 を、第 2 ゲートライン G L 2 に供給する。

20

## 【 0 1 4 3 】

そして、偶数番目のステージ 2 6 2 2、2 6 2 4 ~ 2 6 2 m は、タイミング制御部 2 2 2 からの第 3 ゲートシフトクロック C L K 3 の入力ラインからの第 1 電圧 V 1 の第 3 ゲートシフトクロック C L K 3 を、第 4 i + 3 ゲートライン G L 3、G L 7、. . . に順次供給する。

30

## 【 0 1 4 4 】

したがって、本発明の実施の形態 5 による液晶表示装置の駆動装置及び駆動方法は、第 1 及び第 2 ゲート駆動回路 2 5 0、2 6 0 に備えられた電圧変換部 2 5 5、2 6 6 を用いて、奇数番目の画素列 P o と偶数番目の画素列 P e のそれぞれに供給されるゲートパルスの電圧 V 1、V 2 を異ならせることによって、画像表示部 2 1 2 のライン反転駆動時に生じる縦ディムを最小化することができる。

## 【 0 1 4 5 】

一方、本発明の他の実施の形態による液晶表示装置の駆動装置において、ゲート駆動部は、奇数番目の画素列 P o と偶数番目の画素列 P e のそれぞれに供給されるゲートパルスの電圧 V 1、V 2 を異ならせるために、第 1 乃至第 4 ゲートシフトクロック C L K 1 ~ C L K 4 のうち 2 つのゲートシフトクロック ( C L K 1、C L K 2 ) ( C L K 1、C L K 3 ) ( C L K 1、C L K 4 ) ( C L K 2、C L K 3 ) ( C L K 3、C L K 4 ) によって、第 1 電圧 V 1 及び / または第 2 電圧 V 2 のゲートパルスを生成し、これをゲートラインに供給する第 1 ゲート駆動回路 2 5 0 と、第 1 乃至第 4 ゲートシフトクロック C L K 1 ~ C L K 4 のうち残る 2 つのゲートシフトクロック ( C L K 3、C L K 4 ) ( C L K 2、C L K 4 ) ( C L K 2、C L K 3 ) ( C L K 1、C L K 4 ) ( C L K 1、C L K 2 ) によって、第 1 電圧 V 1 及び / または第 2 電圧 V 2 のゲートパルスを生成し、これをゲートラインに供給する第 2 ゲート駆動回路 2 6 0 と、を備えることも可能である。

40

## 【 0 1 4 6 】

50

実施の形態 6 .

図 1 5 は、本発明の実施の形態 6 による液晶表示装置の駆動装置を概略的に示す図である。

【 0 1 4 7 】

図 1 5 を参照すると、本発明の実施の形態 6 による液晶表示装置の駆動装置は、複数のデータライン D L 及び n 本のゲートライン G L を有し、各データライン D L の第 1 側と奇数番目のゲートライン G L 1 , G L 3 , . . . に接続された奇数番目の画素列 P o と、各データライン D L の第 2 側と偶数番目のゲートライン G L 2 , G L 4 , . . . に接続された偶数番目の画素列 P e とを持つ画像表示部 2 1 2 を備えた液晶パネル 2 1 0 と、奇数番目のゲートライン G L 1 , G L 3 , . . . と偶数番目のゲートライン G L 2 , G L 4 , . . . に互いに異なる幅及び電圧のゲートパルスを供給するゲート駆動部と、各データライン D L に正極性 ( + ) または負極性 ( - ) のデータ電圧を供給する複数のデータ集積回路 ( Data Integrated Circuit ) 2 4 0 と、各データライン D L に正極性 ( + ) または負極性 ( - ) のデータ電圧を供給するように、外部からのデータ信号を各データ集積回路 3 4 0 に供給するとともに、各データ集積回路 3 4 0 及びゲート駆動部を制御するタイミング制御部 3 2 2 と、を備える。

10

【 0 1 4 8 】

このように構成される実施の形態 6 による液晶表示装置の駆動装置は、タイミング制御部 3 2 2 及びゲート駆動部以外は、図 6 に示す本発明の実施の形態 2 による液晶表示装置の駆動装置と同様に構成される。

20

したがって、実施の形態 6 による液晶表示装置の駆動装置では、タイミング制御部 3 2 2 及びゲート駆動部以外の構成については、その説明を省くものとする。

【 0 1 4 9 】

タイミング制御部 3 2 2 は、垂直、水平同期信号及びデューティネーブル信号を用いて、図 1 7 に示すように第 1 幅 W 1 及び第 1 電圧 V 1 を持つ第 1 及び第 3 ゲートシフトクロック C L K 1 , C L K 3 を生成するとともに、第 2 幅 W 2 及び第 2 電圧 V 2 を持つ第 2 及び第 4 ゲートシフトクロック C L K 2 , C L K 4 を生成してゲート駆動部に供給する。ここで、第 1 幅 W 1 は第 2 幅 W 2 よりも広いし、第 1 電圧 V 1 は第 2 電圧 V 2 よりも高い。

【 0 1 5 0 】

ゲート駆動部は、図 1 6 に示すように、奇数番目の画素列 P o と偶数番目の画素列 P e に互いに異なる幅 W 1 , W 2 及び電圧 V 1 , V 2 のゲートパルスを供給する第 1 及び第 2 ゲート駆動回路 2 5 0 , 2 6 0 を備える。

30

【 0 1 5 1 】

第 1 ゲート駆動回路 2 5 0 は、タイミング制御部 3 2 2 から供給される第 1 幅 W 1 と第 1 電圧 V 1 の第 1 及び第 3 ゲートシフトクロック C L K 1 , C L K 3 を用いて、第 1 幅 W 1 と第 1 電圧 V 1 のゲートパルスを、奇数番目の画素列 P o に接続されたゲートライン G L 1 , G L 3 , G L 5 , . . . に順次供給する。

【 0 1 5 2 】

このため、第 1 ゲート駆動部 2 5 0 は、液晶パネル 2 1 0 上に直接形成される第 1 幅 W 1 及び第 1 電圧 V 1 の第 1 及び第 3 ゲートシフトクロック C L K 1 , C L K 3 の入力ラインと、駆動電圧 V d d 及び基底電圧 V s s の入力ラインと、ゲートスタートパルス G S P の入力ラインと、各入力ラインに従属的に接続されて、奇数番目のゲートライン G L 1 , G L 3 , . . . , G L n - 1 に第 1 幅 W 1 及び第 1 電圧 V 1 のゲートパルスを供給する m (ただし、m は、n / 2 の正の整数) 個のステージ 2 5 2 1 ~ 2 5 2 m と、で構成される。

40

【 0 1 5 3 】

第 2 ゲート駆動回路 2 6 0 は、タイミング制御部 3 2 2 から供給される第 2 幅 W 2 と第 2 電圧 V 2 の第 2 及び第 4 ゲートシフトクロック C L K 2 , C L K 4 を用いて、第 2 幅 W 2 と第 2 電圧 V 2 のゲートパルスを、偶数番目の画素列 P e に接続されたゲートライン G L 2 , G L 4 , G L 6 , . . . に順次供給する。

50

## 【 0 1 5 4 】

このため、第 2 ゲート駆動部 2 6 0 は、液晶パネル 2 1 0 上に直接形成される第 2 幅 W 2 及び第 2 電圧 V 2 の第 2 及び第 4 ゲートシフトクロック C L K 2 , C L K 4 の入力ラインと、駆動電圧 V d d 及び基底電圧 V s s の入力ラインと、ゲートスタートパルス G S P の入力ラインと、各入力ラインに従属的に接続されて、偶数番目のゲートライン G L 2 , G L 4 , . . . , G L n に第 2 幅 W 2 及び第 2 電圧 V 2 のゲートパルス进行供給する m (ただし、m は、n / 2 の正の整数) 個のステージ 2 6 2 1 ~ 2 6 2 m と、で構成される。

## 【 0 1 5 5 】

図 1 7 は、本発明の実施の形態 6 による液晶表示装置の駆動方法を示す波形図である。

## 【 0 1 5 6 】

図 1 7 とともに、図 1 5 及び第 1 6 を参照すると、本発明の実施の形態 6 による液晶表示装置の駆動装置及び駆動方法は、奇数番目の画素列 P o 及び偶数番目の画素列 P e に互いに異なる幅 W 1 , W 2 及び電圧 V 1 , V 2 のゲートパルス进行供給する以外は、本発明の第 2 実施形態におけると同様に構成される。

## 【 0 1 5 7 】

したがって、本発明の実施の形態 6 による液晶表示装置の駆動装置及び駆動方法は、タイミング制御部 3 2 2 により生成される第 1 幅 W 1 及び第 1 電圧 V 1 の第 1 及び第 3 ゲートシフトクロック C L K 1 , C L K 3 と、第 2 幅 W 2 及び第 2 電圧 V 2 の第 2 及び第 4 ゲートシフトクロック C L K 2 , C L K 4 とを用いて、奇数番目の画素列 P o と偶数番目の画素列 P e のそれぞれに供給されるゲートパルスの幅 W 1 , W 2 及び電圧 V 1 , V 2 を異ならせることによって、画像表示部 2 1 2 のライン反転駆動時に生じる縦ディムを最小化することができる。

## 【 0 1 5 8 】

実施の形態 7 .

一方、本発明の実施の形態 7 による液晶表示装置の駆動装置においてタイミング制御部 3 2 2 は、図 1 8 に示すように、第 1 幅 W 1 と第 1 電圧 V 1 を持つ第 1 及び第 3 ゲートシフトクロック C L K 1 , C L K 3 を生成するとともに、第 2 幅 W 2 と第 1 電圧 V 1 を持つ第 2 及び第 4 ゲートシフトクロック C L K 2 , C L K 4 を生成し、これらをゲート駆動部に供給する。ここで、第 1 幅 W 1 は、第 2 幅 W 2 よりも広い。

## 【 0 1 5 9 】

また、本発明の実施の形態 7 による液晶表示装置の駆動装置において、ゲート駆動部は、図 1 2 に示すように、奇数番目の画素列 P o と偶数番目の画素列 P e に互いに異なる幅 W 1 , W 2 及び電圧 V 1 , V 2 のゲートパルス进行供給する第 1 及び第 2 ゲート駆動回路 2 5 0 , 2 6 0 を備える。

## 【 0 1 6 0 】

第 1 ゲート駆動回路 2 5 0 は、タイミング制御部 3 2 2 から供給される第 1 幅 W 1 と第 1 電圧 V 1 の第 1 及び第 3 ゲートシフトクロック C L K 1 , C L K 3 を用いて、第 1 幅 W 1 と第 1 電圧 V 1 のゲートパルス进行奇数番目の画素列 P o に接続されたゲートライン G L 1 , G L 3 , G L 5 , . . . に順次供給する。

## 【 0 1 6 1 】

このために、第 1 ゲート駆動回路 2 5 0 は、液晶パネル 2 1 0 上に直接形成される第 1 幅 W 1 及び第 1 電圧 V 1 の第 1 及び第 3 ゲートシフトクロック C L K 1 , C L K 3 の入力ラインと、駆動電圧 V d d 及び基底電圧 V s s の入力ラインと、ゲートスタートパルス G S P の入力ラインと、各入力ラインに従属的に接続されて、奇数番目のゲートライン G L 1 , G L 3 , . . . , G L n - 1 に第 1 幅 W 1 及び第 1 電圧 V 1 のゲートパルス进行供給する m (ただし、m は、n / 2 の正の整数) 個のステージ 2 5 2 1 ~ 2 5 2 m と、で構成される。

## 【 0 1 6 2 】

第 2 ゲート駆動回路 2 6 0 は、タイミング制御部 3 2 2 から供給される第 2 幅 W 2 と第 1 電圧 V 1 の第 2 及び第 4 ゲートシフトクロック C L K 2 , C L K 4 を、第 2 幅 W 2 及び

10

20

30

40

50

第2電圧V<sub>2</sub>に変換し、第2幅W<sub>2</sub>と第2電圧V<sub>2</sub>のゲートパルスを、偶数番目の画素列P<sub>e</sub>に接続されたゲートラインG<sub>L2</sub>、G<sub>L4</sub>、G<sub>L6</sub>、．．．に順次供給する。

【0163】

このため、第2ゲート駆動回路260は、液晶パネル210上に直接形成される第1幅W<sub>1</sub>及び第1電圧V<sub>1</sub>の第2及び第4ゲートシフトクロックC<sub>LK2</sub>、C<sub>LK4</sub>の入力ラインと、駆動電圧V<sub>dd</sub>及び基底電圧V<sub>ss</sub>の入力ラインと、ゲートスタートパルスG<sub>SP</sub>の入力ラインと、第2及び第4ゲートシフトクロックC<sub>LK2</sub>、C<sub>LK4</sub>の入力ラインのそれぞれと基底電圧V<sub>ss</sub>の入力ラインとの間に接続されて、第1幅W<sub>1</sub>及び第1電圧V<sub>1</sub>の第2及び第4ゲートシフトクロックC<sub>LK2</sub>、C<sub>LK4</sub>を、第1幅W<sub>1</sub>及び第2電圧V<sub>2</sub>に変換する電圧変換部264と、各入力ラインに従属的に接続されて、偶数番目のゲートラインG<sub>L2</sub>、G<sub>L4</sub>、．．．、G<sub>Ln</sub>に第1幅W<sub>1</sub>及び第2電圧V<sub>2</sub>のゲートパルスを供給するm（ただし、mは、n/2の正の整数）個のステージ2621～262mと、で構成される。

10

【0164】

したがって、本発明の実施の形態7による液晶表示装置の駆動装置及び駆動方法は、タイミング制御部322により生成される第1幅W<sub>1</sub>及び第1電圧V<sub>1</sub>の第1及び第3ゲートシフトクロックC<sub>LK1</sub>、C<sub>LK3</sub>と、第2幅W<sub>2</sub>及び第1電圧V<sub>1</sub>の第2及び第4ゲートシフトクロックC<sub>LK2</sub>、C<sub>LK4</sub>を用いて、奇数番目の画素列P<sub>o</sub>と偶数番目の画素列P<sub>e</sub>のそれぞれに供給されるゲートパルス幅W<sub>1</sub>、W<sub>2</sub>及び電圧V<sub>1</sub>、V<sub>2</sub>を異ならせることによって、画像表示部212のライン反転駆動時に生じる縦ディムを最小化することができる。

20

【0165】

図19は、本発明の実施の形態7による液晶表示装置の駆動方法を示す波形図である。

【0166】

図19とともに、図12及び第18を参照すると、本発明の実施の形態7による液晶表示装置の駆動装置及び駆動方法は、奇数番目の画素列P<sub>o</sub>及び偶数番目の画素列P<sub>e</sub>に互いに異なる幅W<sub>1</sub>、W<sub>2</sub>及び電圧V<sub>1</sub>、V<sub>2</sub>のゲートパルスを供給する本発明の第6実施形態と同じ方式で駆動される。

【0167】

したがって、本発明の実施の形態7による液晶表示装置の駆動装置及び駆動方法は、タイミング制御部322により生成される第1幅W<sub>1</sub>及び第1電圧V<sub>1</sub>の第1及び第3ゲートシフトクロックC<sub>LK1</sub>、C<sub>LK3</sub>と、第2幅W<sub>2</sub>及び第1電圧V<sub>1</sub>の第2及び第4ゲートシフトクロックC<sub>LK2</sub>、C<sub>LK4</sub>を用いて、奇数番目の画素列P<sub>o</sub>と偶数番目の画素列P<sub>e</sub>のそれぞれに供給されるゲートパルス幅W<sub>1</sub>、W<sub>2</sub>及び電圧V<sub>1</sub>、V<sub>2</sub>を異ならせることによって、画像表示部212のライン反転駆動時に生じる縦ディムを最小化することができる。

30

【0168】

一方、本発明の実施の形態7による液晶表示装置の駆動装置において、ゲート駆動部は、図14のように構成されることができる。

【0169】

一方、本発明の実施の形態6及び7による液晶表示装置の駆動装置において、ゲート駆動部は、各画素216とゲートライン間の接続構造によって少なくとも2個のゲートシフトクロックを用いて奇数番目の画素列P<sub>o</sub>と偶数番目の画素列P<sub>e</sub>に互いに異なるゲートパルスを供給する。

40

【0170】

以上では具体的な実施形態及び図面に限定して本発明を説明してきたが、これらに限定されず、本発明の技術的思想を逸脱しない範囲内で様々置換、変形及び変更が可能であるということは、当分野で通常の知識を持つ者にとっては明らかである。

【図面の簡単な説明】

【0171】

50

【図 1 A】従来技術によるライン反転を示す図である。

【図 1 B】従来技術によるライン反転を示す図である。

【図 2】図 1 A 及び図 1 B に示す各画素に供給されるデータ電圧の極性及びゲートパルスを示す駆動波形図である。

【図 3】本発明の実施の形態 1 による液晶表示装置の駆動装置を示す図である。

【図 4】図 3 に示すタイミング制御部から発生する第 1 乃至第 4 ゲートシフトクロックを示す波形図である。

【図 5】本発明の実施の形態 1 による液晶表示装置の駆動方法を示す駆動波形図である。

【図 6】本発明の実施の形態 2 による液晶表示装置の駆動装置を示す図である。

【図 7】図 6 に示すタイミング制御部から発生する第 1 乃至第 4 ゲートシフトクロックを示す波形図である。

【図 8】図 7 に示すゲート駆動部を示す図である。

【図 9】本発明の実施の形態 2 による液晶表示装置の駆動方法を示す駆動波形図である。

【図 10】本発明の実施の形態 3 による液晶表示装置の駆動装置を示す図である。

【図 11】図 7 に示すゲート駆動部を示す図である。

【図 12】本発明の実施の形態 4 による液晶表示装置の駆動装置において、ゲート駆動部を示す図である。

【図 13】本発明の実施の形態 4 による液晶表示装置の駆動方法を示す駆動波形図である。

【図 14】本発明の実施の形態 5 による液晶表示装置の駆動装置において、ゲート駆動部を示す図である。

【図 15】本発明の実施の形態 6 による液晶表示装置の駆動装置を示す図である。

【図 16】図 15 に示すタイミング制御部から発生する第 1 乃至第 4 ゲートシフトクロックを示す波形図である。

【図 17】本発明の実施の形態 6 による液晶表示装置の駆動方法を示す駆動波形図である。

【図 18】図 15 に示すタイミング制御部から発生する本発明の実施の形態 7 による第 1 乃至第 4 ゲートシフトクロックを示す波形図である。

【図 19】本発明の実施の形態 7 による液晶表示装置の駆動方法を示す駆動波形図である。

【符号の説明】

【 0 1 7 2 】

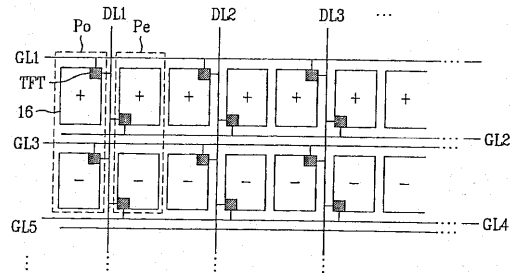
1 6 , 1 1 6 画素、1 1 0 , 2 1 0 液晶パネル、1 1 2 , 2 1 2 画像表示部、1 2 0 , 2 2 0 印刷回路基板、1 2 2 , 2 2 2 , 3 2 2 タイミング制御部、1 3 4 , 2 3 4 テープキャリアパッケージ ( T C P )、1 4 0 , 2 4 0 データ集積回路、1 5 0 , 2 5 0 第 1 ゲート駆動回路、1 6 0 , 2 6 0 第 2 ゲート駆動回路。

10

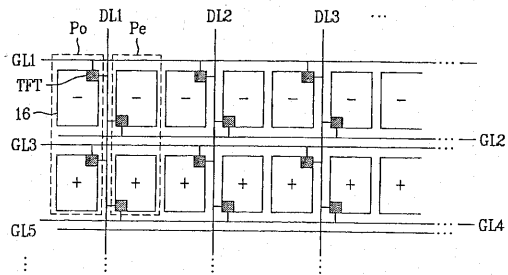
20

30

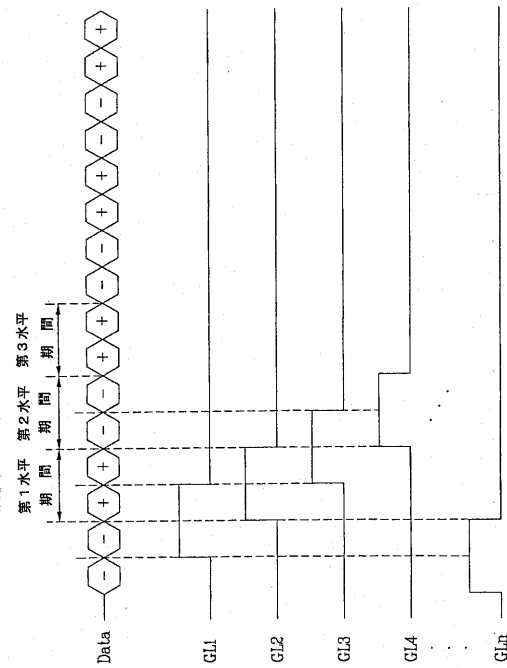
【図 1 A】



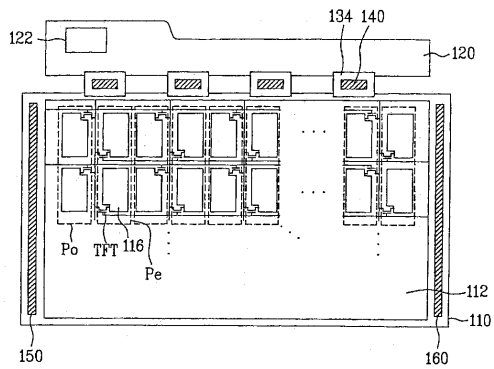
【図 1 B】



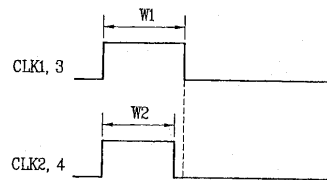
【図 2】



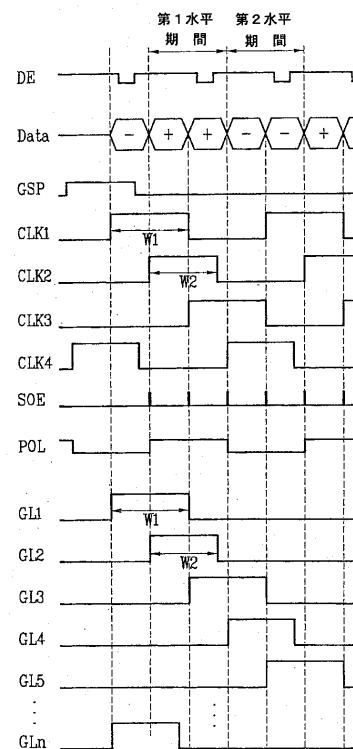
【図 3】



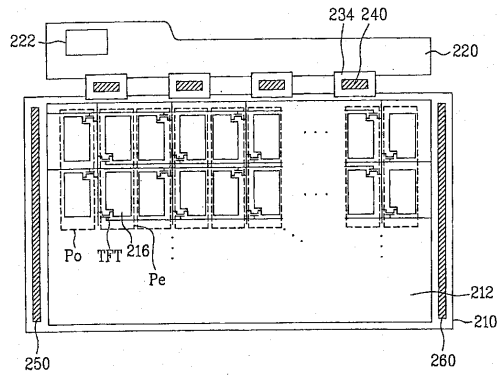
【図 4】



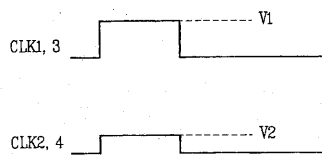
【図 5】



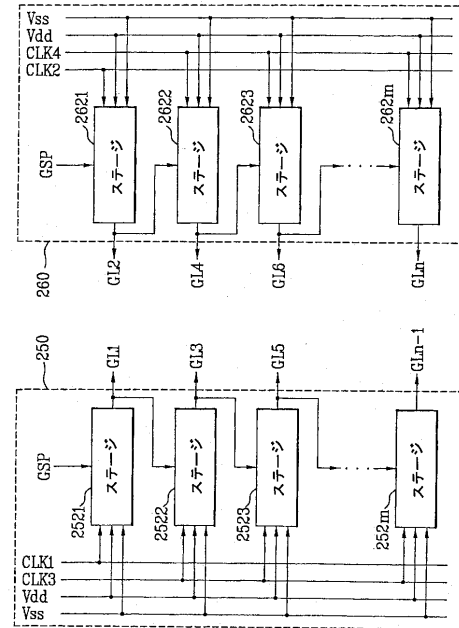
【図 6】



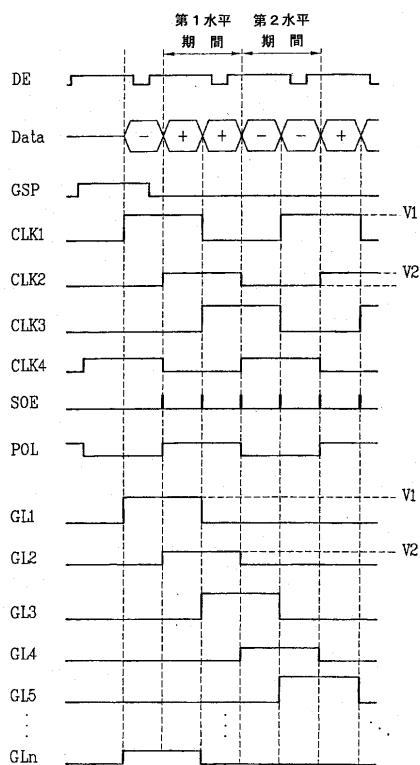
【図 7】



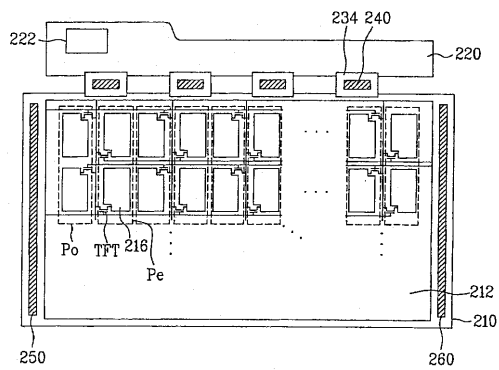
【図 8】



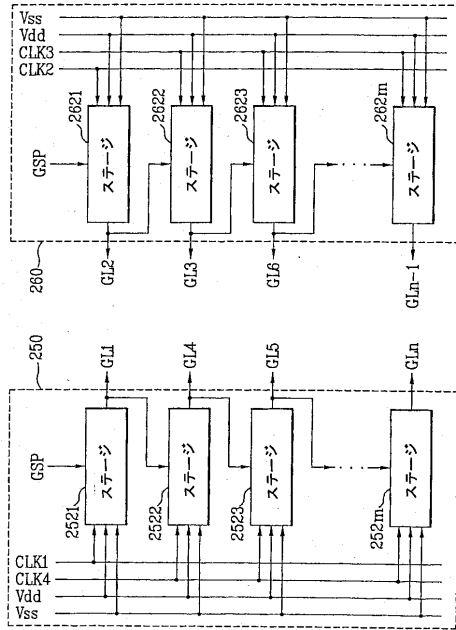
【図 9】



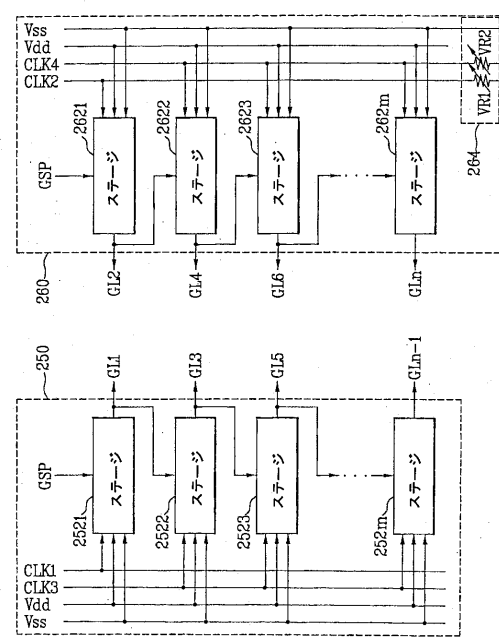
【図 10】



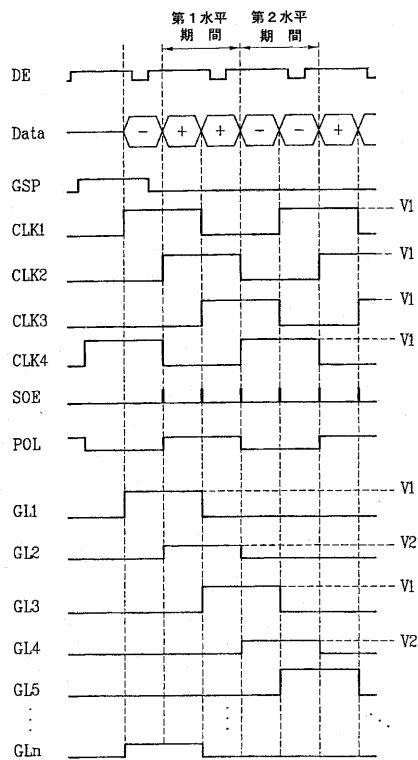
【図 1 1】



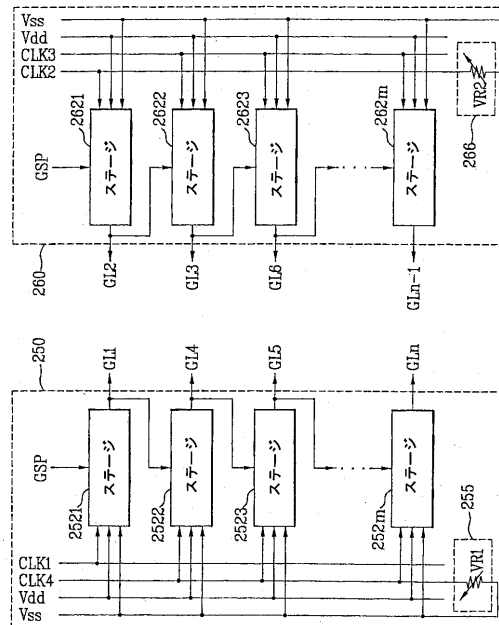
【図 1 2】



【図 1 3】

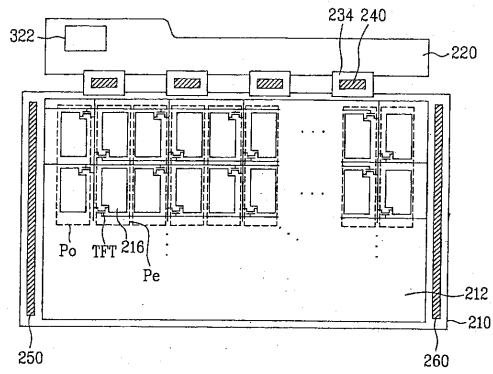


【図 1 4】

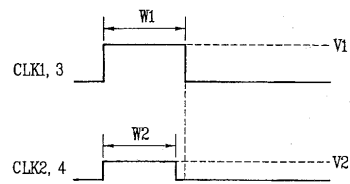




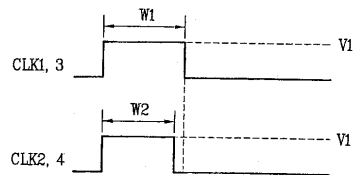
【図 15】



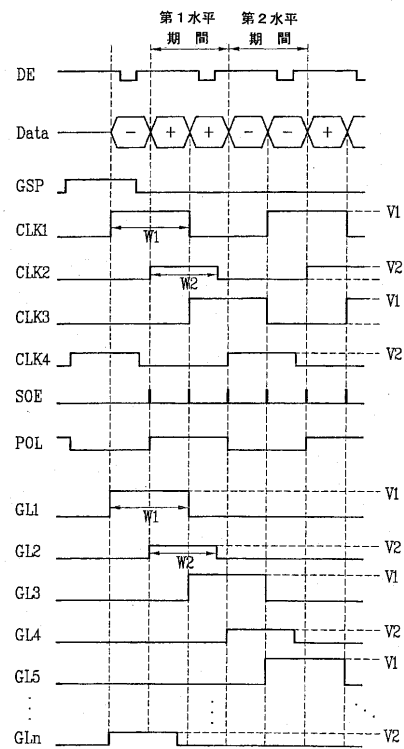
【図 16】



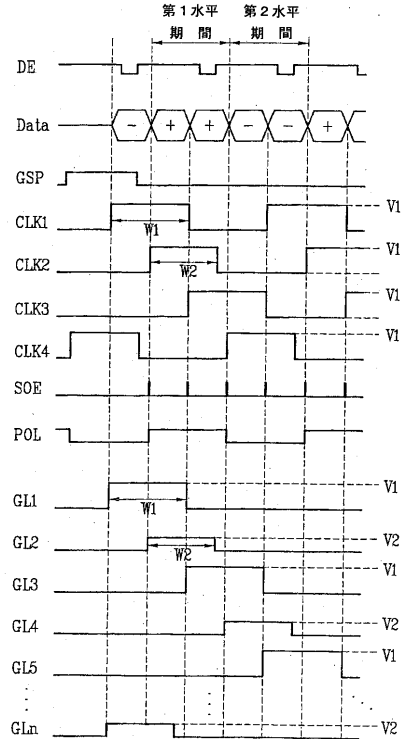
【図 18】



【図 17】



【図 19】



## フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 2 1 B
G 0 9 G	3/20	6 2 2 C
G 0 9 G	3/20	6 2 2 D
G 0 9 G	3/20	6 2 2 E
G 0 9 G	3/20	6 1 2 K
G 0 9 G	3/20	6 2 1 L
G 0 9 G	3/20	6 2 3 Y
G 0 9 G	3/20	6 4 2 B

(72)発明者 權 淳英

大韓民国慶尚北道龜尾市陳平洞ジュゴン・ミレ・アパートメント 1 0 4 - 3 0 5

(72)発明者 文 秀煥

大韓民国慶尚北道龜尾市上毛洞ウバン・シュンセゲエ・タウン 1 0 5 - 9 0 1

(72)発明者 金 度憲

大韓民国釜山廣域市釜山鎮區楊亭2洞 3 2 - 5 8

(72)発明者 蔡 志恩

大韓民国慶尚北道龜尾市陳平洞 1 0 3 7 - 2 1

審査官 中村 直行

(56)参考文献 特開平 0 8 - 2 4 8 3 8 5 ( J P , A )

(58)調査した分野(Int.Cl. , D B 名)

G 0 9 G	3 / 0 0	-	3 / 3 8
G 0 2 F	1 / 1 3 3		

专利名称(译)	液晶显示装置的驱动装置和驱动方法		
公开(公告)号	<a href="#">JP4244227B2</a>	公开(公告)日	2009-03-25
申请号	JP2005376171	申请日	2005-12-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	權淳英 文秀煥 金度憲 蔡志恩		
发明人	權 淳英 文 秀煥 金 度憲 蔡 志恩		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3677 G09G3/3614 G09G2310/0251 G09G2320/0233		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.622.M G09G3/20.623.W G09G3/20.680.H G09G3/20.621.B G09G3/20.622.C G09G3/20.622.D G09G3/20.622.E G09G3/20.612.K G09G3/20.621.L G09G3/20.623.Y G09G3/20.642.B G11C19/00 G11C19/00.J		
F-TERM分类号	2H093/NA16 2H093/NA31 2H093/NA79 2H093/NC10 2H093/NC13 2H093/NC22 2H093/NC34 2H093/ND15 2H093/ND35 2H193/ZA04 2H193/ZA08 2H193/ZC04 2H193/ZC34 2H193/ZF22 2H193/ZF24 2H193/ZF42 2H193/ZF44 2H193/ZF46 5B074/AA10 5B074/CA01 5C006/AA16 5C006/AC11 5C006/AC22 5C006/AC27 5C006/AF42 5C006/AF43 5C006/AF72 5C006/BB16 5C006/BC02 5C006/BC03 5C006/BC06 5C006/BC22 5C006/BC23 5C006/BF03 5C006/BF06 5C006/BF22 5C006/BF23 5C006/BF42 5C006/BF46 5C006/EB05 5C006/FA16 5C006/FA22 5C006/FA26 5C006/FA37 5C006/FA42 5C006/FA51 5C080/AA10 5C080/BB06 5C080/DD05 5C080/DD23 5C080/DD25 5C080/DD27 5C080/EE28 5C080/EE29 5C080/FF11 5C080/FF13 5C080/JJ02 5C080/JJ03 5C080/JJ04		
代理人(译)	英年古河 Kajinami秩序		
审查员(译)	中村直之		
优先权	1020050051395 2005-06-15 KR 1020050057002 2005-06-29 KR		
其他公开文献	JP2006350289A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：通过最小化关于驱动装置的纵向调光和液晶显示装置的驱动方法来改善图像质量。ŽSOLUTION：液晶显示装置的驱动装置配备有液晶面板，该液晶面板配备有图像显示单元，该图像显示单元具有多条数据线和多条栅极线，并且还具有连接到第一侧的奇数像素阵列每条数据线和奇数栅极线以及连接到每条数据线和偶数栅极线的第二侧的偶数像素阵列的栅极驱动器，向奇数

栅极驱动器提供相互不同的栅极脉冲编号的像素阵列和偶数像素阵列，向各个数据线提供正极性或负极性数据电压的多个数据集成电路，以及向各个数据集成电路提供外部数据信号的定时控制器因此，正极性或负极性数据电压被提供给各个数据线，并控制数据集成电路和栅极驱动器。

