

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4170666号
(P4170666)

(45) 発行日 平成20年10月22日(2008.10.22)

(24) 登録日 平成20年8月15日(2008.8.15)

(51) Int.Cl.	F I
G09G 3/36 (2006.01)	G09G 3/36
G02F 1/133 (2006.01)	G02F 1/133 550
G09G 3/20 (2006.01)	G02F 1/133 575
	G09G 3/20 612F
	G09G 3/20 612L
	請求項の数 11 (全 16 頁) 最終頁に続く

(21) 出願番号 特願2002-146632 (P2002-146632)
 (22) 出願日 平成14年5月21日(2002.5.21)
 (65) 公開番号 特開2003-84737 (P2003-84737A)
 (43) 公開日 平成15年3月19日(2003.3.19)
 審査請求日 平成17年2月22日(2005.2.22)
 (31) 優先権主張番号 2001-55036
 (32) 優先日 平成13年9月7日(2001.9.7)
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 390019839
 三星電子株式会社
 SAMSUNG ELECTRONICS
 CO., LTD.
 大韓民国京畿道水原市靈通区梅灘洞416
 416, Maetan-dong, Yeongtong-gu, Suwon-si,
 Gyeonggi-do 442-742
 (KR)
 (74) 代理人 100094145
 弁理士 小野 由己男
 (74) 代理人 100106367
 弁理士 稲積 朋子

最終頁に続く

(54) 【発明の名称】 液晶表示装置及びその駆動方法

(57) 【特許請求の範囲】

【請求項1】

複数のゲートライン、
 前記複数のゲートラインから絶縁された状態で前記複数のゲートラインと交差する複数のデータライン、及び、

前記複数のデータラインと前記複数のゲートラインとが交差する領域に行列形態に配置された複数の画素であり、いずれかのゲートラインといずれかのデータラインとに連結されているスイッチング素子をそれぞれ含み、二つ以上の画素行ごとに複数の画素群に分けられている複数の画素、

を有する液晶パネル、

前記複数のゲートラインにゲート電圧を供給するスキャン駆動部、並びに、

前記複数のデータラインを通して各画素に階調電圧を供給する駆動部であり、各画素列において、階調電圧の極性を画素群ごとに反転させ、各画素群において、先頭の画素行である第1画素行には、表示しようとする階調に該当する原階調電圧を所定量変更した補償階調電圧を供給し、残りの画素行には原階調電圧を供給するデータ駆動部を備えた液晶表示装置。

【請求項2】

前記データ駆動部は、

正極性の階調電圧を供給すべき画素群の第1画素行には原階調電圧より高い補償階調電圧を供給し、

負極性の階調電圧を供給すべき画素群の第 1 画素行には原階調電圧より低い補償階調電圧を供給する、
請求項 1 に記載の液晶表示装置。

【請求項 3】

前記データ駆動部は、同じ画素群に同じ階調を表示するとき、その画素群の第 1 画素行に、原階調電圧に代えて補償階調電圧を供給する、請求項 1 に記載の液晶表示装置。

【請求項 4】

前記データ駆動部に階調電圧を供給する部分であり、短くとも 2 H 周期で階調電圧の極性を反転させる階調電圧発生部、をさらに備えた、請求項 1 に記載の液晶表示装置。

【請求項 5】

前記階調電圧発生部は、
基準電圧から正極性の階調電圧を複数生成する第 1 生成器と、
基準電圧から負極性の階調電圧を複数生成する第 2 生成器と、
短くとも 2 H 周期で前記第 1 生成器に正極性の階調電圧を生成させ、前記第 2 生成器には負極性の階調電圧を生成させるタイミング調節器と、

前記タイミング調節器に連動して前記第 1 生成器及び前記第 2 生成器のそれぞれに基準電圧を提供する基準電位提供器と、

前記基準電位提供器から出力された基準電圧を変化させることにより、前記第 1 生成器及び前記第 2 生成器で生成される階調電圧を変化させるレベル調整器と、
を含む、請求項 4 に記載の液晶表示装置。

【請求項 6】

前記第 1 生成器は、一端に第 1 電圧が印加され、他端に基準電圧が印加される複数の抵抗の直列接続、及び、一端に基準電圧が印加され、他端に第 2 電圧が印加される複数の抵抗の直列接続を含み、

前記第 2 生成器は、一端に第 2 電圧が印加され、他端に基準電圧が印加される複数の抵抗の直列接続、及び、一端に基準電圧が印加され、他端に第 3 電圧が印加される複数の抵抗の直列接続を含み、

前記タイミング調節器は、外部から印加されるクロック信号に同期して短くとも 2 H 周期で異なるレベルのタイミング信号を出力する D フリップフロップ、及び、前記異なるレベルのタイミング信号を選択して出力するスイッチを含み、

前記基準電位生成器は、前記スイッチから提供されるタイミング信号と第 1 設定電圧との間の差を増幅して前記第 1 生成器に基準電圧として提供する第 1 演算増幅器、及び、前記第 1 演算増幅器から出力される電圧と第 2 設定電圧との間の差を増幅して前記第 2 生成器に基準電圧として提供する第 2 演算増幅器を含み、

前記レベル調整器は、前記第 1 演算増幅器の出力端と前記第 1 生成器の基準電圧端子との間に連結された第 1 可変抵抗、及び、前記第 2 演算増幅器の出力端と前記第 2 生成器の基準電圧端子との間に連結された第 2 可変抵抗を含む、
請求項 5 に記載の液晶表示装置。

【請求項 7】

前記階調電圧発生部は、
基準信号に応じて正極性の階調電圧を複数生成する第 1 生成器と、
基準信号に応じて負極性の階調電圧を複数生成する第 2 生成器と、
短くとも 2 H 周期で異なるレベルのタイミング信号を生成し、前記第 1 生成器及び前記第 2 生成器のそれぞれに基準信号として提供するタイミング調節器と、

前記タイミング調節器から出力される基準信号の電圧レベルを変化させることにより、前記第 1 生成器及び前記第 2 生成器で生成される階調電圧を変化させるレベル調整器と、
を含む、請求項 4 に記載の液晶表示装置。

【請求項 8】

前記第 1 生成器は、一端に第 1 電圧が印加され、他端に基準電圧が印加される複数の抵抗の直列接続、及び、一端に基準電圧が印加され、他端に第 2 電圧が印加される複数の抵

10

20

30

40

50

抗の直列接続を含み、

前記第 2 生成器は、一端に第 2 電圧が印加され、他端に基準電圧が印加される複数の抵抗の直列接続、及び、一端に基準電圧が印加され、他端に第 3 電圧が印加される複数の抵抗の直列接続を含み、

前記タイミング調節器は、外部から印加されるクロック信号に同期して短くとも 2 H 周期で、レベルが互いに異なる第 1 タイミング信号と第 2 タイミング信号とを出力する D フリップフロップを含み、

前記レベル調整器は、前記第 1 タイミング信号の電圧レベルを変化させて前記第 1 生成器に基準電圧として提供する第 1 可変抵抗、及び、前記第 2 タイミング信号の電圧レベルを変化させて前記第 2 生成器に基準電圧として提供する第 2 可変抵抗を含む、
請求項 7 に記載の液晶表示装置。

10

【請求項 9】

複数のゲートライン、

前記複数のゲートラインから絶縁された状態で前記複数のゲートラインと交差する複数のデータライン、及び、

前記複数のデータラインと前記複数のゲートラインとが交差する領域に行列形態に配置された複数の画素であり、いずれかのゲートラインといずれかのデータラインとに連結されているスイッチング素子をそれぞれ含む複数の画素、

を有する液晶表示装置の駆動方法であり、

前記複数のゲートラインにゲート電圧を供給する段階と、

20

前記複数のデータラインを通して前記複数の画素に階調電圧を供給する段階であり、前記複数の画素を二つ以上の画素行ごとに複数の画素群に分け、各画素列において、階調電圧の極性を画素群ごとに反転させ、各画素群において、先頭の画素行である第 1 画素行には、表示しようとする階調に該当する原階調電圧を所定量変更した補償階調電圧を供給し、残りの画素行には原階調電圧を供給する段階と、

を含む液晶表示装置の駆動方法。

【請求項 10】

前記階調電圧を供給する段階では、

正極性の階調電圧を供給すべき画素群の第 1 画素行には原階調電圧より高い補償階調電圧を供給し、

30

負極性の階調電圧を供給すべき画素群の第 1 画素行には原階調電圧より低い補償階調電圧を供給する、

請求項 9 に記載の液晶表示装置の駆動方法。

【請求項 11】

前記階調電圧を供給する段階では、同じ画素群に同じ階調を表示するとき、その画素群の第 1 画素行に、原階調電圧に代えて補償階調電圧を供給する、請求項 9 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

40

本発明は液晶表示装置 (liquid crystal display ; LCD) 及びその駆動方法に関し、特に、液晶表示装置を反転駆動させる装置及び方法に関する。

【0002】

【従来の技術】

液晶表示装置は、2 枚の基板の間に注入されている異方性誘電率を有する液晶物質に電界 (electric field) を印加し、この電界の強さを調節して基板に透過する光の量を調節することによって所望の画像信号を得る表示装置である。液晶表示装置を構成する透明ガラス基板のうち一枚の内部表面には複数の画素電極がマトリックス形態に配列され、もう一枚のガラス基板の内部表面には前記画素電極に各々対応する複数の対向電極が配列される。各画素電極と対向電極とを構成する電極の組はその間に注入された液晶物質と共に液

50

晶セルを構成し、各電極の組への電圧印加によって液晶セルの光伝達特性 (light transmission characteristic) が選択的に制御されて意図する画像が表示される。

【 0 0 0 3 】

このような液晶表示装置は、携帯が簡便なフラットパネル型ディスプレイの中で代表的なものであって、この中でも薄膜トランジスタ (thin film transistor: TFT) をスイッチング素子として利用した薄膜トランジスタ液晶表示装置が主に利用されている。

【 0 0 0 4 】

薄膜トランジスタ液晶表示装置において、薄膜トランジスタは、行列の形態に配列されている複数の画素に各々対応して形成されるのが一般的であり、各々の画素には、薄膜トランジスタの制御によって画像信号が伝えられる画素電極が形成されている。また、薄膜トランジスタ基板には、ゲート駆動集積回路の出力端子と各々連結されて画素を制御するためにゲート信号を供給するゲートラインと、データ駆動集積回路の出力端子と各々連結されて画像信号を供給し、ゲートラインと交差して行列の画素を定義するデータラインとがマトリクス形態に形成されており、このようなゲートラインとデータラインとは画素の画素電極と薄膜トランジスタを通じて各々連結されている。図 1 にこのような一般的な液晶パネルの平面構造が図示されている。図 1 で、G 1 ~ G m はゲートライン、S 1 ~ S n はデータライン、P は画素電極、T F T は薄膜トランジスタである。

【 0 0 0 5 】

【 発明が解決しようとする課題 】

しかし、同一極性の駆動電圧が継続して液晶セルに印加されると、液晶物質内のイオン性不純物の沈殿により前記画素電極と対向電極とで電気化学的变化が起こり、これは表示敏感度と輝度とを低下させる。

【 0 0 0 6 】

これを防止するために、液晶セルに印加される電圧の極性を周期的に反転させることが必要であり、このような駆動方式を反転駆動方式という。反転駆動方式には、フレーム単位で極性を反転させるフレーム反転、ライン単位で極性を反転させるライン反転、画素単位で極性を反転させるドット反転などがあり、このうちのライン反転やドット反転が主に用いられる。

【 0 0 0 7 】

ドット反転駆動方式では、行方向及び列方向に互いに隣接する二つの画素電極に互いに異なる極性の駆動電圧が印加される。例えば、液晶パネル上の互いに隣接する二つの画素電極のうちの任意の一つには正の極性 (positive polarity) の駆動電圧が印加され、残りの一つには負の極性 (negative polarity) の駆動電圧が印加される。また、このような極性状態は毎フレームごとに反転される。

【 0 0 0 8 】

ドット反転駆動方式には、上下左右に隣接する画素電極間の極性が互いに反対である 1 ドット反転駆動方式と、左右に隣接する画素電極間の極性は互いに反対であり、上下に隣接する画素電極間の極性は 2 つの行単位で反転される 2 - 1 ドット反転駆動方式とがある。

【 0 0 0 9 】

2 - 1 ドット反転駆動方式は、1 ドット反転駆動方式に比べて消費電流が小さく、ウィンドウ画面でのフリッカリングが見えないために主に用いられている。図 2 A に従来の 2 - 1 ドット反転駆動方式によって駆動された液晶表示装置の各画素別極性状態が図示されており、図 2 B にはこのような反転駆動方式による上下画素電極間の電圧充電状態が例示されており、図 2 C にはこのような反転駆動方式による画素別輝度状態が例示されている。

【 0 0 1 0 】

2 - 1 ドット反転駆動方式では、2 つの画素行単位で同一極性を有する電圧が画素電極に印加されるため、図 2 B のように、上下画素電極間に充電量変化が発生して画面全体にかけて薄い横線形態の輝度差が発生する。

【 0 0 1 1 】

より具体的には、図 2 B に図示されているように、例えば第 1 画素行 (# 1) と第 2 画素

10

20

30

40

50

行（＃２）とが“＋”極性に充電された後、第３画素行（＃３）で“＋”データが“－”に変移する瞬間、第２画素行（＃２）の画素電極と第３画素行（＃３）の画素電極との間の寄生キャパシタンスを通じたＡＣ電流が発生して第２画素行（＃２）の画素電極の充電率が低下する。

【００１２】

従って、同一極性の階調電圧が印加される二つの画素行において第１画素行に比べて第２画素行の輝度が充電率低下によって変化して、画素行単位、つまり図２Ｃのようにゲートライン別に薄い輝度差が発生する。

【００１３】

また、理想的な矩形波の電圧が印加されずにスルーレート（slew rate）によって電圧遅延が発生する場合には、同一極性の電圧が印加される上下画素電極で上側画素の輝度が高くなって（ノーマルホワイトモードの液晶表示装置の場合）薄い横線模様が発生する。

10

【００１４】

図２Ｄに、この場合による画素電極の充電状態が図示されている。上下画素に同一な電圧を印加する場合、図２Ｄに示すように、時間的に早く階調電圧を充電するようになる上側画素電極にはＲＣディレイだけ充電時間が減少し、下側画素電極にはＲＣディレイされた後のＤＣ状態で充電が行われるため、上下画素電極間の充電状態が異なるようになる。その結果、上側画素電極の充電レベルが低くなって下側画素電極より光を十分に遮断することができなくなり、上側ラインの輝度が高くなって画面上に横線形態の帯が表示され画面特性が低下する。

20

【００１５】

本発明が目的とする技術的課題は、上述されたように液晶表示装置で階調電圧を差等印加してライン別に発生する輝度低下を防止し、画面全体にかけて均一な輝度特性を得ることにある。

【００１６】

【課題を解決するための手段】

このような技術的課題を達成するための本発明による液晶表示装置は、複数のゲートライン、前記複数のゲートラインに絶縁されて交差する複数のデータライン、前記複数のデータラインと前記ゲートラインとが交差する領域に形成されて各々前記ゲートライン及びデータラインに連結されているスイッチング素子を有する行列形態に配列された複数の画素を含み、二つ以上の画素行からなる画素群単位で画素の極性が反転される液晶パネル；前記ゲートラインにゲート電圧を供給するスキャン駆動部；及び前記画素群において、少なくとも一つの画素行には表示しようとする階調に該当する階調電圧を補償した補償階調電圧を供給し、残りの画素行には表示しようとする階調に該当する原階調電圧を供給するデータ駆動部；を含む。

30

【００１７】

ここで、データ駆動部は、前記同一極性の階調電圧が提供される二つ以上の画素行において、第１画素行には前記補償階調電圧を供給し、残りの画素行には前記原階調電圧を供給する。

【００１８】

つまり、正の極性を有する階調電圧を少なくとも二つ以上の画素行に供給する場合に、第１画素行には前記原階調電圧より高い補償階調電圧を供給し、残りの画素行には前記原階調電圧を供給し、負の極性を有する階調電圧を少なくとも二つ以上の画素行に供給する場合に、第１画素行には前記原階調電圧より低い補償階調電圧を供給し、残りの画素行には前記原階調電圧を供給する。

40

【００１９】

また、前記データ駆動部は、前記同一極性の階調電圧が提供される二つ以上の画素行において、最後の画素行には前記補償階調電圧を供給し、残りの画素行には前記原階調電圧を供給する。

【００２０】

50

つまり、正の極性を有する階調電圧を少なくとも二つ以上の画素行に供給する場合に、最後の画素行には前記原階調電圧より高い補償階調電圧を供給し、残りの画素行には前記原階調電圧を供給し、負の極性を有する階調電圧を少なくとも二つ以上の画素行に供給する場合に、最後の画素行には前記原階調電圧より低い補償階調電圧を供給し、残りの画素行には前記原階調電圧を供給する。

【0021】

ここで、前記同一極性の階調電圧が提供される二つ以上の画素行が同一な階調を表示することができ、前記同一極性の階調電圧が提供される二つ以上の画素行が互いに異なる階調を表示することもできる。

【0022】

このような本発明の液晶表示装置は、前記データ駆動部に階調電圧を供給する階調電圧発生部をさらに含み、階調電圧発生部は、少なくとも2H周期で同一極性を有する階調電圧を供給する。

【0023】

前記階調電圧発生部は、正の極性を有する複数の階調電圧を生成する第1生成器；負の極性を有する複数の階調電圧を生成する第2生成器；2H周期で正の極性を有する階調電圧または負の極性を有する階調電圧が生成されるようにするタイミング調節器；前記タイミング調節器に連動して前記第1生成器及び第2生成器に階調電圧生成のための基準電圧を各々提供する基準電位提供器；及び基準電位提供器から出力されて前記第1及び第2生成器に提供される基準電圧のレベルを可変させて前記第1及び第2生成器で生成される階調電圧が可変されるようにするレベル調整器；を含む。

【0024】

また、前記階調電圧発生部は、正の極性を有する複数の階調電圧を生成する第1生成器；負の極性を有する複数の階調電圧を生成する第2生成器；2H周期で正の極性を有する階調電圧または負の極性を有する階調電圧が生成されるようにする互いに異なるレベルのタイミング信号を出力し、前記タイミング信号は各々前記第1生成器及び第2生成器の階調電圧生成のための基準信号として提供されるタイミング調節器；及び前記タイミング調節器から出力されて前記第1及び第2生成器に提供される基準信号の電圧レベルを可変させて前記第1及び第2生成器で生成される階調電圧が可変されるようにするレベル調整器；を含むことができる。

【0025】

本発明の他の液晶表示装置の駆動方法は、複数のゲートライン、前記複数のゲートラインに絶縁されて交差する複数のデータライン、前記複数のデータラインと前記ゲートラインとが交差する領域に形成され各々前記ゲートライン及びデータラインに連結されているスイッチング素子を有する行列形態に配列された複数の画素を含む液晶表示装置の駆動方法において、前記ゲートラインにゲート電圧を供給する段階；及び二つ以上の画素行からなる画素群単位で極性が反転されるように前記データラインに階調電圧を供給し、前記画素群において、少なくとも一つの画素行には表示しようとする階調に該当する階調電圧を補償した補償階調電圧を供給し、残りの画素行には表示しようとする階調に該当する原階調電圧を供給する段階；を含む。

【0026】

ここで、前記階調電圧を供給する段階は、前記同一極性の階調電圧が提供される二つ以上の画素行において、第1画素行には前記補償階調電圧を供給し、残りの画素行には前記原階調電圧を供給する。

【0027】

つまり、前記階調電圧を供給する段階は、正の極性を有する階調電圧を少なくとも二つ以上の画素行に供給する場合に、第1画素行には前記原階調電圧より高い補償階調電圧を供給し、残りの画素行には前記原階調電圧を供給し、負の極性を有する階調電圧を少なくとも二つ以上の画素行に供給する場合に、第1画素行には前記原階調電圧より低い補償階調電圧を供給し、残りの画素行には前記原階調電圧を供給する。

10

20

30

40

50

【0028】

また、前記階調電圧を供給する段階は、前記同一極性の階調電圧が提供される二つ以上の画素行において、最後の画素行には前記補償階調電圧を供給し、残りの画素行には前記原階調電圧を供給する。

【0029】

つまり、正の極性を有する階調電圧を少なくとも二つ以上の画素行に供給する場合に、最後の画素行には前記原階調電圧より高い補償階調電圧を供給し、残りの画素行には前記原階調電圧を供給し、負の極性を有する階調電圧を少なくとも二つ以上の画素行に供給する場合に、最後の画素行には前記原階調電圧より低い補償階調電圧を供給し、残りの画素行には前記原階調電圧を供給する。

10

【0030】

【発明の実施の形態】

以下では本発明の技術分野における通常の知識を有する者が本発明を容易に実施することができる最も好ましい実施例を添付した図面を参照して詳細に説明する。

【0031】

図3は本発明の実施例による液晶表示装置の構造を概略的に示した図面である。

【0032】

添付した図3のように、本発明の実施例による液晶表示装置は、LCDパネル1、スキャン駆動部2、データ駆動部3、Von Voff Vcom発生部4、タイミング制御部5及び階調電圧発生部6を含み、LCDパネル1にデータ駆動部3及びスキャン駆動部2からの信号が印加される。ここではノーマリーホワイトモード液晶表示装置を例として説明するが、本発明は必ずしもこれに限定されず、ノーマリーブラックモード液晶表示装置などにも同一に適用できる。

20

【0033】

LCDパネル1には、ゲート駆動信号を伝達するための複数のゲートラインが形成されており、このゲートラインと交差して形成されて画像信号を示す階調電圧を伝達するための複数のデータラインが形成されており、一つのゲートラインと一つのデータラインとが交差する各々の領域に画素が行列形態に形成されている。

【0034】

データ駆動部3は、ソース駆動部とも呼ばれ、LCDパネル1内の各画素に伝達される電圧値を一ラインずつ下げる役割を果たす。より詳しくは、データ駆動部3は、後述するタイミング制御部5からくるデジタルデータをデータ駆動部内のシフトレジスタ内に保存しておいてデータをLCDパネル1に降ろすことを命令する信号(LOAD信号)がくると各々のデータに該当する電圧を選択してLCDパネル1内にこの電圧を伝達する役割を果たす。

30

【0035】

スキャン駆動部2は、ゲート駆動部とも呼ばれ、データ駆動部3からのデータが画素に伝達されるように道を開く役割を果たす。LCDパネル1の各画素は、スイッチの役割を果たすTF Tによってオンやオフとなるが、このTF Tのオン、オフはゲートに一定の電圧(Von、Voff)が印加されることによって行なわれる。

40

【0036】

このようにゲートをオンにするVon電圧とゲートをオフにするVoff電圧とはVon Voff Vcom発生部4で生成される。Von Voff Vcom発生部4は前記Von、Voff電圧だけでなくTF T内のデータ電圧差の基準となるVcom電圧も生成する。

【0037】

タイミング制御部5は、データ駆動部3及びスキャン駆動部2を駆動させるためのデジタル信号などを生成し、具体的には、前記駆動部2、3に入る信号の生成、データのタイミング調節、クロック調節などの役割を果たす。そして、階調電圧発生部6は、データ駆動部3に入る階調電圧を生成する。

50

【 0 0 3 8 】

このような構造からなる本発明の液晶表示装置では、少なくとも2つ以上の画素行単位で画素電極の極性が反転される。また、本実施例では、2つの画素行単位で画素電極の極性が反転され、一つの画素行で左右に隣接する画素電極間の極性が互いに反対になるように、タイミング制御部5がLCDパネル1を反転駆動させるための駆動信号を生成してデータ駆動部3及びスキャン駆動部2に各々供給し、これによりスキャン駆動部2は各画素行にゲート駆動信号、つまりVon電圧を印加してデータ駆動部3から出力される階調電圧が各画素に印加されるようにする。

【 0 0 3 9 】

この時、階調電圧発生部6は、上下画素間の充電量差が発生するのを防止するために、充電低下が発生するラインに対して元来の階調データによって印加されなければならない階調電圧の補償を遂行し、データ駆動部3は充電低下が発生したラインに補償された階調電圧を供給する。

10

【 0 0 4 0 】

図4に本発明の実施例による各ライン別に印加される階調電圧特性が図示されている。

【 0 0 4 1 】

従来は図2Dのように、駆動部のスルーレート特性と配線によるRCディレイとによって画素電極に印加される階調電圧がAのような波形になり、これにより画素電極にBのような波形の電圧が充電され、その結果、同一極性の階調電圧が印加される二つの画素行間の充電電圧が異なるようになる。

20

【 0 0 4 2 】

本発明の実施例では、このような充電電圧差を補償するために、図4のように同一極性が印加される少なくとも2つ以上の画素行で充電低下が発生する画素行に印加される階調電圧と充電低下が発生しない残りの画素行に印加される階調電圧とを異なるようにする。

【 0 0 4 3 】

つまり、同一極性が印加される少なくとも2つ以上の画素行が同一な階調を表示する場合、充電低下が発生しない画素行には表示しようとする階調に該当する階調電圧を供給し、充電低下が発生した画素行には前記階調電圧を補償した電圧を供給する。

【 0 0 4 4 】

例えば、同一極性を有して同一階調に該当する階調電圧が印加される少なくとも2つ以上の画素行において、第1画素行で充電低下が発生する場合、正極性の階調電圧が印加される少なくとも2つ以上の画素行では、第1画素行を除いた残りの画素行に元来の階調データに該当する階調電圧を供給し、第1画素行に元来の階調電圧より高い値を有する補償された階調電圧を供給する。

30

【 0 0 4 5 】

そして、負極性の階調電圧が印加される少なくとも2つ以上の画素行では、第1画素行を除いた残りの画素行に元来の階調データに該当する階調電圧を供給し、第1画素行に元来の階調電圧より低い値を有する補償された階調電圧を供給する。

【 0 0 4 6 】

具体的な例として、2つの画素行単位で極性が可変される場合、正極性の階調電圧が印加される2つの画素行において、第1画素行には第1階調電圧を供給し、第2画素行には第2階調電圧を供給する。ここで、第2階調電圧は表示しようとする階調に該当する元来の階調電圧であり、第1電圧は第2階調電圧より高い値を有する補償された階調電圧である。

40

【 0 0 4 7 】

また、負極性の階調電圧が印加される2つの画素行において、第1画素行には第3階調電圧を供給し、第2画素行には第4階調電圧を供給する。ここで、第4階調電圧は表示しようとする階調に該当する元来の階調電圧であり、第3電圧は第4階調電圧より低い値を有する補償された階調電圧である。

【 0 0 4 8 】

50

そして、3つ以上である例をあげて、4つの画素行単位で極性が可変されて第1画素行に充電低下が発生する場合に、正の極性を有する階調電圧が印加される4つの画素行において、第1画素行には第1階調電圧を供給し、第2、第3及び第4画素行には第1階調電圧より低い値を有する第2階調電圧を供給する。また、負極性を有する階調電圧が印加される4つの画素行において、第1画素行には第3階調電圧を供給し、第2、第3及び第4画素行には第3階調電圧より高い値を有する第4階調電圧を供給する。

【0049】

一方、同一極性を有して同一階調に該当する階調電圧が印加される少なくとも2つ以上の画素行において、最後の画素行で充電低下が発生する場合、正極性の階調電圧が印加される少なくとも2つ以上の画素行では、最後の画素行を除いた残りの画素行に元来の階調データに該当する階調電圧を供給し、最後の画素行に元来の階調電圧より高い値を有する補償された階調電圧を供給する。

10

【0050】

そして、負極性の階調電圧が印加される少なくとも2つ以上の画素行では、最後の画素行を除いた残りの画素行に元来の階調データに該当する階調電圧を供給し、最後の画素行に元来の階調電圧より低い値を有する補償された階調電圧を供給する。

【0051】

ここでは同一極性が印加される少なくとも2つ以上の画素行が同一な階調を表示する場合の充電低下補償に対して記述したが、同一極性が印加される少なくとも2つ以上の画素行が互いに異なる階調を表示する場合にも充電低下が発生した画素行に補償された階調電圧を供給して充電低下補償が行われるようにすることができる。

20

【0052】

つまり、同一極性が印加される少なくとも2つ以上の画素行が互いに異なる階調を表示する場合にも、充電低下が発生しない画素行には表示しようとする階調に該当する階調電圧を供給し、充電低下が発生した画素行には表示しようとする階調に該当する階調電圧を補償した電圧を供給して充電低下補償が行われるようにすることができる。例えば、正極性の階調電圧が供給される少なくとも2つ以上の画素行では、充電低下が発生する画素行に元来の階調電圧より高い値を有する補償された階調電圧を供給し、負極性の階調電圧が供給される少なくとも2つ以上の画素行では、充電低下が発生する画素行に元来の階調電圧より小さい値を有する補償された階調電圧を供給する。

30

【0053】

このように、充電低下が発生する画素行に補償された階調電圧が供給されるによって、同一極性を有する少なくとも2つ以上の画素行で発生する充電低下を補償することができる。

【0054】

図5に、このような階調電圧がデータ駆動部によって液晶パネルに供給されるようにするための本発明の実施例による階調電圧発生部の構造が例示されている。添付した図5に図示されているように、本発明の実施例による階調電圧発生部6は、データ駆動部3のガンマ基準電位として印加される正極性の階調電圧と負極性の階調電圧とを生成する電圧生成部61、タイミング制御部5から印加されるゲート駆動クロック(CPV)及び水平同期パルス(STV)を入力として2H周期信号を発生する周期信号生成部62、基準電位を生成して電圧生成部61に提供する基準電位生成部63を含む。

40

【0055】

電圧生成部61は、正の階調電圧を生成する複数の第1抵抗列(R1~R5)と、第1抵抗列(R1~R5)と直列に連結されており、負の階調電圧を生成する複数の第2抵抗列(R6~R10)とを含む。

【0056】

第1抵抗列(R1~R5)は、液晶の正極性充電のための複数の階調電圧を生成するために、外部から印加される第1電圧と共通電圧レベルとの間に複数の抵抗が直列に連結されたものであり、第1電圧(AVD)と各抵抗との間の接点がVREF1+~VREF5

50

+ 階調電圧になる。ここで、基準電位生成部 6 3 から印加される電圧が抵抗 (R 3) と抵抗 (R 4) との間の接点に印加されて正極性の中心電圧である V_{REF3} + 階調電圧になる。

【 0 0 5 7 】

第 2 抵抗列 (R 6 ~ R 1 0) は、液晶の負極性充電のための複数の階調電圧を生成するために、共通電圧レベルと第 2 電圧との間に複数の抵抗が直列に連結されたものであり、共通電圧レベルと各抵抗との間の接点が $V_{REF6} - V_{REF10}$ - 階調電圧になる。ここで、基準電位生成部 6 3 から印加される電圧が抵抗 (R 7) と抵抗 (R 8) との間の接点に印加されて負極性の中心電圧である V_{REF8} - 階調電圧になる。

【 0 0 5 8 】

一方、周期信号生成部 6 2 は、クロック端子 (CLK) がゲート駆動クロック (CPV) に連結されており、プリセット端子 (PRE) とクリア端子 (CLR) とがハイレベルに連結されている D フリップフロップ (DF) と、第 1 入力端子が D フリップフロップ (DF) の反転出力端子 (/Q) に連結されており、第 2 入力端子が水平同期パルス (STV) に連結されているオアゲート (OR) とを含み、オアゲート (OR) の出力端子が D フリップフロップ (DF) の入力端子 (D) に連結されている。一方、D フリップフロップ (DF) の出力端子 (Q) 及び反転出力端子 (/Q) には抵抗 (R 1 5 、 R 1 6) が各々連結されており、この各抵抗の一侧には D フリップフロップ (DF) の出力端子 (Q) 及び反転出力端子 (/Q) から出力される信号が電圧生成部 6 1 の分割抵抗 (R 1 3 、 R 1 4) の接点に選択的に連結されるようにするスイッチ (SW) が連結されている。

【 0 0 5 9 】

基準電位生成部 6 3 は、非反転入力端子がスイッチ (SW) の一侧に連結されている増幅器 (OP 1) と、反転入力端子が増幅器 (OP 1) の出力端子に連結されている増幅器 (OP 2) とを含む。増幅器 (OP 1) の反転端子 (-) には増幅器 (OP 1) の出力端子から出力された後に分割抵抗 (R 1 7 、 R 1 8) によって分割される電圧が入力され、増幅器 (OP 2) の反転端子には出力端子と増幅器 (OP 1) の出力端子との電圧が分割抵抗 (R 1 9 、 R 2 0) によって分割されて入力される。

【 0 0 6 0 】

ここで、増幅器 (OP 1) の出力電圧は抵抗 (RG) を通じて電圧生成部 6 1 の負極性階調電圧の中心電圧として印加され、増幅器 (OP 2) の出力電圧は抵抗 (RF) を通じて正極性階調電圧の中心電圧として印加される。

【 0 0 6 1 】

図 6 にこのような構造からなる階調電圧発生部の動作タイミング図が図示されている。

【 0 0 6 2 】

階調電圧発生部 6 の周期信号生成部 6 2 は、タイミング制御部 5 から出力される水平同期パルス (STV) をスタート信号とし、クロック端子 (CLK) に印加されるゲート駆動信号 (CPV) をクロック信号として、フレームが変わる場合にも同一な位相を有する矩形波の信号が生成されるようにする。

【 0 0 6 3 】

D フリップフロップ (DF) のクリア端子 (CLR) 及びプリセット端子 (PRE) がハイレベルに固定されているので、D フリップフロップ (DF) はクロック端子 (CLK) に入力されるゲート駆動信号 (CPV) に同期して “ H ” または “ L ” レベルの信号を出力し、この時、出力端子 (Q) から出力される信号はオアゲート (OR) によって水平同期パルス (STV) と論理合演算されて入力端子 (D) にフィードバックされる。

【 0 0 6 4 】

D フリップフロップ (DF) の出力端子 (Q) 及び反転出力端子 (/Q) から出力される信号は、スイッチ (SW) のスイッチング動作によって電圧生成部 6 1 の分割抵抗 (R 1 3 、 R 1 4) の接点に選択的に連結される。

【 0 0 6 5 】

従って、D フリップフロップ (DF) の出力端子 (Q) 及び反転出力端子 (/Q) から出

10

20

30

40

50

力される信号値によって基準電位生成部63の増幅器(OP1)の非反転端子に入力される電圧が可変され、基準電位生成部63の増幅器(OP1)は非反転端子に入力される電圧を増幅して入力電圧の振幅と同一位相を有する電圧を出力して電圧生成部61の負極性の中心電圧(VREF8-)として印加する。

【0066】

増幅器(OP1)から出力された電圧はまた、抵抗(R19、R20)によって調節されて増幅器(OP2)の反転端子に入力され、増幅器(OP2)は反転端子に入力される増幅器(OP1)の出力電圧を入力として第1外部電圧/2(AVDD/2)と対称になる逆位相電圧を出力して電圧生成部61の正極性の中心電圧(VREF3+)として印加する。

10

【0067】

この時、増幅器(OP1)の出力電圧はスイッチ(SW)をオープンした時に負極性の中心電圧を示さなければならないので、抵抗(R13、R14)及び抵抗(R17、R18)の抵抗値を適切に調整してこれを満足たすようにし、この場合には増幅器(OP2)の出力電圧が自動的に正極性の中心電圧を示すように抵抗(R19、R20)の抵抗値を調整しなければならない。

【0068】

従って、Dフリップフロップ(DF)の出力端子(Q)及び反転出力端子(/Q)から出力される信号によって増幅器(OP1、OP2)の出力電圧が可変されて、実質的に正極性階調電圧の中心電圧(VREF3+)、負極性階調電圧の中心電圧(VREF8-)が可変されることによって、結果的に正極性階調電圧(VREF1+~VREF5+)及び負極性階調電圧(VREF6-~VREF8-)の値が異なるようになる。

20

【0069】

このような階調電圧発生部6の動作によって、Dフリップフロップ(DF)は2H周期で同一極性の矩形波を生成し、このような矩形波(Q、/Q)は同一極性が印加される二つのラインに選択的に印加される。そして、このような矩形波の位相によって階調電圧の位相が1H幅に調整される。

【0070】

したがって、図6のように、周期信号生成部の出力QがSTV周期で同一極性の矩形波として出力され、このようなQ出力の位相によって階調電圧が1H周期に調整されることが分かる。

30

【0071】

一方、階調電圧発生部を、前記に記述したのとは異なって、基準電位生成部を使用せずに、周期信号生成部から出力されるQ、/Qの電圧をそのまま電圧生成部の正極性階調電圧の中心電圧または負極性階調電圧の中心電圧として印加されるようにし、上下画素間の充電電圧差が補償されるようにすることもできる。

【0072】

図7に本発明の他の実施例による階調電圧発生部の構造が図示されている。

【0073】

本発明の他の実施例において、階調電圧発生部は、図7に図示されているように、電圧生成部61と周期信号生成部62とだけを含む。図5に示された階調電圧発生部とは異なって、周期信号生成部62のDフリップフロップ(DF)の出力端子(Q、/Q)が各々抵抗(RF、RG)を通じて電圧生成部61の正極性の中心電圧端子(R3とR4との接点)と負極性の中心電圧端子(R7とR8との接点)とに連結される。

40

【0074】

階調電圧発生部6は、前記に記述された実施例と同一に動作し、単に、周期信号生成部の出力Qが抵抗(RF)を通じて正極性の中心電圧になり、出力/Qが抵抗(RG)を通じて負極性の中心電圧になる。この場合にも、可変抵抗(RF、RG)の抵抗値を調整して階調電圧差を調節し、横線模様が発生する類型によって各画素行に印加される階調電圧を調節することができる。

50

【 0 0 7 5 】

このような構造からなる階調電圧発生部でも、図 6 のように、周期信号生成部の出力 Q が S T V 周期で同一極性の矩形波として出力され、このような Q 出力の位相によって階調電圧が 1 H 周期に調整される。

【 0 0 7 6 】

一方、前記に記述された各階調電圧発生部において、周期信号生成部のオアゲートの代わりにデュアルダイオードと抵抗とを使用することもできる。

【 0 0 7 7 】

以下、このような構造からなる液晶表示装置を駆動させる方法について説明する。

【 0 0 7 8 】

本発明の実施例による駆動方法によって作動する液晶表示装置の各画素の極性状態は、従来の 2 - 1 反転駆動方式と同一である。

【 0 0 7 9 】

タイミング制御部 5 は、液晶に印加する画像信号 V_s を信号源（図示せず）から受けて処理しデータ信号を生成してデータ駆動部 3 に提供し、液晶駆動に必要な各種タイミング信号、例えばゲート駆動クロック（C P V）及び水平同期パルス（S T V）を生成する。

【 0 0 8 0 】

データ駆動部 3 は、タイミング制御部 5 から提供されるデータ信号によって L C D パネル 1 の各画素にデータ電圧（階調電圧）を印加し、スキャン駆動部 2 は、画素にデータ電圧が印加されるように各画素の薄膜トランジスタをターンオンさせるゲート駆動信号であるゲート電圧を出力する。

【 0 0 8 1 】

本発明の実施例では、二つの画素行単位で各画素に同一極性を有する階調電圧を供給し、各画素行のゲートラインが駆動される間はデータラインに第 1 極性を有する階調電圧と第 2 極性を有する階調電圧とを交互に供給し、一つの画素行で互いに隣接する画素間には互いに異なる極性を有する電圧を供給して、二つの画素行単位で同一極性を有する電圧が供給されるようにする。

【 0 0 8 2 】

例えば、N 個のゲートラインを順次に駆動させながらデータラインに階調電圧を供給する場合に、第 1 及び第 2 ゲートラインが駆動される間に “ +、 -、 +、 -、 +、 -、 ... ” の極性順に階調電圧を供給し、第 3 及び第 4 ゲートラインが駆動される間に “ -、 +、 -、 +、 -、 +、 ... ” の極性順に階調電圧を供給して、図 2 A に示されたような極性状態を有するようにする。

【 0 0 8 3 】

この時、階調電圧発生部 6 は、同一極性の階調電圧が印加されるライン別に階調電圧補償を遂行して各画素電極に十分な電圧充電が行われるようにする。

【 0 0 8 4 】

例えば、第 1 及び第 2 画素行には正の極性を有する階調電圧が印加され、第 3 及び第 4 画素行には負の極性を有する階調電圧が印加され、隣接する上下画素電極間に信号の傾きとデータラインの R C デイレイとによって第 1 画素行に充電量低下が発生する場合、前記に記述されたように、第 1 画素行には第 1 階調電圧を供給し、第 2 画素行には第 2 階調電圧を供給して、第 1 階調電圧が第 2 階調電圧より高い値を有するようにして上下画素電極間の充電電圧差を補償する。

【 0 0 8 5 】

そして、第 3 画素行に負極性の第 3 階調電圧を供給し、第 4 画素行に負極性の第 4 階調電圧を供給して、第 3 階調電圧が第 4 階調電圧より低い値を有するようにして上下画素電極間の充電電圧差を補償する。

【 0 0 8 6 】

従って、同一極性が印加される画素行間の充電電圧差が補償されるため、全体的な画面の明るさが均一に維持される。

10

20

30

40

50

【 0 0 8 7 】

一方、前記に記述された実施例は、2つの画素行単位で画素間の極性が反転される2 - 1ドット反転方式の液晶表示装置で画素行別に輝度差を補償することについて記述したが、本発明は3つ以上の画素行単位で極性が反転される、例えば3つの画素行単位や4つの画素行単位などで隣接する画素間の極性が反転される3 - 1ドット反転や4 - 1ドット反転方式の液晶表示装置にも同一に適用できる。

【 0 0 8 8 】

本発明は請求の範囲を逸脱しない範囲内で様々な変更及び実施が可能である。

【 0 0 8 9 】

【 発明の効果 】

10

以上のように、2つ以上の画素行単位で画素間の極性が反転される液晶表示装置において、画素行別に発生する充電低下による輝度差が補償されて、画面全体で均一な輝度特性を得ることができ、表示品質を向上させることができる。

【 図面の簡単な説明 】

【 図 1 】 一般的な液晶パネルの平面構造を概略的に示した図面である。

【 図 2 A 】 従来の2 - 1ドット反転駆動方式によって駆動された液晶表示装置の各画素別極性状態を示した例示図である。

【 図 2 B 】 従来の2 - 1ドット反転駆動方式による画素別輝度状態を示した例示図である。

【 図 2 C 】 従来の2 - 1ドット反転駆動方式による上下画素間の電圧充電状態を示した波形図である。 20

【 図 2 D 】 従来の2 - 1ドット反転駆動方式による上下画素間の電圧充電状態を示した波形図である。

【 図 3 】 本発明の実施例による液晶表示装置の構造図である。

【 図 4 】 本発明の実施例による各ライン別に印加される階調電圧特性を示した波形図である。

【 図 5 】 本発明の実施例による階調電圧発生部の回路図である。

【 図 6 】 本発明の実施例による階調電圧発生部の動作タイミング図である。

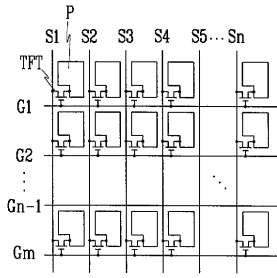
【 図 7 】 本発明の他の実施例による階調電圧発生部の回路図である。

【 符号の説明 】

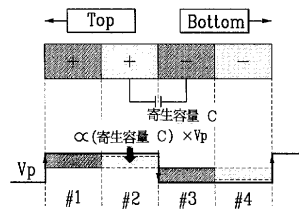
30

- 1 LCDパネル
- 2 スキャン駆動部
- 3 データ駆動部
- 4 Von Voff Vcom発生部
- 5 タイミング制御部
- 6 階調電圧発生部
 - 6 1 電圧生成部
 - 6 2 周期信号生成部
 - 6 3 基準電位生成部

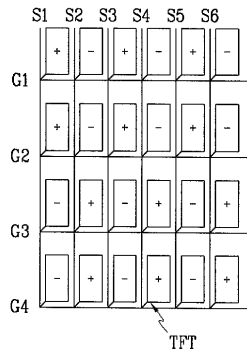
【図1】



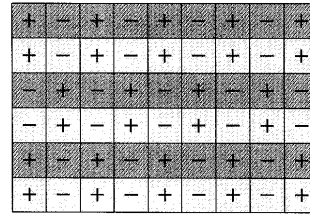
【図2B】



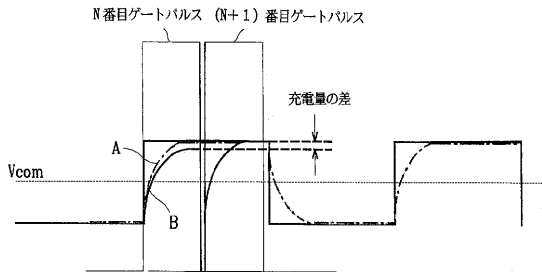
【図2A】



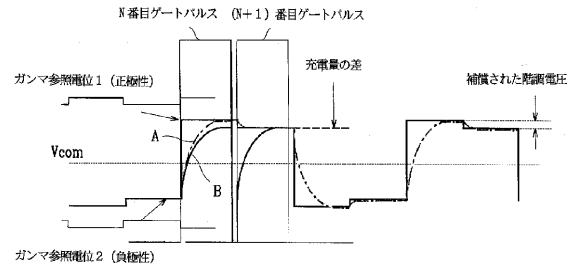
【図2C】



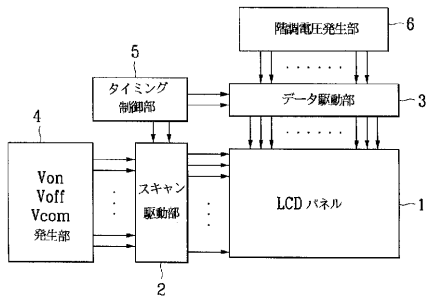
【図2D】



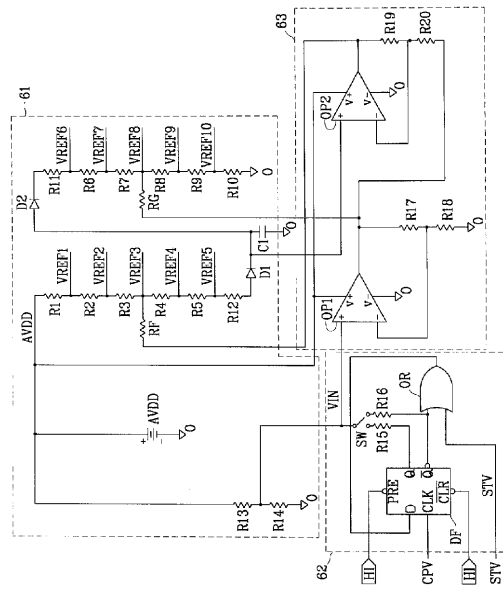
【図4】



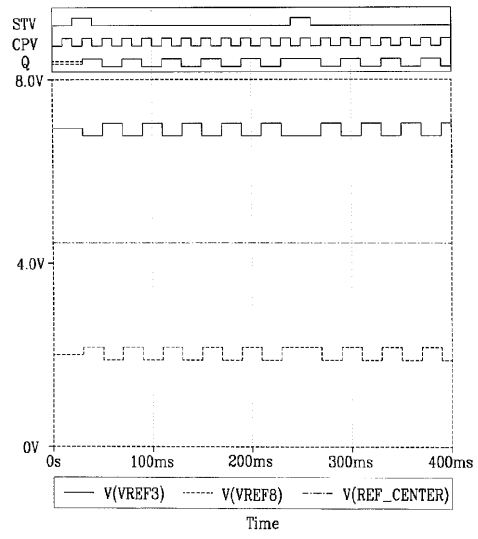
【図3】



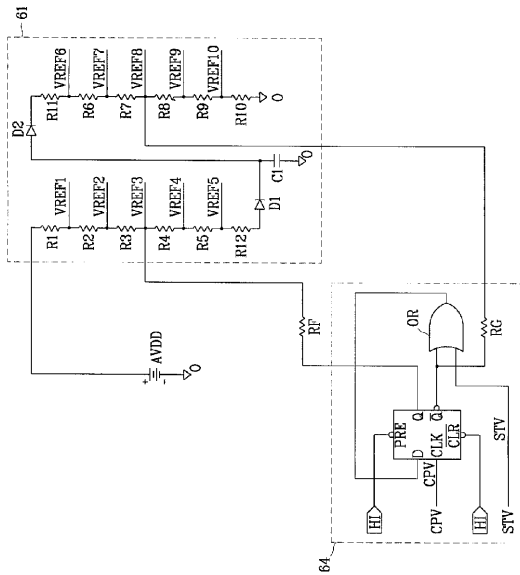
【 図 5 】



【 図 6 】



【 図 7 】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 1 2 U
G 0 9 G 3/20 6 2 1 B
G 0 9 G 3/20 6 4 1 P
G 0 9 G 3/20 6 4 2 B

(72)発明者 文 勝 煥
大韓民国ソウル市瑞草区蚕院洞70番地新盤浦4次アパート210棟404号
(72)発明者 姜 南 洙
大韓民国京畿道安山市四1洞プルンマウル住公5団地アパート517棟704号

審査官 福村 拓

(56)参考文献 特開平11-271716(JP,A)
特開2001-108964(JP,A)
特開平09-015560(JP,A)
特開平08-043795(JP,A)

(58)調査した分野(Int.Cl., DB名)
G09G 3/36
G02F 1/133
G09G 3/20

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP4170666B2	公开(公告)日	2008-10-22
申请号	JP2002146632	申请日	2002-05-21
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	文勝煥 姜南洙		
发明人	文勝煥 姜南洙		
IPC分类号	G09G3/36 G02F1/133 G09G3/20 G02F1/136		
CPC分类号	G09G3/3688 G09G3/3614 G09G3/3696 G09G2310/027 G09G2320/0223		
FI分类号	G09G3/36 G02F1/133.550 G02F1/133.575 G09G3/20.612.F G09G3/20.612.L G09G3/20.612.U G09G3/20.621.B G09G3/20.641.P G09G3/20.642.B		
F-TERM分类号	2H093/NA16 2H093/NA31 2H093/NA51 2H093/NC03 2H093/NC34 2H093/ND09 2H193/ZA04 2H193/ZC13 2H193/ZC14 2H193/ZD21 2H193/ZD32 2H193/ZF03 5C006/AA16 5C006/AC26 5C006/AF42 5C006/AF45 5C006/AF46 5C006/AF71 5C006/BB16 5C006/BC12 5C006/BF06 5C006/BF25 5C006/BF26 5C006/BF43 5C006/FA22 5C080/AA10 5C080/BB05 5C080/DD05 5C080/EE29 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ04		
审查员(译)	福村 拓		
优先权	1020010055036 2001-09-07 KR		
其他公开文献	JP2003084737A		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过不同地施加灰度电压来获得整个图像中的均匀亮度特性，以防止液晶显示装置中的线发生亮度降低。解决方案：液晶显示装置包括以矩阵形式排列的许多像素，其具有许多栅极线，许多数据线与栅极线绝缘并交叉，以及形成在数据线和栅极线之间的交叉区域中的开关元件并且连接到各个线，并且提供灰度电压，使得极性可以被像素组单元反转，每个像素组单元由两个或更多个像素行组成。当两个或更多个像素行显示相同的灰度级时，不同的灰度电压分别提供给第一像素行和其他像素行，或者分别提供给最后的像素行和其他像素行。因此，补偿由像素行发生的电荷减少引起的亮度差，以在整个屏幕上获得均匀的亮度特性。

