

(19) 日本国特許庁 (JP)

## (12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-44351

(P2010-44351A)

(43) 公開日 平成22年2月25日 (2010.2.25)

|                                     |                |             |
|-------------------------------------|----------------|-------------|
| (51) Int.Cl.                        | F I            | テーマコード (参考) |
| <b>G09G 3/36 (2006.01)</b>          | G09G 3/36      | 2H093       |
| <b>G09G 3/20 (2006.01)</b>          | G09G 3/20 621B | 2H193       |
| <b>G02F 1/133 (2006.01)</b>         | G09G 3/20 624D | 5C006       |
|                                     | G09G 3/20 623C | 5C080       |
|                                     | G09G 3/20 611D |             |
| 審査請求 有 請求項の数 15 O L (全 17 頁) 最終頁に続く |                |             |

|              |                              |          |                       |
|--------------|------------------------------|----------|-----------------------|
| (21) 出願番号    | 特願2008-313600 (P2008-313600) | (71) 出願人 | 501426046             |
| (22) 出願日     | 平成20年12月9日 (2008.12.9)       |          | エルジー ディスプレイ カンパニー リ   |
| (31) 優先権主張番号 | 10-2008-0078172              |          | ミテッド                  |
| (32) 優先日     | 平成20年8月8日 (2008.8.8)         |          | 大韓民国 ソウル, ヨンドゥンポーク, ヨ |
| (33) 優先権主張国  | 韓国 (KR)                      |          | イドードン 20              |
|              |                              | (74) 代理人 | 100110423             |
|              |                              |          | 弁理士 曾我 道治             |
|              |                              | (74) 代理人 | 100084010             |
|              |                              |          | 弁理士 古川 秀利             |
|              |                              | (74) 代理人 | 100094695             |
|              |                              |          | 弁理士 鈴木 憲七             |
|              |                              | (74) 代理人 | 100111648             |
|              |                              |          | 弁理士 梶並 順              |
|              |                              | (74) 代理人 | 100147566             |
|              |                              |          | 弁理士 上田 俊一             |
|              |                              | 最終頁に続く   |                       |

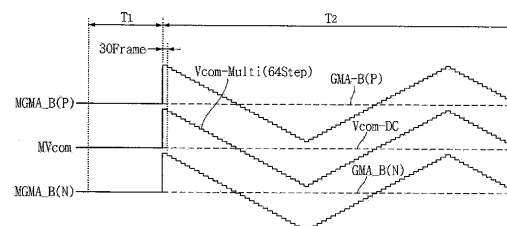
(54) 【発明の名称】 液晶表示装置及びその駆動方法

## (57) 【要約】

【課題】本発明は、直流残像を取り除いて表示品位を高めることができる液晶表示装置及びその駆動方法を提供する。

【解決手段】本発明に係る液晶表示装置は、共通電圧が印加される共通電極とデータ電圧が印加される画素電極との間の電位差によって階調を表現する液晶表示パネル10と、一定レベルの直流共通電圧を基準として上下対称でかつ一定時間ごとにその電圧レベルが段階的に可変される可変共通電圧を発生する共通電圧調整回路15と、ブラック階調のガンマ基準電圧に設定されたオフセット電圧に、可変共通電圧を加えて、ブラック階調のガンマ基準電圧を基準として可変される可変ガンマ基準電圧を発生するブラックガンマ基準電圧調整回路18とを備え、ブラック階調の可変ガンマ基準電圧は、可変共通電圧と同期して変化する。

【選択図】図14



**【特許請求の範囲】****【請求項 1】**

共通電圧が印加される共通電極とデータ電圧が印加される画素電極との間の電位差によって階調を表現する液晶表示パネルと、

一定レベルの直流共通電圧を基準として、上下対称でかつ一定時間ごとにその電圧レベルが段階的に可変される可変共通電圧を発生する共通電圧調整回路と、

ブラック階調のガンマ基準電圧に設定されたオフセット電圧に、前記可変共通電圧を加えて、前記ブラック階調のガンマ基準電圧を基準として可変される可変ガンマ基準電圧を発生するブラックガンマ基準電圧調整回路と、を備え、

前記ブラック階調の可変ガンマ基準電圧は、前記可変共通電圧と同期して変化することを特徴とする液晶表示装置。

10

**【請求項 2】**

前記可変共通電圧のレベルは、

第 2 期間の間は段階的に可変され、前記第 2 期間の前の第 1 期間の間は、前記直流共通電圧で維持されることを特徴とする請求項 1 に記載の液晶表示装置。

**【請求項 3】**

前記共通電圧調整回路は、

前記一定時間ごとにその電圧レベルが段階的に可変されるマルチステップ共通電圧を発生するマルチステップ共通電圧生成器と、

前記直流共通電圧と前記マルチステップ共通電圧とを選択的に出力して前記可変共通電圧を発生する共通電圧加算器と、

を含むことを特徴とする請求項 2 に記載の液晶表示装置。

20

**【請求項 4】**

前記マルチステップ共通電圧生成器は、

入力タイミング制御信号を利用してフレーム数をカウントし、累算カウント値があらかじめ決められた値の倍数になる度に、制御クロックを発生する制御クロック発生部と、

前記制御クロックに同期して、そのデジタル値が前記一定時間ごとに段階的に増減される特定ビットの制御データを発生する制御データ発生部と、

前記制御データに対応するスイッチ制御信号を、ルックアップテーブルで記憶するメモリと、

30

前記制御データをリードアドレスとして、前記メモリから前記スイッチ制御信号を読み出すレジスタと、

前記読み出されたスイッチ制御信号をデコーディングして出力するデコーダーと、

高電位電源電圧と低電位電源電圧とを分圧して、そのレベルが互いに異なる多数の電圧を発生する抵抗ストリングと、

前記デコーディングされたスイッチ制御信号に応答して、前記抵抗ストリングに形成された多数の分圧電圧出力ノードの中の何れか一つを、前記マルチステップ共通電圧を供給するための供給配線に接続するスイッチアレイと、

を含むことを特徴とする請求項 3 に記載の液晶表示装置。

**【請求項 5】**

40

前記制御クロックの発生周期は、前記液晶表示パネルの液晶層に直流電圧が印加される時間及び温度による前記液晶層内のイオンの分極及び蓄積量の程度に基づいて決められることを特徴とする請求項 4 に記載の液晶表示装置。

**【請求項 6】**

データチェック信号発生器をさらに備え、

前記データチェック信号発生器は、

外部システムボードから入力される一つのフレーム分のデジタルビデオデータを記憶するフレームメモリと、

フリッカーを誘発することができる特定データパターンをあらかじめ記憶した後、前記一フレーム分のデジタルビデオデータと前記特定データパターンとを比較して、両者が同

50

一であれば第 1 論理レベルで、両者が異なると第 2 論理レベルでデータチェック信号を発生するデータチェック部と、

を含むことを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 7】

前記共通電圧加算器は、

前記第 1 論理レベルのデータチェック信号に応答して前記直流共通電圧を出力し、前記第 2 論理レベルのデータチェック信号に応答して前記マルチステップ共通電圧を出力するマルチプレクサーを有することを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 8】

前記共通電圧加算器は、

入力タイミング制御信号をカウントして、フレーム数に対するカウント情報を発生するフレームカウンタと、

前記カウント情報とあらかじめ決められた基準値とを比較して、前記カウント情報が前記基準値以下のときには第 1 論理レベルで、前記カウント情報が前記基準値よりも大きいときには、第 2 論理レベルで選択信号を発生する選択信号発生部と、

前記第 1 論理レベルの選択信号に応答して前記直流共通電圧を出力し、前記第 2 論理レベルの選択信号に応答して前記マルチステップ共通電圧を出力するマルチプレクサーと、  
を有することを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 9】

前記共通電圧加算器は、

第 1 論理レベルに設定されたオプションピン接触情報に応答して前記直流共通電圧を出力し、第 2 論理レベルに設定されたオプションピン接触情報に応答して前記マルチステップ共通電圧を出力するマルチプレクサーを有することを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 10】

共通電圧が印加される共通電極とデータ電圧が印加される画素電極との間の電位差によって階調を表現する液晶表示パネルを有する液晶表示装置の駆動方法において、

一定レベルの直流共通電圧を基準として、上下対称でかつ一定時間ごとにその電圧レベルが段階的に可変される可変共通電圧を発生する段階と、

ブラック階調のガンマ基準電圧に設定されたオフセット電圧に、前記可変共通電圧を加えて、前記ブラック階調のガンマ基準電圧を基準として可変される可変ガンマ基準電圧を発生する段階と、を含み、

前記ブラック階調の可変ガンマ基準電圧は、前記可変共通電圧と同期して変化することを特徴とする液晶表示装置の駆動方法。

【請求項 11】

前記可変共通電圧を発生する段階は、

前記一定時間ごとにその電圧レベルが段階的に可変されるマルチステップ共通電圧を発生する段階と、

前記直流共通電圧と前記マルチステップ共通電圧とを選択的に出力する段階と、

を含むことを特徴とする請求項 10 に記載の液晶表示装置の駆動方法。

【請求項 12】

前記マルチステップ共通電圧を発生する段階は、

入力タイミング制御信号を利用してフレーム数をカウントし、累算カウント値があらかじめ決められた値の倍数になる度に、制御クロックを発生する段階と、

前記制御クロックに同期して、そのデジタル値が前記一定時間ごとに段階的に増減される特定ビットの制御データを発生する段階と、

前記制御データに対応するスイッチ制御信号を、メモリーに記憶した後、前記制御データをリードアドレスとして、前記メモリーから前記スイッチ制御信号を読み出す段階と、  
前記読み出されたスイッチ制御信号をデコーディングして出力する段階と、

前記デコーディングされたスイッチ制御信号に応答して、高電位電源電圧と低電位電源

10

20

30

40

50

電圧とを分圧してそのレベルが互いに異なる多数の電圧を発生する抵抗ストリングに形成された多数の分圧電圧出力ノードの中の何れか一つを、前記マルチステップ共通電圧を供給するための供給配線に接続させる段階と、

を含むことを特徴とする請求項 1 1 に記載の液晶表示装置の駆動方法。

【請求項 1 3】

前記直流共通電圧とマルチステップ共通電圧とを選択的に出力する段階は、

外部システムボードから入力される一つのフレーム分のデジタルビデオデータを記憶する段階と、

フリッカーを誘発することができる特定データパターンをあらかじめ記憶した後、前記一フレーム分のデジタルビデオデータと前記特定データパターンとを比較して、両者が同一であれば第 1 論理レベルで、両者が異なると第 2 論理レベルでデータチェック信号を発生する段階と、

前記第 1 論理レベルのデータチェック信号に応答して前記直流共通電圧を出力し、前記第 2 論理レベルのデータチェック信号に応答して前記マルチステップ共通電圧を出力する段階と、

を含むことを特徴とする請求項 1 1 に記載の液晶表示装置の駆動方法。

【請求項 1 4】

前記直流共通電圧とマルチステップ共通電圧とを選択的に出力する段階は、

入力タイミング制御信号をカウントして、フレーム数に対するカウント情報を発生する段階と、

前記カウント情報とあらかじめ決められた基準値とを比較して、前記カウント情報が前記基準値以下のときには第 1 論理レベルで、前記カウント情報が前記基準値よりも大きいときには、第 2 論理レベルで選択信号を発生する段階と、

前記第 1 論理レベルの選択信号に応答して前記直流共通電圧を出力し、前記第 2 論理レベルの選択信号に応答して前記マルチステップ共通電圧を出力する段階と、

を含むことを特徴とする請求項 1 1 に記載の液晶表示装置の駆動方法。

【請求項 1 5】

前記直流共通電圧とマルチステップ共通電圧とを選択的に出力する段階は、

第 1 論理レベルに設定されたオプションピン接触情報に応答して前記直流共通電圧を出力し、第 2 論理レベルに設定されたオプションピン接触情報に応答して前記マルチステップ共通電圧を出力することを特徴とする請求項 1 1 に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示品位を高めることができる液晶表示装置及びその駆動方法に関する。

【背景技術】

【0002】

液晶表示装置は、ビデオ信号に対応して液晶層に印加される電界を通じて液晶層の光透過率を制御することで画像を表示する。このような液晶表示装置は、小型及び薄型でかつ低消費電力という長所を持つ平板表示装置として、ノートパソコンのようなポータブルコンピュータ、事務自動化機器、オーディオ/ビデオ機器などに利用されている。特に、液晶セルごとにスイッチング素子が形成されたアクティブマトリックス (Active Matrix) タイプの液晶表示装置は、スイッチング素子の能動的な制御が可能であり、動画表示に有利である。

【0003】

アクティブマトリックスタイプの液晶表示装置に使われるスイッチング素子では、図 1 のように、主に薄膜トランジスタ (Thin Film Transistor: 以下「TFT」と称する) が利用されている。

【0004】

図 1 を参照すれば、アクティブマトリックスタイプの液晶表示装置は、デジタルビデオ

10

20

30

40

50

データを、ガンマ基準電圧を基準としてアナログデータ電圧で変換してデータライン(DL)に供給すると共に、スキャンパルスゲートライン(GL)に供給して、データ電圧を液晶セル(Clc)に充電させる。このために、TFTのゲート電極はゲートライン(GL)に接続され、ソース電極はデータライン(DL)に接続されて、そして、TFTのドレイン電極は、液晶セル(Clc)の画素電極とストレージキャパシター(Storage Capacitor: Cst)の一側電極とに接続される。液晶セル(Clc)の共通電極には、共通電圧(Vcom)が供給される。ストレージキャパシター(Storage Capacitor: Cst)は、TFTがターンオンされるとき、データライン(DL)から印加されるデータ電圧を充電して、液晶セル(Clc)の電圧を一定に維持する役目をする。スキャンパルスがゲートライン(GL)に印加されると、TFTはター

10

20

30

40

50

【発明の開示】

【発明が解決しようとする課題】

【0005】

ところが、このような液晶表示装置の液晶層に直流電圧を長期間印加すると、液晶に印加される電界の極性について負電荷を帯びたイオンが同一な動きベクトル方向に移動し、正電荷を帯びたイオンがその反対方向の動きベクトル方向に移動しながら分極化して、時間が経つほど負電荷を帯びたイオンの蓄積量と正電荷を帯びたイオンの蓄積量とが増加する。その結果、イオンの蓄積量が増加により配向膜が劣化し、液晶の配向特性が劣化する。そのため、液晶表示装置に直流電圧が長期間印加されると、表示画像に染みが現われて、時間が経つほどその染みが大きくなる。このような染みを改善するために、誘電率が低い液晶物質を開発することや、配向物質や配向方法を改善する方法が試みられてきた。しかし、このような方法は、材料開発に多くの時間と費用が必要であり、また、液晶の誘電率を低くすれば液晶の駆動特性が悪くなると共に、他の問題点も発生する。実験的に明かされたことによれば、イオンの分極及び蓄積による染みの発現時点は、液晶層内でイオン化される不純物が多いほど、そして加速ファクターが大きいほど早くなる。加速ファクターは、温度、時間、液晶の直流駆動化などである。したがって、染みは、温度が高いこと

【0006】

本発明は、上記のような課題を解決するためになされたものであって、その目的は、液晶層に印加される共通電圧のレベルを特定フレーム間隔で順次異なる値にすると共に、共通電圧のレベル変化に合わせてブラック階調のガンマ基準電圧レベルを順次異なる値にし、イオンの分極及び蓄積による染み現象を抑制することで、表示品位を高めることができる液晶表示装置及びその駆動方法を提供することにある。

【課題を解決するための手段】

【0007】

本発明に係る液晶表示装置は、共通電圧が印加される共通電極とデータ電圧が印加される画素電極との間の電位差によって階調を表現する液晶表示パネルと、一定レベルの直流共通電圧を基準として上下対称でかつ一定時間ごとにその電圧レベルが段階的に可変される可変共通電圧を発生する共通電圧調整回路と、ブラック階調のガンマ基準電圧に設定されたオフセット電圧に、可変共通電圧を加えて、ブラック階調のガンマ基準電圧を基準として可変される可変ガンマ基準電圧を発生するブラックガンマ基準電圧調整回路とを備え、ブラック階調の可変ガンマ基準電圧は、可変共通電圧と同期して変化する。

【0008】

可変共通電圧のレベルは、第２期間の間は段階的に可変され、第２期間の前の第１期間の間は、直流共通電圧で維持される。

【０００９】

共通電圧調整回路は、一定時間ごとにその電圧レベルが段階的に可変されるマルチステップ共通電圧を発生するマルチステップ共通電圧生成器と、直流共通電圧とマルチステップ共通電圧とを選択的に出力して可変共通電圧を発生する共通電圧加算器とを含む。

【００１０】

マルチステップ共通電圧生成器は、入力タイミング制御信号を利用してフレーム数をカウントし、累算カウント値があらかじめ決められた値の倍数になる度に、制御クロックを発生する制御クロック発生部と、制御クロックに同期して、そのデジタル値が一定時間ごとに段階的に増減される特定ビットの制御データを発生する制御データ発生部と、制御データに対応するスイッチ制御信号を、ルックアップテーブルで記憶するメモリーと、制御データをリードアドレスとして、メモリーからスイッチ制御信号を読み出すレジスターと、読み出されたスイッチ制御信号をデコーディングして出力するデコーダーと、高電位電源電圧と低電位電源電圧とを分圧して、そのレベルが互いに異なる多数の電圧を発生する抵抗ストリングと、デコーディングされたスイッチ制御信号に応答して、抵抗ストリングに形成された多数の分圧電圧出力ノードの中お何れか一つを、マルチステップ共通電圧を供給するための供給配線に接続するスイッチアレイとを含む。

【００１１】

制御クロックの発生周期は、液晶表示パネルの液晶層に直流電圧が印加される時間及び温度による液晶層内のイオンの分極及び蓄積量の程度に基づいて決められる。

【００１２】

この液晶表示装置は、データチェック信号発生器をさらに備え、データチェック信号発生器は、外部システムボードから入力される一つのフレーム分のデジタルビデオデータを記憶するフレームメモリーと、フリッカーを誘発することができる特定データパターンをあらかじめ記憶した後、一フレーム分のデジタルビデオデータと特定データパターンとを比較して、両者が同一であれば第１論理レベルで、両者が異なると第２論理レベルでデータチェック信号を発生するデータチェック部とを含む。

【００１３】

共通電圧加算器は、第１論理レベルのデータチェック信号に応答して直流共通電圧を出力し、第２論理レベルのデータチェック信号に応答してマルチステップ共通電圧を出力するマルチプレクサーを有する。

【００１４】

共通電圧加算器は、入力タイミング制御信号をカウントして、フレーム数に対するカウント情報を発生するフレームカウンタと、カウント情報とあらかじめ決められた基準値とを比較して、カウント情報が基準値以下のときには第１論理レベルで、カウント情報が基準値よりも大きいときには第２論理レベルで選択信号を発生する選択信号発生部と、第１論理レベルの選択信号に応答して直流共通電圧を出力し、第２論理レベルの選択信号に応答してマルチステップ共通電圧を出力するマルチプレクサーとを有する。

【００１５】

共通電圧加算器は、第１論理レベルに設定されたオプションピン接触情報に応答して直流共通電圧を出力し、第２論理レベルに設定されたオプションピン接触情報に応答してマルチステップ共通電圧を出力するマルチプレクサーを有する。

【００１６】

本発明に係る共通電圧が印加される共通電極とデータ電圧が印加される画素電極との間の電位差によって階調を表現する液晶表示パネルを有する液晶表示装置の駆動方法は、一定レベルの直流共通電圧を基準として、上下対称でかつ一定時間ごとにその電圧レベルが段階的に可変される可変共通電圧を発生する段階と、ブラック階調のガンマ基準電圧に設定されたオフセット電圧に、可変共通電圧を加えて、ブラック階調のガンマ基準電圧を基準として可変される可変ガンマ基準電圧を発生する段階とを含み、ブラック階調の可変ガ

10

20

30

40

50

ンマ基準電圧は、可変共通電圧と同期して変化する。

【発明の効果】

【0017】

本発明に係る液晶表示装置及びその駆動方法によれば、液晶層に印加される共通電圧のレベルを一定時間ごとに順次異なる値にして、液晶層に形成される電界ベクトルの方向性及び強さを分散させることができ、これを通じてイオンの分極及び蓄積による染み現象を抑制することで、表示品位を大きく高めることができる。

【0018】

さらに、本発明に係る液晶表示装置及びその駆動方法によれば、液晶層に印加される共通電圧のレベルを一定時間ごとに順次異なる値にして、液晶層に形成される電界ベクトルの方向性と強さを分散させるとともに、フリッカーに対する共通電圧の最適点セッティングを実施するときには、共通電圧のスウィングを防止することで、最適点セッティングを容易かつ正確に実施することができる。

10

【0019】

さらに、本発明に係る液晶表示装置及びその駆動方法によれば、ブラック階調のガンマ基準電圧のレベルを、共通電圧のスウィング周期とステップ変化幅とに同期させて可変させることで、共通電圧のスウィング動作に起因する液晶セルの正極性ブラック電圧と負極性ブラック電圧との間のブラック輝度差を取り除いて、明暗比低下現象を防止することができる。

20

【発明を実施するための最良の形態】

【0020】

以下、図2～図14を参照して本発明の望ましい実施の形態に対して説明する。

【0021】

実施の形態1.

図2を参照すれば、本発明の実施の形態1に係る液晶表示装置は、液晶表示パネル10、タイミングコントローラ11、データ駆動回路12、ゲート駆動回路13、共通電圧調整回路15及びブラックガンマ基準電圧調整回路18を備える。

【0022】

液晶表示パネル10は、二枚のガラス基板と、その間に設けられた液晶層とからなる。この液晶表示パネル10は、m個のデータライン(DL)とn個のゲートライン(GL)との交差構造によってマトリックス形態に配置されたm×n個の液晶セル(Clc)を含む。

30

【0023】

液晶表示パネル10の下部ガラス基板には、データライン(DL)、ゲートライン(GL)、データラインとゲートラインとの交差箇所に形成されるTFT、及びストレージキャパシタ(S t o r a g e C a p a c i t o r : C s t)が形成される。

液晶セル(Clc)は、TFTに接続されて画素電極1と共通電極2との間の電界によって駆動される。液晶表示パネル10の上部ガラス基板には、ブラックマトリックス、カラーフィルタ及び共通電極2が形成される。共通電極2は、TN(T w i s t e d N e m a t i c)モードやVA(V e r t i c a l A l i g n m e n t)モードのような垂直電界駆動方式では、上部ガラス基板上に形成されるが、IPS(I n P l a n e S w i t c h i n g)モードやFFS(F r i n g e F i e l d S w i t c h i n g)モードのような水平電界駆動方式では、画素電極1と共に下部ガラス基板上に形成される。液晶表示パネル10の上部ガラス基板及び下部ガラス基板の外側には、偏光板がそれぞれ附着され、液晶のプレチルト角(p r e - t i l t a n g l e)を設定するための配向膜が形成される。

40

【0024】

タイミングコントローラ11は、データイネーブル信号(D a t a E n a b l e : D E)、ドットクロック信号(C L K)などのタイミング信号を受信して、データ駆動回路12及びゲート駆動回路13の動作タイミングを制御するための制御信号(G D C、D D

50

C)を発生する。

【0025】

ゲート駆動回路13の動作タイミングを制御するためのゲートタイミング制御信号(GDC)は、一画面が表示される1垂直期間においてスキャンが始まる開始水平ラインを指示するゲートスタートパルス信号(Gate Start Pulse:GSP)、ゲート駆動回路13内のシフトレジスタに入力されて、ゲートスタートパルス信号(GSP)を順次シフトさせるためのタイミング制御信号として、TFTのオン(ON)期間に対応するパルス幅ごとに出力されるゲートシフトクロック信号(Gate Shift Clock:GSC)、及びゲート駆動回路13の出力を制御するゲート出力イネーブル信号(Gate Output Enable:GOE)などを含む。

10

【0026】

データ駆動回路12の動作タイミングを制御するためのデータタイミング制御信号(DDC)は、ライジング(Rising)またはフォールリング(Falling)エッジに基づいて、データ駆動回路12内でデータのラッチ動作を指示するソースサンプリングクロック信号(Source Sampling Clock:SSC)、データ駆動回路12の出力を制御するソース出力イネーブル信号(SOE)、及び液晶表示パネル10の液晶セル(Clc)に供給されるデータ電圧の極性を指示する極性制御信号(POL)などを含む。

【0027】

また、タイミングコントローラ11は、外部システムボードから入力されるデジタルビデオデータ(RGB)を、液晶表示パネル10の解像度に合うように再整列してデータ駆動回路12に供給する。タイミングコントローラ11は、ゲートスタートパルス(GSP)を共通電圧調整回路15に供給する。

20

【0028】

データ駆動回路12は、タイミングコントローラ11からのデータ制御信号(DDC)にตอบสนองして、デジタルビデオデータ(RGB)を、ガンマ基準電圧発生部(図示せず)から供給されるグレー階調またはホワイト階調のガンマ基準電圧(GMA\_\_G/W)を基準としてアナログガンマ補償電圧で変換し、そのアナログガンマ補償電圧を、グレー階調またはホワイト階調のデータ電圧として液晶表示パネル10のデータライン(DL)に供給する。また、データ駆動回路12は、タイミングコントローラ11からのデータ制御信号(DDC)にตอบสนองして、デジタルビデオデータ(RGB)を、ブラックガンマ基準電圧調整回路18から供給されるブラック階調の可変ガンマ基準電圧(MGMA\_\_B)を基準としてそのレベルが順に可変されるアナログガンマ補償電圧で変換し、そのアナログガンマ補償電圧を、ブラック階調のデータ電圧として液晶表示パネル10のデータライン(DL)に供給する。後述するが、ブラック階調の可変ガンマ基準電圧(MGMA\_\_B)は、可変共通電圧(MVcom)のレベル変化に同期して特定フレーム間隔で他のレベルを持つ。本発明に係る液晶表示装置は、反転駆動されるので、グレー階調/ホワイト階調及びブラック階調のガンマ基準電圧(GMA\_\_G/W、GMA\_\_B)は、それぞれ直流共通電圧(Vcom\_\_DC)と対比して同一レベルの正極性及び負極性電圧を含む。グレー階調/ホワイト階調のガンマ基準電圧(GMA\_\_G/W)がガンマ基準電圧発生部からデータ駆動回路12に直接印加されるのに対して、ガンマ基準電圧発生部から出力されたブラック階調のガンマ基準電圧(GMA\_\_B)は、ブラックガンマ基準電圧調整回路18を通じて可変された後、データ駆動回路12に印加される。

30

40

【0029】

デジタルビデオデータ(RGB)をアナログガンマ補償電圧で変換するため、データ駆動回路12は、クロック信号をサンプリングするためのシフトレジスタ、デジタルビデオデータ(RGB)を一時記憶するためのレジスタ、シフトレジスタからのクロック信号にตอบสนองしてデータを1ライン分ずつ記憶し、記憶された1ライン分のデータを出力するためのラッチ、ラッチからのデジタルデータ値に対応して、ガンマ基準電圧を参照して正極性/負極性のガンマ電圧を選択するためのデジタル/アナログ変換器、正極性/負極

50

性ガンマ電圧によって変換されたアナログデータが供給されるデータライン(DL)を選択するためのマルチプレクサー及びマルチプレクサーとデータライン(DL)の間に接続された出力バッファなどを含む多数のゲートドライブICを備える。

#### 【0030】

ゲート駆動回路13は、データ電圧が供給される液晶表示パネル10の水平ラインを選択するスキャンパルス、ゲートライン(GL)に順に供給する。このために、ゲート駆動回路13は、シフトレジスタ、シフトレジスタの出力信号を液晶セル(Clc)のTFT駆動に相応しいスウィング幅で変換するためのレベルシフト、及びレベルシフトとゲートライン(GL)との間に接続される出力バッファをそれぞれ含む多数のゲートドライブICを備える。

10

#### 【0031】

共通電圧調整回路15は、タイミングコントローラ11から供給されるゲートスタートパルス(GSP)を参照して、あらかじめ決められた初期期間の間、直流共通電圧(Vcom\_DC)と同一なレベルを維持し、それ以外の正常駆動期間の間、直流共通電圧(Vcom\_DC)を基準として、上下対称でかつマルチステップでスウィングする可変共通電圧(MVcom)を発生する。このために、共通電圧調整回路15は、マルチステップ共通電圧生成器14と共通電圧加算器16とを備える。マルチステップ共通電圧生成器14は、図5のようにあらかじめ決められた一定時間ごとにその電圧レベルが段階的に可変されるマルチステップ共通電圧(Vcom\_Multi)を発生する。マルチステップ共通電圧生成器14に対しては、図3～図5を参照して詳しく後述する。共通電圧加算器16は、制御信号(データチェック信号(CHdata)、選択信号(SEL)、オプションピン接触情報(OPT)の内何れか一つの論理レベルによって直流共通電圧(Vcom\_DC)とマルチステップ共通電圧(Vcom\_Multi)とを選択的に出力することで、可変共通電圧(MVcom)を発生する。共通電圧加算器16に対しては、図6～図13を参照して詳しく後述する。可変共通電圧(MVcom)は、液晶表示パネル10の共通電極2に印加されると共に、ブラックガンマ基準電圧調整回路18に印加される。

20

#### 【0032】

ブラックガンマ基準電圧調整回路18は、ガンマ基準電圧発生部から供給されるブラック階調のガンマ基準電圧(GMA\_B)をオフセット電圧にして、共通電圧調整回路15から供給される可変共通電圧(MVcom)をこのオフセット電圧に加算することで、ブラック階調の可変ガンマ基準電圧(MGMA\_B)を発生する。このために、ブラックガンマ基準電圧調整回路18は電圧合成回路を含み、この電圧合成回路は、可変共通電圧(MVcom)の中間レベルである直流共通電圧(Vcom\_DC)レベルを、ブラック階調のガンマ基準電圧(GMA\_B)レベルにマッチングさせることで両者を加える。ブラック階調の可変ガンマ基準電圧(MGMA\_B)は、図14のように正極性可変ガンマ基準電圧(MGMA\_B(P))と負極性可変ガンマ基準電圧(MGMA\_B(N))とを含む。正極性可変ガンマ基準電圧(MGMA\_B(P))は、ブラック階調の正極性ガンマ基準電圧(GMA\_B(P))と可変共通電圧(MVcom)との加算を通じて発生されて、負極性可変ガンマ基準電圧(MGMA\_B(N))は、ブラック階調の負極性ガンマ基準電圧(GMA\_B(N))と可変共通電圧(MVcom)との加算を通じて発生される。

30

40

#### 【0033】

図3は、本発明の実施の形態1に係るマルチステップ共通電圧生成器14を詳しく示す図である。

#### 【0034】

図3を参照すれば、マルチステップ共通電圧生成器14は、制御クロック発生部141、制御データ発生部142、レジスタ143、メモリー143a、デコーダ144、スイッチアレイ145、及び抵抗ストリング146を備える。

#### 【0035】

制御クロック発生部141は、フレームカウンタを含み、タイミングコントローラ1

50

1 から供給されるゲートスタートパルス ( G S P ) に同期してフレーム数をカウントし、累算カウント値があらかじめ決められた値 ( 例えば、30 ) の倍数になる度に、図 4 のような制御クロック ( S C L ) を発生する。

制御クロック ( S C L ) は、30 フレーム ( 30 F r a m e ) 間隔で発生される。ここで、あらかじめ決められた値 30 は、同一極性の直流電圧が液晶層に印加されてイオンの分極及び蓄積による染みが発現する時点を示す値であり、温度影響などを考慮して、この値よりも大きな値や小さな値に設定することができる。このような制御クロック発生部 141 は、共通電圧発生回路 14 に内蔵する代わりにタイミングコントローラ 11 に内蔵することもできる。

#### 【0036】

10

制御データ発生部 142 は、制御クロック発生部 141 からの制御クロック ( S C L ) に同期して、特定ビット ( 例えば、6 ビット ) の制御データ ( S D A ) を発生する。制御データ ( S D A ) が 6 ビットの場合、制御データ ( S D A ) の 2 値コード値は、制御クロック ( S C L ) に同期して 11 11112 と 00 00002 との間で順に増減を繰り返す。これによって、制御クロック ( S C L ) に同期して 0 ~ 63 レベルの間で順に増減される制御データ ( S D A ) が発生されるようになる。このため、制御データ発生部 142 は、線形フィードバックシフトレジスタ ( L i n e a r F e e d b a c k S h i f t R e g i s t e r : L F S R ) で具現可能である。この線形フィードバックシフトレジスタ ( L F S R ) は、入力ビットが直前の状態に対して線形的なシフトレジスタとして、フィードバック関数を適切に選択すれば、ほとんど無作為的に長い周期を持つビット数列を生成することができる。一方、制御データ ( S D A ) は、6 ビットに限定されないで、この値よりも大きなビットや小さなビットに設定することができる。

20

#### 【0037】

メモリー 143a は、データの更新及び消去が可能な非揮発性メモリーであり、例えば、E E P R O M ( E l e c t r i c a l l y E r a s a b l e P r o g r a m m a b l e R e a d O n l y M e m o r y ) 及び E D I D R O M ( E x t e n d e d D i s p l a y I d e n t i f i c a t i o n D a t a R O M ) の少なくとも一方を含み、制御クロック ( S C L ) に同期して増減される制御データ ( S D A ) とこの制御データ ( S D A ) に対応するスイッチ制御信号 (  $\phi$  ) とを、ルックアップテーブルを利用して記憶する。

30

#### 【0038】

レジスタ 143 は、制御クロック ( S C L ) によって制御データ発生部 142 からの制御データ ( S D A ) をリードアドレスにして、メモリー 143a に記憶されたスイッチ制御信号 (  $\phi$  ) を読み出した後、この読み出されたスイッチ制御信号 (  $\phi$  ) をデコーダー 144 に供給する。レジスタ 143 から出力されるスイッチ制御信号 (  $\phi$  ) は、例えば 6 ビットのデジタル信号で構成される。

#### 【0039】

デコーダー 144 は、レジスタ 143 からのスイッチ制御信号 (  $\phi$  ) をデコーディングして、このスイッチ制御信号 (  $\phi$  ) のデジタル値に対応する出力ピンを通じて、デコーディングされたスイッチ制御信号 (  $\phi$  ) を出力する。デコーダー 144 には、6 ビットのスイッチ制御信号 (  $\phi$  ) に対応するように、64 個の出力ピン ( P 0 ~ P 63 ) を備えている。出力ピン ( P 0 ~ P 63 ) は、スイッチアレイ 145 を構成するスイッチ ( T 0 ~ T 63 ) の各ゲート端子 ( G ) と一対一に接続される。

40

#### 【0040】

スイッチアレイ 145 は、多数のスイッチ ( T 0 ~ T 63 ) を含む。スイッチ ( T 0 ~ T 63 ) のゲート端子 ( G ) は、デコーダー 144 の出力ピン ( P 0 ~ P 63 ) と一対一に接続されてスイッチ制御信号 (  $\phi$  ) を受信する。スイッチ ( T 0 ~ T 63 ) のドレイン端子 ( D ) は、抵抗ストリング 146 で隣り合う抵抗 ( R 1 ~ R 63 ) の間ごとに形成された分圧電圧出力ノード ( n 0 ~ n 63 ) と一対一に接続される。スイッチ ( T 0 ~ T 63 ) のソース端子 ( S ) は、共通電圧供給配線 ( V S L ) に共通接続される。したがって

50

、スイッチ（Ｔ０～Ｔ６３）は、デコーダー１４４からのスイッチ制御信号（φ）に応答してその内の何れか一つがターンオンされ、多数の分圧電圧の中で何れか一つを共通電圧として選択する。

【００４１】

抵抗ストリング１４６は、前述のような高電位電源電圧（ＶＨ）と低電位電源電圧（ＶＬ）との間に直列で多数の抵抗（Ｒ１～Ｒ６３）を連結して、その抵抗の間の分圧電圧出力ノード（ｎ０～ｎ６３）を通じて、レベルが互いに異なる多数の分圧電圧を発生する。この分圧電圧は、図５に示されたように、０～６３レベルの間で３０フレームごとに順に増減される６４段階（６４Ｓｔｅｐ）のマルチステップ（Ｓ０～Ｓ６３）を持つマルチステップ共通電圧（Ｖｃｏｍ＿Ｍｕｌｔｉ）になる。

10

【００４２】

図６～図８は、本発明の実施の形態１に係る共通電圧加算器１６を説明するための図である。

【００４３】

図６を参照すれば、本発明の実施の形態１に係る共通電圧加算器１６は、データチェック信号（ＣＨｄａｔａ）に응答してマルチステップ共通電圧（Ｖｃｏｍ＿Ｍｕｌｔｉ）と直流共通電圧（Ｖｃｏｍ＿ＤＣ）とを選択的に出力するマルチプレクサー１６１を備える。

【００４４】

データチェック信号（ＣＨｄａｔａ）は、図７のようなデータチェック信号発生器１１ａを通じて発生される。データチェック信号発生器１１ａは、フレームメモリ１１１とデータチェック部１１２とを備える。フレームメモリ１１１は、外部システムボードから入力される一つのフレーム分のデジタルビデオデータ（ＲＧＢ）を記憶した後、データチェック部１１２に供給する。

20

データチェック部１１２は、特定パターン、例えばモザイクパターンのようにフリッカーを誘発することができるデータパターンをあらかじめ記憶した後、フレームメモリ１１１から供給される一つのフレーム分のデジタルビデオデータ（ＲＧＢ）とデータパターンとを一对一で比較する。

そして、データチェック部１１２は、図８のような比較結果によって、両者が同一であれば第１論理レベル（Ｌ１）で、両者が異なると第２論理レベル（Ｌ２）でデータチェック信号（ＣＨｄａｔａ）を発生する。データチェック信号発生器１１ａは、タイミングコントローラ１１に内蔵することができる。

30

【００４５】

マルチプレクサー１６１は、データチェック信号発生器１１ａからのデータチェック信号（ＣＨｄａｔａ）に응答してマルチステップ共通電圧（Ｖｃｏｍ＿Ｍｕｌｔｉ）と直流共通電圧（Ｖｃｏｍ＿ＤＣ）とを選択的に出力することで、可変共通電圧（ＭＶｃｏｍ）を発生する。

【００４６】

これによって、可変共通電圧（ＭＶｃｏｍ）は、図８に示されたように、データチェック信号（ＣＨｄａｔａ）が第１論理レベル（Ｌ１）で発生される第１期間（Ｔ１）の間は、直流共通電圧（Ｖｃｏｍ＿ＤＣ）レベルで発生され、データチェック信号（ＣＨｄａｔａ）が第２論理レベル（Ｌ２）で発生される第２期間（Ｔ２）の間は、マルチステップ共通電圧（Ｖｃｏｍ＿Ｍｕｌｔｉ）レベルで発生される。ここで、第１期間（Ｔ１）は、液晶モジュールの組み立てが完了した後、フリッカーに対する共通電圧の最適点セッティングのために、フリッカーを易しく誘発させることができる特定データパターンが供給される期間として、通常初期化期間を意味する。一方、第２期間（Ｔ２）は、正常駆動期間を意味する。

40

【００４７】

本願の実施の形態１によれば、共通電圧の最適点セッティングのための初期化期間（Ｔ１）には、可変共通電圧（ＭＶｃｏｍ）のスウィング防止を通じて最適点セッティングを

50

容易かつ正確に実施することができ、正常駆動期間（ $T_2$ ）には、可変共通電圧（ $MV_{com}$ ）の段階的スウィングを通じて、長期間の間液晶セルに印加される同一極性の直流電圧によるイオンの分極及び蓄積現象を防止することができる。

【0048】

実施の形態 2 .

図 9 及び図 10 は、本発明の実施の形態 2 に係る共通電圧加算器 16 を説明するための図である。

【0049】

図 9 を参照すれば、本発明の実施の形態 2 に係る共通電圧加算器 16 は、フレームカウンタ 261、選択信号発生部 262、及びマルチプレクサ 263 を備える。

10

【0050】

フレームカウンタ 261 は、1 垂直期間周期に発生されるゲートスタートパルス（ $GSP$ ）をカウントして、フレーム数に対するカウント情報（ $CS$ ）を発生する。

【0051】

選択信号発生部 262 は、フレームカウンタ 261 からのカウント情報（ $CS$ ）とあらかじめ決められた基準値（ $r_1$ ）とを比較して、カウント情報（ $CS$ ）が基準値（ $r_1$ ）に到達するときまでの初期化期間の間には、第 1 論理レベル（ $L_1$ ）で、カウント情報（ $CS$ ）が基準値（ $r_1$ ）を超過した正常駆動期間の間には、第 2 論理レベル（ $L_2$ ）で選択信号（ $SEL$ ）を発生する。

【0052】

20

マルチプレクサ 263 は、選択信号発生部 262 からの選択信号（ $SEL$ ）にตอบสนองして、マルチステップ共通電圧（ $V_{com\_Multi}$ ）と直流共通電圧（ $V_{com\_DC}$ ）とを選択的に出力することで、可変共通電圧（ $MV_{com}$ ）を発生する。

【0053】

これによって、可変共通電圧（ $MV_{com}$ ）は、図 10 に示されたように、選択信号（ $SEL$ ）が第 1 論理レベル（ $L_1$ ）で発生される第 1 期間（ $T_1$ ）の間は、直流共通電圧（ $V_{com\_DC}$ ）レベルで発生され、選択信号（ $SEL$ ）が第 2 論理レベル（ $L_2$ ）で発生される第 2 期間（ $T_2$ ）の間は、マルチステップ共通電圧（ $V_{com\_Multi}$ ）レベルで発生される。ここで、第 1 期間（ $T_1$ ）は、液晶モジュールの組み立てが完了した後、フリッカーに対する共通電圧の最適点セッティングのために必要となる期間として、通常初期化期間を意味する。一方、第 2 期間（ $T_2$ ）は、正常駆動期間を意味する。

30

【0054】

本願の実施の形態 2 によれば、共通電圧の最適点セッティングのための初期化期間（ $T_1$ ）には、可変共通電圧（ $MV_{com}$ ）のスウィング防止を通じて最適点セッティングを容易かつ正確に実施することができ、正常駆動期間（ $T_2$ ）には、可変共通電圧（ $MV_{com}$ ）の段階的スウィングを通じて、長期間の間液晶セルに印加される同一極性の直流電圧によるイオンの分極及び蓄積現象を防止することができる。

【0055】

実施の形態 3 .

図 11 ~ 図 13 は、本発明の実施の形態 3 に係る共通電圧加算器 16 を説明するための図である。

40

【0056】

図 11 を参照すれば、本発明の実施の形態 3 に係る共通電圧加算器 16 は、オプションピン接触情報（ $OPT$ ）にตอบสนองして、マルチステップ共通電圧（ $V_{com\_Multi}$ ）と、直流共通電圧（ $V_{com\_DC}$ ）とを選択的に出力するマルチプレクサ 361 を備える。

【0057】

オプションピン接触情報（ $OPT$ ）は、図 12 のように、タイミングコントローラ 11 に接続されたオプションピン（ $P$ ）が、使用者によるスイッチ（ $SW$ ）の切り替えによって高電位電圧源（ $VH$ ）に接続される場合には、第 1 論理レベル（ $L_1$ ）で、低電位電圧

50

源（V L）に接続される場合には、第2論理レベル（L 2）で発生される。使用者は、通常初期化期間中はオプションピン（P）を高電位電圧源（V H）に接続させて、正常駆動期間中はオプションピン（P）を低電位電圧源（V L）に接続させる。

#### 【0058】

マルチプレクサー361は、オプションピン接触情報（OPT）に応答して、マルチステップ共通電圧（V com\_\_Multi）と直流共通電圧（V com\_\_DC）とを選択的に出力することで、可変共通電圧（MV com）を発生する。

#### 【0059】

これによって、可変共通電圧（MV com）は、図13に示されたように、オプションピン接触情報（OPT）が第1論理レベル（L 1）で発生される第1期間（T 1）の間は、直流共通電圧（V com\_\_DC）レベルで発生され、選択信号（SEL）が第2論理レベル（L 2）で発生される第2期間（T 2）の間は、マルチステップ共通電圧（V com\_\_Multi）レベルで発生される。ここで、第1期間（T 1）は、液晶モジュールの組み立てが完了した後、フリッカーに対する共通電圧の最適点セッティングのために必要となる期間として、通常初期化期間を意味する。一方、第2期間（T 2）は、正常駆動期間を意味する。

10

#### 【0060】

本願の実施の形態3によれば、共通電圧の最適点セッティングのための初期化期間（T 1）には、可変共通電圧（MV com）のスウィング防止を通じて最適点セッティングを容易かつ正確に実施することができ、正常駆動期間（T 2）には、可変共通電圧（MV com）の段階的スウィングを通じて、長期間の間液晶セルに印加される同一極性の直流電圧によるイオンの分極及び蓄積現象を防止することができる。

20

#### 【0061】

図14は、ブラックガンマ基準電圧調整回路18を通じて発生されるブラック階調の可変ガンマ基準電圧（MGMA\_\_B）を示す図である。

#### 【0062】

図14を参照すれば、ブラック階調の可変ガンマ基準電圧（MGMA\_\_B）には、正極性可変ガンマ基準電圧（MGMA\_\_B（P））と負極性可変ガンマ基準電圧（MGMA\_\_B（N））とが含まれる。正極性可変ガンマ基準電圧（MGMA\_\_B（P））は、正極性ブラックガンマ基準電圧（GMA\_\_B（P））に加算される可変共通電圧（MV com）によって、第1期間（T 1）の間は、正極性ブラックガンマ基準電圧（GMA\_\_B（P））で維持されるが、一方、第2期間（T 2）の間は、可変共通電圧（MV com）のスウィング周期とステップ変化幅とに同期して、同一なスウィング周期及びステップ変化幅でそのレベルが順に可変される。また、負極性可変ガンマ基準電圧（MGMA\_\_B（N））は、負極性ブラックガンマ基準電圧（GMA\_\_B（N））に加算される可変共通電圧（MV com）によって、第1期間（T 1）の間は、負極性ブラックガンマ基準電圧（GMA\_\_B（N））で維持されるが、一方、第2期間（T 2）の間は、可変共通電圧（MV com）のスウィング周期とステップ変化幅とに同期して、同一なスウィング周期及びステップ変化幅でそのレベルが順に可変される。

30

このように、ブラック階調の可変ガンマ基準電圧（MGMA\_\_B）のレベルを、可変共通電圧（MV com）のスウィング周期とステップ変化幅とに同期させて可変させる理由は、可変共通電圧（MV com）のスウィング動作に起因する液晶セルの正極性ブラック電圧と負極性ブラック電圧との間のブラック輝度差を無くするためである。ここで、直流共通電圧（V com\_\_DC）レベルを基準として上下に順にスウィングする可変共通電圧（MV com）に対応して、ブラック階調の可変ガンマ基準電圧（MGMA\_\_B）が続いて同一なレベルで維持されると、液晶セルに印加される正極性ブラック電圧と負極性ブラック電圧との間にブラック輝度差が発生する。例えば、可変共通電圧（MV com）のレベルが直流共通電圧（V com\_\_DC）よりも高く維持される期間には、液晶セルに印加される正極性ブラック電圧が負極性ブラック電圧よりもさらに低い輝度を示すようになる一方、可変共通電圧（MV com）のレベルが直流共通電圧（V com\_\_DC）よりも低く

40

50

維持される期間には、液晶セルに印加される正極性ブラック電圧が負極性ブラック電圧よりもさらに高い輝度を示すようになる。正極性ブラック電圧と負極性ブラック電圧との間のブラック輝度差は、明暗比 (Contrast Ratio) を大きく低下させる要因になって、このようなサイドエフェクト (Side Effect) は、ブラック階調の可変ガンマ基準電圧 (MGMA<sub>B</sub>) のレベルを可変共通電圧 (MV<sub>com</sub>) のスウィング周期とステップ変化幅とに同期させて可変させることで解決される。一方、ブラック階調の可変ガンマ基準電圧 (MGMA<sub>B</sub>) のレベルを可変させることは、液晶セルに印加されるデータ電圧が大きいほど透過率または出力階調が低くなるノーマリーホワイトモード (Normally White Mode) に比べて、液晶セルに印加されるデータ電圧が大きいほど透過率または出力階調が高くなるノーマリーブラックモード (Normally Black Mode) でより効果的である。ノーマリーホワイトモードでは、ブラック階調のガンマ基準電圧のレベルを変動させれば、グレーまたはホワイト階調のガンマ基準電圧レベルまで大きく変動されるのに対して、ノーマリーブラックモードでは、ブラック階調のガンマ基準電圧のレベルを変動させても、グレーまたはホワイト階調のガンマ基準電圧レベルには大きく影響を与えないからである。

10

【図面の簡単な説明】

【0063】

【図1】一般的な液晶表示装置の画素の等価回路図である。

【図2】本発明の実施の形態1に係る液晶表示装置のブロック図である。

【図3】本発明の実施の形態1に係るマルチステップ共通電圧生成器を詳しく示す図である。

20

【図4】本発明の実施の形態1に係る制御クロックの波形図である。

【図5】本発明の実施の形態1に係る64段階のマルチステップを持って増減されるマルチステップ共通電圧を示す図である。

【図6】本発明の実施の形態1に係る共通電圧加算器を示す図である。

【図7】本発明の実施の形態1に係るデータチェック信号発生器を示す図である。

【図8】本発明の実施の形態1に係る可変共通電圧を示す図である。

【図9】本発明の実施の形態2に係る共通電圧加算器を示す図である。

【図10】本発明の実施の形態2に係る可変共通電圧を示す図である。

【図11】本発明の実施の形態3に係る共通電圧加算器を示す図である。

30

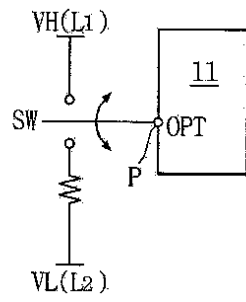
【図12】本発明の実施の形態3に係るタイミングコントローラに接続されたオプションピンを示す図である。

【図13】本発明の実施の形態3に係る可変共通電圧を示す図である。

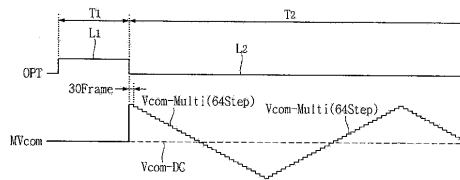
【図14】本発明の実施の形態1～3に係るブラックガンマ基準電圧調整回路を通じて発生されるブラック階調の可変ガンマ基準電圧を示す図である。



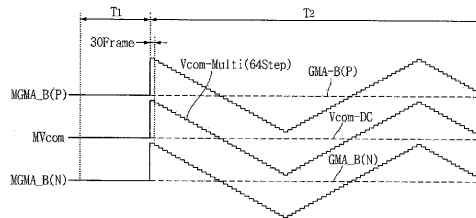
【図 1 2】



【図 1 3】



【図 1 4】



## フロントページの続き

|             |                      |            |
|-------------|----------------------|------------|
| (51)Int.Cl. | F I                  | テーマコード(参考) |
|             | G 0 9 G 3/20 6 1 2 E |            |
|             | G 0 9 G 3/20 6 4 1 Q |            |
|             | G 0 2 F 1/133 5 5 0  |            |

(72)発明者 ホンソン・ソン  
大韓民国、キョンプク、クミ - シ、クピョン - ドン 4 7 4 - 7、プヨン・アパートメント 8 0  
3 - 7 0 6

(72)発明者 ウンギ・ミン  
大韓民国、テグ、プク - グ、トンチョン - ドン 8 9 1、トンフワ・ゴールデン・ヴィル 1 0 3  
- 1 2 0 5

(72)発明者 ヨンギ・ソン  
大韓民国、キョンナム、ミリャン - シ、サヌエ - ミョン、タジユク - リ 1 5 6

(72)発明者 ソヨク・チャン  
大韓民国、テグ、プク - グ、トンチョン - ドン、ヨンナムセカンドタウン 1 0 3 - 9 0 2

F ターム(参考) 2H093 NA16 NA33 NA80 NC13 NC18 NC34 NC35 NC62 ND10 ND12  
ND35  
2H193 ZA04 ZC15 ZE31 ZF59  
5C006 AA01 AA22 AC21 AC25 AF13 AF44 BB16 BF02 BF22 BF24  
BF43 FA23 FA54  
5C080 AA10 BB05 CC03 DD03 DD06 EE19 GG08 JJ02 JJ03 JJ04

|                |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                |         |            |
|----------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶显示装置及其驱动方法                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                   |         |            |
| 公开(公告)号        | <a href="#">JP2010044351A</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  | 公开(公告)日 | 2010-02-25 |
| 申请号            | JP2008313600                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                   | 申请日     | 2008-12-09 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                       |         |            |
| 申请(专利权)人(译)    | Eruji显示有限公司                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    |         |            |
| [标]发明人         | ホンソンソン<br>ウンギミン<br>ヨンギソン<br>ソヨクチャン                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             |         |            |
| 发明人            | ホンソン・ソン<br>ウンギ・ミン<br>ヨンギ・ソン<br>ソヨク・チャン                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |         |            |
| IPC分类号         | G09G3/36 G09G3/20 G02F1/133                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    |         |            |
| CPC分类号         | G09G3/3655 G09G3/3614 G09G3/3696 G09G2320/0204 G09G2320/0247 G09G2320/0673                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                     |         |            |
| FI分类号          | G09G3/36 G09G3/20.621.B G09G3/20.624.D G09G3/20.623.C G09G3/20.611.D G09G3/20.612.E G09G3/20.641.Q G02F1/133.550                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                               |         |            |
| F-TERM分类号      | 2H093/NA16 2H093/NA33 2H093/NA80 2H093/NC13 2H093/NC18 2H093/NC34 2H093/NC35 2H093/NC62 2H093/ND10 2H093/ND12 2H093/ND35 2H193/ZA04 2H193/ZC15 2H193/ZE31 2H193/ZF59 5C006/AA01 5C006/AA22 5C006/AC21 5C006/AC25 5C006/AF13 5C006/AF44 5C006/BB16 5C006/BF02 5C006/BF22 5C006/BF24 5C006/BF43 5C006/FA23 5C006/FA54 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD03 5C080/DD06 5C080/EE19 5C080/GG08 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H193/ZA07 2H193/ZB07 2H193/ZC01 2H193/ZC25 2H193/ZD02 2H193/ZD12 2H193/ZD23 2H193/ZF03 2H193/ZF04 2H193/ZF13 2H193/ZF16 2H193/ZF17 2H193/ZF21 2H193/ZF31 2H193/ZF33 2H193/ZF34 2H193/ZJ20 2H193/ZP04 2H193/ZP13 2H193/ZP15 2H193/ZQ06 2H193/ZQ11 2H193/ZQ16 |         |            |
| 代理人(译)         | 英年古河<br>Kajinami秩序<br>上田俊一                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                     |         |            |
| 优先权            | 1020080078172 2008-08-08 KR                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    |         |            |
| 其他公开文献         | JP4850233B2                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                      |         |            |

#### 摘要(译)

要解决的问题：提供一种能够通过去除DC残留图像来提高显示质量的液晶显示装置及其驱动方法。根据本发明的液晶显示装置，包括表示由像素电极公共电极和数据电压的公共电压之间的电势差的灰度等级的液晶显示面板10被施加，一个恒定的水平公共电压调节电路15，黑色灰度伽马参考电压设定偏移电压垂直对称性的并以预定间隔的电压电平以产生一个可变公共电压逐步可变直流公共电压作为基准并且黑色伽马参考电压调节电路18，用于添加可变公共电压以产生可变伽马参考电压，该参考电压可参考黑色等级的伽马参考电压而变化，并且与可变公共电压同步变化。 .The 14

