

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2006-337961
(P2006-337961A)

(43) 公開日 平成18年12月14日(2006. 12. 14)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 621G	5C006
G02F 1/133 (2006.01)	G09G 3/20 612A	5C080
	G09G 3/20 621B	
	G09G 3/20 611E	
審査請求 未請求 請求項の数 23 O L (全 19 頁) 最終頁に続く		

(21) 出願番号	特願2005-166155 (P2005-166155)	(71) 出願人	302062931
(22) 出願日	平成17年6月6日 (2005. 6. 6)		NECエレクトロニクス株式会社
			神奈川県川崎市中原区下沼部 1 7 5 3 番地
		(74) 代理人	100102864
			弁理士 工藤 実
		(72) 発明者	藤倉 克之
			神奈川県川崎市中原区下沼部 1 7 5 3 番地
			NECエレクトロニクス株式会社内
		F ターム (参考)	2H093 NA31 NA51 NC01 NC11 NC12
			ND42 ND54 ND60 NE03
			5C006 AC25 AC26 AF42 AF43 AF69
			AF71 BB16 BC11 BF24 BF37
			BF42 BF49 FA16 FA23 FA41
			FA46 FA47 FA51
			5C080 AA10 BB05 DD06 DD22 DD26
			DD27 FF11 JJ02 JJ03 JJ04

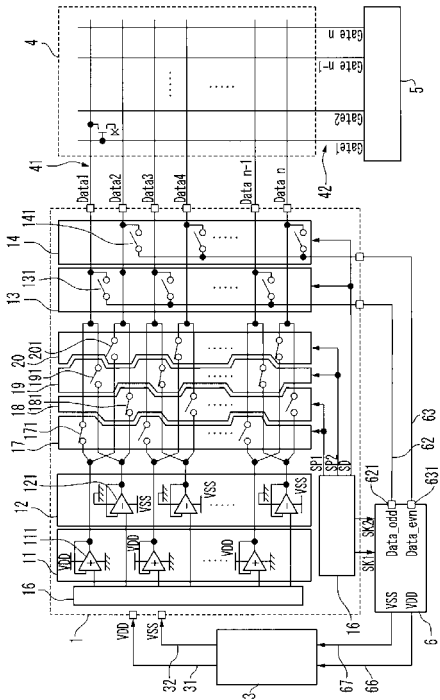
(54) 【発明の名称】 液晶パネルの駆動回路、表示装置及び液晶パネルの駆動方法

(57) 【要約】

【課題】 表示パネルにおけるデータライン間のフリッカーを低減し、且つ表示パネルにおける消費電力を小さくする。

【解決手段】 本発明による駆動回路は、液晶パネル4をドット反転駆動する駆動回路であって、液晶パネル4におけるデータ線群41の電位を反転駆動するデータドライバ1と、データ線群41の容量と共にLC共振回路を形成して容量の電力を回収するインダクタ61を備える電力回収回路6とを具備する。このような構成により、反転駆動されたデータ線群41の容量に蓄積された残留エネルギーを電力回収回路6によって回収することができる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

液晶パネルをドット反転駆動する駆動回路において、
前記液晶パネルにおけるデータ線群の電位を反転駆動するデータドライバと、
前記データ線群の容量と共に LC 共振回路を形成して前記容量の電力を回収するインダクタを備える電力回収回路とを具備する
液晶パネルの駆動回路。

【請求項 2】

請求項 1 に記載の液晶パネルの駆動回路において、
前記電力回収回路は、前記ドット反転駆動に利用する電力を前記データドライバに供給する電源回路を更に具備し、
前記電力回収回路は、前記インダクタで回収した電力の一部を、前記電源回路に帰還する
液晶パネルの駆動回路。 10

【請求項 3】

請求項 1 又は 2 に記載の液晶パネルの駆動回路において、
前記データ線群は、相互に隣接する第 1 のデータ線と第 2 のデータ線とを含み、
前記データドライバは、
前記第 1 のデータ線と前記第 2 のデータ線のうち一方の電位を、前記液晶パネルの対向電極の電位を基準として正極側に駆動する第 1 の駆動出力回路と、
前記第 1 のデータ線と前記第 2 のデータ線のうち他方の電位を、前記対向電極の電位を基準として負極側に駆動する第 2 の駆動出力回路とを備え、
前記第 1 の駆動出力回路及び第 2 の駆動出力回路は駆動極性に応じて駆動するデータ線を切り替える
液晶パネルの駆動回路。 20

【請求項 4】

請求項 3 に記載の液晶パネルの駆動回路において、
前記電力回収回路及び前記データドライバに接続するタイミング制御部を更に備え、
前記データドライバは、前記第 1 の駆動出力回路及び前記第 2 の駆動出力回路と、前記第 1 のデータ線及び前記第 2 のデータ線との間に設けられる極性切替スイッチ部を更に備え、
前記タイミング制御部は、前記極性切替スイッチ部の開閉を制御する第 1 の制御信号を出力し、
前記極性切替スイッチ部は、入力される前記第 1 の制御信号に基づき、前記第 1 のデータ線又は前記第 2 のデータ線のうちの一方と前記第 1 の駆動出力回路とを接続し、前記第 1 のデータ線又は前記第 2 のデータ線のうちの他方を前記第 2 の駆動出力回路と接続し、
前記第 1 の駆動出力回路は、接続した前記第 1 のデータ線又は前記第 2 のデータ線のうちの一方を正極側に駆動し、
前記第 2 の駆動出力回路は、接続した前記第 1 のデータ線又は前記第 2 のデータ線のうちの他方を負極側に駆動し、
前記極性切替スイッチ部は、入力される前記第 1 の制御信号に基づき、前記接続を切り替える
液晶パネルの駆動回路。 30 40

【請求項 5】

請求項 3 又は 4 に記載の液晶パネルの駆動回路において、
前記電力回収回路は、正極側に駆動したデータ線の電位が第 1 の初期電位となるまで、前記正極側に駆動したデータ線の電力を回収し、
負極側に駆動したデータ線の電位が第 2 の初期電位となるまで、前記負極側に駆動したデータ線の容量の電力を回収し、
前記第 1 の駆動出力回路は、前記第 1 の初期電位のデータ線を前記第 1 の初期電位から正極側に駆動し、 50

前記第 2 の駆動出力回路は、前記第 2 の初期電位のデータ線を前記第 2 の初期電位から負極側に駆動する

液晶パネルの駆動回路。

【請求項 6】

請求項 5 に記載の液晶パネルの駆動回路において、

前記電力回収回路は、前記インダクタの両端と接続し、前記第 1 の初期電圧及び前記第 2 の初期電圧を決定する第 1 の回収制御回路を更に備え、
前記回収制御回路と前記インダクタとの間に正負両方向のフライホイール電流が流れる
液晶パネルの駆動回路。

【請求項 7】

請求項 6 に記載の液晶パネルの駆動回路において

前記第 1 の回収制御回路は、前記回収を開始する際、前記データ線群の駆動極性に応じて前記フライホイール電流の電流方向を切り替える回収制御スイッチ部を備える
液晶パネルの駆動回路。

【請求項 8】

請求項 6 又は 7 に記載の液晶パネルの駆動方法において、

前記電力回収回路は、前記回収の際に前記データ線群と前記インダクタとの間の接続を切り離す個別データ線スイッチ部を更に備え、
前記データ線群から分離した前記インダクタと前記第 1 の回収制御回路との間において前記フライホイール電流が流れる
液晶パネルの駆動回路。

【請求項 9】

請求項 8 に記載の液晶パネルの駆動回路において、

前記回収制御スイッチ部は、前記個別データスイッチ部が前記データ線群と前記インダクタとの間の接続を切り離した後に、前記フライホイール電流を遮断し、
前記電力回収回路は、前記フライホイール電流を遮断した時の前記インダクタの両端の電圧の一部を前記電源回路に帰還する第 2 の回収制御回路を更に具備する
液晶パネルの駆動回路。

【請求項 10】

請求項 9 に記載の液晶パネルの駆動回路において、

前記第 2 の回収制御回路は、前記フライホイール電流を、前記電源回路の正極側電源に回収する第 1 の回収回路と、負極側電源に回収する第 2 の回収回路とを備える
液晶パネルの駆動回路。

【請求項 11】

請求項 10 に記載の液晶パネルの駆動回路において、

前記第 1 のデータ線は第 1 のノードを介して前記インダクタの一端に接続し、
前記第 2 のデータ線は第 2 のノードを介して前記インダクタの他端に接続し、
前記回収制御スイッチは、前記第 1 のノードと前記第 2 のノードとの間に設けられ、
前記第 1 の回収制御回路は、
アノードが前記回収制御スイッチ部に接続する第 1 の回収制御ダイオードと、
カソードが前記回収制御スイッチ部に接続する第 2 の回収制御ダイオードとを更に備え

、
前記タイミング制御部は、前記回収制御スイッチ部の開閉を制御する第 2 の制御信号を前記回収制御スイッチ部に出力し、

前記回収制御スイッチ部は、入力される第 2 の制御信号に基づき、前記第 1 のデータ線と前記第 1 の回収制御ダイオード、及び前記第 2 のデータ線と前記第 2 の回収制御ダイオードとの接続と、前記第 2 のデータ線と前記第 1 の回収制御ダイオード及び前記第 1 のデータ線と前記第 2 の回収制御ダイオードとの接続のどちらかを選択して接続する
液晶パネルの駆動回路。

【請求項 12】

10

20

30

40

50

請求項 1 1 に記載の液晶パネルの駆動回路において、

前記第 1 の回収回路は、

前記第 1 のノードと、前記液晶パネルの正極側電源との間に設けられた第 3 の回収制御ダイオードと、

前記第 2 のノードと、前記液晶パネルの正極側電源との間に設けられた第 5 の回収制御ダイオードとを備え、

前記第 2 の回収回路は、

前記第 2 のノードと、前記液晶パネルの負極側電源との間に設けられた第 4 の回収制御ダイオードと、

前記第 1 のノードと、前記液晶パネルの負極側電源との間に設けられた第 6 の回収制御ダイオードとを備え、

前記データドライバが前記データ線群を駆動する際、前記タイミング制御部から入力される第 3 の制御信号に応じて、前記データドライバと前記データ線群との接続は切断され、

前記第 3 の回収制御ダイオードは、前記第 1 のノードにおける電力の一部を正極側電源に放出し、

前記第 4 の回収制御ダイオードは、前記第 2 のノードにおける電力の一部を負極側電源に放出し、

前記第 5 の回収制御ダイオードは、前記第 2 のノードにおける電力の一部を正極側電源に放出し、

前記第 6 の回収制御ダイオードは、前記第 1 のノードにおける電力の一部を負極側電源に放出する

液晶パネルの駆動回路。

【請求項 1 3】

請求項 1 から 1 2 いずれか 1 項に記載の液晶パネルの駆動回路と、

前記液晶パネルとを具備する

表示装置。

【請求項 1 4】

液晶パネルをドット反転駆動する駆動方法であって、

(1) 駆動出力回路が前記液晶パネルのデータ線群を反転駆動するステップと、

(2) 前記駆動出力回路を電力回収回路から切り離すステップと、

(3) 前記データ線群の容量と、前記電力回収回路内のインダクタとを接続して、LC 共振回路を形成し、前記容量の電力を回収するステップとを具備する

液晶パネルの駆動方法。

【請求項 1 5】

請求項 1 4 に記載の液晶パネルの駆動方法において、

前記ステップ (3) は、前記電力回収回路が、前記インダクタで回収した電力の一部を、前記ドット反転駆動に利用する電力を供給する電源回路に帰還するステップを備える

液晶パネルの駆動方法。

【請求項 1 6】

請求項 1 4 又は 1 5 に記載の液晶パネルの駆動方法において、

前記ステップ (1) は、

相互に隣接する第 1 のデータ線と前記第 2 のデータ線のうち一方の電位を、前記液晶パネルの対向電極の電位を基準として正極側に駆動するステップと、

前記第 1 のデータ線と前記第 2 のデータ線のうち他方の電位を、前記対向電極の電位を基準として負極側に駆動するステップと、

駆動極性に応じて前記駆動するデータ線を切り替えるステップとを備える

液晶パネルの駆動方法。

【請求項 1 7】

請求項 1 4 から 1 6 いずれか 1 項に記載の液晶パネルの駆動方法において、

前記ステップ (3) は、

10

20

30

40

50

正極側に駆動したデータ線の電位が第 1 の初期電位となるまで前記正極側に駆動したデータ線の電力を回収するステップと、
負極側に駆動したデータ線の電位が第 2 の初期電位となるまで前記負極側に駆動したデータ線の容量の電力を回収するステップとを備え、
前記ステップ (1) は、
前記第 1 の初期電位のデータ線を前記第 1 の初期電位から正極側に駆動するステップと、
前記第 2 の初期電位のデータ線を前記第 2 の初期電位から負極側に駆動するステップとを備える

液晶パネルの駆動方法。

【請求項 18】

10

請求項 17 に記載の液晶パネルの駆動方法において、
前記ステップ (3) は、
前記インダクタによるフライホイール電流を前記インダクタの両端と接続し、前記第 1 の初期電位及び第 2 の初期電位を決める第 1 の回収制御回路に流すステップと、
前記フライホイール電流の向きを前記データ線の駆動極性に応じて変更するステップとを備える

液晶パネルの駆動方法。

【請求項 19】

20

請求項 18 に記載の液晶パネルの駆動方法において、
前記ステップ (3) は、
前記データ線群と前記インダクタとの間の接続を切り離すステップと、
前記データ線群から分離したインダクタから前記フライホイール電流を流すステップとを備える

液晶パネルの駆動方法。

【請求項 20】

請求項 18 又は 19 に記載の液晶パネルの駆動方法において、
前記ステップ (3) は、
前記データ線群と前記インダクタとの間の接続を切り離した後に、前記フライホイール電流を遮断するステップと、
前記フライホイール電流を遮断した時の前記インダクタの両端の電圧の一部を前記電源回路に帰還するステップを備える

30

液晶パネルの駆動方法。

【請求項 21】

請求項 18 から 20 いずれか 1 項に記載の液晶パネルの駆動方法において、
前記ステップ (3) は、
前記フライホイール電流を、前記液晶パネルの正極側電源に回収するステップと、
前記フライホイール電流を、前記液晶パネルの負極側電源に回収するステップとを備える
液晶パネルの駆動方法。

【請求項 22】

40

請求項 21 に記載の液晶パネルの駆動方法において、
前記ステップ (3) は、
前記第 1 のデータ線が、第 1 のノードを介して前記インダクタの一端に接続するステップと、
前記第 2 のデータ線が、第 2 のノードを介して前記インダクタの他端に接続するステップと、

前記第 1 のノードと前記第 2 のノードとの間に設けられた回収制御スイッチ部が、前記第 1 のデータ線と第 1 の回収制御ダイオード、及び前記第 2 のデータ線と前記第 2 の回収制御ダイオードとの接続と、前記 2 のデータ線と前記第 1 の回収制御ダイオード及び前記第 1 のデータ線と前記第 2 の回収制御ダイオードとの接続のどちらかを選択して接続するステップとを備える

50

液晶パネルの駆動方法。

【請求項 2 3】

請求項 2 2 に記載の液晶パネルの駆動方法において、

前記第 1 のノードと前記第 1 のデータ線との接続を切断するステップと、

前記第 2 のノードと前記第 2 のデータ線との接続を切断するステップとを備え、

前記ステップ (3) は、

前記第 1 のノードと、前記液晶パネルの正極側電源との間に設けられた第 3 の回収制御ダイオードが、前記第 1 のノードにおける電力の一部を正極側電源に放出し、

前記第 2 のノードと、前記液晶パネルの負極側電源との間に設けられた第 4 の回収制御ダイオードが、前記第 2 のノードにおける電力の一部を負極側電源に放出するステップと

10

、
前記第 2 のノードと、前記液晶パネルの正極側電源との間に設けられた第 5 の回収制御ダイオードが、前記第 2 のノードにおける電力の一部を正極側電源に放出するステップと

、
前記第 1 のノードと、前記液晶パネルの負極側電源との間に設けられた第 6 の回収制御ダイオードが、前記第 1 のノードにおける電力の一部を負極側電源に放出するステップとを備える

液晶パネルの駆動方法。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、駆動回路及びそれを用いた表示装置に関し、特に液晶パネルに対してドット反転駆動する駆動回路、表示装置及び駆動方法に関する。

【背景技術】

【0002】

液晶パネルを駆動するには、信頼性向上のため 1 フレーム毎に極性の反転した電圧を液晶に与える、交流駆動方法をとる。特にアクティブマトリックス駆動のアクティブ素子を利用した液晶パネルに用いられ、極性反転駆動を伴う駆動方式には、フリッカーの発生を防ぐために、1 ゲート信号線毎にデータ信号線に書き込む電圧を同一の極性で反転するゲートライン反転 (COM 反転) 駆動や、1 データ信号線毎に極性反転した電圧を書き込むデータライン反転駆動、そして、水平・垂直方向に 1 画素単位で極性の反転した電圧を書き込むドット反転駆動がある。

30

【0003】

ライン反転駆動は、COM 電極 (対向電極) の電位 V_{com} を反転させることで、ビデオ電圧の電圧振幅をドット反転駆動の約 2 分の 1 にでき、消費電力を抑えることができる。しかしながら、横方向に同極が並ぶことになり、周波数を下げた場合に横線としてフリッカーが現れやすくなる。一方、ドット反転駆動は、 V_{com} を一定にし、液晶パネルの画素毎にビデオ電圧としてプラス極/マイナス極に別々の電圧をかける。このため、反転駆動に伴うフリッカーが全ての隣接画素間で相殺され、フリッカーノイズ (ちらつき) に強く、視覚的に最も高画質となる。

40

【0004】

表示パネルの駆動回路において、表示パネルの駆動電力の一部を回収する電力回収回路を設け、消費電力を低減する技術が開示されている。

【0005】

特開 2000-181405 号公報では、LC 共振回路を利用して PDP のアドレス電極の電力を回収する電力回収回路を備える表示パネルの駆動方法が開示されている (特許文献 1 参照)。特開 2000-181405 号公報には、駆動電源に対する負荷に付随する静電容量と、このインダクタンス素子との共振によって静電容量の充電に関わる電力の回収及び再利用をする表示パネルの駆動方法において、直列に接続された n 個 ($n \geq 2$) のインダクタンス素子と、これらのインダクタンス素子のうち m 個 ($1 \leq m \leq n$) に 1 対

50

1 の割り振りで並列に接続された計 m 個のスイッチング素子とを有した回収回路を用い、負荷の増減に応じて電力の回収効率を一定化するように回収回路のインダクタンスを変更する技術が記載されている。

【0006】

又、LC 共振回路によってデータラインの電荷を回収する電荷回収回路を備えるデータライン駆動回路が、特開 2000-172231 号公報に開示されている（特許文献 2 参照）。特開 2000-172231 号公報には、データをサンプリングするサンプル／ホールド回路と、サンプリングしたデータを出力回路に伝えるリード／ライト回路と、電源に接続し、このデータを増幅して液晶パネルへ伝える出力回路と、列ラインの接続の切り替えパネル電荷を回収する電荷回収回路を備え、出力回路の電圧供給配線を電荷供給と電荷回収とに共有し、前記配線は前記電源と電荷回収経路とを切り替える電荷回収回路に接続したことを特徴とするマトリックスディスプレイのデータライン駆動回路が記載されている。

10

【特許文献 1】特開 2000-181405 号公報

【特許文献 2】特開 2000-172231 号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

ドット反転駆動方式では、フリッカーを抑制でき高画質な液晶パネルを実現できるが、Vcom を一定にするため、駆動電圧の振幅が大きくなる（例えば、液晶駆動電圧の 2 倍）。このため、液晶表示装置全体における消費電力が増大する。又、データドライバにおける出力回路の耐圧も COM 反転駆動の場合の約 2 倍必要となり、より高耐圧な IC 製造プロセスが必要となる。従って、ドライバ IC チップ面積が大きくなり、ドライバ IC コストが上昇してしまう。

20

【課題を解決するための手段】

【0008】

以下に、[発明を実施するための最良の形態] で使用される番号・符号を括弧付きで用いて、[課題を解決するための手段] を説明する。この番号・符号は、[特許請求の範囲] の記載と [発明を実施するための最良の形態] の記載との対応関係を明らかにするために付加されたものであるが、[特許請求の範囲] に記載されている発明の技術的範囲の解釈に用いてはならない。

30

【0009】

以上のような課題を解決するため、本発明による駆動回路は、液晶パネル (4) をドット反転駆動する駆動回路であって、液晶パネル (4) におけるデータ線群 (41) の電位を反転駆動するデータドライバ (1) と、データ線群 (41) の容量 (411、412) と共に LC 共振回路を形成して容量 (411、412) の電力を回収するインダクタ (61) を備える電力回収回路 (6) とを具備する。本発明による駆動回路は、ドット反転駆動方式を採用し、反転駆動されたデータ線群 (41) の容量 (411、412) に蓄積された残留エネルギーを電力回収回路 (6) によって回収することができる。

【0010】

又、本発明による電力回収回路 (6) は、ドット反転駆動に利用する電力をデータドライバ (1) に供給する電源回路 (3) を更に具備し、電力回収回路 (6) は、インダクタ (61) で回収した電力の一部を、この電源回路 (3) に帰還する。

40

【0011】

データ線群 (41) は、相互に隣接する第 1 のデータ線 (413) と第 2 のデータ線 (414) とを含み、データドライバ (1) は、第 1 のデータ線 (413) と第 2 のデータ線 (414) のうち一方の電位を、液晶パネル (4) の対向電極の電位 (Vcom) を基準として正極側に駆動する第 1 の駆動出力回路 (11) と、第 1 のデータ線 (413) と第 2 のデータ線 (414) のうち他方の電位を、対向電極 (Vcom) の電位を基準として負極側に駆動する第 2 の駆動出力回路 (12) とを備える。

50

【0012】

第1の駆動出力回路(11)及び第2の駆動出力回路(12)は、駆動極性に応じて駆動するデータ線(413、414)を切り替え、隣接するデータ線を反転駆動する。

【0013】

本発明による電力回収回路は、電力回収回路(6)及びデータドライバ(1)に接続するタイミング制御部(16)を更に備えることが好ましい。本発明に係るデータドライバ(1)は、第1の駆動出力回路(11)及び第2の駆動出力回路(12)と、第1のデータ線(413)及び第2のデータ線(414)との間に設けられる極性切替スイッチ部(17、18、19、20)とを更に備えることが好ましい。タイミング制御部(16)は極性切替スイッチ部(17、18、19、20)の開閉を制御する第1の制御信号(SP1、SP2)を出力する。 10

【0014】

極性切替スイッチ部(17、18、19、20)は、入力される第1の制御信号(SP1、SP2)に基づき、第1のデータ線(413)又は第2のデータ線(414)のうちの一方と第1の駆動出力回路(11)とを接続し、第1のデータ線(413)又は第2のデータ線(414)のうちの他方を第2の駆動出力回路(12)と接続する。第1の駆動出力回路(11)は、接続した第1のデータ線(413)又は第2のデータ線(414)のうちの一方を正極側に駆動し、第2の駆動出力回路(12)は、接続した第1のデータ線(413)又は第2のデータ線(414)のうちの他方を負極側に駆動する。極性切替スイッチ部(17、18、19、20)は、第1の制御信号(SP1、SP2)に基づき 20 駆動出力回路(11、12)とデータ線(413、414)との間の接続を切り替える。これにより、隣接するデータ線を正極側と負極側に反転駆動することができる。

【0015】

電力回収回路(6)は、正極側又は負極側に駆動したデータ線群(41)の電位が所定の値を超えないように、容量(411、412)の電力を回収する。データ線群(41)の電位を所定の値以上又は以下にしないことで、駆動出力回路(11、12)の動作電圧範囲、耐圧範囲内に、データ線群(41)の初期電位を設定することができる。

【0016】

電力回収回路(6)は、好ましくは、正極側に駆動したデータ線の電位が第1の初期電位(VF)となるまで、正極側に駆動したデータ線の電力を回収し、負極側に駆動したデータ線の電位が第2の初期電位(-VF)となるまで、負極側に駆動したデータ線の容量の電力を回収する。次に、第1の駆動出力回路(11)は、第1の初期電位(VF)のデータ線を第1の初期電位(VF)から正極側に駆動し、第2の駆動出力回路(12)は、第2の初期電位(-VF)のデータ線を第2の初期電位(-VF)から負極側に駆動する。 30

【0017】

本発明に係る電力回収回路(6)は、インダクタ(61)の両端(62、63)と接続し、第1の初期電位(VF)及び第2の初期電位(-VF)を決める第1の回収制御回路(641、642、643、644、655、656)を更に備え、第1の回収制御回路(641、642、643、644、655、656)とインダクタとの間に正負両方向 40 のフライホイール電流が流れる。第1の回収制御回路(641、642、643、644、655、656)にフライホイール電流が流れることで、インダクタ(61)の両端(621、631)の電圧は、第1の回収制御回路(641、642、643、644、655、656)によって決められる第1の初期電位(VF)又は第2の初期電位(-VF)となる。

【0018】

第1の回収制御回路(641、642、643、644、655、656)は、データ線群(41)の容量における電力の回収を開始する際、データ線群(41)の駆動極性に応じてフライホイール電流の電流方向を切り替える回収制御スイッチ部(641、642、643、644)を備えるのが好ましい。 50

【0019】

電力回収回路(6)は、回収の際にデータ線群(41)とインダクタ(61)との間の接続を切り離す個別データ線スイッチ部(13、14)を更に備え、個別データ線スイッチ部(13、14)によってデータ線群(41)から分離したインダクタ(61)と第1の回収制御回路(641、642、643、644、655、656)との間においてフライホイール電流が流れることが好ましい。

【0020】

又、回収制御スイッチ部(13、14)は、個別データスイッチ部(13、14)がデータ線群(41)とインダクタ(61)との間の接続を切り離した後に、フライホイール電流を遮断することが好ましい。電力回収回路(6)は、フライホイール電流を遮断した時のインダクタ(61)の両端(621、631)の電圧の一部を電源回路(3)に帰還する第2の回収制御回路(651、652、653、654)を更に具備することが好ましい。

10

【0021】

第2の回収制御回路(651、652、653、654)は、フライホイール電流を、電源回路(3)の正極側電源(VDD)に回収する第1の回収回路(651、653)と、負極側電源(VSS)に回収する第2の回収回路(652、654)とを備えることが好ましい。

【0022】

本発明による駆動回路は、第1のデータ線(413)が第1のノード(621)を介してインダクタ(61)の一端に接続し、第2のデータ線(414)が第2のノード(631)を介してインダクタ(61)の他端に接続している駆動回路において、回収制御スイッチ(641、642、643、644)は、第1のノード(621)と第2のノード(631)との間に設けられ、第1の回収制御回路は、第1のノード(621)と、第2のノード(631)との間に設けられた回収制御スイッチ部(641、642、643、644)と、アノードが回収制御スイッチ部(641、642、643、644)に接続する第1の回収制御ダイオード(655)と、カソードが回収制御スイッチ部(641、642、643、644)に接続する第2の回収制御ダイオード(656)とを備える。

20

【0023】

タイミング制御部(16)は、回収制御スイッチ部(641、642、643、644)の開閉を制御する第2の制御信号(SK1、SK2)を回収制御スイッチ部(641、642、643、644)に出力する。回収制御スイッチ部(641、642、643、644)は、入力される第2の制御信号(SK1、SK2)に基づき、第1のデータ線(413)と第1の回収制御ダイオード(655)、及び第2のデータ線(414)と第2の回収制御ダイオード(656)との接続と、第2のデータ線(414)と第1の回収制御ダイオード(655)、及び第1のデータ線(413)と第2の回収制御ダイオード(656)との接続のどちらかを選択する。

30

【0024】

インダクタ(61)を経由して第1のデータ線(413)側から第2のデータ線(414)側(又はその逆向き)に流れる回収電流(IL)は、第1のデータ線(413)側と第1のデータ線(414)側の電位が等しくなっても、インダクタ(61)の作用によりさらに流れ続けようとする。ここで、第1及び第2の回収制御ダイオード(655、656)がデータ線(413、414)に接続されているため、第2の回収制御ダイオード(656)→インダクタ(61)→回収制御ダイオード(655)の向きの電流経路(又は逆向き)でフライホイール電流が流れるため、ノード(621)、及びノード(631)の電位は、回収制御ダイオード(655、656)の順方向電圧VF1を超えることはなく、駆動出力回路の駆動電圧の初期値を、 $-VF1$ (逆向きの場合は $+VF1$)とすることができる。第1の駆動出力回路(11)、及び第2の駆動出力回路(12)は、それぞれ0Vから正極側へ、及び0Vから負極側への駆動能力、及び耐圧しかもたないため、初期電位の設定により、極性反転後の初期電位をそれぞれの駆動出力回路(11、12)の

40

50

駆動能力、及び耐圧範囲内とすることができる。

【0025】

又、電力回収回路は、第1のノード(621)と、液晶パネル(4)の正極側電源(VDD)との間に設けられた第3の回収制御ダイオード(651)と、第2のノード(631)と、液晶パネル(4)の負極側電源(VSS)との間に設けられた第4の回収制御ダイオード(654)と、第2のノード(631)と、液晶パネル(4)の正極側電源(VDD)との間に設けられた第5の回収制御ダイオード(653)と、第1のノード(621)と、液晶パネル(4)の負極側電源(VSS)との間に設けられた第6の回収制御ダイオード(652)とを更に備える。

【0026】

データドライバ(1)がデータ線群(41)を駆動する際、タイミング制御部(16)から入力される第3の制御信号(SD)に応じて、データドライバ(1)とデータ線群(41)との接続は切断され、第3の回収制御ダイオード(651)は、第1のノード(621)における電力の一部を正極側電源(VDD)に放出し、第4の回収制御ダイオード(654)は、第2のノード(631)における電力の一部を負極側電源(VSS)に放出し、第5の回収制御ダイオード(653)は、第2のノード(631)における電力の一部を正極側電源(VDD)に放出し、第6の回収制御ダイオード(652)は、第1のノード(621)における電力の一部を負極側電源(VSS)に放出する。このような構成により、フライホイール電流が遮断される際にインダクタ(61)の両端に発生する電位差、すなわち、インダクタ(61)の両端に残る残留エネルギーの一部を駆動電源に帰還

10

20

【発明の効果】

【0027】

本発明による駆動回路及び表示装置によれば、良好なフリッカー低減効果を有し、且つ表示パネルにおける消費電力を小さくできる。

【0028】

又、駆動回路のドライバICチップ面積を縮小でき、ドライバICの製造コストを低減できる。

【発明を実施するための最良の形態】

【0029】

以下、添付図面を参照して、本発明による駆動回路及び表示装置の実施の形態が説明される。本実施の形態では、表示装置として液晶ディスプレイを一例に説明される。以下では、同一及び相当部分には同一符号を付して説明される。

30

【0030】

(実施の形態における構成)

図1は、本発明による表示装置の構成図である。

表示装置は、データドライバ1、電源回路3、LCDパネル4、ゲートドライバ5、電力回収回路6とを備える。LCDパネル4にはデータ線群41、及びゲート線群42がマトリクス状に形成され、データ線群41にはデータドライバ1が、ゲート線群42にはゲートドライバ5が接続される。データドライバ1には電力回収回路6、及び電源回路3が

40

【0031】

データドライバ1は、n個の正極駆動アンプ111を含む正極駆動アンプ群11、n個の負極駆動アンプ121を含む負極駆動アンプ群12、m個の極性切替スイッチ171を含む極性切替スイッチ群17、m個の極性切替スイッチ181を含む極性切替スイッチ群18、m個の極性切替スイッチ191を含む極性切替スイッチ群19、極性切替スイッチ群20、m個の個別データスイッチ131を含む個別データ線スイッチ群13、m個の個別データスイッチ141を含む個別データ線スイッチ群14、階調出力回路15、及びタイミング制御部16とを備える(ただし、nは偶数、 $m = n / 2$ とする)。

50

【0032】

データ線群41は、奇数データ線群413（奇数データ線Data1、3、…、n-1）と偶数データ線群414（偶数データ線Data2、4、…、n）とを含む。奇数データ線群413は極性切替スイッチ群17を介して正極駆動アンプ群11に、又極性切替スイッチ群19を介して負極駆動アンプ群12に接続される。一方、偶数データ線群414は極性切替スイッチ群20を介して正極駆動アンプ群11に、又極性切替スイッチ群18を介して負極駆動アンプ群12に接続される。

すなわち、奇数データ線Data1、3、…、n-1はそれぞれ、極性切替スイッチ171を介して、正極駆動アンプ111に接続され、極性切替スイッチ191を介して、負極駆動アンプ121に接続される。又、偶数データ線Data2、4、…、nはそれぞれ、極性切替スイッチ201を介して正極駆動アンプ111に接続され、極性切替スイッチ181を介して負極駆動アンプ121に接続される。

10

【0033】

又、個別データ線スイッチ群13の個別データスイッチ131のそれぞれの一端は、奇数データ線Data1、3、…、n-1のそれぞれに接続され、他端は電力回収線62を介して電力回収回路6のData_odd端子621に共通接続される。同様に、個別データ線スイッチ群14の個別データスイッチ141のそれぞれの一端は、偶数データ線Data2、4、…、nのそれぞれに接続され、他端は電力回収線63を介して電力回収回路6のData_even端子631に共通接続される。

【0034】

階調出力回路15はLCDパネル4の表示特性に応じてガンマ補正された階調電圧を出力する。このとき、データ線1本おきに正極性側階調電圧及び負極性側階調電圧をそれぞれ出力し、それを各々正極駆動アンプ群11、及び負極駆動アンプ群12の入力端子に印加する。

20

【0035】

タイミング制御部16は、図示しないCPUから入力される信号に基づき、ゲートドライバ5と同期してデータドライバ1内部に対して制御信号SP1、SP2、及びSDを出力し、電力回収回路6に対して制御信号SK1、SK2を出力する。極性切替スイッチ群17及び18は、入力される制御信号SP1によって「on」、「off」が制御される。極性切替スイッチ群19及び20は、入力される制御信号SP2によって「on」、「off」が制御される。又、個別データスイッチ群13及び14は、入力される制御信号SDによって「on」、「off」が制御される。これにより、駆動するアンプ群は制御される。1ゲート線もしくは複数ゲート線毎に隣接するデータ線単位でLCDパネル4のドット反転駆動する。

30

【0036】

電源回路3は、電源線31及び電源線32を介してデータドライバ1に接続され、データドライバ1に対し、電源線31を介して正極側電源VDDを供給し、電源線32を介して負極側電源VSSを供給する。正極側電源VDD及び負極側電源VSSはデータドライバICの外部電源であり、一般に図示しないレギュレータで電圧制御された電源が用いられる。ゲートドライバ5は、図示しないコントローラからの信号によるタイミングで、ゲート線群42のゲート線Gate1~nを選択的に駆動する。

40

【0037】

図2を参照して、本発明による電力回収回路6の実施の形態における構成が説明される。電力回収回路6は、インダクタ61、Data_odd端子621、Data_even端子631、回収制御スイッチ641~644、回収制御ダイオード651~654、回収制御ダイオード655及び656を備える。回収制御スイッチ641及び643は、入力される制御信号SK1によって「on」、「off」が制御され、回収制御スイッチ642及び644は入力される制御信号SK2によって「on」、「off」が制御される。ここで、LCDパネル4における奇数データ線群413の全ての合計負荷容量を、奇数側データ線容量411、偶数データ線414の全ての合計負荷容量を偶数側データ線容量

50

4 1 2 とする。

【0038】

Data__odd 端子 6 2 1 には、電力回収回路 6 のインダクタ 6 1 の一端、回収制御ダイオード 6 5 1 のアノード電極及び回収制御ダイオード 6 5 2 のカソード電極、回収制御スイッチ 6 4 1 及び回収制御スイッチ 6 4 2 の一端が接続される。又、Data__even 端子 6 3 1 には、電力回収回路 6 のインダクタ 6 1 の他端、回収制御ダイオード 6 5 3 のアノード電極及びダイオード 6 5 4 のカソード電極、回収制御スイッチ 6 4 3 及び回収制御スイッチ 6 4 4 の一端が接続される。

これにより、電力回収回路 6 のインダクタ 6 1 の一端は、Data__odd 端子 6 2 1 及び電力回収線 6 2 を介して、データドライバ 1 の個別データ線スイッチ群 1 3 に接続される。又、インダクタ 6 1 の他端は、Data__even 端子 6 3 1 及び電力回収線 6 3 1 を介して、データドライバ 1 の個別データ線スイッチ群 1 4 に接続される。

又、電力回収線 6 2 は Data__odd 端子 6 3 1 を介して回収制御スイッチ 6 4 1 及び回収制御スイッチ 6 4 2 の一端に接続され、電力回収線 6 3 は Data__even 端子 6 4 1 を介して回収制御スイッチ 6 4 3 及び回収制御スイッチ 6 4 4 の一端に接続される。

一方、回収制御スイッチ 6 4 1 及び回収制御スイッチ 6 4 3 の他端は回収制御ダイオード 6 5 5 のアノード電極に共通接続される。又、回収制御スイッチ 6 4 2 及び回収制御スイッチ 6 4 4 の他端は回収制御ダイオード 6 5 6 のカソード電極に共通接続される。ここで、回収制御ダイオード 6 5 5 のカソード電極及び回収制御ダイオード 6 5 6 のアノードは GND に接続される。

電力回収線 6 2 は Data__odd 端子 6 2 1 を介して回収制御ダイオード 6 5 1 及び回収制御ダイオード 6 5 3 のアノード電極に接続され、電力回収線 6 3 は Data__even 端子 6 3 1 を介して回収制御ダイオード 6 5 2 及び回収制御ダイオード 6 5 4 のカソード電極に接続される。ここで、回収制御ダイオード 6 5 1 及び回収制御ダイオード 6 5 3 のカソード電極は正極性電源 VDD に、回収制御ダイオード 6 5 2 及び回収制御ダイオード 6 5 4 のアノード電極は負極性電源 VSS にそれぞれ接続される。尚、ここで用いられる回収制御ダイオード 6 5 1、6 5 2、6 5 3、6 5 4、6 5 5、6 5 6 は、回収動作時のエネルギー損失を小さくするため、ショットキバリア・ダイオードなどのように順方向電圧 VF の小さいものが好ましい。

【0039】

図 3 は、本発明に係る正極駆動アンプ 1 1 1 の構成図である。図 4 は、本発明に係る負極駆動アンプ 1 2 1 の構成である。図 3 を参照して、正極駆動アンプ 1 1 1 は、前段増幅回路 1 1 1 3 及び、出力段により構成され、出力段は出力トランジスタ 1 1 1 1 及び定電流源負荷 1 1 1 2 により構成される。そして、出力トランジスタ 1 1 1 1 は正極側電源 VDD に接続される P チャネル型トランジスタであり、定電流源負荷 1 1 1 2 の電流出力側電極は GND に接続される。図 4 を参照して、負極駆動アンプ 1 2 1 は、前段増幅回路 1 2 1 3 及び、出力段により構成され、出力段は出力トランジスタ 1 2 1 1 及び定電流源負荷 1 2 1 2 により構成される。そして、出力トランジスタ 1 2 1 2 は負極性電源 VSS に接続される N チャネル型トランジスタであり、定電流源負荷 1 2 1 1 の電流入力側電極は GND に接続される。

【0040】

(実施の形態における動作)

図 5 は、本発明による駆動回路におけるタイミングチャートである。図 5 を参照して、ドライバ 1 に入力される制御信号 SD、SP1 及び SP2、電力回収回路 6 に入力される制御信号 SK1 及び SK2、回収電流 IL のタイミングチャートと、奇数データ線群 4 1 3 及び偶数データ線群 4 1 4 の駆動状態、奇数データ線群 4 1 3 の駆動電圧 VDo 及び偶数データ容量線群 4 1 4 の駆動電圧 VDe が示される。ここでは、ドット反転駆動の動作に従って、奇数側データ線容量群 4 1 1 の駆動状態が負から正に変化し、再び負に戻る場合について、期間 1 から 8 までについて説明される。尚、このとき偶数側データ線容量群 4 1 2 の駆動状態は奇数側データ線容量 4 1 1 とは全く逆となる。

【0041】

(期間1)

タイミング制御部16から入力されるLowレベルの制御信号SP2によって、極性切替スイッチ群19及び極性切替スイッチ群20は「off」となる。又、タイミング制御部16から入力されるHiレベルの制御信号SK1により回収制御スイッチ641及び644は「on」となる。これにより、奇数側データ線容量411及び偶数側データ線容量412は、正極駆動アンプ群11及び負極駆動アンプ群12から切り離される。

【0042】

(期間2)

タイミング制御部16からHiレベルの制御信号SDが入力され、個別データ線スイッチ群13及び個別データ線スイッチ群14は「on」となる。すると、奇数側データ線容量411、偶数側データ線容量412及びインダクタ61からなるLC共振回路が形成され、インダクタ61には偶数側データ線容量412側から奇数側データ線容量411側に回収電流ILが流れる。これに伴い、奇数データ線群413の駆動電圧VDoはVSS側からGND側に上昇し、一方、偶数データ線群414の駆動電圧VDeはVDD側からGND側に低下する。そして、奇数データ線群413の駆動電圧VDoと偶数データ線群414の駆動電圧VDeが等しくなった時点で回収電流ILは最大値IL2となる。この際、回収制御スイッチ641及び644が「on」になっているため、回収制御ダイオード655及び656の順方向電圧をVF1とすると、奇数データ線群413の駆動電圧VDoはVF1より高くなり、偶数データ線群414の駆動電圧VDeは-VF1より低くはならない。このとき、回収制御ダイオード656→回収制御スイッチ644→インダクタ61→回収制御スイッチ641→回収制御ダイオード655の電流経路でフライホイール電流が流れ、理想的にはIL2で維持される。しかし、実際の回路では電流路の寄生抵抗分により電力消費されるため、徐々に減衰していく。このため、回収制御ダイオード655、656にはVF1の小さいショットキバリア・ダイオードなどが望ましい。

【0043】

(期間3)

インダクタ61にフライホイール電流が流れている期間中に、制御信号SDをLowレベルにすることで、個別データ線スイッチ群13及び個別データ線スイッチ群14は「off」となる。これにより、奇数側データ線容量411及び偶数側データ線容量412は電力回収回路6から切り離される。

【0044】

(期間4)

期間3における制御信号動作に続いて、タイミング制御部16から入力されるHiレベルの制御信号SP1により極性切替スイッチ群17及び極性切替スイッチ群18は「on」となる。これにより、奇数側データ線容量411は正極駆動アンプ群11により正極性駆動されるので、奇数側データ線容量411の駆動電圧VDoはVDD側に上昇し、偶数側データ線容量412は負極駆動アンプ群12により負極性駆動されるので、駆動電圧VDeはVSS側に低下する。

【0045】

一方、制御信号SP1がHiレベルになるタイミングとほぼ同時期に制御信号SK1はLowレベルで入力され、回収制御スイッチ641、644は「off」となる。これによってフライホイール電流IL2が遮断されるので、Data_odd端子621に正の高電圧が発生しようとする。又同時に、Data_odd端子631には負の高電圧が発生しようとする。これらの高電圧は、インダクタ61の電流エネルギーが電圧エネルギーに変換されたものである。

【0046】

ここで、電源回路3の正極側電源VDDは電力放出線66を介して回収制御ダイオード651と接続され、負極側電源VSSは電力放出線67を介して電力回収制御ダイオード654と接続されているので、これらのダイオードの順方向電圧をVF2とすれば、Da

10

20

30

40

50

t a _ o d d 端子 6 2 1 に発生した正の高電圧は $VDD + VF2$ を超えるとすぐに正極側電源 VDD 側に流れ出す。一方、D a t a _ e v n 端子 6 3 1 に発生した負の高電圧は $VSS - VF2$ を超えるとすぐに負極側電源 VSS 側に流れ出す。尚、回収制御ダイオード 6 5 1 及び 6 5 4 に用いるダイオードとしては、インダクタ 6 1 から変換された電圧エネルギーを即座に正極側電源 VDD 又は負極側電源 VSS に流すようにするため、接合容量の小さいファストリカバリ・ダイオードなどが望ましい。

【0047】

ここで、正極側電源 VDD 及び負極側電源 VSS はデータドライバ IC の外部電源であり、一般に図示しないレギュレータで電圧制御された電源が用いられる。レギュレータの電源出力端子には平滑用容量が接続され、負荷電流が増加して出力端子の電圧が低下すると、レギュレータが動作してその低下分を補って所定の出力電圧である VDD 又は VSS に維持しようとする。そこで、回収制御ダイオード 6 5 1 及び回収制御ダイオード 6 5 4 を正極側電源 VDD 、負極側電源 VSS の出力端子の間に接続することで、回収回路 6 で発生した正負の電圧エネルギーを、それぞれ正極側電源 VDD 及び負極側電源 VSS に還元する。これにより、負荷電流による電源出力端子の電圧低下を補うことができるので、レギュレータはその分、電圧低下補償をせずに済むことから、電源の消費電力を低減することができる。

【0048】

(期間 5)

L o w レベルの制御信号 S P 1 により極性切替スイッチ群 1 7 及び極性切替スイッチ群 1 8 は、「o f f」となり、H i レベルの制御信号 S K 2 により回収制御スイッチ 6 4 2、6 4 3 は「o n」となる。これにより、奇数側データ線容量 4 1 1 及び偶数側データ線容量 4 1 2 が、正極駆動アンプ群 1 1 及び負極駆動アンプ群 1 2 から切り離される。

【0049】

(期間 6)

H i レベルの制御信号 S D が入力されることにより、個別データ線スイッチ群 1 3 及び個別データ線スイッチ群 1 4 は「o n」となる。すると、奇数側データ線容量 4 1 1、偶数側データ線容量 4 1 2 及びインダクタ 6 1 からなる LC 共振回路が形成され、インダクタ 6 1 には奇数側データ線容量 4 1 1 側から偶数側データ線容量 4 1 2 側に回収電流 I_L が流れる。これに伴い、奇数データ線群 4 1 3 の駆動電圧 V_{Do} は VDD 側から G N D 側に低下し、一方、偶数データ線群 4 1 4 の駆動電圧 V_{De} は VSS 側から G N D 側に上昇する。そして、奇数データ線群 4 1 3 の駆動電圧 V_{Do} と偶数データ線群 4 1 4 の駆動電圧 V_{De} が等しくなった時点で回収電流 I_L は最大値 I_{L1} となる。この際、回収制御スイッチ 6 4 2 及び 6 4 3 が「o n」になっているため、回収制御ダイオード 6 5 5 及び 6 5 6 の順方向電圧を $VF1$ とすると、奇数データ線群 4 1 3 の駆動電圧 V_{Do} は $-VF1$ より低くならず、偶数データ線群 4 1 4 の駆動電圧 V_{De} は $VF1$ より高くはならない。このとき、今度は回収制御ダイオード 6 5 6 → 回収制御スイッチ 6 4 2 → インダクタ 6 1 → 回収制御スイッチ 6 4 3 → 回収制御ダイオード 6 5 5 の電流経路でフライホイール電流が流れ、理想的には I_{L1} で維持される。しかし、実際の回路では電流路の寄生抵抗分により電力消費されるため、徐々に減衰していく。このため、回収制御ダイオード 6 5 5、6 5 6 には $VF1$ の小さいショットキバリア・ダイオードなどが望ましい。

【0050】

(期間 7)

期間 3 と同様の動作である。

【0051】

(期間 8)

期間 7 における制御信号動作に続いて、タイミング制御部 1 6 から入力される H i レベルの制御信号 S P 2 により、極性切替スイッチ群 1 9 及び極性切替スイッチ群 2 0 は「o n」となる。これにより、奇数側データ線容量 4 1 1 は負極駆動アンプ群 1 2 により負極性駆動され、駆動電圧 V_{Do} は VSS 側に低下し、又偶数側データ線容量 4 1 2 は正極駆

10

20

30

40

50

動アンプ群 11 により正極性駆動され、駆動電圧 V_{De} は V_{DD} 側に上昇する。

【0052】

一方、制御信号 $SP2$ が Hi レベルになるタイミングとほぼ同時期に制御信号 $SK2$ は Low レベルで入力され、回収制御スイッチ 642、643 は「off」となる。これによりフライホイール電流 I_{L1} が遮断されるので、 $Data_odd$ 端子 621 には負の高電圧が発生しようとすると同時に、 $Data_even$ 端子 631 には正の高電圧が発生しようとする。これらの高電圧は、インダクタ 61 の電流エネルギーが電圧エネルギーに変換されたものである。

【0053】

ここで、電源回路 3 の正極側電源 V_{DD} は電力放出線 66 を介して回収制御ダイオード 652 と接続され、負極側電源 V_{SS} は電力放出線 67 を介して電力回収制御ダイオード 653 と接続されているので、これらのダイオードの順方向電圧を V_F2 とすれば、正の高電圧は $V_{DD} + V_F2$ を超えるとすぐに正極側電源 V_{DD} 側に流れ出し、一方、負の高電圧は $V_{SS} - V_F2$ を超えるとすぐに負極側電源 V_{SS} 側に流れ出す。尚、回収制御ダイオード 652 及び 653 として用いるダイオードとしては、インダクタ 61 から変換された電圧エネルギーを即座に正極側電源 V_{DD} 又は負極側電源 V_{SS} に流すようにするため、接合容量の小さいファストリカバリ・ダイオードなどが望ましい。

【0054】

図 3 を参照して、正極駆動アンプ 111 のアンプ耐圧を液晶駆動電圧とほぼ等しくするために、アンプ回路全体が、電圧 V_{DD} と GND との間で動作する回路とする必要がある。このため、電力回収回路 6 を使用する際に、極性切替スイッチ群 17、18、19、20 を切り替えた時にも正極駆動アンプ 111 の出力端子に LCD パネル 4 側から印加される電圧を V_{DD} と GND の範囲内間にする。更に、正極駆動アンプ 111 では電位の立ち下げ機能がないため、アンプ駆動開始時点の負荷電圧を GND 近傍とする。

【0055】

図 2 を参照して、本発明に係る電力回収回路 6 は、動作期間 2 にて奇数側データ線容量 411 の電位が V_F1 より高くはならないので、アンプ駆動開始時点の負荷電位は V_F1 となり、正極駆動アンプ 111 は立ち上げ動作のみを行なえば良い。又、アンプ出力端子に印加される電圧も $V_{DD} - V_F$ であるから、アンプ耐圧は液晶動作電圧である V_{DD} とほぼ同じ電圧で良い。仮に、表示パターンによっては偶数側データ線容量 412 の駆動電圧が小さいために正の残留電荷が少なく、電力回収をしても奇数側データ線容量 411 の電位が V_{SS} から $0V$ にまで達しない場合でも、回収制御ダイオード 656 により GND にクランプされるので、正極駆動アンプ 111 の駆動初期電位は少なくとも $-V_F1$ より正側になる。従って、アンプ駆動開始時点の負荷電圧は $-V_F1$ 、またアンプの最大印加電圧は $V_{DD} + V_F1$ となり、やはり液晶駆動電圧である V_{DD} とほぼ同じ電圧で良い。

【0056】

一方、図 4 を参照して、負極駆動アンプ 121 の場合は、正極駆動アンプ 111 の場合と全く逆に考えれば良く、同様の説明により、アンプ駆動開始時点の負荷電位は V_F1 、又アンプの最大印加電圧は $V_{SS} + V_F1$ となる。

【0057】

ここで、液晶駆動電圧は正負側でほぼ対称とすれば、負極側電源 V_{SS} は、ほぼ正極側電源 V_{DD} と等しいと見なしても良く、正極駆動アンプ 111 及び負極駆動アンプ 121 の耐圧は液晶駆動電圧とほぼ同じにすることができる。従って、本発明に係る液晶アンプ回路を構成するトランジスタの耐圧を抑制し、ドライバチップサイズの小型化が達成でき、ドライバチップコストの低減が可能である。インダクタ 61 に蓄積した回収エネルギーを回収容量に移送せずに電源に戻すことで、外付け部品のコストを低減することができる。

【0058】

以上のように、本発明による駆動回路及び表示装置は、ドット反転駆動方式を採用する

ことで、データライン間のフリッカーを低減でき、且つ液晶パネルの駆動電圧の振幅を抑制する事で消費電力を低減することができる。

【0059】

以上、本発明の実施の形態を詳述してきたが、具体的な構成は上記実施の形態に限られるものではなく、本発明の要旨を逸脱しない範囲の変更があっても本発明に含まれる。

【図面の簡単な説明】

【0060】

【図1】図1は、本発明による表示装置の構成図である。

【図2】図2は、本発明による電力回収回路の細部構成図である。

【図3】図3は、本発明に係る正極駆動アンプの構成図である。

10

【図4】図4は、本発明に係る負極駆動アンプの構成図である。

【図5】図5は、本発明による表示装置の駆動動作におけるタイミングチャート図である。

。

【符号の説明】

【0061】

- 1 : データドライバ
- 11 : 正極駆動アンプ群
- 111 : 正極駆動アンプ
- 1111、1212 : 出力トランジスタ
- 1112、1211 : 定電流源負荷
- 12 : 負極駆動アンプ群
- 121 : 負極駆動アンプ
- 13 : 個別データ線スイッチ群
- 131 : 個別データ線スイッチ
- 14 : 個別データ線スイッチ群
- 141 : 個別データ線スイッチ
- 15 : 階調出力回路
- 16 : タイミング制御部
- 17 : 極性切替スイッチ群
- 171 : 極性切替スイッチ
- 18 : 極性切替スイッチ群
- 181 : 極性切替スイッチ
- 19 : 極性切替スイッチ群
- 191 : 極性切替スイッチ
- 20 : 極性切替スイッチ群
- 201 : 極性切替スイッチ
- 3 : 電源回路
- 31、32 : 電力供給線
- 4 : LCDパネル
- 41 : データ線群
- 411 : 奇数側データ線容量
- 412 : 偶数側データ線容量
- 413 : 奇数側データ線群
- 414 : 偶数側データ線群
- 42 : ゲート線群
- 5 : ゲートドライバ
- 6 : 電力回収回路
- 61 : インダクタ
- 62、63 : 電力回収線
- 621 : Data__odd端子

20

30

40

50

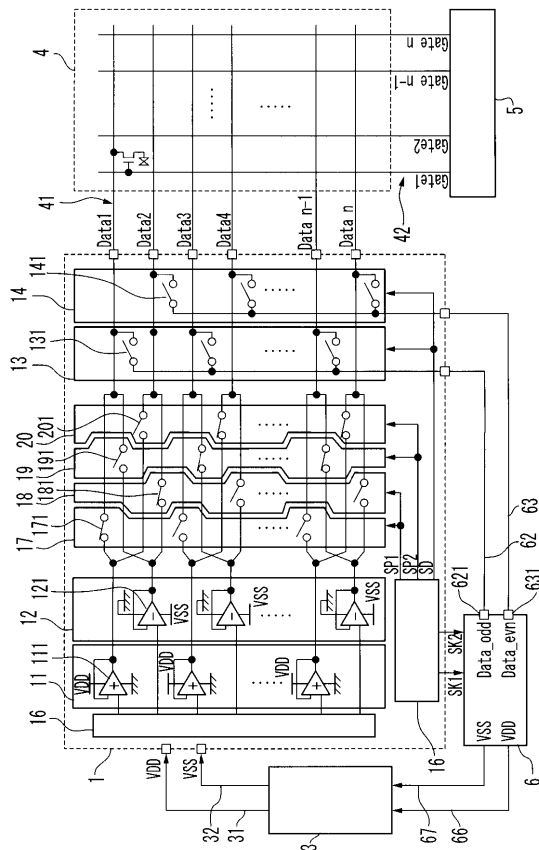
631 : Data_evn 端子

641、642、643、644 : 回収制御スイッチ

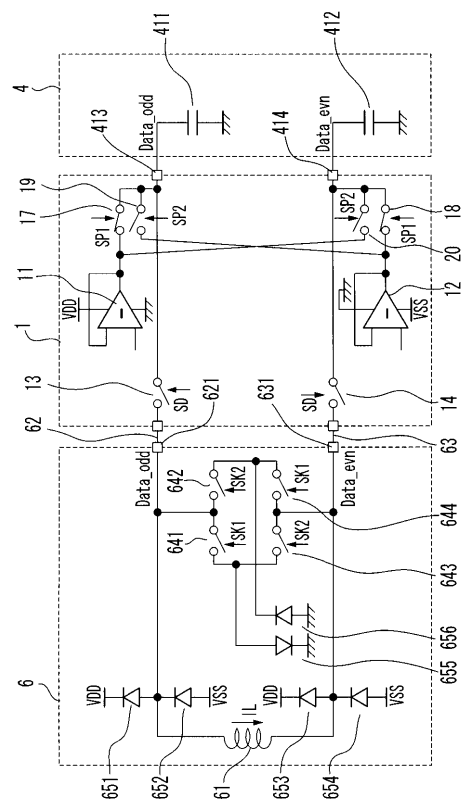
651、652、653、654、655、656 : 回収制御ダイオード

66、67 : 電力放出線

【図 1】



【図 2】



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 1 1 A
G 0 9 G	3/20	6 2 3 B
G 0 9 G	3/20	6 2 1 A
G 0 9 G	3/20	6 1 2 J
G 0 2 F	1/133	5 0 5

专利名称(译)	液晶面板的驱动电路，显示装置和液晶面板的驱动方法		
公开(公告)号	JP2006337961A	公开(公告)日	2006-12-14
申请号	JP2005166155	申请日	2005-06-06
[标]申请(专利权)人(译)	NEC电子股份有限公司		
申请(专利权)人(译)	NEC电子公司		
[标]发明人	藤倉克之		
发明人	藤倉 克之		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3688 G09G3/3614 G09G2320/0247 G09G2330/024		
FI分类号	G09G3/36 G09G3/20.621.G G09G3/20.612.A G09G3/20.621.B G09G3/20.611.E G09G3/20.611.A G09G3/20.623.B G09G3/20.621.A G09G3/20.612.J G02F1/133.505		
F-TERM分类号	2H093/NA31 2H093/NA51 2H093/NC01 2H093/NC11 2H093/NC12 2H093/ND42 2H093/ND54 2H093/ND60 2H093/NE03 5C006/AC25 5C006/AC26 5C006/AF42 5C006/AF43 5C006/AF69 5C006/AF71 5C006/BB16 5C006/BC11 5C006/BF24 5C006/BF37 5C006/BF42 5C006/BF49 5C006/FA16 5C006/FA23 5C006/FA41 5C006/FA46 5C006/FA47 5C006/FA51 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD22 5C080/DD26 5C080/DD27 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H193/ZD21 2H193/ZF01 2H193/ZF36 2H193/ZP03		
代理人(译)	工藤稔		
外部链接	Espacenet		

摘要(译)

要解决的问题：减少显示面板中数据线之间的闪烁并减少显示面板中的功耗。根据本发明的驱动电路是用于液晶面板的点反转驱动的驱动电路，并且包括用于反转和驱动液晶面板中的数据线组的电位和数据线组的电容的数据驱动器。而且，电力回收电路6包括形成LC谐振电路并回收电容的电力的电感器61。利用这种配置，电力恢复电路6可以恢复在已经被反转和驱动的数据线组41的电容中累积的剩余能量。[选型图]图1

