

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-330021

(P2006-330021A)

(43) 公開日 平成18年12月7日(2006.12.7)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1368 (2006.01)	G02F 1/1368	2H091
G02F 1/1335 (2006.01)	G02F 1/1335 520	2H092
G02F 1/1343 (2006.01)	G02F 1/1343	5C094
G09F 9/30 (2006.01)	G09F 9/30 338	5F110
H01L 29/786 (2006.01)	H01L 29/78 619A	

審査請求 未請求 請求項の数 9 O L (全 23 頁)

(21) 出願番号 特願2005-148993 (P2005-148993)

(22) 出願日 平成17年5月23日 (2005.5.23)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目7番3号

(74) 代理人 100089233

弁理士 吉田 茂明

(74) 代理人 100088672

弁理士 吉竹 英俊

(74) 代理人 100088845

弁理士 有田 貴弘

(72) 発明者 中堀 正樹

熊本県菊池郡西合志町御代志997番地

メルコ・ディスプレイ・テクノロジー株式

会社内

最終頁に続く

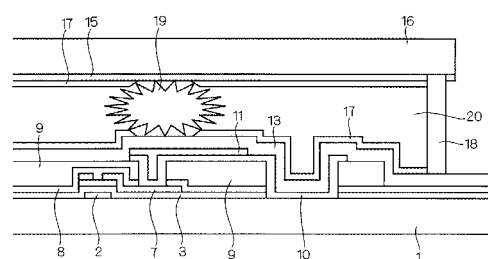
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 本発明は、非晶質の導電性膜を所定のエッチャントを用いて、所定の形状にパターニングし、当該パターニングされた導電性膜を覆うように保護絶縁膜を形成したとしても、当該保護絶縁膜の異常成長を防止することができる、液晶表示装置を提供することを目的とする。

【解決手段】 本発明の一例に係る液晶表示装置は、上面に薄膜トランジスタが形成されているガラス基板1と、上面に対向電極が形成されているカラーフィルタ基板16との間に、液晶が封止されている。そして、画素電極10は、薄膜トランジスタのドレイン電極と接続されている。また、画素電極10は、透明性を有する保護絶縁膜13により、覆われている。当該画素電極10は、InとZnとを含む酸化化合物を有している。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

薄膜トランジスタが形成されている、第一の基板と、
前記第一の基板と対向しており、対向電極が形成されている第二の基板と、
前記第一の基板と前記第二の基板との間に封止されている液晶と、
前記薄膜トランジスタのドレイン電極と接続されている画素電極と、
前記画素電極を覆う、透明性を有する保護絶縁膜とを、
備えており、
前記画素電極は、
In と Zn とを含む酸化化合物を有している、
ことを特徴とする液晶表示装置。

10

【請求項 2】

薄膜トランジスタが形成されている、第一の基板と、
前記第一の基板と対向しており、透明性を有する対向電極が形成されている第二の基板と、
前記第一の基板と前記第二の基板との間に封止されている液晶と、
前記薄膜トランジスタのドレイン電極と接続されている画素電極と、
前記画素電極と接続している反射電極と、
前記反射電極上に形成されている透明導電膜と、
前記透明導電膜を覆う、透明性を有する保護絶縁膜とを、
備えており、
前記透明導電膜は、
In と Zn とを含む酸化化合物を有している、
ことを特徴とする液晶表示装置。

20

【請求項 3】

前記画素電極または前記透明導電膜には、
Sn 酸化物がさらに含まれている、
ことを特徴とする請求項 1 または請求項 2 に記載の液晶表示装置。

【請求項 4】

前記画素電極または前記透明導電膜において、
総量に対する Zn 酸化物の重量パーセントは、1 wt % 以上、10 wt % 以下である、
ことを特徴とする請求項 3 に記載の液晶表示装置。

30

【請求項 5】

前記保護絶縁膜は、
窒化珪素膜である、
ことを特徴とする請求項 1 または請求項 2 に記載の液晶表示装置。

【請求項 6】

前記保護絶縁膜は、
酸化珪素膜である、
ことを特徴とする請求項 1 または請求項 2 に記載の液晶表示装置。

40

【請求項 7】

前記保護絶縁膜は、
酸化珪素膜と窒化珪素膜とが当該順に積層された積層膜である、
ことを特徴とする請求項 1 または請求項 2 に記載の液晶表示装置。

【請求項 8】

前記画素電極または前記透明導電膜は、
非晶質性である、
ことを特徴とする請求項 1 または請求項 2 に記載の液晶表示装置。

【請求項 9】

前記薄膜トランジスタを構成する、ゲート電極、ソース電極およびドレイン電極のうち

50

、少なくとも一つには、
A l もしくは M o を含んでいる、
ことを特徴とする請求項 1 または請求項 2 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、液晶表示装置に係る発明であり、特に、電極間の短絡防止のために形成された保護絶縁膜を有する液晶表示装置に関するものである。 10

【背景技術】

【0002】

液晶表示装置は、ガラス等の透明絶縁性基板上に薄膜トランジスタをマトリクス状に配置したアクティブマトリクス型のアレイ基板と、対向電極を備えたカラーフィルタ基板との間に、液晶を封入することにより構成されている。

【0003】

当該液晶表示装置は、フラットパネルディスプレイとして商品化されており、ノートパソコンやその他のOAモニター等に適用されている。

【0004】

上記構成の液晶表示装置において、アレイ基板上に形成される画素電極（反射型表示装置または半透過型表示装置の場合には、A l 合金等により形成される反射電極を含む）と、上記対向電極との間に所定の電圧を印加する。すると、液晶分子の配向状態が適宜変化し、所定の画像表示を行うことができる（特許文献1参照）。 20

【0005】

上記構成の液晶表示装置の製造方法において、画素電極をパターニングする場合には、当該画素電極の材料に応じてエッチャントは異なる。例えば、画素電極が非晶質の透明導電膜の場合には、蔞酸などの弱酸を用いる必要がある。また、画素電極が結晶性の透明導電膜の場合には、王水などの強酸を用いる必要がある。

【0006】

ところで、画素電極の下層には、絶縁膜を介してゲート電極やソース電極が形成されている。このような構成において、低抵抗化のために、ゲート電極やソース電極の少なくとも一方が、A l 合金やM o 合金を含む材料から形成されている場合には、画素電極のパターニングの際にエッチャントとして王水等の強酸を用いると、表示不良を引き起こす。 30

【0007】

つまり、画素電極の下層にある絶縁膜のピンホールを介して王水等の強酸が、より下層に形成されている上記材料から構成されているゲート電極等に到達する。そして、当該強酸による腐食が当該ゲート電極等が発生する。このようにしてゲート電極等が腐食すると、表示不良が引き起こされる。

【0008】

以上のことから、ゲート電極等の材料にA l 合金等を採用する場合には、画素電極のパターニングの際に使用するエッチャントは、蔞酸等の弱酸を用いることが必要となる。したがって、画素電極としては、蔞酸等の弱酸性のエッチャントによるエッチングが可能な、非晶質のITO膜（透明導電膜）を採用する必要がある（特許文献2参照）。 40

【0009】

なお、金属などの導電性の異物がカラーフィルタ基板とアレイ基板との間に挟まった場合には、対向電極と画素電極とが短絡し、点欠陥などの表示不良が発生する恐れがある。当該表示不良を防止するために、画素電極（反射型表示装置または半透過型表示装置の場合には、反射電極も含む）を覆うように、保護絶縁膜が形成されている。

【0010】

【特許文献１】特開２００３－５０３８９号公報

【特許文献２】特開２００３－５１４９６号公報

【発明の開示】

【発明が解決しようとする課題】

【００１１】

上記のように、ゲート電極等の材料にＡｌ合金等を採用する場合には、画素電極として、少なくともエッチング処理を行う時点では、非晶質のＩＴＯ膜を採用する必要がある。

【００１２】

ところが、非晶質のＩＴＯを稀酸等でエッチングすることにより画素電極をパターンニングすると、ＩＴＯ膜を除去した領域において、当該非晶質のＩＴＯ中に微小に混入する結晶ＩＴＯが残渣物として発生する。そして、当該画素電極を覆うように保護絶縁膜を成膜させると、ＩＴＯ膜を除去した領域において、粒状のＩＴＯ残渣物の影響で保護絶縁膜が異常成長することが発見された。

【００１３】

また、非晶質のＩＴＯ膜からなる画素電極上に、保護絶縁膜として窒化珪素膜を形成したとする。すると、当該窒化珪素膜の形成過程において、アンモニアや水素ガスがプラズマ分解し、水素ラジカルが生成される。当該水素ラジカルの影響により、ＩＴＯ膜上（画素電極上）においてＩｎの還元反応が起こり、画素電極上において窒化珪素膜が異常に成長することも分かった。

【００１４】

このように、ＩＴＯを除去した領域のみならず、ＩＴＯ上においても保護絶縁膜の異常成長が発生し、結果として、当該液晶表示装置の表示不良を引き起こしている。

【００１５】

そこで、本発明は、非晶質の導電性膜を所定のエッチャントを用いて、所定の形状にパターンニングし、当該パターンニングされた導電性膜を覆うように保護絶縁膜を形成したとしても、当該保護絶縁膜の異常成長を防止することができる、液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【００１６】

上記の目的を達成するために、本発明に係る請求項１に記載の液晶表示装置は、薄膜トランジスタが形成されている、第一の基板と、前記第一の基板と対向しており、対向電極が形成されている第二の基板と、前記第一の基板と前記第二の基板との間に封止されている液晶と、前記薄膜トランジスタのドレイン電極と接続されている画素電極と、前記画素電極を覆う、透明性を有する保護絶縁膜とを、備えており、前記画素電極は、ＩｎとＺｎとを含む酸化化合物を有している。

【００１７】

また、本発明に係る請求項２に記載の液晶表示装置は、薄膜トランジスタが形成されている、第一の基板と、前記第一の基板と対向しており、透明性を有する対向電極が形成されている第二の基板と、前記第一の基板と前記第二の基板との間に封止されている液晶と、前記薄膜トランジスタのドレイン電極と接続されている画素電極と、前記画素電極と接続している反射電極と、前記反射電極上に形成されている透明導電膜と、前記透明導電膜を覆う、透明性を有する保護絶縁膜とを、備えており、前記透明導電膜は、ＩｎとＺｎとを含む酸化化合物を有している。

【発明の効果】

【００１８】

本発明の請求項１または請求項２に記載の液晶表示装置では、画素電極または透明導電膜は、ＩｎとＺｎとを含む酸化化合物を有しているので、非晶質膜中に結晶粒（結晶性酸化物）が存在しない状態で、当該画素電極または透明導電膜のパターンニングを実施することができる。したがって、稀酸系のエッチャントにより、当該画素電極または透明導電膜をエッチング（パターンニング）したとしても、当該エッチング後に、エッチング残渣が発

10

20

30

40

50

生することを防止できる。よって、その後に保護絶縁膜を形成しても、当該保護絶縁膜 13 の異常成長を防止することができる。

【発明を実施するための最良の形態】

【0019】

以下、この発明をその実施の形態を示す図面に基づいて具体的に説明する。

【0020】

<実施の形態 1>

図 1 は、本実施の形態に係る液晶表示装置が備える、アクティブマトリクス型アレイ基板の一部を示す、透視平面図である。

【0021】

本実施の形態に係る液晶表示装置は、ゲート電極 2 とソース電極 6 とがマトリクス状に配設されている（図 2 では、マトリクス形状の一部のみが図示されている）。そして、当該ゲート電極 2 とソース電極 6 との交差点近傍において、薄膜トランジスタが形成されている。なお、薄膜トランジスタは、ゲート電極 2、ソース電極 6 およびドレイン電極 7 を備えている。また、ゲート電極 2 とソース電極 6 とで区画されている各領域において、各画素が形成されている。

【0022】

また、本実施の形態に係る液晶表示装置は、一画素において、反射部と透過部を有する半透過型液晶表示装置である。ここで、反射部には、画素電極 10 と反射電極 11 とが形成されており、透過部には、画素電極 10 のみが形成されている。

【0023】

図 1 は、当該構成を有するアクティブマトリクス型アレイ基板の一部を示す、透視平面図である。また、図 1 の A - A 断面図を図 2 に示す。ここで、アレイ基板は、図 2 に示すように、ガラス基板 1 上に各部材が形成されている基板である。

【0024】

図 2 に示すように、ガラス等の透明絶縁性基板であるガラス基板 1 上には、ゲート電極 2 が形成されている。また、ゲート電極 2 を覆うように、ゲート絶縁膜 3 が形成されている。また、ゲート絶縁膜 3 の所定の箇所上には、半導体膜層 4 とオーミックコンタクト層 5 とが当該順に積層された、積層構造が所定のパターンで形成されている。また、オーミックコンタクト層 5 とゲート絶縁膜 3 上には、所定の形状にパターニングされたソース電極 6 およびドレイン電極 7 が形成されている。

【0025】

なお、ゲート電極 2、ソース電極 6 およびドレイン電極 7 等から薄膜トランジスタが形成されている。

【0026】

ここで、低抵抗化のため、ゲート電極 2、ソース電極 6 およびドレイン電極 7 のいずれかには、Mo または Al が含まれている。このように、ゲート電極 2 等には、Mo もしくは Al が含まれている。したがって、上述の通り、その後の画素電極 10 のエッチング処理の際に使用するエッチャントは、蔭酸等の弱酸のものである必要がある。また、このように、弱酸性のエッチャントにより、画素電極 10 のエッチング処理が施されるので、少なくともエッチング処理前の画素電極 10 は、当該弱酸性のエッチャントによるエッチングを可能な、非晶質性である必要がある。

【0027】

また、ソース電極 6 とドレイン電極 7 とが形成されている領域以外のオーミックコンタクト層 5 は、除去されている。

【0028】

また、図 2 に示すように、ソース電極 6 およびドレイン電極 7 上には、無機質材料からなる窒化珪素膜等のパッシベーション膜 8 が形成されている。パッシベーション膜 8 上には、アクリル等の樹脂からなり表面内に凹凸形状を有する有機膜 9 が形成されている。さらに、有機膜 9 上には画素電極 10 が、当該画素電極 10 上には反射電極 11 とが、各々

10

20

30

40

50

所定のパターンで形成されている。

【0029】

ここで、画素電極10は、少なくともエッチングする段階においては、非晶質の透明性を有する導電膜である。また、画素電極10は、パッシベーション膜8および有機膜9に形成されたコンタクトホール12を介して、下層のドレイン電極7と接続されている。また、ゲート絶縁膜3、パッシベーション膜8および有機膜9が除去されることにより、ガラス基板1の表面の一部が露出（当該露出部分を、透過部14と称する）しており、当該透過部14を被覆するように、延在して画素電極10が形成されている。

【0030】

また、反射電極11は、下層反射電極11aと上層反射電極11bの2層構造を有している。なお、反射電極11は、上記透過部14には形成されていない。また、表面が凹凸形状である有機膜9上に反射電極11が形成されているため、当該反射電極11も凹凸形状を有する。当該反射電極11の凹凸形状により、光の乱反射を起こすことができる。

【0031】

また、図2に示すように、有機膜9、画素電極10および反射電極11を覆うように、透明性を有する保護絶縁膜13が形成されている。

【0032】

また、図3の断面図が示すように、液晶表示装置は、上記構成を備えるアレイ基板と対向して、カラーフィルタ基板16が配設されている。

【0033】

ここで、カラーフィルタ基板16には、対向電極15が形成されており、当該対向電極15を覆うように、配向膜17が塗布されている。また、アレイ基板（ガラス基板1）の最上層にも、配向膜17が塗布されている。また、カラーフィルタ基板16とアレイ基板とは、シール剤18を介して貼り合わされており、両基板間には、導電性異物19を含んだ液晶20が封入されている。

【0034】

図3に示すように、画素電極10（または、反射電極11）と対向電極15との間に、導電性異物19が存在している。ここで、当該導電性異物19が配向膜17を突き破ったとしても、保護絶縁膜13により画素電極10（または、反射電極11）は覆われているので、画素電極10（または、反射電極11）と対向電極15との間で、短絡が生じることは無い。したがって、当該短絡に起因する表示不良を防止した液晶表示装置を提供できる。

【0035】

上記構成の本実施の形態に係る液晶表示装置において、画素電極10は、以下の成分を含んでいる。

【0036】

つまり、本実施の形態において、画素電極10は、In、Znを含む酸化化合物（IZO）あるいは、In、ZnおよびSnを含む酸化化合物からなる、透明導電膜である。なお、画素電極10は、上記の通りエッチング処理段階では、少なくとも非晶質性である。

【0037】

画素電極10にZn酸化物を含有させることにより、比較的結晶化温度が高くなる。よって、非晶質膜中に結晶粒（結晶性酸化物）が存在しない状態で、当該画素電極10のパターニングを実施することができる。したがって、蔭酸系のエッチャントにより、当該画素電極10をエッチング（パターニング）したとしても、当該エッチング後に、エッチング残渣が発生することを防止できる。

【0038】

このように、エッチング残渣が存在しないことから、非晶質の透明性導電膜からなる画素電極10上だけ無く、当該透明性導電膜をパターニングにより除去し有機膜9が露出している箇所においても、上記のような粒状のITO残渣物に起因した保護絶縁膜13の異常成長を防止することができる。

10

20

30

40

50

【0039】

ここで、画素電極10が、In、ZnおよびSnを含む酸化化合物からなる、非晶質の透明導電膜である場合には、例えばIn₂O₃、SnO₂およびZnOの総量に対する、ZnOの重量パーセント比を制限することが望ましい。

【0040】

なぜなら、総量に対するZnOの重量パーセント比が低すぎると、上記エッチング後の残渣の発生は防止できるものの、結晶化温度が低下する傾向にあり（つまり、結晶化が容易に行われる傾向となり）、画素電極10の加工性が困難となるからである。一方、総量に対するZnOの重量パーセント比が高すぎると、画素電極10の抵抗値が増大するからである。

10

【0041】

発明者は、In₂O₃、SnO₂およびZnOの総量に対するZnOの重量パーセント比が、1wt%以上、10wt%以下の範囲であれば、エッチング残渣の発生を防止できると共に、上記各問題（つまり、結晶化温度や抵抗値の問題）が生じないことを確認した。

【0042】

例えば、重量パーセント比において、In₂O₃ : SnO₂ : ZnO = 89 : 5 : 6、の場合には、画素電極10の結晶化温度は、約250 程度になる。画素電極10の結晶化温度がこの程度まで高くなると、エッチング残渣の発生も防止でき、かつ当該画素電極10の加工性の問題も生じない。

20

【0043】

なお、保護絶縁膜13の成膜、あるいはトランジスタの性能安定化のための熱処理を加える工程を追加するために、エッチングする段階では非晶質であった透明導電膜が、アレイ工程の最終段階で結晶化する場合もあり得る。

【0044】

次に、本実施の形態に係る液晶表示装置の製造方法について説明する。

【0045】

まず、図4に示すように、ガラス基板1上に、所定のパターンのゲート電極2を形成する。具体的には、以下の通りである。

【0046】

例えば、公知のArガスを用いたスパッタリング法により、ガラス基板1上に、MoあるいはMo合金等の高融点金属を200～300nmの厚さで成膜する。ここで、スパッタリング条件は、以下の通りである。スパッタリング方式はDCマグネトロンスパッタリング方式、成膜パワー密度は3W/cm²、Arガス流量は100sccm、成膜時圧力は0.2～0.4Pa、成膜時温度は100～180 である。

30

【0047】

当該高融点金属の成膜後、第一回目のフォトリソグラフィ工程により、当該高融点金属上にレジストパターンを形成する。そして、当該レジストパターンをマスクとして、公知の硝酸+酢酸+リン酸+純粋を含むエッチャントを用いて、高融点金属をエッチングする。その後、上記レジストパターンを除去することにより、ガラス基板上に、所定のパターンのゲート電極2が形成される（図4）。

40

【0048】

次に、図4に示すように、ゲート電極2を覆うように、ガラス基板1上に、ゲート絶縁膜3、半導体層4およびオーミックコンタクト層5を当該順に成膜する。その後、半導体層4およびオーミックコンタクト層5から成る半導体積層を、所定の形状にパターニングする。当該工程までの液晶表示装置の平面図を図5に示す。なお、図5のA-A断面図が図4である。ここで、図5において、ゲート電極2は下層に存するため点線にて図示している。

【0049】

ゲート絶縁膜3、半導体層4およびオーミックコンタクト層5の具体的な形成方法は、

50

以下の通りである。

【0050】

例えば、化学気相成長法（CVD法）を用いて、ゲート電極2を覆うように、ガラス基板1上に、ゲート絶縁膜3となる窒化シリコンを300～500nmの厚さで成膜する。そして、同じくCVD法を用いて、当該ゲート絶縁膜3上に、半導体層4となるアモルファスシリコンを100～200nmの厚さで成膜する。さらに、同じくCVD法を用いて、当該半導体層4上に、オーミックコンタクト層5となる、リンを不純物としてドーピングされたn+型アモルファスシリコンを、30～50nmの厚さで成膜する。

【0051】

その後、第二回目のフォトリソグラフィ工程により、当該オーミックコンタクト層5上にレジストパターンを形成する。そして、当該レジストパターンをマスクとして、弗素系ガスを用いた公知のドライエッチングにより、半導体層4およびオーミックコンタクト層5をエッチングする。その後、上記レジストパターンを除去することにより、ガラス基板1上に、ゲート絶縁膜3および所定のパターンの半導体積層（半導体層4およびオーミックコンタクト層5）が形成される（図4，5）。 10

【0052】

ゲート絶縁膜3、半導体層4およびオーミックコンタクト層5形成後、次に、ゲート絶縁膜3およびオーミックコンタクト層5上に、所定のパターンのソース電極6および所定のパターンのドレイン電極7を形成する。当該工程までの液晶表示装置の平面図を図6に示す。また、図6のA-A断面図を図7に示す。ここで、図6において、ゲート電極2および半導体積層（半導体層4およびオーミックコンタクト層5）は、点線にて図示している。 20

【0053】

ソース電極6およびドレイン電極7の具体的な形成方法は、以下の通りである。

【0054】

例えば、スパッタリング法を用いて、ゲート絶縁膜3およびオーミックコンタクト層5上に、ソース電極6およびドレイン電極7となる金属薄膜（Mo膜等）を、200～400nmの厚さで成膜する。

【0055】

その後、第三回目のフォトリソグラフィ工程により、当該金属薄膜上にレジストパターンを形成する。そして、当該レジストパターンをマスクとして、公知の硝酸+酢酸+リン酸+純粋を含むエッチャントを用いて、当該金属薄膜をエッチングする。当該エッチング処理により、ゲート絶縁膜3およびオーミックコンタクト層5上に、所定のパターンのソース電極6および所定のパターンドレイン電極7が形成される（図6，7）。 30

【0056】

その後、当該レジストパターン、ソース電極6およびドレイン電極7をマスクとして、弗素系ガスを用いた公知のドライエッチングにより、露出しているオーミックコンタクト層5をエッチングする。その後、上記レジストパターンを除去する（図6，7）。

【0057】

さて次に、ガラス基板1上に形成されている、ゲート絶縁膜3、ソース電極6、およびドレイン電極7等を覆うように、パッシベーション膜8を形成する。そして、当該パッシベーション膜8上に、感光性を有する有機膜9を形成する。その後、当該有機膜9の所定の表面上に凹凸形状9aを設ける。さらに、有機膜9およびパッシベーション膜8を貫通する、所定の開口面積を有するコンタクトホール12および、有機膜9、パッシベーション膜8およびゲート絶縁膜3を貫通する、所定の開口面積を有する透過部14となる開口部を形成する。 40

【0058】

当該工程までの液晶表示装置の平面図を図8に示す。また、図8のA-A断面図を図9に示す。なお、図8において、下層に存する各部分2，6，7等は、点線にて図示している。

【0059】

ここで、図9から分かるように、コンタクトホール12の底部からは、ドレイン電極7が露出している。また、透過部14となる開口部の底部からは、ガラス基板1が露出している。なお、凹凸形状9aは、有機膜9の表面から所定の深さに至って（つまり、有機膜9を貫通していない）形成されている。

【0060】

パッシベーション膜8および、凹凸形状9a、コンタクトホール12と透過部14となる開口部を有する有機膜9の具体的な形成方法は、以下の通りである。

【0061】

例えば、CVD法を用いて、ガラス基板1に形成されている各部分3, 6, 7等を覆うように、パッシベーション膜8となる窒化珪素膜を100nm程度の厚さで成膜する。その後、スピコート法を用いて、パッシベーション膜8上に、有機膜9となるJSR製PC335を3.2~3.9μmの厚さで塗布する。 10

【0062】

その後、第四回目のフォトリソグラフィ工程により、有機膜9に対して、凹凸形状9aおよび開口部を形成する。ここで、開口部は、コンタクトホール12および透過部14に相当する位置の、有機膜9に形成される。また、開口部の底部からは、パッシベーション膜8が露出している。

【0063】

そして、当該有機膜9をマスクとして、弗素系ガスを用いた公知のドライエッチングにより、パッシベーション膜8およびゲート絶縁膜3をエッチングする。当該エッチング処理を施すことにより、底部からドレイン電極7が露出するコンタクトホール12、および底部からガラス基板1が露出する透過部14となる開口部が形成される（図8, 9）。 20

【0064】

コンタクトホール12等が形成された有機膜9の形成後、次に、有機膜9上に、所定のパターンの画素電極10を形成する。ここで、画素電極10は、透明性を有する導電膜である。当該画素電極10形成後の工程断面図を、図10に示す。

【0065】

図10に示すように、画素電極10は、コンタクトホール12の側面および底面にも形成されている。したがって、画素電極10は、ドレイン電極7と電氣的に接続される。また、画素電極10は、透過部14となる開口部の側面および底面にも形成されている。 30

【0066】

画素電極10の具体的な形成方法は、以下の通りである。

【0067】

例えば、スパッタリング法を用いて、有機膜9（コンタクトホール12および透過部14となる開口部を含む）を覆うように、画素電極10となる透明性を有する導電膜を、100nm程度の厚さで成膜する。ここで、透明性を有する導電膜は、酸化インジウム（ In_2O_3 ）、酸化亜鉛（ ZnO ）および酸化スズ（ SnO_2 ）を含む、非晶質状態のITO膜である。

【0068】

当該透明性を有する導電膜形成後、第五回目のフォトリソグラフィ工程により、当該透明性を有する導電膜上にレジストパターンを形成する。そして、当該レジストパターンをマスクとして、公知の蔭酸系のエッチャントを用いて、透明性を有する導電膜をエッチングする。当該エッチング処理により、有機膜9（コンタクトホール12および透過部14となる開口部を含む）上に、所定のパターンの画素電極10が形成される（図10）。 40

【0069】

ここで、画素電極10にZn酸化物を含有させることにより、比較的結晶化温度が高くなる。よって、非晶質膜中に結晶粒（結晶性酸化物）が存在しなくなる（つまり、画素電極10の非晶質性が向上する）。したがって、蔭酸系のエッチャントにより、当該画素電極10をエッチング（パターニング）したとしても、当該エッチング後に、エッチング残 50

渣が発生することを防止できる。

【0070】

なお、画素電極10の下層に存する、ゲート絶縁膜3やパッシベーション膜8にピンホール等の膜欠陥があったとしても、稀酸等の弱酸をエッチャントとして用いるので、Al合金やMo合金を含む材料から形成されているゲート電極2やソース電極6等に、損傷を与えることは無い。

【0071】

さて、当該画素電極10の形成後、上記レジストパターンを除去し、次に、少なくとも画素電極10を覆うように、金属薄膜を成膜する。ここで、金属薄膜は、可視光域で光反射特性を有している。そして、当該金属薄膜を所定の形状にパターンニングすることにより、反射電極11を形成する。

10

【0072】

当該工程までの液晶表示装置の平面図は、図1から把握できる。また、上記工程までの、同じくA-A断面を図11に示す。なお、図1においても、下層に存する各部分2, 6, 7, 10等は、点線にて図示している。

【0073】

ここで、図1, 11から分かるように、透過部14となる開口部の底部からは、画素電極10が露出している。また、有機膜9の凹凸形状9aに伴い、当該凹凸形状9a上の反射電極11は、凹凸形状11dを有している。また、反射電極11は、下層反射電極11aと上層反射電極11bとから成る、2層構造を有している。

20

【0074】

反射電極11の具体的な形成方法は、以下の通りである。

【0075】

例えば、スパッタリング法を用いて、画素電極10を覆うように、下層反射電極11aとなる金属薄膜を、100nm程度の厚さで成膜する。ここで、当該金属薄膜(下層反射電極11a)は、MoまたはMoに少量の他の元素を添加したMo合金等である。なお、当該Mo合金として、MoにNbを添加することにより成るMoNb合金や、MoにWを添加することにより成るMoW合金が採用できる。

【0076】

その後、スパッタリング法を用いて、下層反射電極11a上に、上層反射電極11bとなる金属薄膜を、300nm程度の厚さで成膜する。ここで、当該金属薄膜(上層反射電極11b)は、可視光域において高い光反射特性を有している。ここで、当該金属薄膜(上層反射電極11b)は、AlまたはAlに少量の他の元素を添加したAl合金等である。なお、当該Al合金として、Alに、0.1~2wt%のCuを添加することにより成るAlCu合金が採用できる。

30

【0077】

2層構造の金属薄膜を形成後、第六回目のフォトリソグラフィ工程により、当該2層構造の金属薄膜上にレジストパターンを形成する。そして、当該レジストパターンをマスクとして、リン酸+硝酸+酢酸を含むエッチャントを用いて、2層構造の金属薄膜をエッチングする。その後、上記レジストパターンを除去する。当該エッチング処理により、所定のパターンの反射電極11が形成される(図1, 11)。

40

【0078】

ここで、図1, 11に示すように、透過部14となる開口部の底部には、画素電極10は形成されているが、反射電極11は形成されていない。

【0079】

反射電極11形成後、次に、画素電極10、反射電極11および有機膜9等を覆うように、所定のパターンを有する保護絶縁膜13を形成する。当該工程までの液晶表示装置の上記同様のA-A断面が図2である。ここで、保護絶縁膜13は、カラーフィルタ基板16上に配設される対向電極15と、画素電極10(または、反射電極11)との短絡を防止するために、形成される。また、保護絶縁膜13は、透明性を有している。

50

【0080】

保護絶縁膜13の具体的な形成方法は、以下の通りである。

【0081】

例えば、プラズマCVD法を用いて、有機膜9、画素電極10および反射電極11等を覆うように、保護絶縁膜13となる窒化珪素膜を成膜する。

【0082】

ここで、上述したように、画素電極10の形成（パターニング）の際、粒状のエッチング残渣は発生しない。したがって、当該窒化珪素膜形成の際に、窒化珪素膜が異常成長することも無い。

【0083】

当該窒化珪素膜形成後、第七回目のフォトリソグラフィ工程により、当該窒化珪素膜上にレジストパターンを形成する。そして、当該レジストパターンをマスクとして、窒化珪素膜をエッチングする。その後、上記レジストパターンを除去する。当該エッチング処理により、所定のパターンの保護絶縁膜13が形成される（図2）。

【0084】

なお、窒化珪素膜の成膜工程において熱処理工程を経る。したがって、エッチングする段階においては非晶質であった透明導電膜が、結晶化する場合もあり得る。

【0085】

ここで、上述の通り、保護絶縁膜13は、液晶20内に含まれる導電性異物19を介した、対向電極15と画素電極10（または、反射電極11）との短絡防止のために、形成されている。したがって、ガラス基板1上において、窒化珪素膜（保護絶縁膜13）が除去される領域は、端子部（図示せず）のように、液晶20を介して対向電極15と対向する領域以外の領域に限定される。

【0086】

以上まで工程の後、対向電極15や配設膜17が形成された、カラーフィルタ基板16と、図2に示した構造を有するガラス基板1（アレイ基板）とを、導電性異物19を有する液晶20を介して、両基板1, 16が対向するように、貼り合わせる（図3）。

【0087】

当該一連の工程により、本実施の形態に係る液晶表示装置が完成する。

【0088】

このように、本実施の形態に係る液晶表示装置では、画素電極10（透明性導電膜）には、In酸化物およびZn酸化物が含まれている。

【0089】

したがって、エッチング前には非晶質の透明性導電膜内に、結晶性酸化物が存在しなくなり、当該画素電極10の形成のためのエッチング処理の際に、エッチング残渣物が発生することが無くなる。よって、その後に保護絶縁膜13を形成したとしても、当該保護絶縁膜13の異常成長を防止することができる。したがって、表示部における白濁現象が発生することも無くなり、反射率の低下の起因した表示不良も発生することは無くなる。

【0090】

なお、上記では、保護絶縁膜13として窒化珪素膜を採用する場合について言及した。しかし、非晶質のITO膜からなる画素電極10上に、保護絶縁膜として窒化珪素膜を形成すると、上述の通り、当該窒化珪素膜の形成過程において、アンモニアや水素ガスがプラズマ分解し、水素ラジカルが生成される。当該水素ラジカルの影響により、ITO膜上（画素電極10上）においてInの還元反応が起こり、画素電極10上において窒化珪素膜が異常に成長する恐れがある。

【0091】

そこで、上記Inの還元反応を回避するために、保護絶縁膜13として酸化珪素膜を採用しても良く、または、酸化珪素膜と窒化珪素膜とが当該順に積層された積層膜を採用しても良い。保護絶縁膜13として、酸化珪素膜と窒化珪素膜とが当該順に積層された積層膜を採用した場合の断面図を、図12に示す。

10

20

30

40

50

【 0 0 9 2 】

当該積層膜を形成する場合には、例えば、プラズマ C V D 法を用いて酸化珪素膜 1 3 a を形成した後に、同じくプラズマ C V D 法を用いて、当該酸化珪素膜 1 3 a 上に窒化珪素膜 1 3 b を形成する。その後、所定の形状に当該積層膜をパターンニング（つまり、保護絶縁膜 1 3 を形成）する（図 1 2 ）。

【 0 0 9 3 】

このように、保護絶縁膜 1 3 として、酸化珪素膜と窒化珪素膜とが当該順に積層された積層膜を採用することにより、窒化珪素膜が異常に成長させることなく、さらに、耐湿性に優れた保護絶縁膜 1 3 を提供することができる。

【 0 0 9 4 】

また、上記では、半透過型液晶表示装置に対して本実施の形態を適用する場合について言及してきた。しかし、透過型液晶表示装置に対しても、本実施の形態を適用できることは言うまでも無い。

【 0 0 9 5 】

< 実施の形態 2 >

対向電極 1 5 が透明性を有しているので、表示特性を改善するために、反射電極 1 1 上に透明導電膜を形成する技術が存在している。当該構造を有する液晶表示装置に対しても、本発明を適用することができる。

【 0 0 9 6 】

つまり、当該透明導電膜に、I n と Z n とを含む酸化化合物が含有されている。

【 0 0 9 7 】

図 1 3 は、本実施の形態に係る液晶表示装置の構成（具体的には、アレイ基板の構成）を示す断面図である。なお、実施の形態 1 において説明した部材と同じ部材は、本実施の形態においても同じ符号を付している。

【 0 0 9 8 】

ここで、上述と同様、低抵抗化のため、ゲート電極 2、ソース電極 6 およびドレイン電極 7 のいずれかには、M o または A l が含まれている。このように、ゲート電極 2 等には、M o もしくは A l が含まれている。したがって、上述の通り、その後の透明導電膜のエッチング処理の際に使用するエッチャントは、蔭酸等の弱酸のものである必要がある。また、このように、弱酸性のエッチャントにより、透明導電膜のエッチング処理が施されるので、少なくともエッチング処理前の透明導電膜は、当該弱酸性のエッチャントによるエッチングを可能な、非晶質性である必要がある。

【 0 0 9 9 】

図 2 と図 1 3 との比較から分かるように、本実施の形態に係る液晶表示装置は、透明導電膜 2 1 が反射電極 1 1 上に形成されていること以外は、実施の形態 1 に係る表示装置の構成と同じである。したがって、以下では、実施の形態 1 の構成と同じ部分については説明を省略し、異なる部分のみ詳細に説明する。

【 0 1 0 0 】

図 1 3 に示すように、本実施の形態に係る液晶表示装置では、反射電極 1 1 と保護絶縁膜 1 3 との間に、透明導電膜 2 1 が形成されている。上述のように、対向電極 1 5 が透明性を有しているので、表示特性を改善するために、反射電極 1 1 上に透明導電膜 2 1 を形成している。

【 0 1 0 1 】

本実施の形態に係る液晶表示装置（具体的には、透明導電膜 2 1 ）の形成方法は、以下の通りである。なお、本実施の形態では、実施の形態 1 に係る液晶表示装置の製造方法と異なる工程のみに言及し、同じ工程については説明を省略する。

【 0 1 0 2 】

さて、実施の形態 1 で説明した一連の工程により、反射電極 1 1 となる 2 層構造の金属薄膜を形成する。ここで、当該 2 層構造の金属薄膜は、未だパターンニングされていない（つまり、反射電極 1 1 は、未だ所定のパターンを有していない）。なお、2 層構造の金属

10

20

30

40

50

薄膜の形成前の工程は、実施の形態 1 で説明した内容と同じである。

【0103】

次に、2 層構造の金属薄膜上に透明導電材料を形成する。その後、当該透明導電材料および 2 層構造の金属薄膜をパターニングすることにより、反射電極 11 および透明導電膜 21 を形成する（図 13）。具体的な形成方法は、以下の通りである。

【0104】

例えば、スパッタリング法を用いて、2 層構造の金属薄膜上に、透明導電膜 21 となる透明性導電材料を、3 ~ 15 nm の厚さで成膜する。ここで、当該透明性導電材料（透明導電膜 21）は、酸化インジウム（ In_2O_3 ）、酸化亜鉛（ ZnO ）および酸化スズ（ SnO_2 ）を含む、非晶質状態の ITZO 膜である。

10

【0105】

当該透明性導電材料の成膜後、フォトリソグラフィ工程により、当該透明性導電材料上にレジストパターンを形成する。そして、当該レジストパターンをマスクとして、公知の蔭酸系のエッチャントを用いて、透明性導電材料をエッチングする。その後、同じレジストパターンをマスクとして、リン酸 + 硝酸 + 酢酸を含むエッチャントを用いて、2 層構造の金属薄膜をエッチングする。その後、上記レジストパターンを除去する。

【0106】

上記一連のエッチング処理により、所定のパターンを有する反射電極 11（具体的には、下層反射電極 11a と上層反射電極 11b とから成る、2 層構造の反射電極 11）が形成されると共に、当該反射電極 11 上に所定のパターンの透明導電膜 21 が形成される（図 13）。

20

【0107】

ここで、透明導電膜 21 に Zn 酸化物を含有させることにより、比較的結晶化温度が高くなる。よって、非晶質膜中に結晶粒（結晶性酸化物）が存在しなくなる（つまり、透明導電膜 21 の非晶質性が向上する）。したがって、蔭酸系のエッチャントにより、当該透明導電膜 21 をエッチング（パターニング）したとしても、当該エッチング後に、エッチング残渣が発生することを防止できる。

【0108】

さて、当該反射電極 11 および透明導電膜 21 の形成後、次に、画素電極 10、透明導電膜 21 および有機膜 9 等を覆うように、所定のパターンを有する保護絶縁膜 13 を形成する（図 13）。ここで、保護絶縁膜 13 は、カラーフィルタ基板 16 上に配設される対向電極 15 と、画素電極 10（または、透明導電膜 21）との短絡を防止するために、形成される。また、保護絶縁膜 13 は、透明性を有している。

30

【0109】

保護絶縁膜 13 の具体的な構成および形成方法は、実施の形態 1 と同様なので、ここでの説明は省略する。

【0110】

ここで、上述したように、透明導電膜 21 の形成の際、粒状のエッチング残渣は発生しない。したがって、保護絶縁膜 13 の際に、当該保護絶縁膜 13 が異常成長することも無い。

40

【0111】

また、保護絶縁膜 13 の成膜工程において熱処理工程を経る。したがって、エッチングする段階においては非晶質であった透明導電膜が結晶化する場合もあり得る。

【0112】

以上まで工程の後、対向電極 15 や配設膜 17 が形成された、カラーフィルタ基板 16 と、図 13 に示した構造を有するガラス基板 1 とを、導電性異物 19 を有する液晶 20 を介して、両基板 1, 16 が対向するように、貼り合わせる。

【0113】

当該一連の工程により、本実施の形態に係る液晶表示装置が完成する。

【0114】

50

このように、本実施の形態に係る液晶表示装置では、透明導電膜 21 に、In 酸化物の他に、Zn 酸化物が含まれている。

【0115】

したがって、エッチング前には非晶質であった透明導電膜 21 内に、結晶性酸化物が存在しなくなり、当該透明導電膜 21 のパターンニングのためのエッチング処理の際に、エッチング残渣が発生することが無くなる。よって、その後の保護絶縁膜 13 を形成しても、当該保護絶縁膜 13 の異常成長を防止することができる。したがって、表示部の白濁現象が発生することも無くなり、反射率の低下に起因した表示不良も発生することは無くなる。

【0116】

なお、本実施の形態に係る液晶表示装置において、画素電極 10 は、Zn 酸化物を含んでいても、いなくても良い。しかし、実施の形態 1 と同様に、エッチング前には非晶質の画素電極 10 においても、In 酸化物の他に Zn 酸化物を含ませることにより、透明導電膜 21 のエッチング処理の際にエッチング残渣が発生しないだけでなく、実施の形態 1 で説明したように、画素電極 10 のエッチング処理の際にもエッチング残渣が発生しなくなる。

10

【0117】

したがって、エッチング処理前には非晶質の画素電極 10 においても Zn 酸化物を含ませることにより、より確実に、保護絶縁膜 13 の異常成長を防止することができる。

【0118】

また、本実施の形態では、半透過型液晶表示装置に対して、本発明を適用する場合について言及した。しかし、反射型液晶表示装置に対しても本発明を適用できることは、言うまでも無い。

20

【0119】

< 実施の形態 3 >

実施の形態 1, 2 に係る液晶表示装置は、反射電極 11 を別途設けることにより、半透過型の液晶表示装置を構成していた。しかし、ドレイン電極 7 に反射機能を持たせることにより、当該反射電極 11 を省略して、半透過型の液晶表示装置を構成することができる。

【0120】

本実施の形態は、ドレイン電極 7 に反射機能を持たせた半透過型の液晶表示装置において、実施の形態 1 と同様に、画素電極 10 に、In 酸化物および Zn 酸化物を含ませることを特徴としている。

30

【0121】

図 14 に、本実施の形態に係る液晶表示装置（詳しくは、アレイ基板）の断面図である。なお、実施の形態 1 において説明した部材と同じ部材は、本実施の形態においても同じ符号を付している。

【0122】

本実施の形態に係る液晶表示装置は、反射電極 11 を有さないもので、図 14 に示すように、有機膜 9 は省略されている。

40

【0123】

また、ドレイン電極 7 に反射機能を持たせることにより、反射電極 11 の代用を当該ドレイン電極 7 が担っている。したがって、画質の低下を防止する観点から、本実施の形態において、ドレイン電極 7 は、実施の形態 1 のドレイン電極 7 よりも、面積が広い方が望ましい。

【0124】

また、反射電極 11 および有機膜 9 を有さないことから、本実施の形態では、図 14 に示すように、保護絶縁膜 13 は、パッシベーション膜 8 と画素電極 10 とを覆うように、形成されている。

【0125】

50

また、図 14 から分かるように、本実施の形態に係る液晶表示装置では、透過部 14 において、ガラス基板 1 と画素電極 10 との間に、ゲート絶縁膜 3 およびパッシベーション膜 8 が存在する。これは、以下の理由に依る。

【0126】

つまり、実施の形態 1 では、透過部 14 となる開口部を有する有機膜 9 を有していた。そして、当該有機膜 9 をマスクとして用いた、エッチング処理を行っていた。しかし、本実施の形態では、有機膜 9 は存在しない。したがって、本実施の形態では、透過部 14 において、ゲート絶縁膜 3 およびパッシベーション膜 8 が除去されることが無く、ガラス基板 1 と画素電極 10 との間に残存する。

【0127】

なお、ガラス基板 1 と画素電極 10 との間に、絶縁膜が存在していても、液晶表示装置の動作上、特に問題が生じることは無い。

【0128】

その他の構成は、実施の形態 1 に係る液晶表示装置と、ほぼ同じであるので、詳細な説明は省略する。

【0129】

次に、本実施の形態に係る液晶表示装置の製造方法について説明する。なお、ソース電極 6 およびドレイン電極 7 を形成し、その後に、パッシベーション膜 8 となる窒化珪素膜を成膜するまでの工程は、実施の形態 1 と同様である。したがって、当該工程までの説明は、省略する。

【0130】

ここで、本実施の形態では、反射電極 11 の機能をドレイン電極 7 が代用している。したがって、画質の低下を防止する観点から、当該ドレイン電極 7 の面積は、極力広くすることが望ましい。

【0131】

上記工程後、次に、ガラス基板 1 上に形成されている、ゲート絶縁膜 3、ソース電極 6、およびドレイン電極 7 等を覆うように、パッシベーション膜 8 を形成する。さらに、パッシベーション膜 8 を貫通する、所定の開口面積を有するコンタクトホール 12 を形成する。

【0132】

当該工程までの液晶表示装置の平面図を図 15 に示す。また、図 15 の B - B 断面図を図 16 に示す。なお、図 15 において、パッシベーション膜 8 より下層に存する各部分 2, 4, 5 等は、点線にて図示している（ただし、図面の都合上、ソース電極 6 とドレイン電極 7 は、実線にて図示している）。

【0133】

ここで、図 16 から分かるように、コンタクトホール 12 の底部からは、ドレイン電極 7 が露出している。

【0134】

パッシベーション膜 8 およびコンタクトホール 12 の具体的な形成方法は、以下の通りである。

【0135】

例えば、CVD 法を用いて、ガラス基板 1 に形成されている各部分 3, 6, 7 等を覆うように、パッシベーション膜 8 となる窒化珪素膜を 300 ~ 400 nm の厚さで成膜する。

【0136】

その後、フォトリソグラフィ工程により、窒化珪素膜（パッシベーション膜 8）上にレジストパターンを形成する。そして、当該レジストパターンをマスクとして、弗素系ガスを用いた公知のドライエッチングにより、パッシベーション膜 8 をエッチングする。当該エッチング処理を施すことにより、パッシベーション膜 8 において、底部からドレイン電極 7 が露出するコンタクトホール 12 が形成される（図 15, 16）。

10

20

30

40

50

【 0 1 3 7 】

コンタクトホール 1 2 が形成されたパッシベーション膜 8 形成後、次に、パッシベーション膜 8 上に、所定のパターンの画素電極 1 0 を形成する。ここで、画素電極 1 0 は、透明性を有する導電膜である。

【 0 1 3 8 】

当該工程までの液晶表示装置の平面図を図 1 7 に示す。また、図 1 7 の B - B 断面図を図 1 8 に示す。なお、図 1 7 において、画素電極 1 0 より下層に存する各部分 2 , 6 , 7 , 1 2 等は、点線にて図示している。

【 0 1 3 9 】

図 1 8 に示すように、画素電極 1 0 は、コンタクトホール 1 2 において、ドレイン電極 10 7 と電氣的に接続される。

【 0 1 4 0 】

画素電極 1 0 の具体的な形成方法は、以下の通りである。

【 0 1 4 1 】

例えば、スパッタリング法を用いて、パッシベーション膜 8 を覆うように、画素電極 1 0 となる透明性を有する導電膜を、100nm 程度の厚さで成膜する。ここで、透明性を有する導電膜は、酸化インジウム (In_2O_3)、酸化亜鉛 (ZnO) および酸化スズ (SnO_2) を含む、非晶質状態の ITZO 膜である。

【 0 1 4 2 】

当該透明性を有する導電膜形成後、フォトリソグラフィ工程により、透明性を有する導電膜上にレジストパターンを形成する。そして、当該レジストパターンをマスクとして、公知の蔭酸系のエッチャントを用いて、透明性を有する導電膜をエッチングし、その後、レジストパターンを除去する。当該エッチング処理により、パッシベーション膜 8 上に、所定のパターンの画素電極 1 0 が形成される (図 1 7 , 1 8)。

【 0 1 4 3 】

ここで、画素電極 1 0 に Zn 酸化物を含有させることにより、比較的結晶化温度が高くなる。よって、非晶質膜中に結晶粒 (結晶性酸化物) が存在しなくなる (つまり、画素電極 1 0 の非晶質性が向上する)。したがって、蔭酸系のエッチャントにより、当該画素電極 1 0 をエッチング (パターンニング) したとしても、当該エッチング後に、エッチング残渣が発生することを防止できる。

【 0 1 4 4 】

画素電極 1 0 形成後、次に、画素電極 1 0 等を覆うように、所定のパターンを有する保護絶縁膜 1 3 を形成する。当該工程までの液晶表示装置の断面図が図 1 4 である。

【 0 1 4 5 】

なお、保護絶縁膜 1 3 の具体的な形成方法は、実施の形態 1 で説明した方法と同じである。したがって、ここでの説明は省略する。

【 0 1 4 6 】

上述したように、画素電極 1 0 の形成の際、粒状のエッチング残渣は発生しない。したがって、保護絶縁膜 1 3 形成の際に、当該保護絶縁膜 1 3 が異常成長することを防止できる。

【 0 1 4 7 】

なお、保護絶縁膜 1 3 の成膜工程において熱処理工程を経る。したがって、エッチングする段階においては非晶質であった透明導電膜が結晶化する場合もあり得る。

【 0 1 4 8 】

以上まで工程の後、対向電極 1 5 や配設膜 1 7 が形成された、カラーフィルタ基板 1 6 と、図 1 4 に示した構造を有するガラス基板 1 とを、導電性異物 1 9 を有する液晶 2 0 を介して、両基板 1 , 1 6 が対向するように、貼り合わせる。

【 0 1 4 9 】

当該一連の工程により、本実施の形態に係る液晶表示装置が完成する。

【 0 1 5 0 】

このように、本実施の形態に係る液晶表示装置では、画素電極 10（透明性を有する導電膜）に、In 酸化物の他に Zn 酸化物が含まれている。

【0151】

したがって、エッチングする前には非晶質の透明性を有する導電膜内に、結晶性酸化物が存在しなくなり、当該画素電極 10 の形成のためのエッチング処理の際に、エッチング残渣物が発生することが無くなる。よって、その後の保護絶縁膜 13 を形成しても、当該保護絶縁膜 13 の異常成長を防止することができる。したがって、表示部の白濁現象が発生することも無くなり、反射率の低下の起因した表示不良も発生することは無くなる。

【0152】

また、本実施の形態に係る液晶表示装置は、反射電極 11 や有機膜 9 を有しないので、実施の形態 1 に係る液晶表示装置よりも、製造工程が簡素化できる。

10

【図面の簡単な説明】

【0153】

【図 1】実施の形態 1 に係る液晶表示装置が有するアレイ基板の構成を示す、透視平面図である。

【図 2】実施の形態 1 に係る液晶表示装置が有するアレイ基板の構成を示す、断面図である。

【図 3】実施の形態 1 に係る液晶表示装置の構成の一部を示す断面図である。

【図 4】実施の形態 1 に係る液晶表示装置の製造方法を説明するための工程断面図である。

20

【図 5】実施の形態 1 に係る液晶表示装置の製造方法を説明するための透視平面図である。

【図 6】実施の形態 1 に係る液晶表示装置の製造方法を説明するための透視平面図である。

【図 7】実施の形態 1 に係る液晶表示装置の製造方法を説明するための工程断面図である。

【図 8】実施の形態 1 に係る液晶表示装置の製造方法を説明するための透視平面図である。

【図 9】実施の形態 1 に係る液晶表示装置の製造方法を説明するための工程断面図である。

30

【図 10】実施の形態 1 に係る液晶表示装置の製造方法を説明するための工程断面図である。

【図 11】実施の形態 1 に係る液晶表示装置の製造方法を説明するための工程断面図である。

【図 12】実施の形態 1 に係る液晶表示装置の製造方法を説明するための工程断面図である。

【図 13】実施の形態 2 に係る液晶表示装置が有するアレイ基板の構成を示す、断面図である。

【図 14】実施の形態 3 に係る液晶表示装置が有するアレイ基板の構成を示す、断面図である。

40

【図 15】実施の形態 3 に係る液晶表示装置の製造方法を説明するための透視平面図である。

【図 16】実施の形態 3 に係る液晶表示装置の製造方法を説明するための工程断面図である。

【図 17】実施の形態 3 に係る液晶表示装置の製造方法を説明するための透視平面図である。

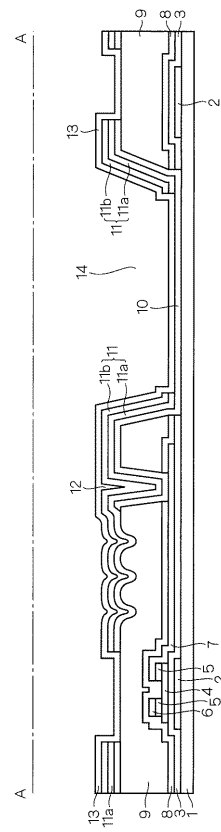
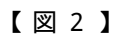
【図 18】実施の形態 3 に係る液晶表示装置の製造方法を説明するための工程断面図である。

【符号の説明】

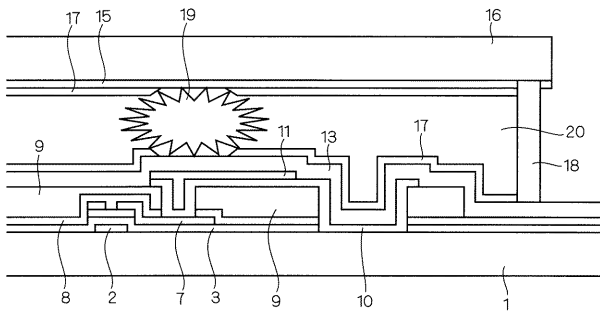
【0154】

50

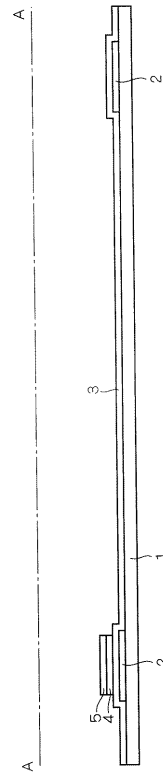
【 図 1 】



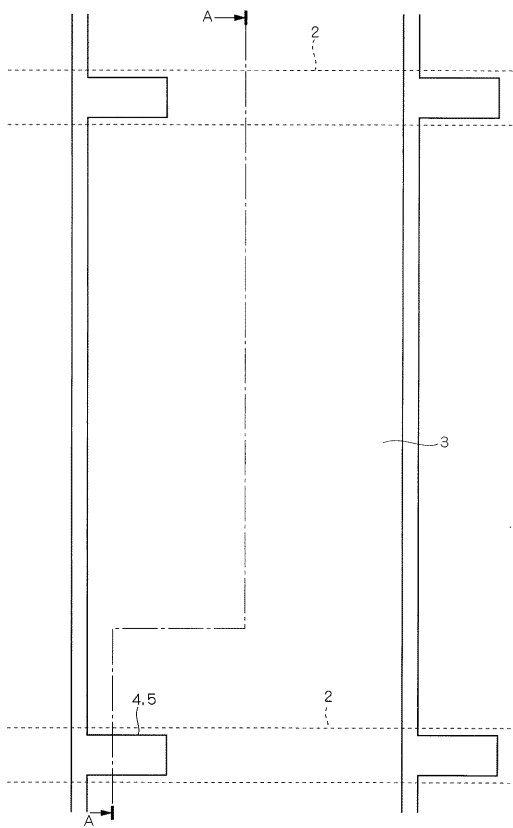
【図 3】



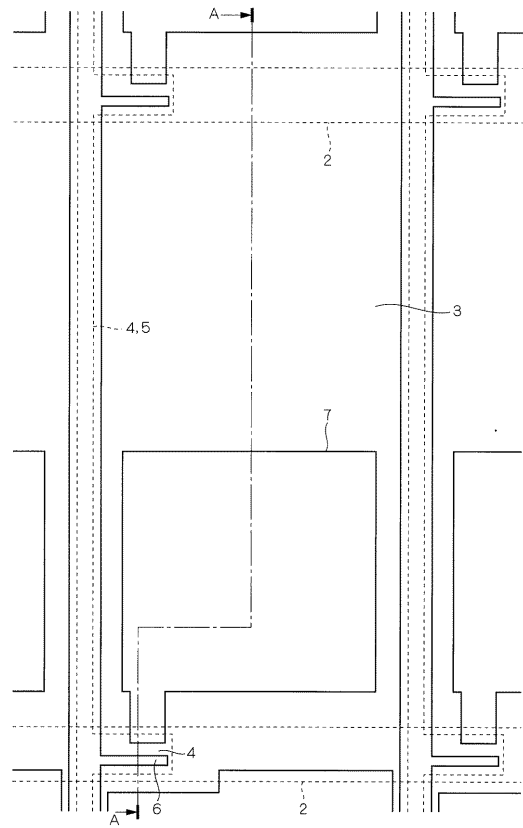
【図 4】



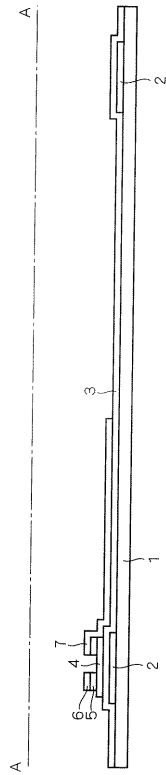
【図 5】



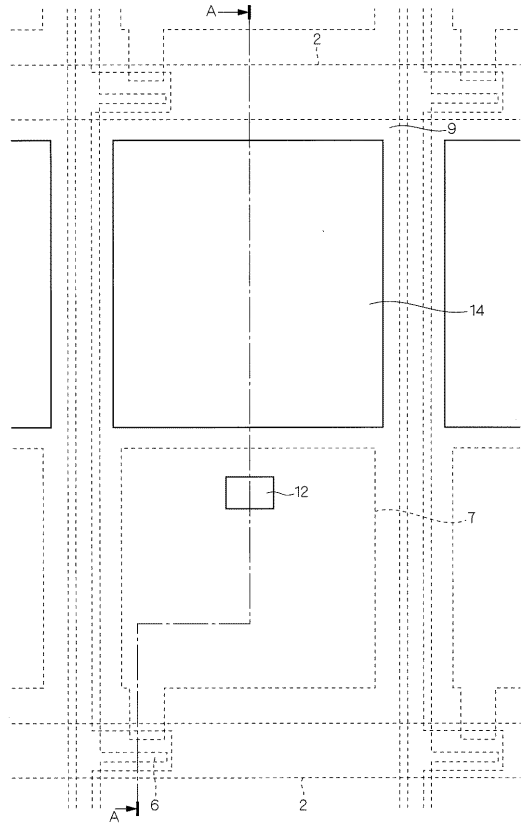
【図 6】



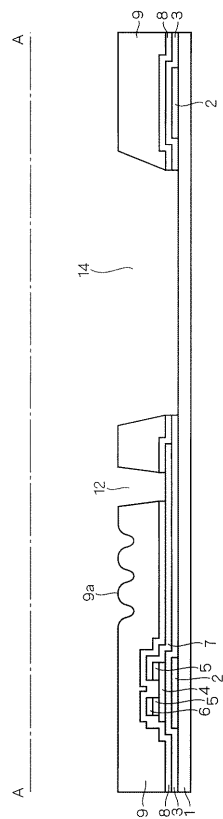
【図 7】



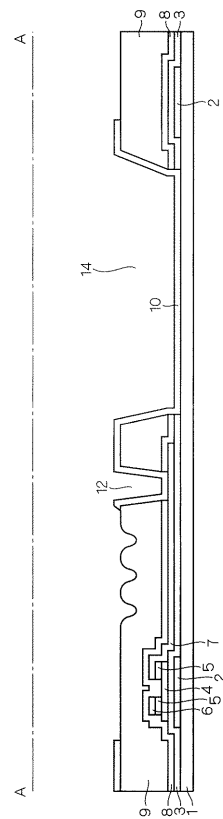
【図 8】



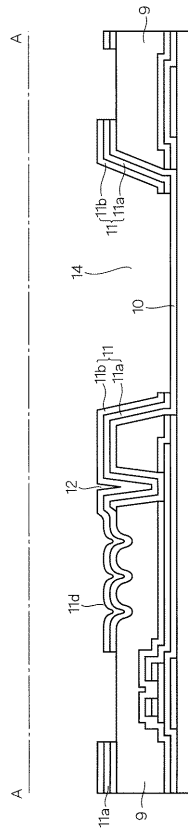
【図 9】



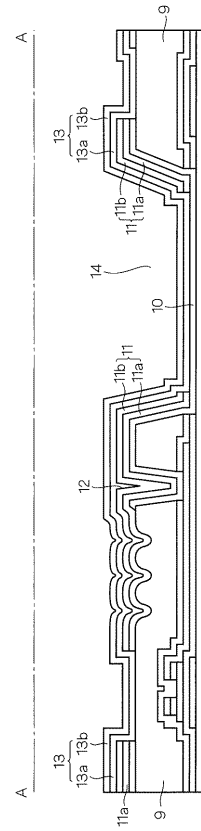
【図 10】



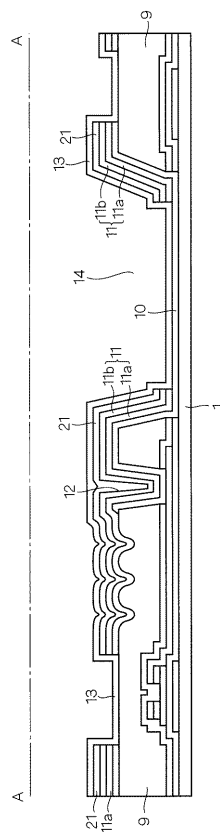
【図 1 1】



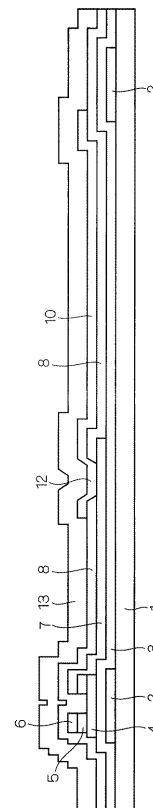
【図 1 2】



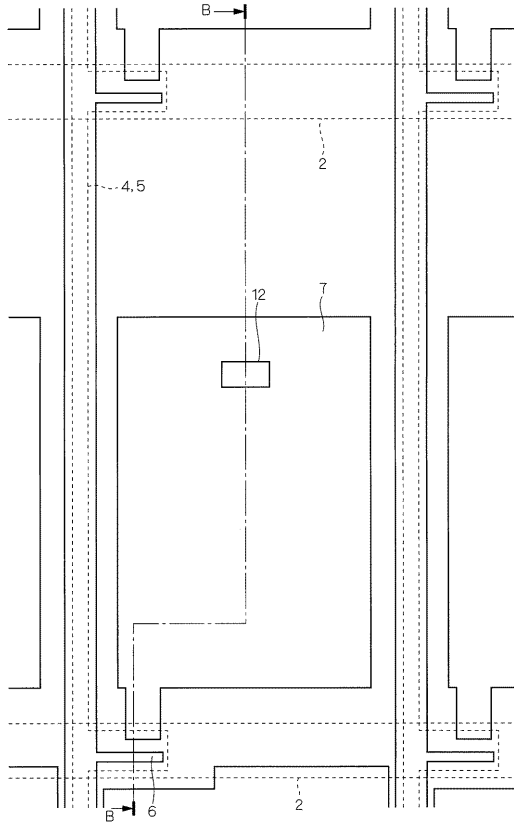
【図 1 3】



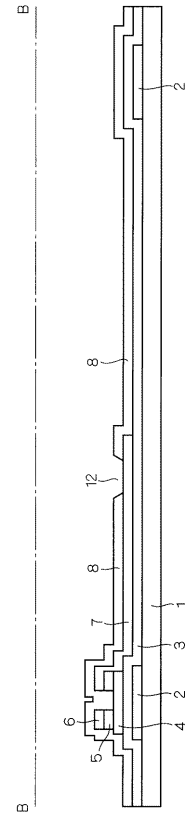
【図 1 4】



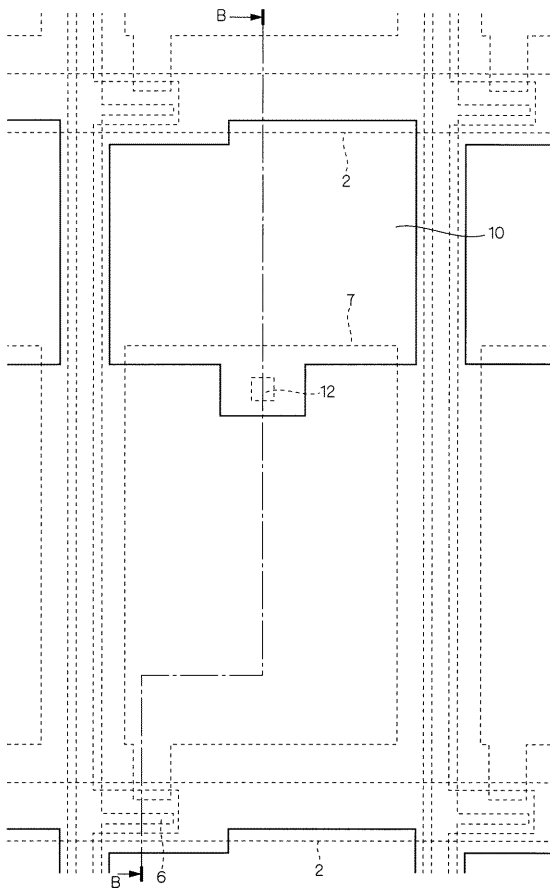
【図 15】



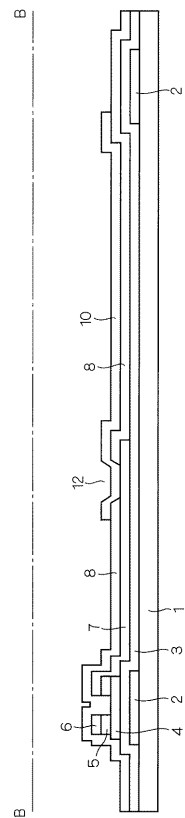
【図 16】



【図 17】



【図 18】



フロントページの続き

(72)発明者 内田 祐介
熊本県菊池郡西合志町御代志 9 9 7 番地 メルコ・ディスプレイ・テクノロジー株式会社内

(72)発明者 長山 顕祐
熊本県菊池郡西合志町御代志 9 9 7 番地 メルコ・ディスプレイ・テクノロジー株式会社内

(72)発明者 石賀 展昭
熊本県菊池郡西合志町御代志 9 9 7 番地 メルコ・ディスプレイ・テクノロジー株式会社内

F ターム(参考) 2H091 FA02Y FA14Y FA16Y FC01 FC10 FD04 GA03 GA13 HA06 JA03
LA02 LA12 LA30

2H092 GA13 GA17 GA24 GA29 HA04 HA05 HA06 HA28 JA26 JA28
JA34 JA37 JA41 JA46 JB05 JB07 JB13 JB22 JB31 JB57
JB58 KA05 KA12 KA18 KB13 KB22 KB24 KB25 MA05 MA07
MA13 MA18 MA19 NA11 NA16 NA17 NA25 NA29 QA06

5C094 AA03 BA03 BA43 CA19 EA04 FB12

5F110 AA30 BB01 CC07 DD02 EE03 EE04 EE44 FF03 FF29 GG02
GG15 GG24 GG44 HK03 HK04 HK09 HK16 HK21 HK25 HK33
HK34 HL07 NN01 NN03 NN23 NN24 NN27 NN28 NN35 NN72

专利名称(译)	液晶表示装置		
公开(公告)号	JP2006330021A	公开(公告)日	2006-12-07
申请号	JP2005148993	申请日	2005-05-23
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	中堀正樹 内田祐介 長山顯祐 石賀展昭		
发明人	中堀 正樹 内田 祐介 長山 顯祐 石賀 展昭		
IPC分类号	G02F1/1368 G02F1/1335 G02F1/1343 G09F9/30 H01L29/786		
CPC分类号	G02F1/136227 G02F1/133555 G02F1/13439 H01L27/14621		
FI分类号	G02F1/1368 G02F1/1335.520 G02F1/1343 G09F9/30.338 H01L29/78.619.A		
F-TERM分类号	2H091/FA02Y 2H091/FA14Y 2H091/FA16Y 2H091/FC01 2H091/FC10 2H091/FD04 2H091/GA03 2H091/GA13 2H091/HA06 2H091/JA03 2H091/LA02 2H091/LA12 2H091/LA30 2H092/GA13 2H092/GA17 2H092/GA24 2H092/GA29 2H092/HA04 2H092/HA05 2H092/HA06 2H092/HA28 2H092/JA26 2H092/JA28 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JA46 2H092/JB05 2H092/JB07 2H092/JB13 2H092/JB22 2H092/JB31 2H092/JB57 2H092/JB58 2H092/KA05 2H092/KA12 2H092/KA18 2H092/KB13 2H092/KB22 2H092/KB24 2H092/KB25 2H092/MA05 2H092/MA07 2H092/MA13 2H092/MA18 2H092/MA19 2H092/NA11 2H092/NA16 2H092/NA17 2H092/NA25 2H092/NA29 2H092/QA06 5C094/AA03 5C094/BA03 5C094/BA43 5C094/CA19 5C094/EA04 5C094/FB12 5F110/AA30 5F110/BB01 5F110/CC07 5F110/DD02 5F110/EE03 5F110/EE04 5F110/EE44 5F110/FF03 5F110/FF29 5F110/GG02 5F110/GG15 5F110/GG24 5F110/GG44 5F110/HK03 5F110/HK04 5F110/HK09 5F110/HK16 5F110/HK21 5F110/HK25 5F110/HK33 5F110/HK34 5F110/HL07 5F110/NN01 5F110/NN03 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN28 5F110/NN35 5F110/NN72 2H191/FA02 2H191/FA02Y 2H191/FA31 2H191/FA31Y 2H191/FC32 2H191/FC36 2H191/FD22 2H191/GA05 2H191/GA10 2H191/GA19 2H191/JA03 2H191/LA13 2H191/NA13 2H191/NA30 2H191/NA34 2H191/NA37 2H192/AA24 2H192/BC31 2H192/BC63 2H192/BC64 2H192/BC72 2H192/BC82 2H192/CB05 2H192/CB46 2H192/CC04 2H291/FA02Y 2H291/FA31Y 2H291/FC32 2H291/FC36 2H291/FD22 2H291/GA05 2H291/GA10 2H291/GA19 2H291/JA03 2H291/LA13 2H291/NA13 2H291/NA30 2H291/NA34 2H291/NA37		
外部链接	Espacenet		

摘要(译)

使用预定的蚀刻剂将非晶导电膜构图为预定形状，并形成保护绝缘膜以覆盖构图的导电膜。本发明的目的是提供一种能够防止保护绝缘膜的异常生长的液晶显示装置。在根据本发明示例的液晶显示装置中，液晶被密封在其上表面上形成有薄膜晶体管的玻璃基板1与上表面上形成有对电极的滤色器基板16之间。已经完成了。像素电极10连接到薄膜晶体管的漏极。像素电极10被具有透明性的保护绝缘膜13覆盖。像素电极10具有包含In和Zn的氧化物。[选择图]图3

