

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-272012

(P2004-272012A)

(43) 公開日 平成16年9月30日(2004.9.30)

(51) Int.Cl.⁷

G02F 1/1368

G02F 1/1339

G09F 9/30

F I

G02F 1/1368

G02F 1/1339 505

G09F 9/30 309

G09F 9/30 349Z

テーマコード (参考)

2H089

2H092

5C094

審査請求 未請求 請求項の数 7 O L (全 12 頁)

(21) 出願番号 特願2003-64132 (P2003-64132)

(22) 出願日 平成15年3月10日 (2003.3.10)

(71) 出願人 302020207
東芝松下ディスプレイテクノロジー株式会社
東京都港区港南4-1-8

(71) 出願人 302001686
ティー・エフ・ピー・ディー株式会社
兵庫県姫路市余部区上余部50番地

(74) 代理人 100059225
弁理士 蔦田 瑋子

(74) 代理人 100076314
弁理士 蔦田 正人

(74) 代理人 100112612
弁理士 中村 哲士

(74) 代理人 100112623
弁理士 富田 克幸

最終頁に続く

(54) 【発明の名称】 表示装置

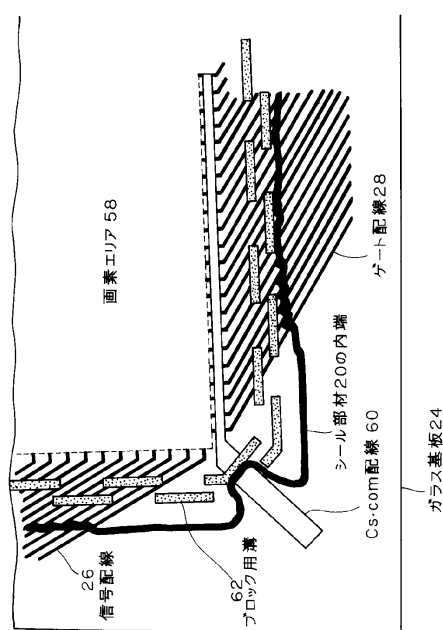
(57) 【要約】

【課題】シール部材の表示領域への染み出しを防止することができると共に、ゲート配線や信号配線に対し短絡等を起こすことがないシール部材の染み出し防止構造を有する液晶表示装置を提供する。

【解決手段】シール部材20の内側であって表示領域の外側に位置する平坦化膜54にブロック用溝62を表示領域の全周にわたって、かつ、千鳥状に設けることにより、シール部材20の表示領域への染み出しを防止できる。

【選択図】 図5

の



【特許請求の範囲】

【請求項 1】

互いにシール部材により封着された対向基板間に複数の画素を配置してなる表示領域を有する表示装置において、

前記画素を駆動する配線パターンの形成された基板における表示領域の外側であって、かつ、前記シール部材の内側の領域に前記シール部材が前記表示領域側へ染み出すのを防止するブロック用溝を、前記配線パターンより上層で、かつ、配線パターンを横切る方向に設ける

ことを特徴とする表示装置。

【請求項 2】

前記ブロック用溝が、
前記表示領域の外周に沿った環状形状である
ことを特徴とする請求項 1 記載の表示装置。

10

【請求項 3】

前記ブロック用溝が、
前記表示領域の各辺部と平行に延び、かつ、不連続な溝で構成されている
ことを特徴とする請求項 1 記載の表示装置。

【請求項 4】

前記ブロック用溝が、
前記表示領域の各辺部と平行に延び、かつ、不連続な千鳥状の溝で構成されている
ことを特徴とする請求項 1 記載の表示装置。

20

【請求項 5】

前記表示装置が、アレイ基板上に複数の信号配線と複数のゲート配線とを交叉するように形成し、これら信号配線とゲート配線との交叉部分に薄膜トランジスタを形成し、この薄膜トランジスタに画素電極を接続し、前記アレイ基板と対向基板との全周をシール部材によって接着して、前記アレイ基板と前記対向基板との間に光活性層を封止するものであり

、
前記ゲート配線上にゲート絶縁膜を形成し、
前記ゲート絶縁膜上に層間絶縁膜を形成し、
前記層間絶縁膜上に樹脂性絶縁膜である平坦化膜を形成し、
前記ブロック用溝を前記平坦化膜に形成する

30

ことを特徴とする請求項 1 から 4 のうち少なくとも一項に記載の表示装置。

【請求項 6】

前記表示装置が、アレイ基板上に複数の信号配線と複数のゲート配線とを交叉するように形成し、これら信号配線とゲート配線との交叉部分に薄膜トランジスタを形成し、この薄膜トランジスタに画素電極を接続し、前記アレイ基板と対向基板との全周をシール部材によって接着して、前記アレイ基板と前記対向基板との間に光活性層を封止するものであり

、
前記ゲート配線上にゲート絶縁膜を形成し、
前記ゲート絶縁膜上に層間絶縁膜を形成し、
前記ブロック用溝を前記層間絶縁膜に形成する

40

ことを特徴とする請求項 1 から 4 のうち少なくとも一項に記載の表示装置。

【請求項 7】

前記ブロック用溝が形成された絶縁膜が、前記画素電極より下層である
ことを特徴とする請求項 5 または 6 に記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置等の表示装置に関するものである。

【0002】

50

【従来の技術】

液晶表示装置における液晶セルは、アレイ基板と対向基板とより構成され、これら両基板の間に液晶を封止するために、アレイ基板と対向基板のほぼ全周にシール部材を塗布して、両基板を封着している。

【0003】

この封着においては、シール部材を介して対向配置した基板を加圧および加熱しながらシール部材を硬化させ両基板を接着する。このときシール部材はシール部材の幅方向に広がり、表示領域にまで達することがある。表示領域にシール部材がかかると表示不良を生じ、液晶表示装置の表示品位が低下する。

【0004】

ところで、最近の液晶表示装置は狭額縁化が進み、表示領域を大きくとるため非表示領域が狭くなってきている。このため、シール部材の表示領域への染み出しを抑制する対策が必須となってきた。

【0005】

このシール部材の表示領域への染み出しを防止するために、表示領域の外側であってシール部材の内側に染み出し抑制パターンを電極と同じ材料によって形成する液晶表示装置が提案されている（特許文献１）。詳しくは、単純マトリクス型において、額縁部であって表示領域から額縁部まで引き出された電極配線（引き出し配線）がない位置に、電極配線と同一材料により染み出し抑制パターンを形成するもので、引き出し配線に対向する染み出し抑制パターンは、引き出し配線の形成された基板と対向配置される基板側に配置される。

【0006】**【特許文献１】**

特開 2000 - 180872

【0007】**【発明が解決しようとする課題】**

ところで、図 8 に示すように、発明者らの誠意研究により、シール部材 100 の染み出しはゲート配線 102 や信号配線 104 や Cs・com 配線 106 等の基板上に形成された配線パターンに沿って、生じることがわかった。

【0008】

したがって、上記特許文献 1 に記載される技術を用いても、染み出し抑制パターンは引き出し配線の形成された基板とは異なる、対向する基板上に形成されるため、配線パターンに沿ったシール部材 100 の染み出しは防止することができない。

【0009】

そこで、本発明は上記問題点に鑑み、シール部材の表示領域への染み出しを防止することができる液晶表示装置を提供するものである。

【0010】**【課題を解決するための手段】**

請求項 1 の発明は、互いにシール部材により封着された対向基板間に複数の画素を配置してなる表示領域を有する表示装置において、前記画素を駆動する配線パターンの形成された基板における表示領域の外側であって、かつ、前記シール部材の内側の領域に前記シール部材が前記表示領域側へ染み出すのを防止するブロック用溝を、前記配線パターンより上層で、かつ、配線パターンを横切る方向に設けることを特徴とする表示装置である。

【0011】

請求項 2 の発明は、前記ブロック用溝が、前記表示領域の外周に沿った環状形状であることを特徴とする請求項 1 記載の表示装置である。

【0012】

請求項 3 の発明は、前記ブロック用溝が、前記表示領域の各辺部と平行に延び、かつ、不連続な溝で構成されていることを特徴とする請求項 1 記載の表示装置である。

【0013】

10

20

30

40

50

請求項 4 の発明は、前記ブロック用溝が、前記表示領域の各辺部と平行に延び、かつ、不連続な千鳥状の溝で構成されていることを特徴とする請求項 1 記載の表示装置である。

【 0 0 1 4 】

請求項 5 の発明は、前記表示装置が、アレイ基板上に複数の信号配線と複数のゲート配線とを交叉するように形成し、これら信号配線とゲート配線との交叉部分に薄膜トランジスタを形成し、この薄膜トランジスタに画素電極を接続し、前記アレイ基板と対向基板との全周をシール部材によって接着して、前記アレイ基板と前記対向基板との間に光活性層を封止するものであり、前記ゲート配線上にゲート絶縁膜を形成し、前記ゲート絶縁膜上に層間絶縁膜を形成し、前記層間絶縁膜上に樹脂性絶縁膜である平坦化膜を形成し、前記ブロック用溝を前記平坦化膜に形成することを特徴とする請求項 1 から 4 のうち少なくとも一項目に記載の表示装置である。

【 0 0 1 5 】

請求項 6 の発明は、前記表示装置が、アレイ基板上に複数の信号配線と複数のゲート配線とを交叉するように形成し、これら信号配線とゲート配線との交叉部分に薄膜トランジスタを形成し、この薄膜トランジスタに画素電極を接続し、前記アレイ基板と対向基板との全周をシール部材によって接着して、前記アレイ基板と前記対向基板との間に光活性層を封止するものであり、前記ゲート配線上にゲート絶縁膜を形成し、前記ゲート絶縁膜上に層間絶縁膜を形成し、前記ブロック用溝を前記層間絶縁膜に形成することを特徴とする請求項 1 から 4 のうち少なくとも一項目に記載の表示装置である。

【 0 0 1 6 】

請求項 7 の発明は、前記ブロック用溝が形成された絶縁膜が、前記画素電極より下層であることを特徴とする請求項 5 または 6 に記載の表示装置である。

【 0 0 1 7 】

請求項 1、2 の発明であると、シール部材が表示領域側へ染み出すのを防止するブロック用溝を設けることにより、染み出したシール部材がこのブロック用溝で溜まり、表示領域へ染み出すことがない。

【 0 0 1 8 】

請求項 3、4 の発明であると、ブロック用溝の底に残留する画素電極の材料と、ゲート配線や信号配線との間のチャージの総量が小さくなり、このチャージで静電破壊 (ESD) が生じ断線を生じる場合がない。また、チャージが集中しないので膜の腐食がない。

【 0 0 1 9 】

請求項 5 の発明であると、ブロック用溝を平坦化膜に形成することにより、この平坦化膜を形成する工程で同時にブロック用溝も形成できる。

【 0 0 2 0 】

請求項 6 の発明であると、ブロック用溝を層間絶縁膜に形成することにより、この層間絶縁膜を形成する工程で同時にブロック用溝も形成できる。

【 0 0 2 1 】

【 発明の実施の形態 】

(実施例 1)

本発明の実施例 1 について図 1 ~ 4 を用いて説明する。

【 0 0 2 2 】

(1) 液晶表示装置 10 の全体の構造

本実施例の液晶表示装置 10 は、例えばノーマリホワイトモードの光透過型であり、この液晶セルは、アレイ基板 14 と対向基板 16 とがスペーサーにより所定の間隔に保たれ、この間に、TN (ツイストネマティック) タイプの液晶層 18 が保持されてなる。表示領域の外側の全周に矩形枠状のシール部材 20 が配されて、液晶層 18 を封止するとともに、アレイ基板 14 と対向基板 16 とを接合している。なお、シール部材の一部に開口を形成しアレイ基板 14 と対向基板 16 とを封着した後、液晶を注入する場合には、シール部材の開口部分を封止する封止剤が配される。

【 0 0 2 3 】

10

20

30

40

50

アレイ基板 14 においては、ガラス基板 24 上に、信号配線 26 とゲート配線 28 とがマトリクスをなすように配列され、信号配線 26 とゲート配線 28 との交点毎に薄膜トランジスタ（以下、TFT という）30 が配置される。これら信号配線 26 及びゲート配線 28 により囲まれるマス目状の各領域は、画素ドットに相当し、ITO 等の透明導電材料からなる画素電極 32 が配置され、対応する TFT 30 に電氣的に接続されている。この TFT 30 は、オン画素とオフ画素とを電氣的に分離し、かつオン画素への映像信号を保持する機能を有し、アクティブマトリクス型表示装置を構成する。

【0024】

対向基板 16 においては、ガラス基板 34 の下面に、ブラックマトリクス（BM）のパターンと、所定画素毎に赤色（R）、緑色（G）及び青色（B）に着色されたカラーフィルタ層と、これらの略全体を覆う対向電極、配向膜とが設けられている。 10

【0025】

これら、画素電極、画素電極に対向配置される対向電極、およびこれら電極間に保持される光活性層（ここでは液晶層）により、画素が構成される。

【0026】

（2）画素部の構造

次に、図 4 に基づいて画素部の構造について説明する。

【0027】

本実施例の TFT 30 は、いわゆるエッチストップパ型と呼ばれるアモルファスシリコン（a-Si）TFT であって、ゲート電極 36 が、ガラス基板 24 側に位置するボトムゲート型である。TFT 上に層間絶縁膜 52、平坦化膜を積層配置し、平坦化膜上に配置した画素電極が層間絶縁膜、平坦化膜に形成されたスルーホールを介して TFT 30 と接続される。 20

【0028】

この画素部の製造方法について説明する。

【0029】

まず、ガラス基板等の支持基板 24 の上にゲート電極 36 となる金属薄膜をスパッタ法で成膜し、PEP 工程によりゲート電極パターンを形成する。なお、「PEP 工程」とは、Photolithography and Etching Process の略であり、レジスト塗布、マスク露光、エッチングによりパターンを形成する工程を意味する。 30

【0030】

次に、ゲート絶縁膜 38、ノンドープのアモルファスシリコン膜（a-Si 膜）40、ストップ SiNx 膜 44 をプラズマ CVD 法で連続成膜する。ゲート絶縁膜 38 は、ここでは SiOx 膜や SiNx 膜の多層積層構造となっている。

【0031】

次に、PEP 工程によりソース・ドレイン領域のコンタクト部分となるアモルファス Si 膜 40 を露出し、チャンネル領域を被覆する形状に、ストップ SiNx 膜 44 の不要部分をエッチング除去する。

【0032】

次に、リンドープアモルファスシリコン膜（n⁺a-Si 膜）46 をプラズマ CVD 法により成膜し、さらに n⁺a-Si 膜上に、ソース電極 48 とドレイン電極 50 となる電極材料をスパッタ法で成膜する。 40

【0033】

次に、ソース電極 48 及びドレイン電極 50、n⁺a-Si 膜、a-Si 膜を一括してパターンニングし、TFT 30 を形成する。

【0034】

次に、TFT 30 上にパッシベーション膜、すなわち層間絶縁膜 52 となる SiNx 層のプラズマ CVD 成膜を行し、ソース電極 48 の一部を露出するように、開口を形成する。

【0035】

最後に、この層間絶縁膜 52 の上に、アクリル樹脂等の樹脂材料よりなる平坦化膜 54 を 50

形成し、層間絶縁膜 5 2 の開口を介してソース電極 4 8 を露出するスルーホールを形成し、この平坦化膜 5 4 の上に I T O (I n d i u m T i n O x i d e ; インジウム錫酸化物)である画素電極 3 2 をパターンニングする。こうして、T F T 3 0 のソース電極 4 8 とスルーホールを介して画素電極 3 2 が接続される。

【 0 0 3 6 】

(3) 周辺領域の構造

図 1 から図 3 に基づいて、表示領域である画素エリア 5 8 より外側の領域におけるアレイ基板 1 4 の構造について図 1 から図 3 に基づいて説明する。

【 0 0 3 7 】

図 1 に示すように、画素エリア 5 8 の外側のゲート配線側には、ゲート配線 2 8 の引出し部分が配線され、信号配線側においては信号配線 2 6 の引出し部分が配線されている。また、ゲート配線側には、補助容量線及び共通電位をとるための C s ・ c o m 配線 6 0 が配線されている。これら配線は、アレイ基板の一部としてガラス基板 2 4 上に形成されている。

【 0 0 3 8 】

シール部材 2 0 より内側で、かつ、画素エリア 5 8 よりも外側の部分には、シール部材 2 0 の画素エリア 5 8 への染み出しを防止するためのブロック用溝 6 2 が、画素エリア 5 8 の全周にわたって、ここでは 2 本、平行に設けられている。これら 2 本のブロック用溝 6 2 は、所定間隔をあけて設けられている。

【 0 0 3 9 】

また、ブロック用溝 6 2 は、額縁部に配置される配線パターンよりも上層で、配線パターンと同一基板上に、配線パターンを横切る方向に配置される。また、ブロック用溝 6 2 は、画素エリア 5 8 の外周に沿った形状に形成される。

【 0 0 4 0 】

配線パターンと同一基板上に、染み出しを防止する構造が配されるため、配線パターンに沿って画素エリア 5 8 の方向へ染み出すシール部材 2 0 の表示領域への流入を抑制することができる。したがって、シール部材 2 0 起因の表示不良を防止することができる。

【 0 0 4 1 】

図 2 は、図 1 における A - A 線断面図であり、ゲート配線 2 8 が設けられている領域での縦断面図である。

【 0 0 4 2 】

図 2 に示すように、ガラス基板 2 4 の上面に M o W よりなるゲート配線 2 8 が形成され、その上に、ゲート絶縁膜 3 8 が積層され、更にその上に層間絶縁膜 5 2 が形成されている。層間絶縁膜 5 2 の上に、上記で説明した平坦化膜 5 4 が形成され、その上に配向膜 2 2 が形成されている。

【 0 0 4 3 】

ブロック用溝 6 2 は、平坦化膜 5 4 に形成されているものであり、この平坦化膜 5 4 の厚みが 1 ~ 3 μ m であり、その厚みが大きいので、この部分にブロック用溝 6 2 を形成している。この形成方法としては、平坦化膜 5 4 を形成した後、ブロック用溝 6 2 以外の部分をマスク露光を行って形成する。画素電極と T F T 3 0 のソース電極 4 8 とを電氣的に接続するスルーホールと同一工程で形成することができ、製造工程を増大することなく、シール部材 2 0 の画素エリア 5 8 の染み出しを抑制することができる。

【 0 0 4 4 】

図 3 は、図 1 における B - B 線断面図であり、信号配線 2 6 の領域の縦断面図である。

【 0 0 4 5 】

図 3 に示すように、ガラス基板 2 4 の上にゲート絶縁膜 3 8 が積層され、その上にゲート配線 2 8 と同じ材料で信号配線 2 6 を形成する。信号配線 2 6 の上には層間絶縁膜 5 2 が形成される。そして、この層間絶縁膜 5 2 の上に、前記した平坦化膜 5 4 が形成され、その上に配向膜 2 2 が形成される。ブロック用溝 6 2 は、上記と同様に平坦化膜 5 4 に形成される。

【0046】

また、上記と同様に、Cs・com配線を乗り越える位置にもブロック用溝62は形成される。

【0047】

図2及び図3に示すように、対向基板16のガラス基板34とアレイ基板14のガラス基板24をシール部材20によって加熱加圧して封着する場合に、シール部材20がシール部材の幅方向に広がり、その結果、図1に示すように画素エリア58の方向にも染み出してくる。しかしながら、配線パターンの形成された基板と同一基板上にブロック用溝62を設け、且つブロック用溝62をシール部材20近傍となる配線パターンを横切る方向に配置するため、染み出しを図2及び図3に示すように阻止することができ、表示不良を防止することができる。 10

【0048】

また、樹脂絶縁膜である平坦化膜54にブロック用溝62が設けられているため、この部分で短絡や導通を起こしたりすることが少ない。

【0049】

(実施例2)

実施例2について、図5に基づいて説明する。

【0050】

実施例2と実施例1との異なる点は、実施例1ではブロック用溝62を全周にわたり連続した環状形状に設けたが、本実施例では図5に示すようにブロック用溝62を所定の長さ毎に画素エリア58に対し平行で、かつ、千鳥状に設けている点にある。 20

【0051】

このようにブロック用溝62を不連続でかつ千鳥状に設ける理由は、次のような理由による。

【0052】

実施例1の(2)で説明したように、平坦化膜54の上層に画素電極32を設けている。この工程で平坦化膜54に設けられているブロック用溝62の底に、レジスト膜が厚く残り画素電極の材料がその底に残留する場合がある。そのため、このブロック用溝62の底に残留する画素電極の材料と、これに層間絶縁膜52やゲート絶縁膜38を介してゲート配線28や信号配線26との間にチャージが生じる場合がある。 30

【0053】

この場合に、実施例1のようにブロック用溝62が連続した状態であると、ブロック用溝62の底に残留する画素電極の材料と、ゲート配線28や信号配線26との間のチャージの総量が大きくなり、このチャージが1箇所に集中して静電破壊(ESD)が生じ断線を生じる場合がある。また、集中したチャージによる膜の腐食が進む恐れがある。

【0054】

そこで、実施例2ではこれを防止するためにブロック用溝62を不連続にすると共に、その不連続のブロック用溝62と隣接するブロック用溝62との間隔が途切れないようにしてシール部材20が画素エリア58に染み出さないようにするために千鳥状に配列したものである。 40

【0055】

この不連続のブロック用溝62の長さは500 μ mで、幅が10~50 μ mの長方形で、これと直交する信号配線26やゲート配線28の幅が4~10 μ mで隣接する相互の間隔が4~13 μ mが好ましい。

【0056】

実施例2であると、ブロック用溝62の底に残留する画素電極の材料と、ゲート配線28や信号配線26との間のチャージの総量が小さくなり、このチャージで静電破壊(ESD)が生じ断線を生じる場合がない。また、このようにチャージが集中しないので膜の腐食がない。

【0057】

なお、実施例 2 の変更例としては、千鳥状に設けるのではなく、1 周枠状に点線状に不連続でブロック用溝 6 2 を設けてもよい。この場合に、ブロック用溝 6 2 と隣接するブロック用溝 6 2 との間隔は、シール部材 2 0 が染み出さないようにするために、 $100 \sim 200 \mu\text{m}$ 以内に配列すればよい。

【0058】

また、上記実施例では、2 周枠状に点線状に千鳥配置する場合について説明したが、さらに、ブロック用溝を付加してもよく、多周枠状にしても同様の効果が得られる。

【0059】

(実施例 3)

実施例 3 について、図 6 に基づいて説明する。

10

【0060】

実施例 3 と実施例 1 との異なる点は、実施例 1 ではゲート絶縁膜 3 8 の上に層間絶縁膜 5 2 を設けていたが、本実施例ではゲート絶縁膜 3 8 の上に層間絶縁膜 5 2 は設けず、平坦化膜 5 4 を直接設けるものである。そして、平坦化膜 5 4 にブロック用溝 6 2 を設ける。

【0061】

実施例 3 であっても実施例 1 と同様の効果を得ることができる。

【0062】

(実施例 4)

実施例 4 について、図 7 に基づいて説明する。

【0063】

20

実施例 4 では、平坦化膜 5 4 を設けず、図 7 に示すように層間絶縁膜 5 2 にブロック用溝 6 2 を設ける。

【0064】

この場合に、層間絶縁膜 5 2 は通常 $0.1 \sim 0.5 \mu\text{m}$ の厚さであるため、これよりも厚く $1 \mu\text{m} \sim 2 \mu\text{m}$ の厚さで積層し、この部分にブロック用溝 6 2 を設ける。

【0065】

実施例 4 であっても、実施例 1 と同様にシール部材 2 0 の画素エリア 5 8 への染み出しを防止できる。

【0066】

(実施例 5)

30

次に、実施例 5 の液晶表示装置 1 0 について説明する。

【0067】

上記各実施例では、ボトムゲート型の TFT 3 0 を用いたが、本実施例では TFT が、ポリシリコン (p-Si) 半導体層からなり、トップゲート型の構造を有する。すなわち、ゲート電極が半導体層やこれを囲むコンタクト部より上方に層間絶縁膜を介して配されている。そして、この層間絶縁膜上に平坦化膜が形成され、その上に画素電極が形成されている。

【0068】

実施例 5 であっても周辺領域にある平坦化膜にブロック用溝を設けることにより、シール部材の画素エリアへの染み出しを防止できる。

40

【0069】

(変更例)

実施例 1 ではブロック用溝 6 2 を 2 本平行に設けたが、これに代えて 1 本のブロック用溝を設けるだけでもよく、また、3 本以上のブロック用溝 6 2 を設けてもよい。

【0070】

また、実施例 2 でも千鳥状に設けたが、更に、この千鳥状のブロック用溝 6 2 の少なくとも片側に不連続のブロック用溝 6 2 を設けてもよい。

【0071】

また、対向基板のカラーフィルタ層をシール部材付近まで延在形成し、このカラーフィルタ層にブロック用溝を形成してもよい。

50

【 0 0 7 2 】

また、ゲート配線及び信号配線を駆動する駆動回路をアレイ基板と一体的に額縁部に形成することもできる。このような表示装置へも本件発明を適用することができ、この場合にも画素エリアの外側とシール部材塗布位置との間に配される配線パターン上であって、この配線パターンを横切る方向にブロック用溝を形成することにより、上記実施例と同様の効果を奏することができる。

【 0 0 7 3 】

また、上記実施例においては、画素電極と対向電極とをそれぞれ異なる基板上に形成する場合について説明したが、これに限定されず、片側基板上に両電極を配置する横電界方式の液晶表示装置に適用することもできる。要は、対向基板間をシール部材にて封着する表示装置全般への適用が可能である。 10

【 0 0 7 4 】

【発明の効果】

以上により本発明であると、ブロック用溝を設けることによりシール部材の染み出しを防止できる。

【図面の簡単な説明】

【図 1】 実施例 1 における液晶表示装置の一部分の拡大平面図である。

【図 2】 図 1 における A - A 線断面図である。

【図 3】 図 1 における B - B 線断面図である。

【図 4】 T F T 付近における縦断面図である。 20

【図 5】 実施例 2 における液晶表示装置の一部拡大平面図である。

【図 6】 実施例 3 の周辺領域における縦断面図である。

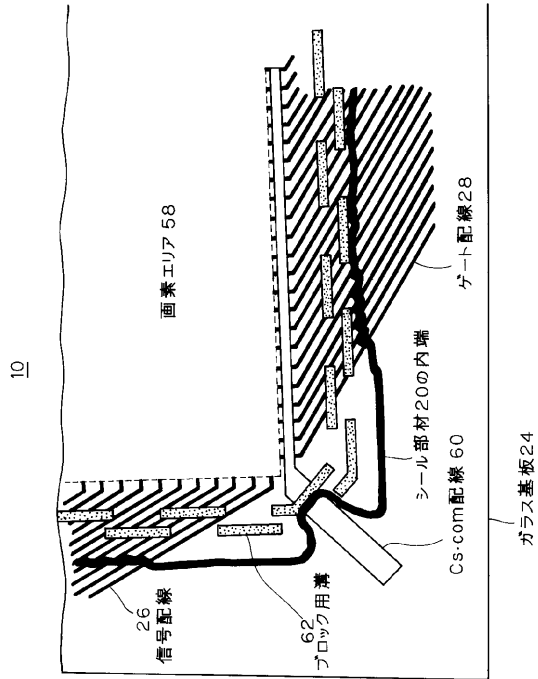
【図 7】 実施例 4 における周辺領域の縦断面図である。

【図 8】 従来の液晶表示装置のセルの一部拡大平面図である。

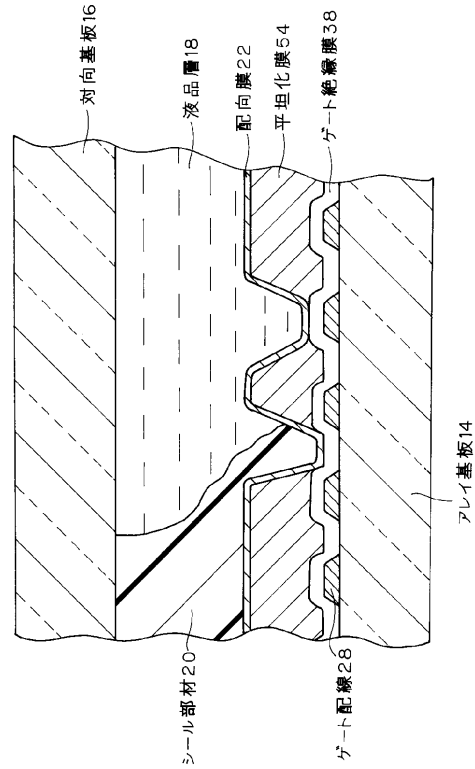
【符号の説明】

- 1 0 液晶表示装置
- 1 4 アレイ基板
- 1 6 対向基板
- 1 8 液晶層
- 2 0 シール部材 30
- 2 4 ガラス基板
- 2 6 信号配線
- 2 8 ゲート配線
- 3 0 T F T
- 3 2 画素電極
- 3 4 ガラス基板
- 3 6 ゲート電極
- 3 8 ゲート絶縁膜
- 5 2 層間絶縁膜
- 5 4 平坦化膜 40
- 6 2 ブロック用溝

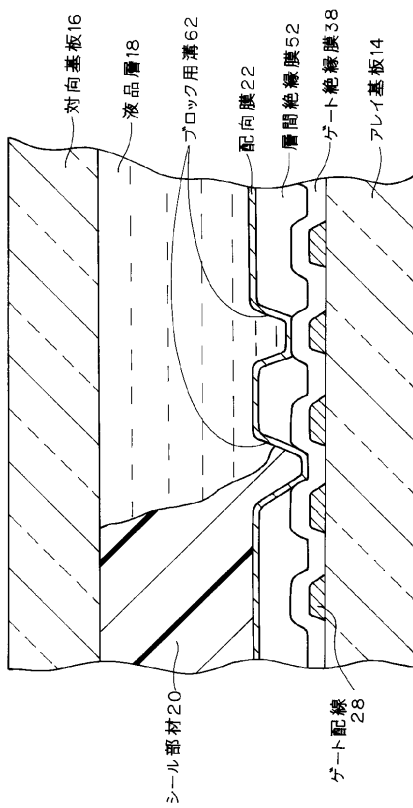
【図5】



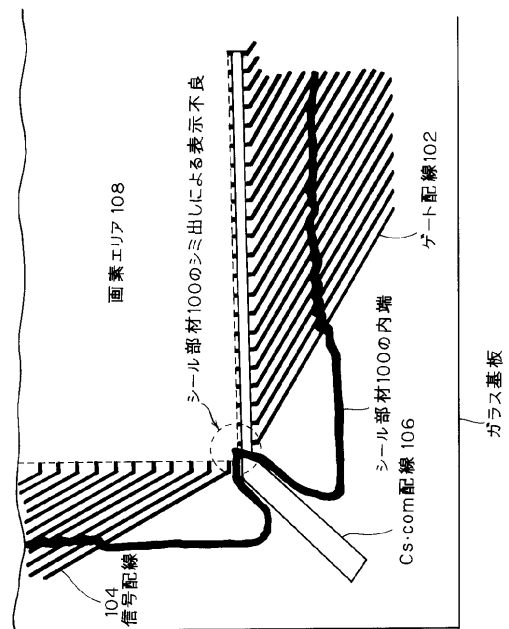
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 安藤 雅徳

東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内

(72)発明者 加賀瀬 充

兵庫県姫路市余部区上余部50番地 ティー・エフ・ピー・ディー株式会社内

Fターム(参考) 2H089 LA41 LA47 NA19 NA24 NA25 QA16 RA05 TA01 TA02 TA04
TA05 TA06 TA07 TA09
2H092 JA24 JA26 JA34 JA37 JB22 JB31 MA05 MA08 MA10 MA16
MA17 NA25 PA01 PA03 PA04 PA06 PA08
5C094 AA15 AA31 BA03 BA43 CA19 DA13 FA02 FA10

专利名称(译)	表示装置		
公开(公告)号	JP2004272012A	公开(公告)日	2004-09-30
申请号	JP2003064132	申请日	2003-03-10
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司 茶Efuپی迪		
申请(专利权)人(译)	东芝松下显示技术有限公司 茶F. P.迪公司		
[标]发明人	安藤雅德 加賀瀬充		
发明人	安藤 雅德 加賀瀬 充		
IPC分类号	G02F1/1339 G02F1/1368 G09F9/30		
FI分类号	G02F1/1368 G02F1/1339.505 G09F9/30.309 G09F9/30.349.Z		
F-TERM分类号	2H089/LA41 2H089/LA47 2H089/NA19 2H089/NA24 2H089/NA25 2H089/QA16 2H089/RA05 2H089/TA01 2H089/TA02 2H089/TA04 2H089/TA05 2H089/TA06 2H089/TA07 2H089/TA09 2H092/JA24 2H092/JA26 2H092/JA34 2H092/JA37 2H092/JB22 2H092/JB31 2H092/MA05 2H092/MA08 2H092/MA10 2H092/MA16 2H092/MA17 2H092/NA25 2H092/PA01 2H092/PA03 2H092/PA04 2H092/PA06 2H092/PA08 5C094/AA15 5C094/AA31 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA13 5C094/FA02 5C094/FA10 2H189/DA81 2H189/DA84 2H189/FA25 2H189/HA10 2H189/HA16 2H189/JA05 2H189/JA14 2H189/LA03 2H189/LA06 2H189/LA10 2H189/LA14 2H192/AA24 2H192/BC31 2H192/CB02 2H192/CB05 2H192/CB71 2H192/DA12 2H192/EA22 2H192/EA43 2H192/EA66 2H192/EA67 2H192/GD25		
代理人(译)	中村聡 富田克幸		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种液晶显示装置，该液晶显示装置具有能够防止密封构件向显示区域渗出并且能够防止栅极配线和信号配线的短路等的密封构件渗出构造。通过在显示区域的整个圆周上以Z字形图案在位于密封构件20内部和显示区域外部的平坦化膜54中设置阻挡槽62来显示密封构件20。可以防止渗入该区域。[选择图]图5

