

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-205855

(P2004-205855A)

(43) 公開日 平成16年7月22日(2004.7.22)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
GO2F 1/1343	GO2F 1/1343	2H092
GO2F 1/133	GO2F 1/133 550	2H093
GO2F 1/1368	GO2F 1/1368	5C006
GO9G 3/20	GO9G 3/20 611J	5C058
GO9G 3/36	GO9G 3/20 624B	5C080
審査請求 未請求 請求項の数 4 O L (全 14 頁) 最終頁に続く		

(21) 出願番号 特願2002-375665 (P2002-375665)

(22) 出願日 平成14年12月25日 (2002.12.25)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(74) 代理人 100080034

弁理士 原 謙三

(74) 代理人 100113701

弁理士 木島 隆一

(74) 代理人 100116241

弁理士 金子 一郎

(72) 発明者 楊 聖頤

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

Fターム(参考) 2H092 GA15 JA24 JB06 JB46 NA01

PA06 PA09

最終頁に続く

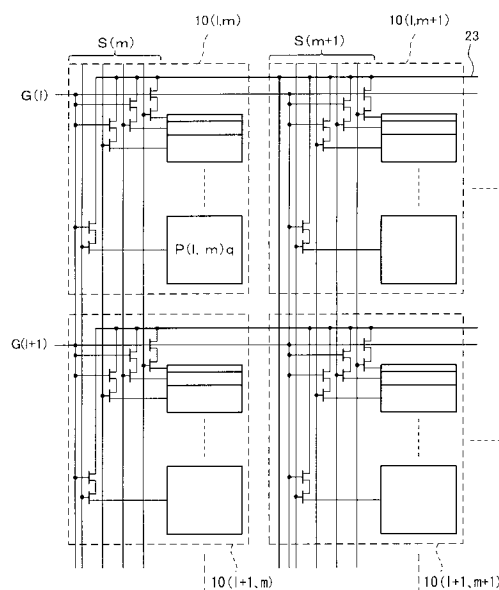
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 均一な表示を行うことができる液晶表示装置を提供する。

【解決手段】 画素10(1, m)が複数の副画素からなり、面積階調方式を用いた液晶表示装置において、副画素は、副画素電極P(1, m)qと、2つのTFTを備え、るとともに、所定の電圧が印加されている共通配線23に接続されている。一方のTFTのソース電極およびドレイン電極には、それぞれ、他方のTFTのドレイン電極および副画素電極(1, m)qが接続され、上記他方のTFTのソース電極には共通配線23が接続されている。上記他方のTFTのゲート電極には、走査信号配線G(1)およびデータ信号配線S(m)のうちのいずれか一方が接続され、上記一方のTFTのゲート電極には、走査信号配線G(1)およびデータ信号配線S(m)のうちの残りの一方が接続されている。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

複数のデータ信号配線と、該データ信号配線と交差する複数の走査信号配線と、上記複数のデータ信号配線と走査信号配線との各交差部分にマトリクス状に配置された複数の画素とを備え、かつ上記画素は 2 値表示で駆動される複数の副画素を備えてなる液晶表示装置において、

上記副画素は、副画素電極と、第 1 薄層トランジスタと、第 2 薄層トランジスタとを備え、るとともに、所定の電圧が印加されている共通配線に接続されており、

第 2 薄層トランジスタのソース電極およびドレイン電極には、それぞれ、第 1 薄層トランジスタのドレイン電極および副画素電極が接続され、第 1 薄層トランジスタのソース電極には共通配線が接続されており、

第 1 薄層トランジスタのゲート電極には、走査信号配線およびデータ信号配線のうちのいずれか一方が接続され、第 2 薄層トランジスタのゲート電極には、走査信号配線およびデータ信号配線のうちの残りの一方が接続されていることを特徴とする液晶表示装置。

10

【請求項 2】

上記共通配線は、互いに極性の異なる電圧が印加されている第 1 の共通配線と第 2 の共通配線とからなり、

第 1 の共通配線と第 2 の共通配線とは、それぞれ互いに隣り合う画素における副画素に接続されていることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

上記共通配線は、各画素の周囲に設けられたブラックマトリクスと重なるように形成されていることを特徴とする請求項 1 または 2 に記載の液晶表示装置。

20

【請求項 4】

複数のデータ信号配線と、該データ信号配線と交差する複数の走査信号配線と上記複数のデータ信号配線と走査信号配線との各交差部分にマトリクス状に配置された複数の画素とを備え、かつ上記画素は 2 値表示で駆動される複数の副画素を備える、液晶表示装置において、

各副画素から出射される光を、該副画素が備えられている画素の表示領域全体に拡散する光拡散層を有することを特徴とする液晶表示装置。

【発明の詳細な説明】

30

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置に関し、特にデジタル駆動方式の面積階調表示方法を用いた液晶表示装置に関する。

【0002】

【従来の技術】

従来の TFT 方式の液晶パネルでは、D/A 変換型のソースドライバを用いて、画素電極にアナログ電圧を印加して、液晶素子の反転を制御している。このような液晶パネルでは、大型化に伴い動画特性（応答速度）、視野角、色の輝度シフトと角度シフト、V-T 精度及び面内輝度分布の均一性などの問題が大きな障害となっている。これらの問題は、以下の電氣的な二つの問題点に起因している。

40

【0003】

第 1 の問題点は、ソースドライバの容量性駆動力と出力精度である。

【0004】

第 2 の問題点は、図 9 に示すように、画素のポジション（ソースドライバに近い画素（画素 1）と遠い画素（画素 2））によって印加される電圧特性に大きな差が生じる点である。ようするに、液晶パネルに同一ベタを表示させるとき、違うポジションにある画素（画素 1 および画素 2）において、本来ほぼ時間差なく同じ大きさの電圧が印加されるはずだったにもかかわらず、異なる電圧が印加される。そのため、画素 2 では立ち上がりに時間がかかって液晶の駆動期間が短くなるとともに、十分に充電が行われないという結果にな

50

る。

【0005】

これに対して、特許文献1、特許文献2、および特許文献3では、液晶表示装置において面積階調を用いる構成が開示されている。このように、面積階調を用いる場合、2値駆動方式となっているため、上記第1の問題点を解消することができる。

【0006】

【特許文献1】

特開平7-261155号公報（公開日：1995年10月13日）

【0007】

【特許文献2】

特開平10-68931号公報（公開日：1998年3月10日）

【0008】

【特許文献3】

特開平6-138844号公報（公開日：1994年5月20日）

【0009】

【発明が解決しようとする課題】

しかしながら、上記2値駆動方式はアナログ方式の液晶パネルと同様に、“信号電圧がソースラインを通し、画素電極に電圧を印加する”という駆動方式を採用している。したがって、アナログ電圧を印加する液晶パネルと同様に、違うポジションにある画素では、電圧の差が生じるため、立ち上がりにかかる時間が異なるとともに、充電量も異なる。つまり、上記第2の問題点を解消することができない。違うポジションにある画素において液晶が駆動される時間の差は、違うポジションにある画素がソースドライバから異なる距離にあるために生じる。また、違うポジションにある画素において印加される電圧の差は、違うポジションにある画素に印加されるソース駆動電圧のソースラインにあるRC成分の影響による減衰量が、ソースラインの長さによって異なることに起因する。映像データ処理（オーバーシュート）により、液晶パネルの応答速度を向上させることも検討されているが、補正量の設定、例えば、液晶の温度による反転速度の差等の要素を取り入れることが困難となっている。また、面積階調を用いる液晶表示装置では、低輝度映像を表示する時、表示された画像における画素のドット化による不自然感がある。したがって、液晶表示装置において均一な表示を行うことが困難であるという問題がある。

【0010】

本発明は、上記の問題点を鑑みなされたものであり、その目的は、画像の表示の均一性が改善された液晶表示装置を提供することにある。

【0011】

【課題を解決するための手段】

本発明の液晶表示装置は、上記の課題を解決するために、複数のデータ信号配線と、該データ信号配線と交差する複数の走査信号配線と、上記複数のデータ信号配線と走査信号配線との各交差部分にマトリクス状に配置された複数の画素とを備え、かつ上記画素は2値表示で駆動される複数の副画素を備えてなる液晶表示装置において、上記副画素は、副画素電極と、第1薄層トランジスタと、第2薄層トランジスタとを備えるとともに、所定の電圧が印加されている共通配線に接続されており、第2薄層トランジスタのソース電極およびドレイン電極には、それぞれ、第1薄層トランジスタのドレイン電極および副画素電極が接続され、第1薄層トランジスタのソース電極には共通配線が接続されており、第1薄層トランジスタのゲート電極には、走査信号配線およびデータ信号配線のうちのいずれか一方が接続され、第2薄層トランジスタのゲート電極には、走査信号配線およびデータ信号配線のうちの残りの一方が接続されていることを特徴としている。

【0012】

上記の構成によれば、第1薄層トランジスタまたは第2薄層トランジスタのゲート電極に、ソース信号またはゲート信号が印加されるとすぐに、第1薄層トランジスタまたは第2薄層トランジスタがオンとなる。これは、第1薄層トランジスタまたは第2薄層トランジ

10

20

30

40

50

スタのゲート電極のインピーダンスが高いためである。このとき、第1薄層トランジスタのソース電極には共通配線により各副画素電極に共通の電圧が印加されているため、副画素電極に共通配線に印加されている電圧を印加することができる。また、データ信号には、データ信号配線駆動回路からデータ信号が印加されるが、ソース信号配線駆動回路からの距離が異なれば、ソース信号配線自身の抵抗等によりソース信号が減衰する場合がある。上記の構成により、この減衰量に影響されることなく副画素電極に共通の電圧を印加することができる。これにより、各副画素電極で同様に充電を行うことができる。

【0013】

したがって、同一ベタを表示させる場合に、異なる副画素電極においても、同様に共通配線における均一な電圧を印加することができる。そのため、上記異なる副画素電極において、充電をより高速にすることができる。これによって、応答速度をより高速にすることができる。ゆえに、異なる画素においてほぼ均一な表示が可能となる。これにより、液晶表示装置を大型化したとしても、ほぼ均一な表示が可能となる。また、第1トランジスタまたは第2薄層トランジスタのゲート電極のインピーダンスが高いため、データ信号配線の細線化が可能である。

10

【0014】

本発明の液晶表示装置は、上記の構成に加えて、上記共通配線は、互いに極性の異なる電圧が印加されている第1の共通配線と第2の共通配線とからなり、第1の共通配線と第2の共通配線とは、それぞれ互いに隣り合う画素における副画素に接続されていることが好ましい。

20

【0015】

上記の構成によれば、隣り合う画素では、極性の異なる電圧により表示が行うことができる。これにより、フリッカーの発生を抑制することができる。したがって、液晶表示装置における表示を高画質にすることができる。

【0016】

本発明の液晶表示装置は、上記の構成に加えて、上記共通配線は、各画素の周囲に設けられたブラックマトリクスと重なるように形成されていることが好ましい。

【0017】

上記の構成によれば、上記共通配線を、ブラックマトリクスと重なるように形成されているので、各画素が点灯したときの光の透過率の低下を防止することができる。

30

【0018】

また、本発明の液晶表示装置は、上記の課題を解決するために、複数のデータ信号配線と、該データ信号配線と交差する複数の走査信号配線と、上記複数のデータ信号配線と走査信号配線との各交差部分にマトリクス状に配置された複数の画素とを備え、かつ上記画素は2値表示で駆動される複数の副画素を備えてなる液晶表示装置において、各副画素から出射される光を、該副画素が備えられている画素の表示領域全体に拡散する光拡散層を有することを特徴としている。

【0019】

上記の構成によれば、上記光拡散層により各副画素の表示を画素領域全体の表示とすることができる。したがって、1つの副画素のみが点灯（表示）される場合など、画素領域の一部のみが点灯された場合には、画素において点灯されていない部分が生じ、いわゆる表示のドット感が生じてしまうが、上記光拡散層により、ドット感を解消することができる。これにより、液晶表示装置における表示の均一性を向上させることができる。

40

【0020】

【発明の実施の形態】

〔実施の形態1〕

本実施の形態にかかる液晶表示装置について、図1および2に基づいて説明すれば以下のとおりである。

【0021】

本実施の形態の液晶表示装置は、TFT(Thin Film Transistor:薄膜トランジスタ)素子

50

を用いたアクティブマトリクス型の液晶表示装置となっている。

【0022】

上記のアクティブマトリクス型の液晶表示装置は、図1に示すように、一对の透明な図示しない基板の間に液晶が封入されており、画素10がマトリクス状に配置されている構成である。また、本実施の形態の液晶表示装置は、面積階調を用いて画像の表示を行っている。

【0023】

一方の基板上には、図1に示すように、走査信号配線駆動回路（図示せず）から与えられる走査信号が順次印加される走査信号配線G(1) (1=0, 1, 2...)と、データ信号配線駆動回路（図示せず）から与えられるデータ信号が順次印加されるデータ信号配線S(m) (m=0, 1, 2...)とが直交配置されている。また、走査信号配線G(1)とデータ信号配線S(m)との直交部の近傍に複数のスイッチング素子であるTFTが設けられている。そして、走査信号配線G(1)とデータ信号配線S(m)との直交部に上記画素10(1, m)が構成されている。さらに、上記データ信号配線S(m)は、複数のデータ信号配線（本実施の形態では、データ信号配線S(m)0~S(m)7の8本）に分割されている。

【0024】

上記画素10(1, m)は、さらに複数の副画素電極P(1, m)q（本実施の形態では、副画素電極P(1, m)0~P(1, m)7の8個）を備える副画素から構成されている。また、各副画素では、各副画素電極P(1, m)0~P(1, m)7に対向して透明な導電膜からなる共通電極（図示せず）が設けられている。さらに、共通電極にはコモン信号が印加される図示しない対向共通配線が接続されている。そして、上記の各副画素電極P(1, m)0~P(1, m)7と対向共通電極とによって、液晶としての液晶容量を確保するためのコンデンサが構成されている。なお、各副画素電極P(1, m)0~P(1, m)7は、それぞれ階調表示を行えるように、例えば、2のべき乗に従って等比級数的な面積比を有するように設定されている。

【0025】

上記副画素電極P(1, m)0~P(1, m)7には、それぞれ走査信号配線G(1)からの走査信号および各副画素電極P(1, m)0~P(1, m)7に対応するデータ信号配線S(m)0~S(m)7からのデータ信号が書き込まれ、副画素が駆動される。そして、上記画素10(1, m)では、上記副画素電極(1, m)0~P(1, m)7のうちのデータ信号が書き込まれた個数（駆動される副画素の個数）により、階調表示が行われる。つまり、各画素10(1, m)を構成する各副画素は、それぞれ、表示および非表示に対応した2値のデータ信号（デジタル信号）が書き込まれ、表示状態にある副画素の面積により階調表示が実現されている。なお、所定の階調表示に応じてデータ信号配線S(m)に印加されるデータ信号は、所定の階調表示を行うように（所定の階調表示の面積となるように）データ信号配線S(m)0~S(m)7に分割されて印加されている。そして、所定の副画素のみが点灯される。また、本実施の形態における液晶としては、強誘電液晶など、特に液晶反転角の中間状態を無視することができるものが好ましい。

【0026】

ここで、上記副画素について、1つの副画素を例にとって、図2に基づいてより詳細に説明する。各副画素は、副画素電極P(1, m)0~P(1, m)7の面積が異なるが、それぞれ対応するデータ信号配線S(m)0~S(m)7が接続されている以外はほぼ同様の構成である。ここでは、副画素電極P(1, m)q (q=0, 1..., 7)を備える副画素について説明する。

【0027】

各副画素は、図2に示すように、副画素電極P(1, m)q、2つのTFT21・22を備えている。

【0028】

より詳細には、TFT（第2薄層トランジスタ）22のドレイン電極は、上記副画素電極

10

20

30

40

50

P (1, m) q に接続されている。また、T F T 2 2 のゲート電極は、データ信号配線 S (m) q に接続されている。そして、T F T 2 2 のソース電極は、T F T 2 1 のドレイン電極に接続されている。また、T F T (第 1 薄層トランジスタ) 2 1 のゲート電極は、走査信号配線 G (1) に接続されている。T F T 2 1 のソース電極は、所定の電圧が印加される T F T 共通配線 2 3 に接続されている。

【0029】

ここで、上記副画素電極 P (1, m) q にデータが書き込まれる (充電される) 場合の一例について説明する。

【0030】

まず、データ信号配線 S (m) q にソース信号を印加し、充電される副画素電極 P ((1, m) q) を選択する。つまり、T F T 2 2 のゲート電極にソース信号を印加する。このとき、T F T 共通配線 2 3 には、所定の電圧を印加しておく。つまり、T F T 2 1 のソース電極には、所定の電圧を印加しておく。

【0031】

次いで、走査信号配線 G (1) にゲート信号を印加して、T F T 2 1 のゲート電極にゲート信号を印加する。このとき、T F T 2 1 のソース電極には、所定の電圧が印加されているため、T F T 2 1 のドレイン電極に電圧が印加され、T F T 2 2 のソース電極に電圧が印加される。また、T F T 2 2 のゲート電極には、ソース信号が印加されているため、T F T 2 2 のドレイン電極に電圧が印加される。これにより、副画素電極 P (m) q にデータが書き込まれる (充電が行われる)。次いで、走査信号配線 G (1 + 1) へと走査信号が順次印加されていく。

【0032】

上記の構成によれば、T F T 2 2 のゲート電極はインピーダンスが高いため、T F T 2 2 のゲート電極にソース信号が印加されるとすぐに、T F T 2 2 がオンとなる。つまり、副画素電極 P (m) q に、T F T 共通配線 2 3 における均一な電圧を印加することができる。これにより、副画素電極 P (m) q における充電をより高速に行うことができる。

【0033】

上記のように、本実施の形態の液晶表示装置では、特に、同一ベタを表示させる場合に、異なる画素における異なる副画素電極において、同様に T F T 共通配線における均一な電圧を印加することができる。つまり、ソースドライバから遠い副画素電極においても、同様の電圧 (均一な電圧) を印加することができるため、充電をより高速にすることができる。これによって、応答速度をより高速にすることができる。そのため、異なる副画素電極においても、データ信号配線における過渡特性 (抵抗等) にほぼ影響を受けることなく、同様に充電することができる。ゆえに、異なる画素においてほぼ均一な表示が可能となる。これにより、液晶表示装置を大型化したとしても、ほぼ均一な表示が可能となる。

【0034】

なお、上記の構成では、データ信号配線 S (m) q を T F T 2 2 のゲート電極に接続しており、T F T 2 2 のゲート電極のインピーダンスが高いため、このデータ信号配線 S (m) q の細線化が可能である。

【0035】

また、上記 T F T 共通配線 2 3 は、上記画素の周囲に形成されているブラックマトリクスと重なるように形成することが好ましい。これにより、各画素において、点灯した際の透過率の低減を防ぐことができる。

【0036】

本実施の形態では、T F T 2 2 のゲート電極にデータ信号配線が、T F T 2 1 のゲート電極に走査信号配線が接続されているが、データ信号配線と走査信号配線とを入れ替えて接続してもよい。

【0037】

〔実施の形態 2〕

ここで、カラー表示を行うことができる液晶表示装置の一例について図 2 ないし 4 に基づ

いて説明する。なお、説明の便宜上、前記実施の形態 1 にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【0038】

本実施の形態にかかる液晶表示装置は、図 3 に示すように、前記実施の形態 1 の液晶表示装置において、赤（R）、緑（G）、青（B）の各色に対応する 3 個の前記画素で 1 個の絵素 24 を構成したものである。なお、各画素における副画素は、実施の形態 1 と同様に、図 2 に示す構成である。また、本実施の形態では、1 個の絵素 24 における赤（R）、緑（G）、青（B）の各画素のデータ信号配線により、1 個の絵素 24 の表示を行う 1 つのデータ信号配線 $S(0) \cdot S(1) \dots$ が構成されている。また、上記液晶表示装置では、1 つの走査信号配線に接続されている各画素は、それぞれ TFT 共通配線 23 が接続されている。これにより、カラー表示を行うことができる。

【0039】

上記の液晶表示装置における 1 つの副画素の駆動について図 4 に基づいて説明する。この図 4 では、上記絵素 24 における 1 つの副画素を駆動する場合のデータ信号配線、走査信号配線、TFT 共通配線、対向共通配線における信号波形を示したものである。なお、図 4 には、電圧の一例を示している。

【0040】

本実施の形態の液晶表示装置では、図 4 に示すとおり、TFT 共通電極に印加される電圧は、走査信号配線に印加される走査信号に応じて（走査期間ごとに）、フレーム反転されている。つまり、TFT 共通配線に印加する電圧を、所定のフレーム反転周期で対向共通配線に対して電圧の極性を変化させている。また、対向共通配線には、一定の電圧を印加している。

【0041】

より詳細に駆動方式を説明すると、まず、データ信号配線にソース信号を印加して、図 3 に示す TFT 22 のゲート電極にソース信号を印加する。このとき、TFT 共通配線 23 には、所定の電圧が印加されており、TFT 21 のソース電極には、所定の電圧が印加されている。

【0042】

次いで、 t_1 の期間の後に、走査信号配線 $G(0)$ にゲート信号を印加して、TFT 21 のゲート電極にゲート信号を印加する。このとき、TFT 21 のソース電極には、所定の電圧が印加されているため、TFT 21 のドレイン電極に電圧が印加され、TFT 22 のソース電極に電圧が印加される。また、TFT 22 のゲート電極には、ソース信号が印加されているため、TFT 22 のドレイン電極に電圧が印加される。これにより、副画素電極にデータが書きこまれる（充電が行われる）。

【0043】

次いで、走査信号配線 $G(0)$ のゲート信号の印加を終了した t_2 の期間の後、ソース信号の印加を終了する。その後、次の走査信号配線 $G(1)$ へと走査信号が走査信号配線 $G(0)$ の印加が終了した t_3 の期間の後、順次印加されていく。

【0044】

〔実施の形態 3〕

ここで、カラー表示を行うことができる液晶表示装置の他の例について図 5 および図 6 に基づいて説明する。なお、説明の便宜上、前記実施の形態 1 および 2 にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【0045】

本実施の形態にかかる液晶表示装置は、図 5 に示すように、前記実施の形態 2 の液晶表示装置と同様に、赤（R）、緑（G）、青（B）の各色に対応する 3 個の前記画素で 1 個の絵素 24 を構成したものである。このように、各色を表示するためには、副画素電極が形成されていない基板にブラックマスクと R、G、B、3 色のフィルタからなるカラーフィルタを各画素に対応するように設ければよい。また、上記液晶表示装置では、1 つの走査信号配線に接続されている各画素は、走査信号配線の方に TFT 共通配線 23a および

10

20

30

40

50

T F T 共通配線 2 3 b が交互に接続されている。言い換えれば、隣り合う画が異なる T F T 共通配線 2 3 a ・ 2 3 b に接続されている。

【 0 0 4 6 】

上記の液晶表示装置における 1 つの副画素の駆動について図 6 に基づいて説明する。この図 6 では、上記絵素 2 4 における 1 つの副画素を駆動する場合のデータ信号配線、走査信号配線、T F T 共通配線、対向共通配線における信号波形を示したものである。なお、図 6 には、電圧の一例を示している。

【 0 0 4 7 】

本実施の形態の液晶表示装置では、図 4 に示すとおり、T F T 共通配線 2 3 a と T F T 共通配線 2 3 b とは、それぞれフレームごとに極性の異なる極性の電圧が印加されている。さらに、T F T 共通電極 2 3 a、2 3 b では、走査信号配線に印加される走査信号に応じて（走査期間ごとに）、フレーム反転が行われている。これにより、隣り合う画素では、極性の異なる電圧により表示が行われており、フリッカーの発生を抑制することができる。したがって、液晶表示装置における表示を高画質にすることができる。

【 0 0 4 8 】

〔実施の形態 4〕

本実施の形態にかかる液晶表示装置について、図 7 に基づいて説明すれば以下のとおりである。なお、説明の便宜上、前記実施の形態 1 ないし 3 にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【 0 0 4 9 】

本実施の形態の液晶表示装置は、図 7 に示すように、基板 3 0 に形成されている副画素電極 P 1 ～ 4 と、上記基板 3 0 に対向する基板 3 1 を備えている。上記基板 3 1 の基板 3 0 の対向する面には、対向電極 3 2 が形成されている。この副画素電極 P 1 ～ 4 と対向電極 3 2 との間には、図示しない液晶層が設けられている。そして、基板 3 1 の基板 3 0 と対向していない面側には、光拡散層 3 3 が設けられている。

【 0 0 5 0 】

上記光拡散層 3 3 は、各副画素電極 P 1 ～ 4 が点灯した際に、液晶層を通過する光を各副画素電極 P 1 ～ 4 からなる画素の領域全体に拡散する層である。これにより、画素における階調表示を、画素の領域全体で行うことができる。

【 0 0 5 1 】

本実施の形態では、各副画素電極 P 1 ～ 4 を駆動して各副画素を点灯した際に液晶層を通過する光（各副画素から出射される光）を拡散させるように、光拡散層 3 3 は、各副画素電極 P 1 ～ 4 のそれぞれに対応する複数（本実施の形態では 4 個）のレンズ部を備えている。

【 0 0 5 2 】

例えば、上記副画素電極 P 1 ～ 4 のうちの 1 つが点灯された場合には、画素における点灯されていない領域が生じる。つまり、画素の一部のみが点灯されるのみであり、表示のドット感が生じる。しかしながら、上記の光拡散層 3 3 を設けることにより、画素全体が点灯される状態になる（表示面積を増加させることができる）ため、ドット感を解消することができる。そのため、液晶表示装置における表示の均一性を向上させることができる。

【 0 0 5 3 】

なお、本実施の形態では、4 個の副画素電極によりなる画素について説明したが、この副画素電極の個数は、6 個、8 個等に変更することができる。また、副画素電極の構成に応じて、光拡散層のレンズ部の数を変更すればよい。つまり、4 ビットの構成だけでなく、6 ビット、8 ビット等に対応する液晶表示装置を構成することも可能である。

【 0 0 5 4 】

上記では、光拡散層を新たに設けているが、基板 3 1 に設けている偏光板と一体化しても、あるいは、カラーフィルタと一体化して形成してもよい。

【 0 0 5 5 】

〔実施の形態 5〕

10

20

30

40

50

本実施の形態にかかる液晶表示装置について、図 8 に基づいて説明すれば以下のとおりである。なお、説明の便宜上、前記実施の形態 1 ないし 4 にて示した各部材と同一の機能を有する部材には、同一の符号を付記し、その説明を省略する。

【0056】

本実施の形態の液晶表示装置は、前記実施の形態 4 の液晶表示装置において、副画素電極の構成および光拡散層の構成が異なるものである。

【0057】

より詳細には、図 8 に示すように、本実施の形態の液晶表示装置における副画素電極 P 1 a ~ 4 a は、同心長方形の関係となっている。つまり、最も小さい面積である長方形の形状の副画素電極 P 1 a を中心に、副画素電極 P 2 a が副画素電極 P 1 a の周囲に副画素電極 P 1 a の領域が開口部となっている長方形の形状となっている。副画素電極 P 3 a は、副画素電極 P 2 a の周囲に、副画素電極 P 1 a および P 2 a の領域が開口部となっている長方形の形状となっている。さらに、副画素電極 P 4 a は、副画素電極 P 3 a の周囲に、副画素電極 P 1 a ~ P 3 a の領域が開口部となっている長方形の形状となっている構成である。

【0058】

また、本実施の形態における光拡散層 33 a は、各副画素電極 P 1 a ~ 4 a に対応する 1 つのレンズ部を備えている。この光拡散層 33 a により、各副画素電極 P 1 a ~ 4 a が点灯した際に液晶層を通過する光を副画素電極 P 1 a ~ P 4 a からなる画素領域の全体に拡散させることができる。このレンズ部は、副画素電極 P 1 a ~ 4 a が同心長方形の形状になっているため、1 つにすることができる。

【0059】

なお、本実施の形態においても、副画素電極の個数は、6 個、8 個等に変更することができる。また、副画素電極の構成に応じて、光拡散層のレンズ部の数を変更すればよい。つまり、4 ビットの構成だけでなく、6 ビット、8 ビット等に対応する液晶表示装置を構成することも可能である。

【0060】

【発明の効果】

本発明の液晶表示装置は、以上のように、データ信号配線駆動回路からデータ信号が印加される複数のデータ信号配線と、該データ信号配線と交差する走査信号配線駆動回路から走査信号が印加される複数の走査信号配線とを有し、上記複数のデータ信号配線と走査信号配線との各交差部分にマトリクス状に配置された複数の画素を備え、かつ上記画素は 2 値表示で駆動される複数の副画素を備える、液晶表示装置において、上記副画素は、副画素電極と、第 1 薄層トランジスタと、第 2 薄層トランジスタとを備えるとともに、所定の電圧が印加されている共通配線に接続されており、第 2 薄層トランジスタのソース電極およびドレイン電極には、それぞれ、第 1 薄層トランジスタのドレイン電極および副画素電極が接続され、第 1 薄層トランジスタのソース電極には共通配線が接続されており、第 1 薄層トランジスタのゲート電極には、走査信号配線およびデータ信号配線のうちのいずれか一方が接続され、第 2 薄層トランジスタのゲート電極には、走査信号配線およびデータ信号配線のうちの残りの一方が接続されている構成である。

【0061】

上記の構成によれば、第 1 薄層トランジスタのソース電極には共通配線により各副画素電極に共通の電圧が印加されているため、副画素電極に共通配線に印加されている電圧を印加することができる。また、データ信号には、データ信号配線駆動回路からデータ信号が印加されるが、ソース信号配線駆動回路からの距離が異なれば、ソース信号配線自身の抵抗等によりソース信号が減衰する場合がある。上記の構成により、この減衰量にほぼ影響されることなく副画素電極に共通の電圧を印加することができる。これにより、各副画素電極で同様に充電を行うことができる。

【0062】

したがって、同一ベタを表示させる場合に、異なる副画素電極においても、同様に共通配

線における高い電圧を印加することができる。そのため、上記異なる副画素電極において、充電をより高速にすることができるとともに、応答速度をより高速にすることができる。ゆえに、異なる画素においてほぼ均一な表示が可能となる。これにより、液晶表示装置を大型化したとしても、ほぼ均一な表示が可能となるという効果を奏する。また、第1トランジスタまたは第2薄層トランジスタのゲート電極のインピーダンスが高いので、データ信号配線の細線化が可能である。

【0063】

本発明の液晶表示装置は、上記の構成に加えて、上記共通配線は、互いに極性の異なる電圧が印加されている第1の共通配線と第2の共通配線とからなり、第1の共通配線と第2の共通配線とは、それぞれ互いに隣り合う画素における副画素に接続されていることが好ましい。 10

【0064】

上記の構成によれば、隣り合う画素では、極性の異なる電圧により表示が行うことができる。これにより、フリッカーの発生を抑制することができる。したがって、液晶表示装置における表示を高画質にすることができるという効果を奏する。

【0065】

本発明の液晶表示装置は、上記の構成に加えて、上記共通配線は、各画素の周囲に設けられたブラックマトリクスと重なるように形成されていることが好ましい。

【0066】

上記の構成によれば、上記共通配線を、ブラックマトリクスと重なるように形成されているので、各画素が点灯したときの光の透過率の低下を防止することができるという効果を奏する。 20

【0067】

また、本発明の液晶表示装置は、上記の課題を解決するために、複数のデータ信号配線と、該データ信号配線と交差する複数の走査信号配線と、上記複数のデータ信号配線と走査信号配線との各交差部分にマトリクス状に配置された複数の画素とを備え、かつ上記画素は2値表示で駆動される複数の副画素を備えてなる液晶表示装置において、各副画素から出射される光を、該副画素が備えられている画素の表示領域全体に拡散する光拡散層を有する構成である。

【0068】

上記の構成によれば、上記光拡散層により各副画素の表示を画素領域全体の表示とすることができる。したがって、1つの副画素のみが点灯（表示）される場合など、画素領域の一部のみが点灯された場合には、画素において点灯されていない部分が生じ、いわゆる表示のドット感が生じてしまうが、上記光拡散層により、ドット感を解消することができるという効果を奏する。これにより、液晶表示装置における表示の均一性を向上させることができるという効果を奏する。 30

【図面の簡単な説明】

【図1】本発明の一実施形態にかかる液晶表示装置が備えている画素構成を示す平面図である。

【図2】図1の画素における1つの副画素の構成を示す平面図である。 40

【図3】本発明の他の実施形態にかかる液晶表示装置の画素構成を示す平面図である。

【図4】図3の液晶表示装置における各画素を駆動する際の各配線に印加する信号の波形図である。

【図5】本発明の他の実施形態にかかる液晶表示装置の画素構成を示す平面図である。

【図6】図4の液晶表示装置における各画素を駆動する際の各配線に印加する信号の波形図である。

【図7】本発明のさらに他の実施形態にかかる液晶表示装置の要部の断面図および画素電極の平面図である。

【図8】本発明のさらに他の実施形態にかかる液晶表示装置の要部の断面図およびG疎電極の平面図である。 50

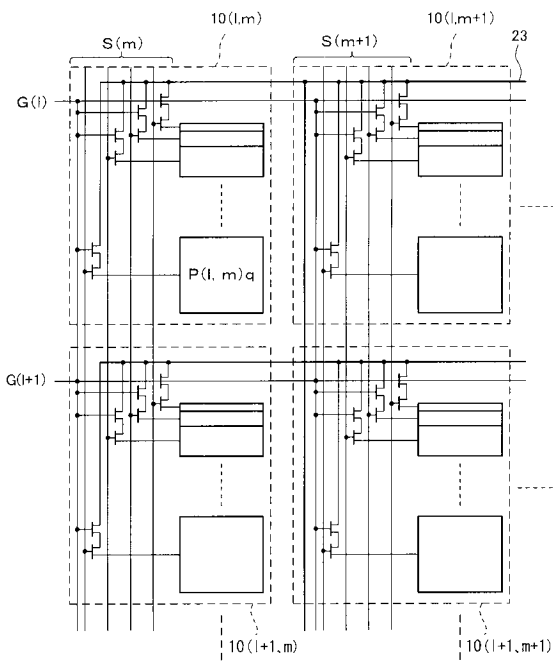
【図 9】従来のマトリクス型液晶表示装置の概略の構成を示す平面図と、該液晶表示装置における画素 1、2 におけるソースドライバから印加されるソース信号の波形図である。

【符号の説明】

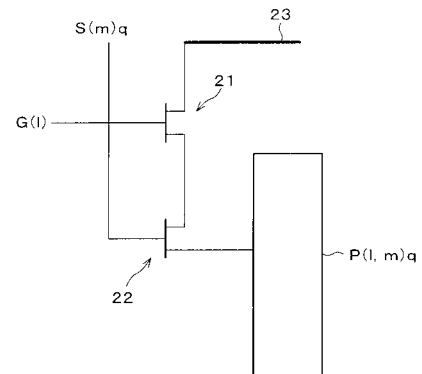
- 1 0 画素
- 2 1 T F T
- 2 2 T F T
- 2 3 T F T 共通配線
- 2 3 a T F T 共通配線
- 2 3 b T F T 共通配線
- 2 4 絵素
- 3 3 光拡散層
- 3 3 a 光拡散層
- G 走査信号配線
- S データ信号配線
- P 副画素電極

10

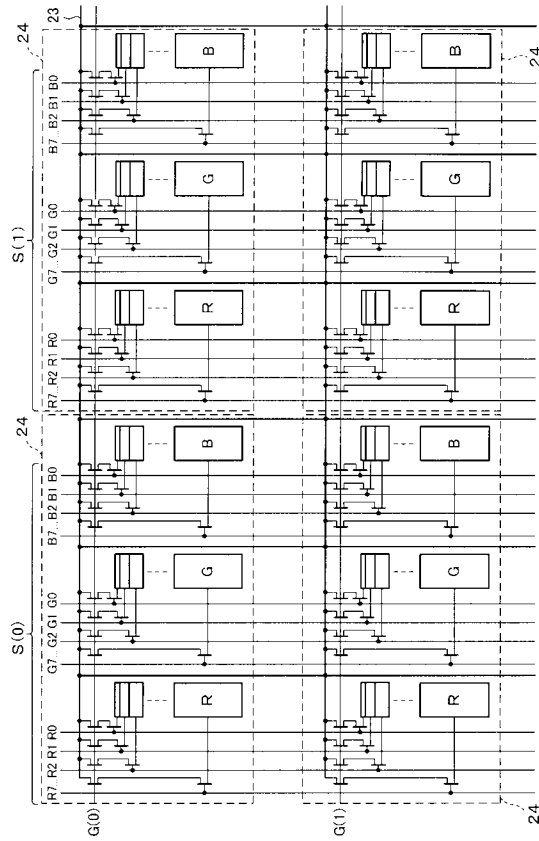
【図 1】



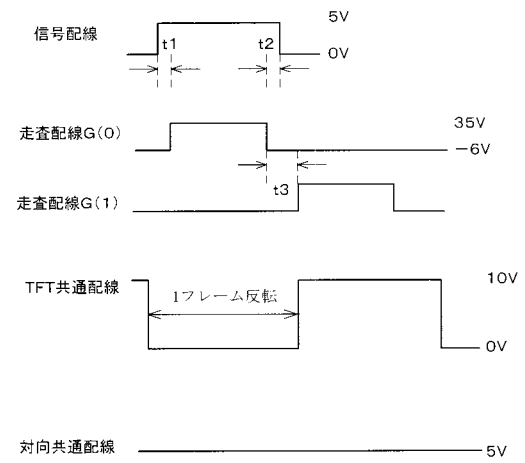
【図 2】



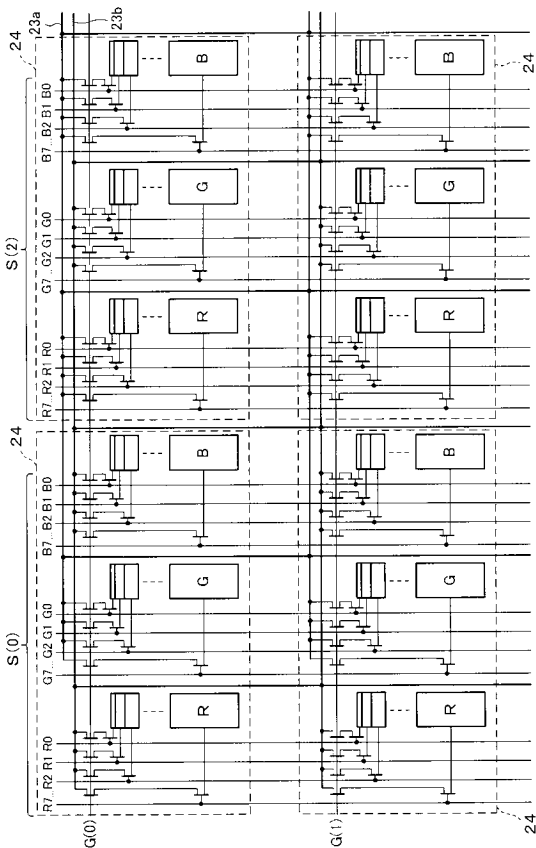
【図 3】



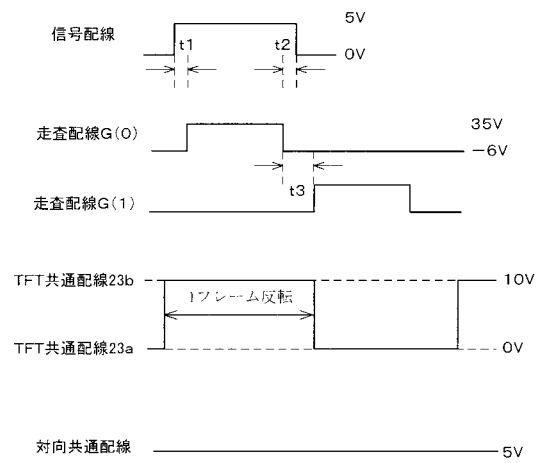
【図 4】



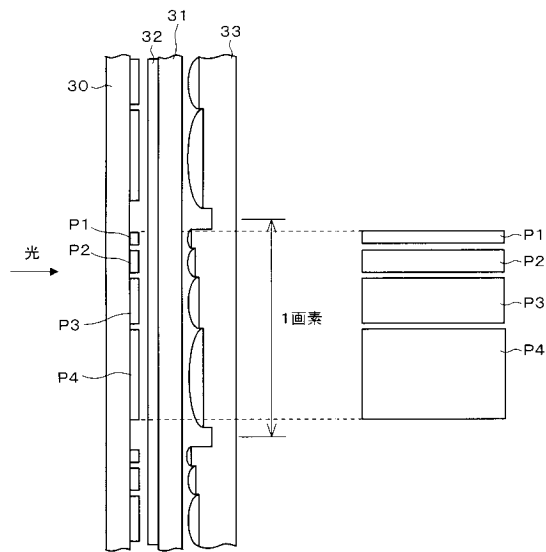
【図 5】



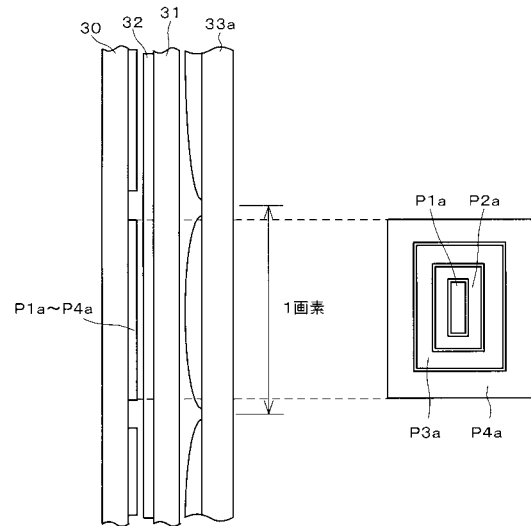
【図 6】



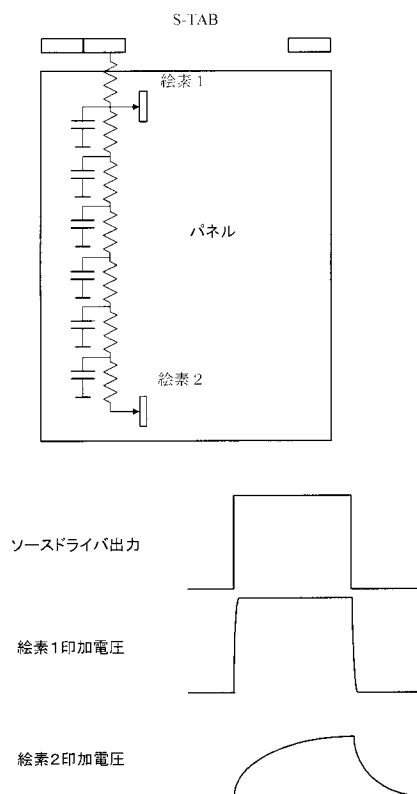
【図 7】



【図 8】



【図 9】



フロントページの続き

(51)Int.Cl. ⁷	F I	テーマコード (参考)
H 0 4 N 5/66	G 0 9 G 3/20	6 4 1 G
	G 0 9 G 3/20	6 4 2 A
	G 0 9 G 3/36	
	H 0 4 N 5/66	1 0 2 A

F ターム(参考) 2H093 NA16 NA54 NC34 ND05 ND06 NE03 NE06
5C006 AA12 AC28 AF44 AF50 AF71 BB16 BC03 BC11 FA22 FA23
FA37
5C058 AA09 AB01 BA06
5C080 AA10 BB05 DD05 DD06 DD28 EE29 FF11 JJ02 JJ03 JJ04
JJ06

专利名称(译)	液晶表示装置		
公开(公告)号	JP2004205855A	公开(公告)日	2004-07-22
申请号	JP2002375665	申请日	2002-12-25
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	楊聖頤		
发明人	楊 聖頤		
IPC分类号	G02F1/1343 G02F1/133 G02F1/136 G02F1/1368 G09G3/20 G09G3/36 H01L29/786 H04N5/66		
CPC分类号	G09G3/3607 G09G3/2074 G09G3/3614 G09G3/3659 G09G2300/0814 G09G2320/0223 G09G2320/0233 G09G2330/02		
FI分类号	G02F1/1343 G02F1/133.550 G02F1/1368 G09G3/20.611.J G09G3/20.624.B G09G3/20.641.G G09G3/20.642.A G09G3/36 H04N5/66.102.A		
F-TERM分类号	2H092/GA15 2H092/JA24 2H092/JB06 2H092/JB46 2H092/NA01 2H092/PA06 2H092/PA09 2H093/NA16 2H093/NA54 2H093/NC34 2H093/ND05 2H093/ND06 2H093/NE03 2H093/NE06 5C006/AA12 5C006/AC28 5C006/AF44 5C006/AF50 5C006/AF71 5C006/BB16 5C006/BC03 5C006/BC11 5C006/FA22 5C006/FA23 5C006/FA37 5C058/AA09 5C058/AB01 5C058/BA06 5C080/AA10 5C080/BB05 5C080/DD05 5C080/DD06 5C080/DD28 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ06 2H093/NC40 2H192/AA24 2H192/BC24 2H192/CB14 2H192/EA17 2H192/EA22 2H192/EA43 2H192/GD44 2H192/GD46 2H192/GD61 2H193/ZA04 2H193/ZA19 2H193/ZC36 2H193/ZD24 2H193/ZD34 2H193/ZP03		
代理人(译)	木岛隆一 金子 一郎		
外部链接	Espacenet		

摘要(译)

提供一种能够均匀显示的液晶显示装置。像素10 (l , m) 包括多个子像素，并且在使用区域灰度法的液晶显示装置中，子像素包括子像素电极P (l , m) q和两个TFT。并且连接到被施加预定电压的公共配线23。一个TFT的源电极和漏电极分别连接到另一TFT的漏电极和子像素电极 (l , m) q，并且公共布线23连接到另一TFT的源电极。有。扫描信号布线G (l) 和数据信号布线S (m) 中的一个连接到另一个TFT的栅电极，扫描信号布线G ((l) 与其余的数据信号线S (m) 连接。[选型图]图1

