

(19)日本国特許庁 (J P)

公開特許公報 (A)

(11)特許出願公開番号

特開2002 - 333867

(P2002 - 333867A)

(43)公開日 平成14年11月22日(2002.11.22)

(51)Int.Cl. ⁷	識別記号	F I	テ-マコード (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	550	G 0 2 F 1/133	5 C 0 0 6
G 0 9 G 3/20	611	G 0 9 G 3/20	5 C 0 5 8
	621		5 C 0 8 0
	622		N

審査請求 未請求 請求項の数 9 O L (全 25数) 最終頁に続く

(21)出願番号 特願2001 - 138237(P2001 - 138237)

(22)出願日 平成13年5月9日(2001.5.9)

(71)出願人 000001443

カシオ計算機株式会社

東京都渋谷区本町1丁目6番2号

(72)発明者 稲垣 直樹

東京都八王子市石川町2951番地の5 カシオ
計算機株式会社八王子研究所内

(72)発明者 井川 雅視

東京都八王子市石川町2951番地の5 カシオ
計算機株式会社八王子研究所内

(74)代理人 100096699

弁理士 鹿嶋 英實

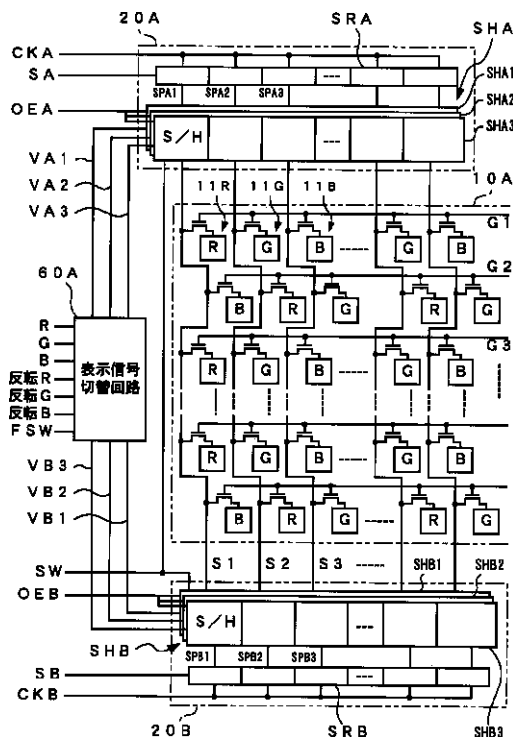
最終頁に続く

(54)【発明の名称】 液晶表示装置及びその駆動制御方法

(57)【要約】

【課題】 フリッカの発生や水平解像度の低下等の画質の劣化を招くことなく、現行のテレビジョン方式に対応したインターレース映像信号に基づくテレビ映像を表示することができる液晶表示装置及びその駆動制御方法を提供する。

【解決手段】 液晶表示装置は、液晶画素11R、11G、11Bがデルタ配列された液晶表示パネル10Aと、行方向に延在する走査線G1、G2、G3、・・・に走査信号を印加して、行毎の液晶画素11R、11G、11Bを選択状態にするゲートドライバ30と、液晶表示パネル10Aを挟んで上方及び下方に対向して配置され、列方向に延在する信号線S1、S2、S3、・・・を介して各液晶画素11R、11G、11Bに表示信号に基づく信号電圧を印加する一対のソースドライバ20A、20Bと、各ソースドライバ20A、20Bに供給される表示信号の供給状態を切り替える表示信号切替回路60Aと、を有している。



【特許請求の範囲】

【請求項 1】 複数の信号線と複数の走査線をマトリクス状に配設し、該信号線及び該走査線の各交点近傍に、該信号線及び該走査線に接続された表示画素を配置した表示手段と、二つのフィールド表示期間を有するインターレース映像信号を供給する映像信号供給手段と、前記複数の走査線を順次走査する走査駆動手段と、前記各信号線に前記インターレース映像信号に基づく信号電圧を印加する信号駆動手段と、を備えた液晶表示装置において、

前記走査駆動手段は、前記インターレース映像信号の 1 水平走査期間の半分の期間毎に、前記複数の走査線のうち、隣接した前記走査線を順次走査するとともに、前記フィールド表示期間毎に、前記複数の走査線の走査を開始するタイミングを 1 水平走査期間の半分の期間だけ異ならせ、

前記信号駆動手段は、前記信号線を介して、前記走査タイミングに基づいて、前記走査駆動手段により順次走査される前記隣接した走査線毎に接続された前記表示画素に、信号極性を互いに反転させた、前記インターレース映像信号の水平走査期間の表示信号に基づく信号電圧を、前記 1 水平走査期間の半分の期間毎に印加することを特徴とする液晶表示装置。

【請求項 2】 前記信号駆動手段は、前記隣接した走査線毎に接続された前記表示画素に、前記信号極性を互いに反転させた信号電圧を印加する順序を、前記フィールド表示期間毎に逆転させることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】 前記表示手段に配置される前記表示画素は、前記インターレース映像信号を構成する赤、緑、青の各色信号に対応して設けられるとともに、前記表示画素相互がデルタ状に配置され、前記複数の信号線は、各々、前記赤、緑、青の各色信号のうち、何れか 2 色の色信号に対応して設けられた前記表示画素に接続され、

前記信号駆動手段は、1 水平走査期間毎に、前記インターレース映像信号より、前記隣接した走査線毎に接続された前記表示画素に対応する色信号の前記信号電圧を、前記隣接した走査線毎に接続された前記表示画素の配置に対応したタイミングで取り込み、1 水平走査期間の半分の期間毎に前記信号極性を交互に反転させて、前記信号線を介して前記表示画素に印加することを特徴とする請求項 1 又は 2 記載の液晶表示装置。

【請求項 4】 前記信号駆動手段は、前記表示手段を介して、互いに同一の前記信号線に接続されて対向するように一対設けられ、一方の信号駆動手段により前記インターレース映像信号の非反転信号を、また、他方の信号駆動手段により前記インターレース映像信号の信号極性を反転した反転信号を取り込み、1 水平走査期間の半分の期間毎に、同一の前記信号線に対して、前記一対の信

号駆動手段から前記非反転信号及び反転信号に基づく前記信号電圧を交互に印加することを特徴とする請求項 1 乃至 3 のいずれかに記載の液晶表示装置。

【請求項 5】 前記信号駆動手段は、少なくとも、前記インターレース映像信号の非反転信号及び前記反転信号を個別に取り込み、保持する一対のサンプルホールド手段を備え、

一方のサンプルホールド手段により前記インターレース映像信号の非反転信号を、また、他方のサンプルホールド手段により前記インターレース映像信号の信号極性を反転した反転信号を取り込み、1 水平走査期間の半分の期間毎に、同一の前記信号線に対して、前記一対のサンプルホールド手段から前記非反転信号及び反転信号に基づく前記信号電圧を交互に印加することを特徴とする請求項 1 乃至 3 のいずれかに記載の液晶表示装置。

【請求項 6】 前記インターレース映像信号は、所定のテレビジョン方式に対応するインターレース駆動のビデオ信号であることを特徴とする請求項 1 乃至 5 のいずれかに記載の液晶表示装置。

【請求項 7】 複数の信号線と複数の走査線をマトリクス状に配設し、該信号線及び該走査線の各交点近傍に、該信号線及び該走査線に接続された表示画素を配置した表示手段を備え、二つのフィールド表示期間を有するインターレース映像信号が供給され、前記複数の走査線を順次走査しつつ、前記各信号線に前記インターレース映像信号に基づく信号電圧を印加して、前記表示手段に所定の画像情報を表示する液晶表示装置の駆動制御方法において、

前記インターレース映像信号の 1 水平走査期間の半分の期間毎に、前記複数の走査線のうち、隣接した前記走査線を順次走査するとともに、前記表示手段のフィールド表示期間毎に、前記複数の走査線の走査を開始するタイミングを 1 水平走査期間の半分の期間だけずらして行い、

前記走査線が順次走査されるタイミング毎に、前記信号線を介して、該走査される走査線に接続された前記表示画素に、前記インターレース映像信号の水平走査期間の表示信号に基づく信号電圧および該信号電圧の信号極性を反転した信号電圧を、前記 1 水平走査期間の半分の期間毎に、交互に印加することを特徴とする液晶表示装置の駆動制御方法。

【請求項 8】 前記隣接した走査線毎に接続された前記表示画素に対し、前記信号極性を互いに反転させた信号電圧を印加する順序を、前記フィールド表示期間毎に逆転させることを特徴とする請求項 7 記載の液晶表示装置の駆動制御方法。

【請求項 9】 前記表示手段に配置される前記表示画素は、前記インターレース映像信号を構成する赤、緑、青の各色信号に対応して設けられるとともに、前記表示画素相互がデルタ状に配置され、

10

20

30

40

50

前記表示画素への前記信号電圧の印加に先立って、1 水平走査期間毎に前記インターレース映像信号をより、前記走査線毎に接続された前記表示画素に対応する色信号の前記信号電圧を、前記隣接した走査線毎に接続された前記表示画素の配置に対応したタイミングで取り込み、1 水平走査期間の半分の期間毎に前記信号極性を交互に反転させて、前記信号線を介して前記表示画素に印加することを特徴とする請求項 7 又は 8 記載の液晶表示装置の駆動制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置及びその駆動制御方法に関し、特に、現行のテレビジョン方式に対応するインターレース映像信号に基づいて、比較的画面サイズの大きい液晶表示パネルにテレビ映像を表示することができる液晶表示装置及びその駆動制御方法に関する。

【0002】

【従来の技術】近年、コンピュータやテレビジョン等の情報機器や映像機器のモニタやディスプレイとして、従来のブラウン管（CRT）を備えた表示装置に替えて、薄型、軽量で省スペース化が可能であって、低消費電力駆動が可能等の特徴を有する液晶表示装置（Liquid Crystal Display；LCD）が多用されるようになってきている。

【0003】従来の液晶表示装置は、図 20 に示すように、概略、液晶表示パネル 110 の列方向に配置されたソースドライバ（信号ドライバ）120 と、行方向に配置されたゲートドライバ（走査ドライバ）130 と、を有して構成されている。なお、ここでは、液晶表示装置の一例として、アクティブマトリックス型の液晶表示パネルを用いた液晶表示装置を示す。

【0004】液晶表示パネル 110 は、例えば、マトリクス状に配置され、画素電極、及び、画素電極に対向して配置された共通電極（コモン電極：電圧 V_{com} ）、画素電極と共通電極の間に充填された液晶からなる液晶容量 C_{lc} 、液晶容量 C_{lc} に並列に形成された蓄積容量 C_s を有して構成された複数の液晶画素 111 と、各画素電極にソースが接続された複数の薄膜トランジスタ（Thin Film Transistor；以下、「画素トランジスタ」と記す）TFT と、マトリクスの行方向に延伸し、複数の画素トランジスタ TFT のゲートに接続された走査線（ゲートライン）G1、G2、G3、・・・と、マトリクスの列方向に延伸し、複数の画素トランジスタ TFT のドレインに接続された信号線（データライン）S1、S2、S3、・・・と、を備え、ゲートドライバ 130 により走査、選択された液晶画素 111 に対して、ソースドライバ 120 により映像信号に基づく所定の信号電圧を印加することにより、液晶の配列を制御して所定の画像情報を表示出力する。

【0005】ソースドライバ 120 は、図示を省略したサンプルホールド回路とシフトレジスタと、を備え、水平制御信号に基づいて、シフトレジスタにより順次出力された制御信号が、サンプルホールド回路に供給されることにより、映像信号を構成する赤（R）、緑（G）、青（B）の各色の表示信号（アナログ RGB 信号）がサンプルホールド回路に取り込まれて保持（サンプルホールド）され、所定のタイミングで所定の信号電圧に増幅されて、液晶表示パネル 110 の各信号線 S1、S2、S3、・・・に印加される。

【0006】一方、ゲートドライバ 130 は、図示を省略したシフトレジスタとバッファと、を備え、垂直制御信号に基づいて、シフトレジスタにより所定の方向に順次出力された制御信号（選択信号）が、バッファを介して走査信号（ゲート信号）として液晶表示パネル 110 の各走査線 G1、G2、G3、・・・に印加されることにより、各画素トランジスタ TFT が駆動制御され、上記ソースドライバ 120 により各信号線 S1、S2、S3、・・・に印加された信号電圧が、画素トランジスタ TFT を介して、各液晶画素 111（画素電極）に印加される。

【0007】このような構成を有する液晶表示装置において、NTSC や PAL 等の現行のテレビジョン方式（放送規格）に対応するインターレース駆動のビデオ信号（インターレース映像信号）に基づく画像情報（テレビ映像）を液晶表示パネルに表示するための駆動制御方法として、各種の方式が知られている。

【0008】

【発明が解決しようとする課題】以下、上記インターレース映像信号に基づく画像情報を液晶表示パネルに表示するための駆動方式としては以下のような方式がある。（1）インターレース駆動方式：液晶表示パネルの走査線 1 本おきに走査信号を出力して、インターレース映像信号をそのまま表示する方式であり、図 21 に示すように、1 フィールドおきにコモン電圧 V_{com} と映像信号の極性が反転する関係となるように駆動する。

【0009】（2）ハーフライン駆動方式：奇数、偶数フィールドにおいて隣り合う走査信号を同一の走査線に出力して映像信号を表示する方法である。すなわち、水平走査線数が 220 ～ 240 本の小型の液晶パネルにおいて、奇数、偶数フィールドの隣り合う走査信号を同一の走査線に出力することにより、1 フィールド分の映像信号のみで 1 フレームを表示する方式である。

【0010】（3）ノンインターレース駆動方式：インターレース映像信号よりも走査線数の多い液晶表示パネルに対して、奇数、偶数フィールド毎に隣り合う 2 本の走査線に対応する映像信号から、該走査線間の補間データを信号極性を考慮しつつ生成して、各走査線に出力することにより 1 フレーム分の映像信号を表示する方式である。

【0011】(4) ペアライン駆動方式：奇数、偶数フィールド毎に液晶表示パネルの隣り合う2本の走査線に対して走査信号を同時に出力し、かつ、フィールド毎に走査される走査線の組み合わせを変える方式であり、図22に示すように、隣り合う2本ずつの走査線に同じ映像信号を出力し、かつ、各フィールド毎に走査線の組み合わせを異ならせることにより、液晶表示パネルをフルライン駆動させる。

【0012】加えて、液晶表示装置においてテレビ映像を表示する場合にあっては、ブラウン管における画素配列と同様に、映像信号を構成する赤(R)、緑(G)、青(B)の各色信号に対応する表示画素(液晶画素)を、テレビ映像の表示に適したデルタ状に配列した構成を有する液晶表示パネルが適用される。具体的には、図23に示すように、R、G、B各色の表示画素が略均一な配置となるように、デルタ(Δ)状に配列され、かつ、同色の表示画素相互が同一の信号線S1、S2、S3、・・・により、列方向(図面上下方向)に接続された構成を有している。この場合、同一の信号線S1、S2、S3、・・・に接続される表示画素は、相互に1.25画素ずつ水平方向にずれた位置に配置されることになる。

【0013】上記各駆動方式において、インターレース駆動方式では、反転駆動の周期が15Hzとなってフリッカーが顕著に現れ、液晶表示パネルの表示品位が低いという問題があった。また、ハーフライン駆動方式では、走査線数が少ない小型パネルでは良いが、走査線数の多い大型液晶表示パネルでは2ラインを同時に走査することになるため、表示品位の劣化が大きいという問題があった。また、ノンインターレース駆動方式では、高い表示品位を得ることができるが、補間データを作成するために大量のメモリを必要とするうえ、周辺回路の構成も複雑となってコストが上昇するという問題があった。さらに、ペアライン駆動方式は、大量のメモリを必要とすることなく、大型の液晶表示パネルに対しても比較的良好な表示品位を得ることができるが、前記ノンインターレース駆動方式より劣り、表示品質をより一層向上させるためにライン反転駆動等を行おうとすると、駆動制御が複雑化するとともに、回路規模も大型化するため、コストが上昇するという問題を有していた。

【0014】また、上記のようにデルタ状に配列された表示画素を有する液晶表示パネルに対して、例えばペアライン駆動を行った場合、隣接走査線間で表示画素の水平位置がずれているため、表示される画像の輪郭が不均一になり、水平解像度が低下するという問題を有していた。

【0015】そこで、本発明は、上述した課題に鑑み、現行のテレビジョン方式に対応したインターレース映像信号に基づくテレビ映像を大型の液晶表示パネルに表示するに際し、フリッカーの発生を抑えて良好な表示品位

を得ることができる液晶表示装置及びその駆動制御方法を、少ない回路規模で、駆動制御を複雑化することなくコストの上昇を抑えて、提供することを目的とする。さらに、本発明は、デルタ状に配列された表示画素を有する液晶表示パネルにおいて、水平解像度の低下を招くことのない駆動制御方法を提供することを目的とする。

【0016】

【課題を解決するための手段】請求項1記載の液晶表示装置は、複数の信号線と複数の走査線をマトリクス状に配設し、該信号線及び該走査線の各交点近傍に、該信号線及び該走査線に接続された表示画素を配置した表示手段と、二つのフィールド表示期間を有するインターレース映像信号を供給する映像信号供給手段と、前記複数の走査線を順次走査する走査駆動手段と、前記各信号線に前記インターレース映像信号に基づく信号電圧を印加する信号駆動手段と、を備えた液晶表示装置において、前記走査駆動手段は、前記インターレース映像信号の1水平走査期間の半分の期間毎に、前記複数の走査線のうち、隣接した前記走査線を順次走査するとともに、前記フィールド表示期間毎に、前記複数の走査線の走査を開始するタイミングを1水平走査期間の半分の期間だけ異ならせ、前記信号駆動手段は、前記信号線を介して、前記走査タイミングに基づいて、前記走査駆動手段により順次走査される前記隣接した走査線毎に接続された前記表示画素に、信号極性を互いに反転させた、前記インターレース映像信号の水平走査期間の表示信号に基づく信号電圧を、前記1水平走査期間の半分の期間毎に印加することを特徴としている。

【0017】また、請求項2記載の液晶表示装置は、請求項1記載の液晶表示装置において、前記信号駆動手段は、前記隣接した走査線毎に接続された前記表示画素に、前記信号極性を互いに反転させた信号電圧を印加する順序を、前記フィールド表示期間毎に逆転させることを特徴としている。

【0018】また、請求項3記載の液晶表示装置は、請求項1又は2記載の液晶表示装置において、前記表示手段に配置される前記表示画素は、前記インターレース映像信号を構成する赤、緑、青の各色信号に対応して設けられるとともに、前記表示画素相互がデルタ状に配置され、前記複数の信号線は、各々、前記赤、緑、青の各色信号のうち、何れか2色の色信号に対応して設けられた前記表示画素に接続され、前記信号駆動手段は、1水平走査期間毎に、前記インターレース映像信号より、前記隣接した走査線毎に接続された前記表示画素に対応する色信号の前記信号電圧を、前記隣接した走査線毎に接続された前記表示画素の配置に対応したタイミングで取り込み、1水平走査期間の半分の期間毎に前記信号極性を交互に反転させて、前記信号線を介して前記表示画素に印加することを特徴としている。

【0019】また、請求項4記載の液晶表示装置は、請

請求項 1 乃至 3 のいずれかに記載の液晶表示装置において、前記信号駆動手段は、前記表示手段を介して、互いに同一の前記信号線に接続されて対向するように一対設けられ、一方の信号駆動手段により前記インターレース映像信号の非反転信号を、また、他方の信号駆動手段により前記インターレース映像信号の信号極性を反転した反転信号を取り込み、1 水平走査期間の半分の期間毎に、同一の前記信号線に対して、前記一対の信号駆動手段から前記非反転信号及び反転信号に基づく前記信号電圧を交互に印加することを特徴としている。

【0020】また、請求項 5 記載の液晶表示装置は、請求項 1 乃至 3 のいずれかに記載の液晶表示装置において、前記信号駆動手段は、少なくとも、前記インターレース映像信号の非反転信号及び前記反転信号を個別に取り込み、保持する一対のサンプルホールド手段を備え、一方のサンプルホールド手段により前記インターレース映像信号の非反転信号を、また、他方のサンプルホールド手段により前記インターレース映像信号の信号極性を反転した反転信号を取り込み、1 水平走査期間の半分の期間毎に、同一の前記信号線に対して、前記一対のサン

プルホールド手段から前記非反転信号及び反転信号に基づく前記信号電圧を交互に印加することを特徴としている。さらに、請求項 6 記載の液晶表示装置は、請求項 1 乃至 5 のいずれかに記載の液晶表示装置において、前記インターレース映像信号は、所定のテレビジョン方式に対応するインターレース駆動のビデオ信号であることを特徴としている。

【0021】そして、請求項 7 記載の液晶表示装置の駆動制御方法は、複数の信号線と複数の走査線をマトリクス状に配設し、該信号線及び該走査線の各交点近傍に、該信号線及び該走査線に接続された表示画素を配置した表示手段を備え、二つのフィールド表示期間を有するインターレース映像信号が供給され、前記複数の走査線を順次走査しつつ、前記各信号線に前記インターレース映像信号に基づく信号電圧を印加して、前記表示手段に所定の画像情報を表示する液晶表示装置の駆動制御方法において、前記インターレース映像信号の 1 水平走査期間の半分の期間毎に、前記複数の走査線のうち、隣接した前記走査線を順次走査するとともに、前記表示手段のフィールド表示期間毎に、前記複数の走査線の走査を開始するタイミングを 1 水平走査期間の半分の期間だけずらして行い、前記走査線が順次走査されるタイミング毎に、前記信号線を介して、該走査される走査線に接続された前記表示画素に、前記インターレース映像信号の水平走査期間の表示信号に基づく信号電圧および該信号電圧の信号極性を反転した信号電圧を、前記 1 水平走査期間の半分の期間毎に、交互に印加することを特徴としている。

【0022】また、請求項 8 記載の液晶表示装置の駆動制御方法は、請求項 7 記載の液晶表示装置の駆動制御方

法において、前記隣接した走査線毎に接続された前記表示画素に対し、前記信号極性を互いに反転させた信号電圧を印加する順序を、前記フィールド表示期間毎に逆転させることを特徴としている。

【0023】さらに、請求項 9 記載の液晶表示装置の駆動制御方法は、請求項 7 又は 8 記載の液晶表示装置の駆動制御方法において、前記表示画素への前記信号電圧の印加に先立って、1 水平走査期間毎に前記インターレース映像信号をより、前記走査線毎に接続された前記表示画素に対応する色信号の前記信号電圧を、前記隣接した走査線毎に接続された前記表示画素の配置に対応したタイミングで取り込み、1 水平走査期間の半分の期間毎に前記信号極性を交互に反転させて、前記信号線を介して前記表示画素に印加することを特徴としている。

【0024】

【発明の実施の形態】以下、本発明に係る液晶表示装置及びその駆動制御方法について、実施の形態を示して説明する。

<第 1 の実施形態> まず、本発明が適用される液晶表示装置の全体構成について、図面を参照しながら説明する。ここでは、液晶表示装置としてアクティブマトリックス型液晶表示パネルを用いた場合の構成について説明する。

【0025】図 1 は、本発明に係る液晶表示装置の全体構成を示す概略ブロック図である。図 2 は、本発明に係る液晶表示装置に適用される液晶表示パネル及びゲートドライバを示す概略構成図である。ここで、必要に応じて、従来技術に示した液晶表示パネルの構成（図 20）及びその駆動方法（図 22）を参照しながら説明する。

また、以下に示す実施形態においては、液晶表示パネルとして、例えば、走査線数が 440 本の比較的大型の表示パネルを適用した場合について説明する。

【0026】図 1、図 2 に示すように、本発明が適用される液晶表示装置は、大別して、液晶画素（表示画素）11 が 2 次元配列された液晶表示パネル（表示手段）10 と、映像信号（NTSC 方式に対応したインターレース映像信号）に基づく所定の信号電圧を出力するソースドライバ（信号駆動手段）20 と、走査線を順次走査して、該走査線に接続された液晶画素に上記信号電圧を印加するゲートドライバ（走査駆動手段）30 と、ソースドライバ 20 及びゲートドライバ 30 における動作タイミングを制御する制御信号を生成、出力する LCD コントローラ 40 と、映像信号を所定のアナログ RGB 信号に変換するとともに、複合同期信号を抽出するクロマインターフェース回路 50 と、を有して構成されている。

【0027】液晶表示パネル 10 は、図 2 及び図 20 に示すように、概略、対向する透明基板（図示を省略）間に、液晶表示パネル 10 の列方向に延伸して配設され、ソースドライバ 20 に接続された信号線 S1、S2、S3、・・・と、液晶表示パネル 10 の行方向に延伸して

配設され、ゲートドライバ 30 に接続された走査線 G 1、G 2、G 3、・・・と、マトリクス状に配設された信号線 S 1、S 2、S 3、・・・及び走査線 G 1、G 2、G 3、・・・の交点近傍に配置された画素電極、各画素電極に対向して共通に配置された共通電極、画素電極と共通電極の間に充填された液晶からなる液晶容量 C_{lc}、液晶容量 C_{lc}に並列に形成された蓄積容量 C_sからなる複数の液晶画素 11 と、画素電極にソースが接続され、走査線 G 1、G 2、G 3、・・・にゲートが接続され、信号線 S 1、S 2、S 3、・・・にドレインが接続された画素トランジスタ T_{FT}と、を有して構成されている。

【0028】なお、図 2 においては、液晶画素 11 をストライプ状に配列した液晶表示パネル 10 を示したが、本発明に係る液晶表示装置は、このようなストライプ状に配列された液晶画素を有する液晶表示パネルに適用できるとともに、後述するように、赤 (R)、緑 (G)、青 (B) の各色信号に対応した液晶画素をデルタ状に配列した構成を有する液晶表示パネルに対しても良好に適用することができる。

【0029】ソースドライバ 20 は、LCD コントローラ 40 に内蔵されるタイミングジェネレータ 40a (詳しくは、後述する) から供給される水平制御信号に基づいて、クロマインターフェース回路 50 から供給されるアナログ RGB 信号 (表示信号) を所定のタイミングで取り込んで (サンプリングして) 保持し、所定のタイミングで該アナログ RGB 信号に対応する信号電圧を各信号線 S 1、S 2、S 3、・・・に出力、供給する。なお、ソースドライバ 20 の具体的な構成及び動作については、詳しく後述する。

【0030】ゲートドライバ 30 は、LCD コントローラ 40 に内蔵されるタイミングジェネレータ 40a から供給される垂直制御信号 (ゲートスタート信号 G_{ST}、ゲートクロック信号 G_{CK}) に基づいて、各走査線 G 1、G 2、G 3、・・・に走査信号を順次印加することにより選択状態とし、上記信号線 S 1、S 2、S 3、・・・との交点近傍に配置された画素トランジスタ T_{FT}をオン状態として、液晶画素 (画素電極) 11 に上記信号線 S 1、S 2、S 3、・・・に供給された信号電圧を印加する。

【0031】ゲートドライバ 30 は、具体的には、図 2 に示すように、シフトレジスタとバッファからなるブロック S_B 1、S_B 2、S_B 3、・・・を、走査線 G 1、G 2、G 3、・・・の数に対応して複数段備え、タイミングジェネレータ 40a から供給される垂直制御信号に基づいて、各シフトレジスタにより、液晶表示パネル 10 の上方から下方に順次シフトして出力されたシフト出力が、バッファを介して走査信号 (ゲート信号) として液晶表示パネル 10 の各走査線 G 1、G 2、G 3、・・・に印加される。

【0032】LCD コントローラ 40 は、主に、後述するクロマインターフェース回路 50 (RGB デコーダ 51) から供給される水平同期信号 H_D 及び垂直同期信号 V_D に基づいて、タイミングジェネレータ 40a により垂直制御信号 (ゲートスタート信号 G_{ST}、ゲートクロック信号 G_{CK}) を生成して、ゲートドライバ 30 に供給するとともに、水平制御信号 (サンプリングスタート信号 S_{RT}等) を生成して、ソースドライバ 20 に供給する。なお、LCD コントローラ 40 (又は、タイミングジェネレータ 40a) は、上述したゲートスタート信号 G_{ST}、ゲートクロック信号 G_{CK} の他に、シフトクロック信号 C_{KA}、C_{KB}、シフトスタート信号 S_A、S_B、出力イネーブル信号 O_{EA}、O_{EB}、サンプルホールド制御信号 S_W 等の各種制御信号を生成、出力する。

【0033】クロマインターフェース回路 50 は、大別して、RGB デコーダ 51 と反転アンプ 52 とを備えて構成されている。クロマインターフェース回路 50 は、RGB デコーダ 51 により、入力された映像信号 (NTSC 方式に対応したインターレース映像信号) から上記水平同期信号 H_D、垂直同期信号 V_D 及びシステムクロック C_{SYNC} を分離して、上記 LCD コントローラ 40 等に供給するとともに、映像信号から R、G、B の各色信号 (デジタル RGB 信号) を分離し、反転アンプ 52 により反転処理して、アナログ RGB 信号 (表示信号) を生成し、ソースドライバ 20 に出力する。

【0034】ここで、本発明においては、上述したような構成を有する液晶表示装置にインターレース映像信号からなる映像信号が入力されて、各走査線を映像信号の水平走査期間の半分の期間毎に順次走査する駆動制御方法を適用するとともに、各信号線に対して、走査線毎のライン反転駆動およびフィールド反転駆動を行う駆動制御方法を適用する。

【0035】まず、このような走査線の順次走査駆動を実現するために適用される具体的な構成例について、図面を参照して説明する。図 3 は、本発明に係る液晶表示装置に適用されるタイミングジェネレータの要部構成を示すブロック図であり、図 4 は、本発明に係る液晶表示装置に適用されるゲートドライバにおける走査開始タイミングを示すタイミングチャートである。図 5 は、本発明に係る液晶表示装置に適用される順次走査駆動における映像信号の表示状態を示す表である。

【0036】図 3 に示すように、本実施形態に適用されるタイミングジェネレータ 40a は、大別して、水平同期信号 H_D をリセット入力とし、基準クロック信号 C_K に基づいて、液晶表示パネル 10 の 1 水平ライン分の画素数を計数する水平カウンタ 41 と、垂直同期信号 V_D をリセット入力とし、水平カウンタ 41 からの出力信号 (ゲートクロック信号 G_{CK}; 水平走査期間の半分 (H/2) に相当する信号周期を有する) をクロック入

力として、1フィールド分に対応する水平ライン数を計数する垂直カウンタ42と、垂直同期信号VDを入力とする1bitカウンタ43と、1bitカウンタ43からの出力信号に基づいて、垂直カウンタ42において予め設定された2つのカウンタ出力(例えば、58カウント出力、59カウント出力)のうち、いずれか一方を選択する選択回路44と、選択回路44により選択されたカウンタ出力信号及びゲートクロック信号GPCKに同期する水平カウンタ41の出力信号(水平ゲートスタート信号HGSTR; 水平走査期間の半分($H/2$))に相当する信号周期を有する)のAND論理によりゲートスタート信号GSTRを出力するAND論理ゲート45と、を有して構成されている。

【0037】このような構成を有するタイミングジェネレータ40aにより生成される垂直制御信号に基づくゲートドライバ30の動作は、図4に示すように、1bitカウンタ43及び選択回路44により、垂直同期信号VDの信号周期に基づいて、垂直カウンタ42から出力される2つのカウンタ出力が、奇数/偶数フィールド毎に選択出力されるので、AND論理ゲート45から出力されるゲートスタート信号GSTRの出力タイミングは、フィールド毎に $H/2$ だけずれるように設定される。これにより、ゲートドライバ30による奇数/偶数フィールド毎の走査開始タイミング(1ライン駆動開始タイミング)が設定されて、フィールド毎に表示が開始される映像信号のライン番号が1ライン分($H/2$ 分)ずれるので、順次走査駆動における同じ映像信号ラインに基づく信号電圧が供給される走査線の組み合わせをフィールド毎に異ならせることができる。

【0038】具体的には、図4に示すように、NTSC方式に対応したインターレース映像信号の走査線数525本を奇数/偶数フィールドに分割した262本の走査線に対して、水平カウンタ41から出力されるゲートクロック信号GPCKを垂直カウンタ42により計数した出力のうち、奇数フィールドにおいては、58カウントの出力タイミングで、ゲートスタート信号GSTRがゲートドライバ30に出力され、ゲートクロック信号GPCK(信号周期: $H/2$)のタイミングに基づいて、ゲートスタート信号GSTRから $H/2$ 経過後に走査線の駆動が開始されて、走査線G1、G2、G3、・・・に走査信号が $H/2$ 毎に順次印加されて選択状態となる。

【0039】これにより、奇数フィールド側においては、図5に示すように、映像信号ラインの30番目の映像信号に基づく信号電圧が1、2番目の走査線G1、G2に接続された液晶画素11に、また、31番目の映像信号に基づく信号電圧が3、4番目の走査線G3、G4に接続された液晶画素11に、・・・ $n+29$ 番目(n は、正の整数)の映像信号に基づく信号電圧が $2n-1$ 、 $2n$ 番目の走査線G2n-1、G2nに接続された液晶画素11に、・・・249番目の映像信号に基づく信号電

圧が439、440番目の走査線G439、G440に接続された液晶画素11に、1水平走査期間の半分($0.5H$)毎に順次書き込まれて表示駆動される。

【0040】一方、偶数フィールドにおいては、垂直カウンタ42の59カウントの出力タイミングで、ゲートスタート信号GSTRがゲートドライバ30に出力され、ゲートクロック信号GPCKのタイミングに基づいて、ゲートスタート信号GSTRから $H/2$ 経過後に走査線の駆動が開始されて、走査線G1、G2、G3、・・・に走査信号が $H/2$ 毎に順次印加されて選択状態となる。

【0041】これにより、偶数フィールド側においては、図5に示すように、映像信号ラインの30番目の映像信号に基づく信号電圧が1番目の走査線G1に接続された液晶画素11に、また、31番目の映像信号に基づく信号電圧が2、3番目の走査線G2、G3に接続された液晶画素11に、・・・ $n+30$ 番目(n は、正の整数)の映像信号に基づく信号電圧が $2n$ 、 $2n+1$ 番目の走査線G2n、G2n+1に接続された液晶画素11に、・・・250番目の映像信号に基づく信号電圧が440番目の走査線G440に接続された液晶画素11に、1水平走査期間の半分($0.5H$)毎に順次書き込まれて表示駆動される。

【0042】次に、各信号線に対する走査線毎のライン反転駆動およびフィールド反転駆動を実現するために適用される具体的な構成例について、図面を参照して説明する。図6は、本発明に係る液晶表示装置の第1の実施形態を示す、上記ゲートドライバ30に係わる部分を除く要部構成図である。また、図7は、本実施形態に係る液晶表示装置に適用されるクロマインターフェース回路を示す概略構成図であり、図8は、本実施形態に係る液晶表示装置に適用される表示信号切替回路を示す回路構成図であり、図9は、本実施形態に係る液晶表示装置に適用されるソースドライバのサンプルホールド回路を示す回路構成図である。

【0043】本実施形態に係る液晶表示装置は、図6に示すように、液晶画素11R、11G、11Bがデルタ配列された液晶表示パネル10Aと、行方向に延在する走査線G1、G2、G3、・・・に接続され、該走査線G1、G2、G3、・・・に走査信号を印加して、行毎の液晶画素11R、11G、11Bを選択状態にするゲートドライバ(図示を省略; 図2参照)30と、液晶表示パネル10Aを挟んで上方及び下方に対向して配置され、列方向に延在する信号線S1、S2、S3、・・・に接続されて、該信号線S1、S2、S3、・・・を介して各液晶画素11R、11G、11Bに表示信号(アナログRGB信号)に基づく信号電圧を印加する一対のソースドライバ20A、20Bと、各ソースドライバ20A、20Bに供給される表示信号の供給状態を切り替え制御する表示信号切替回路60Aと、を有して構成さ

れている。

【0044】液晶表示パネル10Aは、R、G、Bの各色信号に対応して設けられた液晶画素11R、11G、11Bが略均一にデルタ状に配置され、例えば、列方向に延在するように配設された信号線S1、S4、・・・S3i+1(iは、0以上の整数)に、R、Bの各色に対応した液晶画素11R、11Bが交互に接続され、また、信号線S2、S5、・・・S3i+2に、G、Rの各色に対応した液晶画素11G、11Rが交互に接続され、さらに、信号線S3、S6、・・・S3i+3に、B、Gの各色 10 に対応した液晶画素11B、11Gが交互に接続され、各画素の配置位置は互いに0.5画素分ずれているとともに、各信号線S1、S2、S3、・・・は、液晶表示パネル10Aの上方及び下方に配置されたソースドライバ20A、20Bの双方に接続されている。ここで、ソースドライバ20A、20Bは、後述するクロマインターフェース回路から出力される非反転RGB及び反転RGBの2系統の表示信号を個別に取り込み、所定のタイミングで同一の信号線に接続された各色の液晶画素11R、11G、11Bに対して、該表示信号に対応した所 20 定の信号電圧を印加する。

【0045】なお、本実施形態においては、図6に示したように、一対のソースドライバ20A、20Bに非反転RGB及び反転RGBの2系統の表示信号を(表示信号切替回路60Aを介して)個別に供給する構成を適用するために、クロマインターフェース回路として、例えば、図7(a)に示すように、単一の処理回路(1系統のクロマインターフェース回路50A)において、内部に反転機能部を備え、入力される映像信号に対して、相互に反転位相の関係となる2系統の表示信号(非反転RGB信号及び反転RGB信号)を同時に出力し、後述する表示信号切替回路60Aにより、各系統の表示信号を個別にソースドライバ20A、20Bに供給する構成を適用することができる。

【0046】また、他の構成として、図7(b)に示すように、個別の処理回路(2系統のクロマインターフェース回路50B、50C)において、一方の処理回路(クロマインターフェース回路50C)の内部に反転機能部を備え、入力される映像信号が各々個別に 30 入力されて、相互に反転位相の関係となる2系統の表示信号(非反転RGB信号及び反転RGB信号)を同時に出力し、表示信号切替回路60Aにより、各系統の表示信号を個別にソースドライバ20A、20Bに供給する構成を適用することもできる。

【0047】なお、クロマインターフェース回路の構成は、図7(a)、(b)に示した構成に限定されるものではなく、入力される映像信号に対して、相互に反転位相の関係となる2系統の表示信号を生成、出力することができるものであれば、さらに他の構成を有するものであってもよい。また、後述する実施形態において示すよ 50

うに、反転機能部を内部に備えていないクロマインターフェース回路を適用し、例えば、表示切替回路やソースドライバ内に、反転機能部を備えるように構成したものであってもよい。

【0048】表示信号切替回路60Aは、例えば、図8に示すように、フィールド反転信号FSWがHiレベルのとき、オン動作するスイッチ61r、61g、61b及びスイッチ63r、63g、63bと、フィールド反転信号FSWがLoレベルのとき、オン動作するスイッチ62r、62g、62b及びスイッチ64r、64g、64bと、を備え、上記クロマインターフェース回路50A、50B、50Cにより生成、出力された2系統の表示信号(非反転RGB信号、反転RGB信号)のうち、非反転R、G、Bの各信号が入力される入力端が、各々スイッチ61r、61g、61bを介して、表示信号VA1、VA2、VA3が出力される各出力端に接続されているとともに、各々スイッチ62g、62b、62rを介して、表示信号VA2、VA3、VA1が出力される各出力端に接続されている。また、反転R、G、Bの各信号が入力される入力端は、各々スイッチ64r、64g、64bを介して、表示信号VB1、VB2、VB3が出力される各出力端に接続されているとともに、各々スイッチ63g、63b、63rを介して、表示信号VB2、VB3、VB1が出力される各出力端に接続されている。

【0049】すなわち、このような構成を有する表示信号切替回路60Aにより、図8に示すように、フィールド反転信号FSWがHiレベルの状態(例えば、奇数フィールド)では、表示信号VA1、VA2、VA3として、各々非反転R、G、Bの各信号が出力されるとともに、表示信号VB1、VB2、VB3として、各々反転B、R、Gの各信号が出力される。一方、フィールド反転信号FSWがLoレベルの状態(例えば、偶数フィールド)では、表示信号VA1、VA2、VA3として、各々非反転B、R、Gの各信号が出力されるとともに、表示信号VB1、VB2、VB3として、各々反転R、G、Bの各信号が出力される。

【0050】そして、表示信号切替回路60Aから出力され、非反転RGB信号からなる各表示信号VA1、VA2、VA3は、ソースドライバ20A(具体的には、後述する各サンプルホールド回路群SHA1、SHA2、SHA3)に供給され、また、反転RGB信号からなる各表示信号VB1、VB2、VB3は、ソースドライバ20B(具体的には、後述する各サンプルホールド回路群SHB1、SHB2、SHB3)に供給される。

【0051】ソースドライバ20Aは、図6に示すように、上述したLCDコントローラ40により生成、出力されたシフトクロック信号CKAに基づいて、シフトスタート信号SAを順次シフトしつつ、サンプリングパルスSPA1、SPA2、SPA3、・・・を出力する1

系統のシフトレジスタ SRA と、表示信号切替回路 60A を介して供給される各表示信号 VA1、VA2、VA3 に対応して設けられた複数段（3 段）のサンプルホールド回路群 SHA1、SHA2、SHA3 からなるサンプルホールド部 SHA と、を有して構成されている。

【0052】また、ソースドライバ 20B も同様に、シフトクロック信号 CKB に基づいて、シフトスタート信号 SB を順次シフトしつつ、サンプリングパルス SPB1、SPB2、SPB3、・・・を出力する 1 系統のシフトレジスタ SRB と、表示信号切替回路 60A を介して供給される各表示信号 VB1、VB2、VB3 に対応して設けられた複数段（3 段）のサンプルホールド回路群 SHB1、SHB2、SHB3 からなるサンプルホールド部 SHB と、を有して構成されている。

【0053】ここで、サンプルホールド部 SHA、SHB を構成する各サンプルホールド回路群 SHA1、SHA2、SHA3 及び SHB1、SHB2、SHB3 は、図 6、図 9 に示すように、各々、シフトレジスタ SRA、SRB から出力されるサンプリングパルス SPA1、SPA2、SPA3、・・・（SPAk；k は、正の整数）及び SPB1、SPB2、SPB3、・・・（SPBk；k は、正の整数）に基づく所定のタイミングで、表示信号切替回路 60A を介して供給される非反転 RGB 信号からなる表示信号 VA1、VA2、VA3 及び反転 RGB 信号からなる表示信号 VB1、VB2、VB3 を個別に取り込み、保持し、出力する 2 系統のサンプルホールド機能部 SH α 、SH β を一組とするサンプルホールド回路 S/H が、各信号線 S1、S2、S3、・・・（Sk；k は、正の整数）に対応して複数設けられた構成を有している。

【0054】サンプルホールド回路 S/H は、具体的には、図 9 に示すように、スイッチ Swa1、出力アンプ AMP1、スイッチ Swb1 が直列に接続され、スイッチ Swa1 と出力アンプ AMP1 の接続点に、他端側が低電位電圧（たとえば、接地電位）Vss に接続された S/H コンデンサ C1 が接続されたサンプルホールド機能部 SH α と、スイッチ Swa2、出力アンプ AMP2、スイッチ Swb2 が直列に接続され、スイッチ Swa2 と出力アンプ AMP2 の接続点に、他端側が低電位電圧 Vss に接続された S/H コンデンサ C2 が接続されたサンプルホールド機能部 SH β と、各サンプルホールド機能部 SH α 、SH β におけるスイッチ Swa1、Swb1 及び Swa2、Swb2 のオン/オフ状態を設定制御するサンプルホールドタイミング設定部 SHx と、を有して構成されている。

【0055】ここで、サンプルホールドタイミング設定部 SHx は、図 9 に示すように、シフトレジスタ SRA、SRB から出力されるサンプリングパルス SPAk（SPA1、SPA2、SPA3、・・・）又は SPBk（SPB1、SPB2、SPB3、・・・）及び LC

D コントローラ 40 から出力されるサンプルホールド制御信号 SW の反転信号の AND 論理に基づいて、スイッチ Swa1 のオン/オフ状態を制御する AND 論理ゲート 21 と、LCD コントローラ 40 から出力される出力イネーブル信号 OEA 又は OEB 及びサンプルホールド制御信号 SW の AND 論理に基づいて、スイッチ Swb1 のオン/オフ状態を制御する AND 論理ゲート 22 と、サンプリングパルス SPAn 又は SPBn 及びサンプルホールド制御信号 SW の AND 論理に基づいて、スイッチ Swa2 のオン/オフ状態を制御する AND 論理ゲート 23 と、出力イネーブル信号 OEA 又は OEB 及びサンプルホールド制御信号 SW の反転信号の AND 論理に基づいて、スイッチ Swb2 のオン/オフ状態を制御する AND 論理ゲート 22 と、を有して構成されている。

【0056】このようなサンプルホールドタイミング設定部 SHx において、サンプリングパルス SPAk 又は SPBk 及びサンプルホールド制御信号 SW に基づいて、スイッチ Swa1 及び Swa2 が反転位相でオン/オフ制御され、出力イネーブル信号 OEA 又は OEB 及びサンプルホールド制御信号 SW に基づいて、スイッチ Swb1 及び Swb2 が反転位相でオン/オフ制御される。これにより、サンプルホールド回路 S/H は、後述するように、一方のサンプルホールド機能部 SH α （又は、SH β ）に設けられた S/H コンデンサ C1（又は、C2）に表示信号切替回路 60A を介して供給される R、G、B の各表示信号に基づく電荷を蓄積する動作と、他方のサンプルホールド機能部 SH β （又は、SH α ）に設けられた S/H コンデンサ C2（又は、C1）に蓄積されていた電荷に応じた信号電圧を出力アンプ AMP2（又は、AMP1）により増幅して、各信号線 Sk に出力する動作を、所定のタイミング（1H 周期）毎に逆転させつつ、繰り返し実行する。

【0057】すなわち、本実施形態において、サンプルホールド回路群 SHA1 は、図 8 に示した表示信号 VA1（R、B）のみをサンプルホールドし、また、サンプルホールド回路群 SHB1 は、表示信号 VB1（反転 B、反転 R）のみをサンプルホールドして、所定のタイミングで表示信号 VA1 及び VB1 に基づく信号電圧を、同一の信号線 S3i+1（i は、0 以上の整数）に接続された R、B 各色信号に対応して設けられた液晶画素 11R、11B に書き込む。

【0058】また、サンプルホールド回路群 SHA2 は、図 8 に示した表示信号 VA2（G、R）のみをサンプルホールドし、また、サンプルホールド回路群 SHB2 は、表示信号 VB2（反転 R、反転 G）のみをサンプルホールドして、所定のタイミングで表示信号 VA2 及び VB2 に基づく所定の信号電圧を、同一の信号線 S3i+2 に接続された G、R 各色信号に対応して設けられた液晶画素 11G、11R に書き込む。

【0059】さらに、サンプルホールド回路群SHA3は、図8に示した表示信号VA3(B、G)のみをサンプルホールドし、また、サンプルホールド回路群SHB3は、表示信号VB3(反転G、反転B)のみをサンプルホールドして、所定のタイミングで表示信号VA3及びVB3に基づく所定の信号電圧を、同一の信号線S3i+3に接続されたG、B各色信号に対応して設けられた液晶画素11G、11Bに書き込む。

【0060】次に、上述した構成を有する液晶表示装置における動作について、図面を参照して説明する。図10は、本実施形態に係る液晶表示装置に適用されるシフトレジスタの動作を示すタイミングチャートであり、図11は、本実施形態に係る液晶表示装置に適用されるサンプルホールド部の動作を示すタイミングチャートである。ここでは、上述した本実施形態に係る液晶表示装置の各構成を適宜参照しつつ説明する。

【0061】上述したような構成を有するソースドライバ20A、20Bにおいて、シフトレジスタの動作は、図10に示すように、LCDコントローラ40により生成され、各ソースドライバ20A、20BのシフトレジスタSRA、SRBに供給される、水平方向の1画素分に相当する信号周期を有するシフトクロック信号CKA、CKBが相互に反転位相の関係に設定されていることにより、シフトレジスタSRA、SRBの各段から順次出力されるサンプリングパルスSPAk、SPBkは、相互にシフトクロック信号の信号周期の半分(0.5画素分に相当)だけずれたタイミングに設定される。

【0062】したがって、このようなサンプリングパルスSPAk、SPBkが、各々サンプルホールド部SHA、SHBに個別に供給されることにより、サンプルホールド部SHAにおける非反転RGB信号からなる表示信号VA1、VA2、VA3の取り込み動作のタイミングと、サンプルホールド部SHBにおける反転RGB信号からなる表示信号VB1、VB2、VB3の取り込み動作のタイミングが、相互に0.5画素分だけずれて実行される。この0.5画素分の取り込みタイミングのずれは、各信号線に接続される何れか2色の液晶画素の0.5画素分の配置位置ずれに対応するものとなる。

【0063】このとき、図11に示すように、各々水平方向の1画素分の信号幅を有するサンプリングパルスSPAk、SPBkが各サンプルホールド部SHA、SHB(サンプルホールド機能部)に供給されることにより、例えば、サンプルホールド部SHA、SHBに設けられた一方側のサンプルホールド機能部(例えば、サンプルホールド機能部SHβ)に、1H期間に、並行して(実際には、サンプルホールド部SHA側がサンプルホールド部SHB側に対して0.5画素分進んだタイミングで)、非反転RGBからなる水平方向の各画素に対応する表示信号(+β)及び反転RGBからなる水平方向の各画素に対応する表示信号(-β)が個別に取り込ま

れ(サンプリング)、保持(ホールド)される。

【0064】なお、図11において、サンプルホールド部SHA、SHBにサンプリングされる水平方向の各画素に対応する表示信号、及び、サンプルホールド部SHA、SHBから出力される水平方向の各画素に対応する表示信号のうち、サンプルホールド機能部SHα、SHβによりサンプリング又は出力される非反転RGBからなる水平方向の各画素に対応する表示信号(又は、該表示信号に基づく水平方向の各画素に対応する信号電圧)を、各々「+α」、「+β」と表記し、同様に、サンプルホールド機能部SHα、SHβによりサンプリング又は出力される反転RGBからなる水平方向の各画素に対応する表示信号(又は、該表示信号に基づく水平方向の各画素に対応する信号電圧)を、各々「-α」、「-β」と表記する。

【0065】その後、各々H/2の信号幅を有し、反転位相の関係にある出力イネーブル信号OE A、OE Bが各サンプルホールド部SHA、SHB(サンプルホールド機能部)に供給されることにより、次の1H期間において、H/2期間毎に各サンプルホールド部SHA、SHB(サンプルホールド機能部SHβ側)から、先の1H期間にサンプルホールドされた表示信号に対応する信号電圧(+β、-β)が信号線Skに順次出力される(サンプルホールド部SHA側に保持された表示信号(+β)が先のH/2期間に出力され、サンプルホールド部SHB側に保持された表示信号(-β)が後のH/2期間に出力される)。

【0066】このとき、先のH/2期間においては、サンプルホールド部SHA側に保持された信号電圧(+β)が、選択状態にある走査線Gnに接続された各液晶画素に出力され、後のH/2期間においては、サンプルホールド部SHB側に保持された信号電圧(-β)が、走査状態が進んで次に選択状態にある走査線Gn+1に接続された各液晶画素に出力される。また、この1H期間に、各サンプルホールド部SHA、SHBに設けられた他方側のサンプルホールド機能部(例えば、サンプルホールド機能部SHα)に、並行して非反転RGBからなる水平方向の各画素に対応する表示信号(+α)及び反転RGBからなる水平方向の各画素に対応する表示信号(-α)が個別にサンプルホールドされる。

【0067】すなわち、各サンプルホールド部SHA、SHBに供給されるサンプルホールド制御信号SWの信号極性に基づいて、サンプルホールド動作を行うサンプルホールド機能部と、信号電圧出力動作を行うサンプルホールド機能部が、1H期間毎に交互に切り替わる(SHβ→SHα→SHβ)。また、サンプルホールド部SHA、SHBから出力される信号電圧が、H/2毎の異なるタイミングで同一の信号線Skに供給されるとともに、該信号電圧(表示信号)の信号極性が、H/2(1走査線)毎に反転する。これにより、ライン反転駆動が

実現される。一方、液晶表示パネル10Aの走査線G1、G2、G3、・・・は、上述したように、ゲートドライバ30によりH/2毎に順次走査されることにより、順次走査駆動が実現される。

【0068】さらに、フィールド反転信号FSWに基づいて、フィールドが切り替わるたびに、図10に示したように、シフトクロック信号CKA、CKBが反転して、サンプリングパルスSPA、SPBの出力タイミングのずれ(0.5画素分)が反転し、かつ、図11に示すように、出力イネーブル信号OEA、OEBが反転することにより、サンプルホールド部SHB側がサンプルホールド部SHA側に対して0.5画素分進んだタイミングで(実質的に同時に)、反転RGBからなる表示信号(-β又は-α)及び非反転RGBからなる表示信号(+β又は+α)が個別にサンプルホールドされ、また、サンプルホールド部SHB側に保持された表示信号(-β又は-α)が先のH/2期間に出力され、サンプルホールド部SHA側に保持された表示信号(+β又は+α)が後のH/2期間に出力される。これにより、上述した各サンプルホールド部SHA、SHBに設けられたサンプルホールド機能部SHα、SHβにおける表示信号のサンプルホールド動作及び信号電圧出力動作の順序が逆転することにより、フィールド反転駆動が実現される。

【0069】したがって、本実施形態に係る液晶表示装置及びその駆動制御方法によれば、NTSC等の現行のテレビジョン方式に対応したインターレース映像信号(走査線数525本)を、走査線数440本の比較的大型の液晶表示パネルに対して、走査線の全て(フルライン)を順次走査駆動して所定の画像情報(テレビ映像)を表示することができるので、液晶表示パネルの垂直解像度を向上して、良好な表示品位を得ることができる。また、テレビ映像に対応して、R、G、Bの各色信号に対応した液晶画素がデルタ配列された液晶表示パネルに対して、該画素の配置に対応した表示信号を印加することができるので、画像の輪郭が不均一になったり、色ずれを生じる等の現象を抑制して水平解像度を向上して、良好な表示品位を得ることができる。

【0070】さらに、液晶表示装置及びその周辺回路の回路設計上の大幅な変更を伴うことなく、液晶表示装置の駆動制御タイミングを変更する簡易な手法により、インターレース映像信号より全走査線の順次走査を実現しつつ、ライン反転駆動、及び、フィールド反転駆動を実現することができるので、製品コストの増加を抑制することができる。また、従来構成のパネルモジュールとの置き換えを可能として、本発明に係る液晶表示装置を容易に実現することができる。

【0071】<第2の実施形態>次に、本発明に係る液晶表示装置の第2の実施形態について、図面を参照して説明する。図12は、本発明に係る液晶表示装置の第2

の実施形態を示す、上記ゲートドライバ30に係わる部分を除く要部構成図であり、図13は、本実施形態に係る液晶表示装置に適用される表示信号切替回路を示す回路構成図である。なお、上述した第1の実施形態と同等の構成については、同一の符号を付して、その説明を簡略化又は省略する。

【0072】本実施形態に係る液晶表示装置は、図12に示すように、液晶画素11R、11G、11Bがデルタ配列された液晶表示パネル10Aと、行方向に延在する走査線G1、G2、G3、・・・に接続されたゲートドライバ(図示を省略;図2参照)30と、液晶表示パネル10Aの下方に配置され、列方向に延在する信号線S1、S2、S3、・・・に接続されたソースドライバ20Cと、ソースドライバ20Cに供給される表示信号の供給状態を切り替え制御する表示信号切替回路60Bと、を有して構成されている。

【0073】ここで、液晶表示パネル10Aは、上述した実施形態と同等の構成を有しているので、その説明を省略するが、本実施形態においては、各液晶画素11R、11G、11Bを列方向に接続する信号線S1、S2、S3、・・・が、液晶表示パネル10Aの一方向側(本実施形態では下方)にのみ配置されたソースドライバ20Cに接続されている点が、上述した第1の実施形態とは異なる。また、ゲートドライバ30は、上述した実施形態と同等の構成及び機能を有しているので、その説明を省略する。

【0074】また、表示信号切替回路60Bは、例えば、図13に示すように、フィールド反転信号FSWがHiレベルのとき、オン動作するスイッチ65a、65b、65c、65d、65e、65fと、フィールド反転信号FSWがLoレベルのとき、オン動作するスイッチ66a、66b、66c、66d、66e、66fと、を備え、クロマインターフェース回路(図示を省略;図1参照)50により生成、出力された1系統の表示信号(非反転RGB信号)のうち、非反転R信号が入力される入力端が、スイッチ65a、65dを介して、各々表示信号V11、V22が出力される各出力端に接続され、非反転G信号が入力される入力端が、スイッチ65c、65fを介して、各々表示信号V21、V32が出力される各出力端に接続され、非反転B信号が入力される入力端が、スイッチ65b、65eを介して、各々表示信号V12、V31が出力される各出力端に接続されている。

【0075】また、非反転R信号が入力される入力端は、スイッチ66b、66cを介して、各々表示信号V12、V21が出力される各出力端に接続され、非反転G信号が入力される入力端が、スイッチ66d、66eを介して、各々表示信号V22、V31が出力される各出力端に接続され、非反転B信号が入力される入力端が、スイッチ66a、66fを介して、各々表示信号V

11、V32が出力される各出力端に接続されている。
 【0076】すなわち、このような構成を有する表示信号切替回路60Bにより、図13に示すように、フィールド反転信号FSWがHiレベルの状態（例えば、奇数フィールド）では、表示信号V11及びV22として非反転R信号が、また、表示信号V12及びV31として非反転B信号が、表示信号V21及びV32として非反転G信号が各々出力される。一方、フィールド反転信号FSWがLoレベルの状態（例えば、偶数フィールド）では、表示信号V11及びV32として非反転B信号が、また、表示信号V12及びV21として非反転R信号が、表示信号V22及びV31として非反転G信号が各々出力される。なお、本実施形態においては、表示信号切替回路60Bに表示信号を供給するクロマインターフェース回路（図示を省略）は、図1に示した構成と同様であり、映像信号から非反転RGBのアナログ信号のみを抽出して、そのまま出力する構成を有していればよい。

【0077】また、LCDコントローラ（図示を省略）40は、上述した実施形態と同様に、クロマインターフェース回路50から供給される水平同期信号HD及び垂直同期信号VDに基づいて、ゲートスタート信号GSRT、ゲートクロック信号GPCK等の垂直制御信号を生成して、ゲートドライバ30に供給するとともに、サンプリングスタート信号SRT、シフトクロック信号CKC、シフトスタート信号S、出力イネーブル信号OEA、OEB、サンプルホールド制御信号SW1、SW2等の各種の水平制御信号を生成して、ソースドライバ20に供給する。

【0078】次に、本実施形態に係る液晶表示装置に適用されるソースドライバについて、図面を参照して説明する。図14は、本実施形態に係る液晶表示装置に適用されるソースドライバのシフトレジスタを示す概略構成図であり、図15は、本実施形態に係る液晶表示装置に適用されるソースドライバのシフトレジスタの動作を示すタイミングチャートである。また、図16は、本実施形態に係る液晶表示装置に適用されるソースドライバのサンプルホールド回路を示す回路構成図である。

【0079】ソースドライバ20Cは、図12に示すように、上述したLCDコントローラ40により生成、出力されたシフトクロック信号CKC及びシフトスタート信号SCに基づいて、サンプリングパルスSPC1、SPC2、SPC3、・・・及びSPD1、SPD2、SPD3、・・・を出力する2系統のシフトレジスタSR1、SR2と、表示信号切替回路60Bを介して供給される各表示信号V11、V12、V21、V22、V31、V32に対応して設けられたサンプルホールド回路群からなるサンプルホールド部SHCと、を有して構成されている。

【0080】ここで、図14に示すように、シフトレジ

スタSR1は、シフトクロック信号CKCの反転信号に基づいて、シフトスタート信号SCを順次シフトしつつ、サンプリングパルスSPC1、SPC2、SPC3、・・・を出力し、また、シフトレジスタSR2は、シフトクロック信号CKCに基づいて、シフトレジスタSR1から出力されるサンプリングパルスSPC1を順次シフトしつつ、サンプリングパルスSPD1、SPD2、SPD3、・・・を出力するように構成されている。

【0081】このような構成を有するシフトレジスタSR1、SR2の動作は、図15に示すように、まず、シフトレジスタSR1にシフトスタート信号SCが入力されると、シフトクロック信号CKCの反転位相（立ち下がりタイミング）に基づいて順次シフトされ、該シフトクロック信号CKCの水平方向の1画素分に相当する信号周期に対応したサンプリングパルスSPC1、SPC2、SPC3、・・・が順次サンプルホールド部SHCに出力される。

【0082】また、シフトレジスタSR1から出力されるサンプリングパルスSPC1がシフトレジスタSR2に入力されると、シフトクロック信号CKCの立ち上がりタイミングに基づいて順次シフトされ、該シフトクロック信号CKCの信号周期（1H）に対応したサンプリングパルスSPD1、SPD2、SPD3、・・・が順次サンプルホールド部SHCに出力される。

【0083】すなわち、シフトレジスタSR1、SR2は、相互に反転位相の関係にあるクロック信号（シフトクロック信号CKC及びその反転信号）に基づいて、サンプリングパルスSPC1、SPC2、SPC3、・・・（SPCk；kは、正の整数）及びSPD1、SPD2、SPD3、・・・（SPDk；kは、正の整数）が出力されるので、サンプリングパルスSPCk及びSPDkは、相互にクロック周期の半分（0.5画素分に相当）だけずれたタイミングに設定されて、サンプルホールド部SHCを構成するサンプルホールド回路群に供給される。これにより、後述するサンプルホールド回路を構成する各サンプルホールド機能部への表示信号の取り込み動作のタイミングが、0.5画素分だけずれて実行される。

【0084】また、サンプルホールド部SHCを構成するサンプルホールド回路群は、図12、図16に示すように、シフトレジスタSR1、SR2から出力されるサンプリングパルスSPCk及びSPDkに基づく所定のタイミングで、図13に示した表示信号切替回路60Bを介して供給される非反転RGB信号からなる表示信号V11、V21、V31（Vj1；jは、1、2、3）及びV12、V22、V32（Vj2；jは、1、2、3）を個別に取り込み、保持し、出力する4系統のサンプルホールド機能部SHa、SHb、SHc、SHdを一組とするサンプルホールド回路S/Hが、各信号線線

S1、S2、S3、・・・(Sk; kは、正の整数)に対応して複数設けられた構成を有している。

【0085】サンプルホールド回路S/Hは、具体的には、図16に示すように、スイッチSwc1、出力アンプAMPa、スイッチSwd1が直列に接続され、スイッチSwc1と出力アンプAMPaの接続点に、他端側が低電位電圧Vssに接続されたS/HコンデンサCaが接続されたサンプルホールド機能部SHaと、スイッチSwc2、反転アンプAMPb、スイッチSwd2が直列に接続され、スイッチSwc2と反転アンプAMPb 10の接続点に、他端側が低電位電圧Vssに接続されたS/HコンデンサCbが接続されたサンプルホールド機能部SHbと、スイッチSwc3、出力アンプAMPc、スイッチSwd3が直列に接続され、スイッチSwc3と出力アンプAMPcの接続点に、他端側が低電位電圧Vssに接続されたS/HコンデンサCcが接続されたサンプルホールド機能部SHcと、スイッチSwc4、反転アンプAMPd、スイッチSwd4が直列に接続され、スイッチSwc4と反転アンプAMPdの接続点に、他 20端側が低電位電圧Vssに接続されたS/HコンデンサCdが接続されたサンプルホールド機能部SHdと、各サンプルホールド機能部SHa、SHb、SHc、SHdにおけるスイッチSwc1～Swc4及びSwd1～Swd4のオン/オフ状態を設定制御するサンプルホールドタイミング設定部SHyと、を有して構成されている。

【0086】サンプルホールドタイミング設定部SHyは、図16に示すように、各サンプルホールド機能部SHa～SHdにおける表示信号Vj1、Vj2のサンプルホールド動作を制御するスイッチSwc1～Swc4 30のオン/オフ状態を制御するAND論理ゲート25a～25dと、各サンプルホールド機能部SHa～SHdにおける表示信号Vj1、Vj2に対応した信号電圧の出力動作を制御するスイッチSwd1～Swd4のオン/オフ状態を制御するAND論理ゲート26a～26dと、フィールド反転信号FSW及びサンプリングパルスSPCk、SPDkに基づいて、AND論理ゲート25a、25c及び25b、25dにおける論理出力を制御する論理ゲート群27a、27bと、を有して構成されている。

【0087】ここで、AND論理ゲート25aは、フィールド反転信号FSW及びサンプリングパルスSPCkのAND論理と、フィールド反転信号FSWの反転信号とサンプリングパルスSPDkのAND論理とのOR論理出力(論理ゲート群27aの論理出力)を一方の入力とし、LCDコントローラ40から出力されるサンプルホールド制御信号SW1(信号周期:1H)の反転信号を他方の入力として、これらのAND論理に基づいて、スイッチSwc1のオン/オフ状態を制御する。

【0088】AND論理ゲート25bは、フィールド反 50

転信号FSW及びサンプリングパルスSPDkのAND論理と、フィールド反転信号FSWの反転信号及びサンプリングパルスSPCkのAND論理とのOR論理出力(論理ゲート群27bの論理出力)を一方の入力とし、サンプルホールド制御信号SW1の反転信号を他方の入力として、これらのAND論理に基づいて、スイッチSwc2のオン/オフ状態を制御する。

【0089】また、AND論理ゲート25cは、論理ゲート群27aの論理出力を一方の入力とし、サンプルホールド制御信号SW1を他方の入力として、これらのAND論理に基づいて、スイッチSwc3のオン/オフ状態を制御し、AND論理ゲート25dは、論理ゲート群27bの論理出力を一方の入力とし、サンプルホールド制御信号SW1を他方の入力として、これらのAND論理に基づいて、スイッチSwc4のオン/オフ状態を制御する。

【0090】一方、AND論理ゲート26aは、LCDコントローラ40から出力されるサンプルホールド制御信号SW1(信号周期:1H)、SW2(信号周期:H/2)のAND論理に基づいて、スイッチSwd1のオン/オフ状態を制御し、AND論理ゲート26bは、サンプルホールド制御信号SW1とサンプルホールド制御信号SW2の反転信号とのAND論理に基づいて、スイッチSwd2のオン/オフ状態を制御し、AND論理ゲート26cは、サンプルホールド制御信号SW1の反転信号とサンプルホールド制御信号SW2とのAND論理に基づいて、スイッチSwd3のオン/オフ状態を制御し、AND論理ゲート26dは、サンプルホールド制御信号SW1の反転信号とサンプルホールド制御信号SW2の反転信号のAND論理に基づいて、スイッチSwd4のオン/オフ状態を制御する。

【0091】すなわち、本実施形態においては、フィールド反転信号FSWがHiレベルの状態(例えば、奇数フィールド)では、サンプリングパルスSPCkの信号レベルに基づいて論理ゲート群27aの論理出力が設定され、また、サンプリングパルスSPDkの信号レベルに基づいて論理ゲート群27bの論理出力が設定される。一方、フィールド反転信号FSWがLoレベルの状態(例えば、偶数フィールド)では、サンプリングパルスSPDkの信号レベルに基づいて論理ゲート群27aの論理出力が設定され、また、サンプリングパルスSPCkの信号レベルに基づいて論理ゲート群27bの論理出力が設定される。

【0092】そして、このような論理ゲート群27a、27bの論理出力がHiレベルであって、かつ、サンプルホールド制御信号SW1がLoレベルのとき、サンプルホールド機能部SHa、SHbのスイッチSwc1、Swc2がオン動作(スイッチSwc3、Swc4はオフ動作)して、表示信号切替回路60Bから供給される表示信号Vj1、Vj2に基づく電荷(信号電圧)が、

各々S/HコンデンサC a、C bに蓄積、保持(サンプルホールド)される。一方、論理ゲート群27 a、27 bの論理出力がH iレベルであって、かつ、サンプルホールド制御信号SW 1がH iレベルのとき、サンプルホールド機能部SH c、SH dのスイッチSw c 3、Sw c 4がオン動作(スイッチSw c 1、Sw c 2はオフ動作)して、表示信号V j 1、V j 2に基づく電荷(信号電圧)が、各々S/HコンデンサC c、C dに蓄積、保持(サンプルホールド)される。

【0093】また、サンプルホールド制御信号SW 1 (信号周期: 1 H)がH iレベルの状態では、サンプルホールド制御信号SW 2 (信号周期: H/2)がH iレベルのとき、サンプルホールド機能部SH aのスイッチSw d 1がオン動作(スイッチSw d 2、Sw d 3、Sw d 4はオフ動作)して、S/HコンデンサC aに蓄積されていた電荷が出力アンプAMP aにより所定の信号電圧に増幅されて、信号線S kに出力される。一方、サンプルホールド制御信号SW 2がL oレベルのときには、サンプルホールド機能部SH bのスイッチSw d 2がオン動作(スイッチSw d 1、Sw d 3、Sw d 4はオフ動作)して、S/HコンデンサC bに蓄積されていた電荷が反転アンプAMP bにより信号極性が反転されて所定の信号電圧に増幅され、信号線S kに出力される。

【0094】また、サンプルホールド制御信号SW 1がL oレベルの状態では、サンプルホールド制御信号SW 2がH iレベルのとき、サンプルホールド機能部SH cのスイッチSw d 3がオン動作(スイッチSw d 1、Sw d 2、Sw d 4はオフ動作)して、S/HコンデンサC cに蓄積されていた電荷が出力アンプAMP cにより所定の信号電圧に増幅されて、信号線S kに出力される。一方、サンプルホールド制御信号SW 2がL oレベルのときには、サンプルホールド機能部SH dのスイッチSw d 4がオン動作(スイッチSw d 1、Sw d 2、Sw d 3はオフ動作)して、S/HコンデンサC dに蓄積されていた電荷が反転アンプAMP dにより信号極性が反転されて所定の信号電圧に増幅され、信号線S kに出力される。

【0095】したがって、サンプルホールド部SH Cにおいては、サンプリングパルスSP C k、SP D k及びサンプルホールド制御信号SW 1に基づいて、スイッチSw c 1、Sw c 3又はSw c 2、Sw c 4が相互に反転位相でオン/オフ制御されるとともに、サンプルホールド制御信号SW 1、SW 2に基づいて、スイッチSw d 1、Sw d 3又はSw d 2、Sw d 4が相互に反転位相でオン/オフ制御される。

【0096】これにより、サンプルホールド回路S/Hは、所定の2系統のサンプルホールド機能部SH a、SH b(又は、SH c、SH d)に設けられたS/HコンデンサC a、C b(又は、C c、C d)に表示信号切替

回路60 Bを介して供給される非反転R、G、Bの各表示信号V j 1、V j 2に基づく電荷を蓄積するサンプルホールド動作と、他の2系統のサンプルホールド機能部SH c、SH d(又は、SH a、SH b)に設けられたS/HコンデンサC c、C d(又は、C a、C b)に蓄積されていた電荷に応じた信号電圧を出力アンプAMP c、反転アンプAMP d(又は、出力アンプAMP a、反転アンプAMP b)により増幅又は信号極性を反転して、各信号線S kに出力する動作を、所定のタイミング(1 H周期)毎に逆転させつつ、繰り返し実行する。

【0097】また、このとき、信号線S3i+1(iは、0以上の整数)に接続されたサンプルホールド回路S/Hは、図13に示した表示信号V j 1、V j 2のうち、非反転R、B信号からなる表示信号V 1 1、V 1 2(V j 1、V j 2において、j=1)のみを4系統のサンプルホールド機能部SH a~SH dによりサンプルホールドし、また、信号線S3i+2に接続されたサンプルホールド回路S/Hは、非反転G、R信号からなる表示信号V 2 1、V 2 2(V j 1、V j 2において、j=2)のみをサンプルホールドし、信号線S3i+3に接続されたサンプルホールド回路S/Hは、非反転B、G信号からなる表示信号V 3 1、V 3 2(V j 1、V j 2において、j=3)のみをサンプルホールドして、後述する所定のタイミングで、各表示信号V j 1、V j 2に基づく所定の信号電圧を出力し、各信号線S kに接続されたR、G、B各色信号に対応して設けられた液晶画素11 R、11 G、11 Bに信号電圧を書き込む。

【0098】次に、上述した構成を有する液晶表示装置における動作について、図面を参照して説明する。図17は、本実施形態に係る液晶表示装置に適用されるサンプルホールド部の動作を示すタイミングチャートである。ここでは、上述した本実施形態に係る液晶表示装置の各構成を適宜参照しつつ説明する。

【0099】上述したような構成を有するソースドライバ20 Cにおいて、図15に示したように、シフトレジスタSR 1、SR 2の各段から順次出力されるサンプリングパルスSP C k、SP D kは、相互にクロック周期の半分(0.5画素分に相当)だけずれたタイミングでサンプルホールド部SH Cの各サンプルホールド回路S/Hに供給されることにより、サンプルホールド回路S/Hを構成する4系統のサンプルホールド機能部SH a、SH b又はSH c、SH dにおける表示信号V j 1、V j 2の取り込み動作のタイミングが、相互に0.5画素分だけずれて実行される。この0.5画素分の取り込みタイミングのずれは、第1の実施形態と同様に、各信号線に接続される何れか2色の液晶画素の0.5画素分の配置位置ずれに対応するものとなる。

【0100】このとき、図17に示すように、サンプルホールド部SH Cの所定のサンプルホールド機能部(例えば、サンプルホールド機能部SH c、SH d側)に、

1 H期間に、実質的に同時に（実際には、サンプルホールド機能部SHc側がサンプルホールド機能部SHd側に対して0.5画素分進んだタイミングで）、非反転RGBからなる表示信号Vj1(+c)及び反転RGBからなる表示信号Vj2(-d)が個別に取り込まれ（サンプリング）、保持（ホールド）される。

【0101】なお、図17において、サンプルホールド部SHCにサンプリングされる表示信号、及び、サンプルホールド部SHCから出力される表示信号のうち、サンプルホールド機能部SHa、SHcによりサンプリング又は出力される非反転RGBからなる表示信号（又は、該表示信号に基づく信号電圧）を、各々「+a」、「+c」と表記し、同様に、サンプルホールド機能部SHb、SHdによりサンプリング又は出力される反転RGBからなる表示信号（又は、該表示信号に基づく信号電圧）を、各々「-b」、「-d」と表記する。

【0102】その後、サンプルホールド制御信号SW2（信号周期：H/2）がサンプルホールド部SHCに供給されることにより、次の1 H期間において、H/2期間毎に各サンプルホールド機能部（サンプルホールド機能部SHc、SHd側）から、先の1 H期間にサンプルホールドされた表示信号に対応する信号電圧（+c、-d）が信号線Skに順次出力される（サンプルホールド機能部SHc側に保持された表示信号（+c）が先のH/2期間に出力され、サンプルホールド機能部SHd側に保持された表示信号（-d）が後のH/2期間に出力される）。

【0103】このとき、先のH/2期間においては、サンプルホールド機能部SHc側に保持された信号電圧（+c）が、選択状態にある走査線Gnに接続された液晶画素に出力され、後のH/2期間においては、サンプルホールド機能部SHd側に保持された信号電圧（-d）が、走査状態が進んで次に選択状態にある走査線Gn+1に接続された液晶画素に出力される。また、この1 H期間に、サンプルホールド部SHCの他のサンプルホールド機能部（例えば、サンプルホールド機能部SHa、SHb側）に、実質的に同時に次の映像信号に対応した表示信号Vj1(+a)、Vj2(-b)がサンプルホールドされる。

【0104】すなわち、サンプルホールド部SHCに供給されるサンプルホールド制御信号SW1の信号極性に基づいて、サンプルホールド動作を行うサンプルホールド機能部と信号電圧出力動作を行うサンプルホールド機能部が、1 H期間毎に交互に切り替わる（SHc、SHd→SHa、SHb→SHc、SHd）。また、サンプルホールド部SHCのサンプルホールド機能部SHa、SHb、又は、SHc、SHdから出力される信号電圧が、H/2毎の異なるタイミングで同一の信号線Skに供給されるとともに、該信号電圧（表示信号）の信号極性が、H/2（1走査線）毎に反転する。これにより、

ライン反転駆動が実現される。一方、液晶表示パネル10Aの走査線G1、G2、G3、・・・は、上述したように、ゲートドライバ30によりH/2期間毎に順次走査されることにより、順次走査駆動が実現される。

【0105】さらに、フィールド反転信号FSWに基づいて、フィールドが切り替わるたびに、図16に示したサンプルホールド回路S/H内部においてサンプリングパルスSPck、SPDkのタイミングのずれ（H/2）が反転し、かつ、図17に示すように、サンプルホールド制御信号SW2が反転することにより、サンプルホールド機能部SHd（又は、SHb）側がサンプルホールド機能部SHc（又は、SHa）側に対して0.5画素分進んだタイミングで（実質的に同時に）、反転RGBからなる表示信号Vj2(-d又は-b)及び非反転RGBからなる表示信号（+c又は+a）が個別にサンプルホールドされ、また、サンプルホールド機能部SHd（又は、SHb）側に保持された表示信号（-d又は-b）が先のH/2期間に出力され、サンプルホールド機能部SHc（又は、SHa）側に保持された表示信号（+c又は+a）が後のH/2期間に出力される。これにより、サンプルホールド回路S/Hのサンプルホールド機能部SHa、SHb又はSHc、SHdにおける表示信号のサンプルホールド動作及び信号電圧出力動作の順序が逆転することにより、フィールド反転駆動が実現される。

【0106】したがって、本実施形態に係る液晶表示装置及びその駆動制御方法によれば、上述した実施形態と同様に、NTSC方式に対応したインターレース映像信号を、走査線数440本の比較的大型の液晶表示パネルに対して、走査線をフルライン走査して所定の画像情報（テレビ映像）を表示することができるので、液晶表示パネルの垂直解像度を向上することができ、良好な表示品位を得ることができる。また、テレビ映像に対応して、表示画素（液晶画素）をデルタ配列した液晶表示パネルに対して、該画素の配置に対応した表示信号を印加することができるので、液晶表示パネルの水平解像度を向上することができ、良好な表示品位を得ることができる。

【0107】さらに、本実施形態に係る液晶表示装置及びその駆動制御方法によれば、単一のソースドライバを液晶表示パネルの片側のみ配置し、かつ、液晶表示装置及びその周辺回路の回路設計上の大幅な変更を伴うことなく、液晶表示装置の駆動制御タイミングを変更することにより、インターレース映像信号より全走査線の順次走査を実現しつつ、ライン反転駆動及びフィールド反転駆動を実現することができるので、装置構成の簡略化及び製品コストの削減を図ることができる。また、従来構成のパネルモジュールとの置き換えを可能として、本発明に係わる液晶表示装置を容易に実現することができる。

【0108】なお、本実施形態においては、表示信号切替回路として、図13に示したように、フィールド反転信号FSWのタイミングに応じて、非反転RGB信号をそのままの信号位相で表示信号Vj1、Vj2としてソースドライバ20C（サンプルホールド部SHC）に供給する構成を示し、また、サンプルホールド部SHCを構成するサンプルホールド回路S/Hとして、図16に示したように、特定のサンプルホールド機能部（SHb、SHd）に反転アンプを設けて信号電圧の信号極性（電圧極性）を反転して信号線Skに出力する構成を示したが、本発明はこれに限定されるものではない。

【0109】すなわち、サンプルホールド部SHCから信号線Skに出力される信号電圧が所定のタイミングで信号極性が反転関係を有するように設定されるものであればよく、例えば、図18に示すように、表示信号切替回路60Bにおいて表示信号V12、V22、V32が出力される各出力端に反転アンプAMPx、AMPy、AMPzを設けた構成を適用することができる。

【0110】この構成によれば、図18に示すように、フィールド反転信号FSWがHiレベルの状態（例えば、奇数フィールド）では、表示信号V11、V21、V31として、各々非反転R、G、Bの各信号が出力されるとともに、表示信号V12、V22、V32として、各々反転B、R、Gの各信号が出力される。一方、フィールド反転信号FSWがLoレベルの状態（例えば、偶数フィールド）では、表示信号V11、V21、V31として、各々非反転B、R、Gの各信号が出力されるとともに、表示信号V12、V22、V32として、各々反転R、G、Bの各信号が出力される。

【0111】したがって、図18に示した表示信号切替回路60Bによれば、表示信号Vj1として非反転R、G、B信号が出力されて、サンプルホールド回路S/Hのサンプルホールド機能部SHa又はSHcに供給され、表示信号Vj2として反転R、G、B信号が出力されて、サンプルホールド回路S/Hのサンプルホールド機能部SHb又はSHdに供給される。この場合、サンプルホールド回路S/Hは、図19に示すように、各サンプルホールド機能部SHa～SHdの出力部には、信号増幅機能のみを有する出力アンプAMPa、AMPb'、AMPc、AMPd'を設けた構成が適用される。これにより、図17に示したタイミングチャートと同等の液晶表示装置の駆動制御が実現される。

【0112】

【発明の効果】本発明に係る液晶表示装置及びその駆動制御方法によれば、マトリクス状に配設された複数の信号線及び走査線の各交点近傍に、表示画素を配置した表示手段と、二つのフィールド表示期間を有するインターレース映像信号を供給する映像信号供給手段と、各走査線を順次走査する走査駆動手段と、各信号線に上記インターレース映像信号に基づく信号電圧を印加する信号駆

動手段と、を備えた液晶表示装置において、上記走査駆動手段が、上記インターレース映像信号の1水平走査期間の半分の期間毎に、複数の走査線のうち、隣接した走査線を順次走査するとともに、表示手段のフィールド表示期間毎に、上記複数の走査線の走査を開始するタイミングを1水平走査期間の半分の期間だけ異ならせるように動作し、上記信号駆動手段が、信号線を介して、上記走査タイミングに基づいて、上記走査駆動手段により順次走査される隣接した走査線毎に接続された表示画素に、信号極性を互いに反転させた、上記インターレース映像信号の水平走査期間の表示信号に基づく信号電圧を、1水平走査期間の半分の期間毎に印加するように動作する。

【0113】そして、このとき、上記信号駆動手段は、隣接した走査線毎に接続された表示画素に、信号極性を互いに反転させた信号電圧を印加する順序を、フィールド表示期間毎に逆転させるように動作する。したがって、液晶表示装置及びその周辺回路の回路設計上の大幅な変更を伴うことなく、液晶表示装置の駆動制御タイミングを変更する簡易な手法により、インターレース映像信号に基づいて、走査線数440本の比較的大型の液晶表示パネルに対して、全走査線の順次走査を実現しつつ、水平ライン毎に書き込まれる表示信号の信号極性を反転するライン反転駆動、及び、奇数/偶数フィールド毎に水平ラインに書き込まれる表示信号の信号極性を反転するフィールド反転駆動を実現することができるので、液晶表示パネルの垂直解像度を向上して、良好な表示品位を得ることができる。また、製品コストの上昇を抑制しつつ、従来構成のパネルモジュールとの置き換えを可能として、本発明に係る液晶表示装置を容易に実現することができる。

【0114】また、本発明に係る液晶表示装置及びその駆動制御方法によれば、上記構成のいて、表示手段が、テレビ映像に対応して、赤（R）、緑（G）、青（B）の各色信号に対応した3種類の表示画素相互が均一に配置されたデルタ配列構造を有し、信号駆動手段が、一水平走査期間毎に、隣接走査線毎の表示画素の配置に対応したタイミングで映像信号を取り込んで、走査線毎に接続された表示画素に対応する色信号の信号電圧を、1水平走査期間の半分の期間毎に信号極性を交互に反転させて表示画素に印加するように動作する。これにより、液晶表示装置を用いてテレビ映像を表示した場合であっても、画像の輪郭が不均一になったり、色ずれを生じる等の現象を抑制して水平解像度を向上して、良好な表示品位を得ることができる。

【0115】なお、上述した構成を有する液晶表示装置において、信号駆動手段は、表示手段を介して、例えば、互いに同一の信号線に接続されて上方及び下方に一对設け、各信号駆動手段から、所定のタイミングで同一の信号線に対して、非反転信号及び反転信号に基づく信

号電圧（表示信号）を交互に印加するように動作させるものであってもよい。このような構成によれば、一方の信号駆動手段によりインターレース映像信号の非反転信号を、また、他方の信号駆動手段によりインターレース映像信号の信号極性を反転した反転信号を取り込み、1水平走査期間の半分の期間毎に出力することができるので、各信号駆動手段の機能を明確に区別して、回路設計上の繁雑さを低減することができる。

【0116】また、上述した構成を有する液晶表示装置において、表示手段に対して、一方側に単一の信号駆動手段が設けられ、該信号駆動手段が、少なくとも、インターレース映像信号の非反転信号及び反転信号を個別に取り込み、保持する一対のサンプルホールド手段を備え、一方のサンプルホールド手段によりインターレース映像信号の非反転信号を、また、他方のサンプルホールド手段によりインターレース映像信号の信号極性を反転した反転信号を取り込み、1水平走査期間の半分の期間毎に、同一の信号線に対して、一対のサンプルホールド手段から非反転信号及び反転信号に基づく信号電圧を交互に印加するように動作させるものであってもよい。このような構成によれば、装置構成の簡略化及び製品コストの削減を図ることができる。

【図面の簡単な説明】

【図1】本発明に係る液晶表示装置の全体構成を示す概略ブロック図である。

【図2】本発明に係る液晶表示装置に適用される液晶表示パネル及びゲートドライバを示す概略構成図である。

【図3】本発明に係る液晶表示装置に適用されるタイミングジェネレータの要部構成を示すブロック図である。

【図4】本発明に係る液晶表示装置に適用されるゲートドライバにおける走査開始タイミングを示すタイミングチャートである。

【図5】本発明に係る液晶表示装置に適用される順次走査駆動における映像信号の表示状態を示す表である。

【図6】本発明に係る液晶表示装置の第1の実施形態を示す要部構成図である。

【図7】第1の実施形態に係る液晶表示装置に適用されるクロマインターフェース回路を示す概略構成図である。

【図8】第1の実施形態に係る液晶表示装置に適用される表示信号切替回路を示す回路構成図である。

【図9】第1の実施形態に係る液晶表示装置に適用されるソースドライバのサンプルホールド回路を示す回路構成図である。

【図10】第1の実施形態に係る液晶表示装置に適用されるシフトレジスタの動作を示すタイミングチャートで

ある。

【図11】第1の実施形態に係る液晶表示装置に適用されるサンプルホールド部の動作を示すタイミングチャートである。

【図12】本発明に係る液晶表示装置の第2の実施形態を示す要部構成図である。

【図13】第2の実施形態に係る液晶表示装置に適用される表示信号切替回路を示す回路構成図である。

【図14】第2の実施形態に係る液晶表示装置に適用されるソースドライバのシフトレジスタを示す概略構成図である。

【図15】第2の実施形態に係る液晶表示装置に適用されるシフトレジスタの動作を示すタイミングチャートである。

【図16】第2の実施形態に係る液晶表示装置に適用されるソースドライバのサンプルホールド回路を示す回路構成図である。

【図17】第2の実施形態に係る液晶表示装置に適用されるサンプルホールド部の動作を示すタイミングチャートである。

【図18】第2の実施形態に係る液晶表示装置に適用される表示信号切替回路の他の例を示す回路構成図である。

【図19】第2の実施形態に係る液晶表示装置に適用されるサンプルホールド回路の他の例を示す回路構成図である。

【図20】従来技術における液晶表示装置を示す概略構成図である。

【図21】液晶表示装置におけるインターレース駆動方式の駆動制御方法を示すタイミングチャートである。

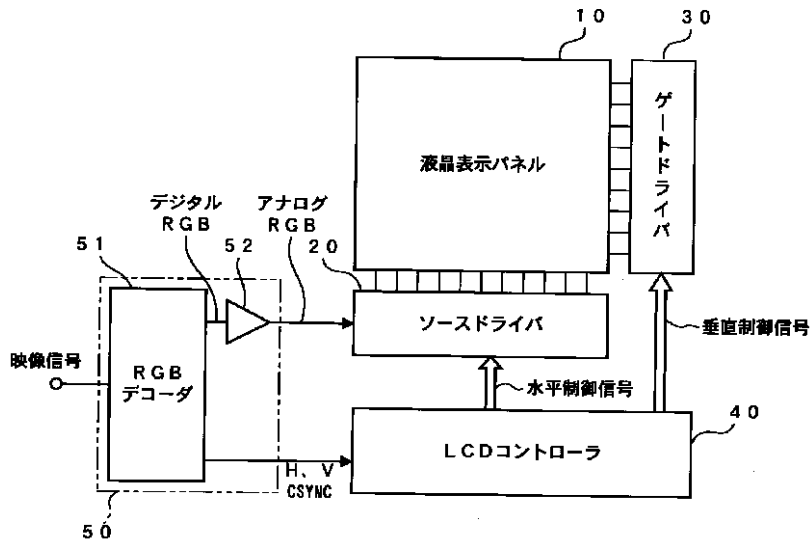
【図22】液晶表示装置におけるベアライン駆動方式の駆動制御方法を示すタイミングチャートである。

【図23】従来技術における表示画素がデルタ配列された液晶表示パネルを示す概略構成図である。

【符号の説明】

10、10A	液晶表示パネル
20、20A～20C	ソースドライバ
30	ゲートドライバ
40	LCDコントローラ
50、50A～50C	クロマインターフェース回路
60A、60B	表示信号切替回路
SHA～SHC	サンプルホールド部
SHα、SHβ、SHa～SHd	サンプルホールド機能部
SHx～SHz	サンプルホールドタイミング設定部

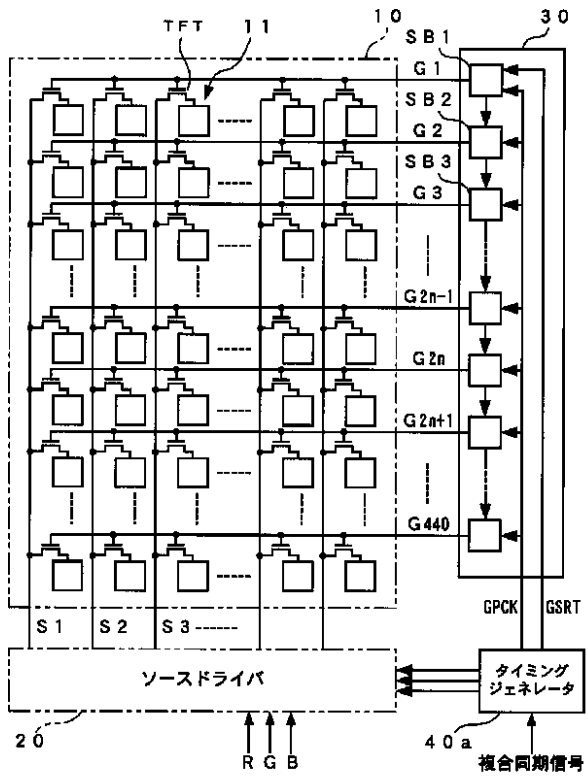
【図1】



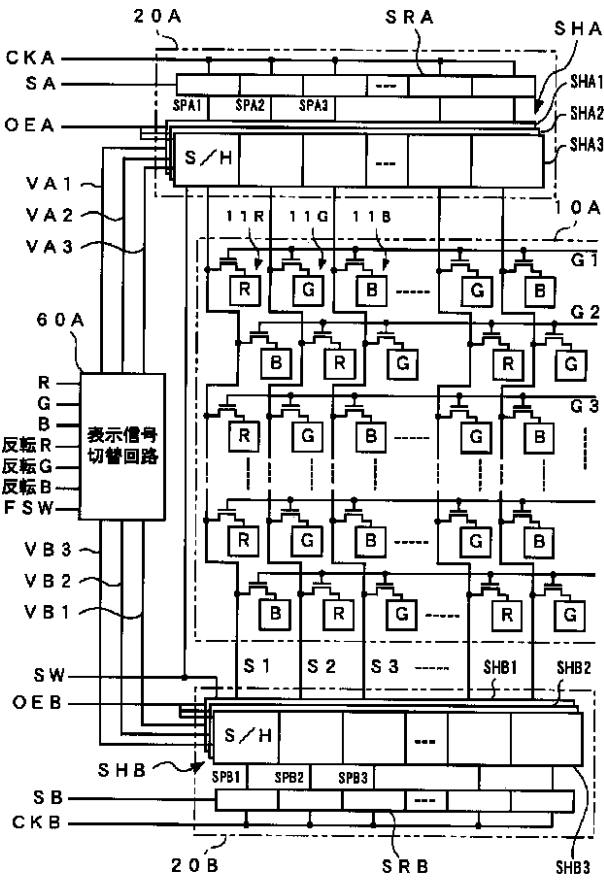
【図5】

走査線No	映像信号ラインNo	
	奇数フィールド	偶数フィールド
1	30	30
2	30	31
3	31	31
4	31	32
5	32	32
⋮	⋮	⋮
2n-1	n+29	n+29
2n	n+29	n+30
2n+1	n+30	n+30
⋮	⋮	⋮
439	249	249
440	249	250

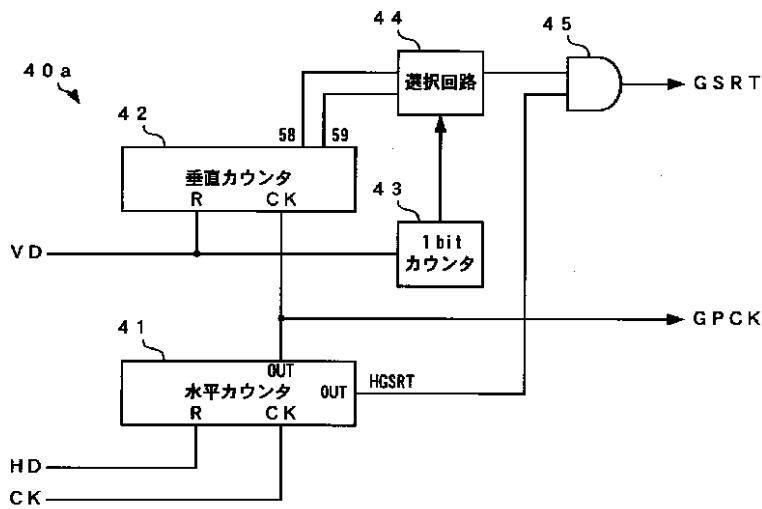
【図2】



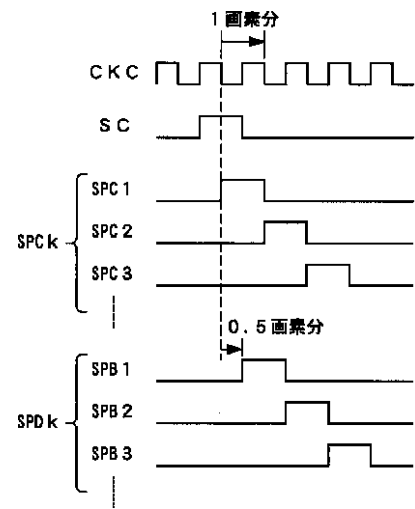
【図6】



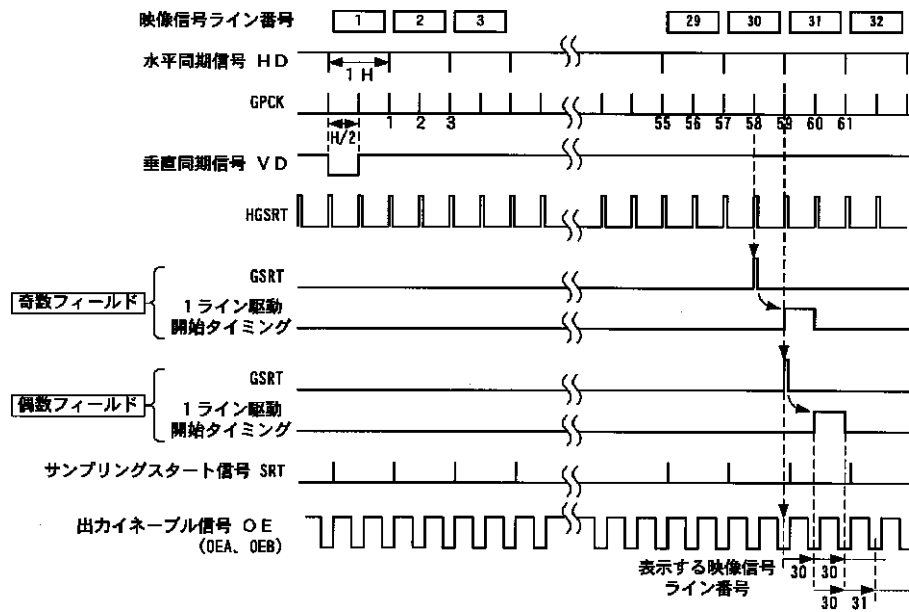
【図3】



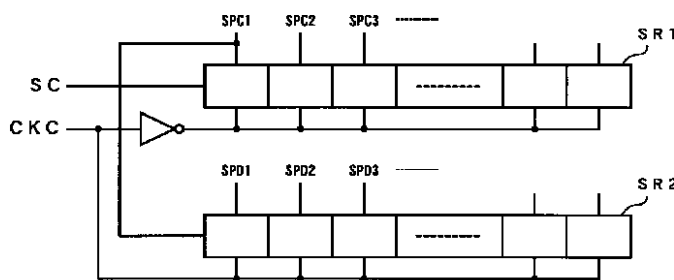
【図15】



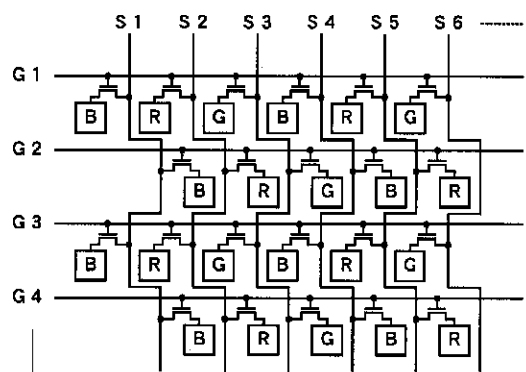
【図4】



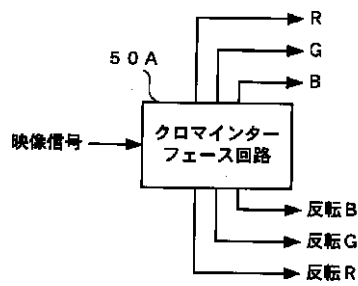
【図14】



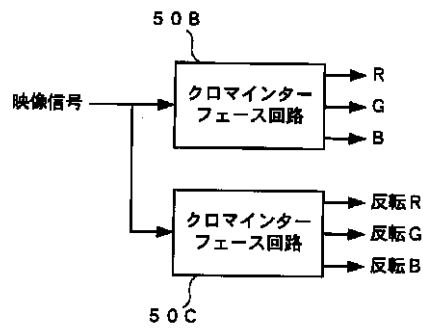
【図23】



【図7】

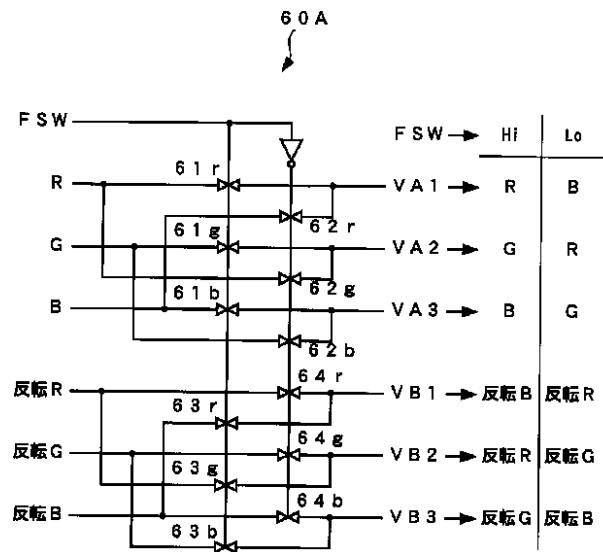


(a)

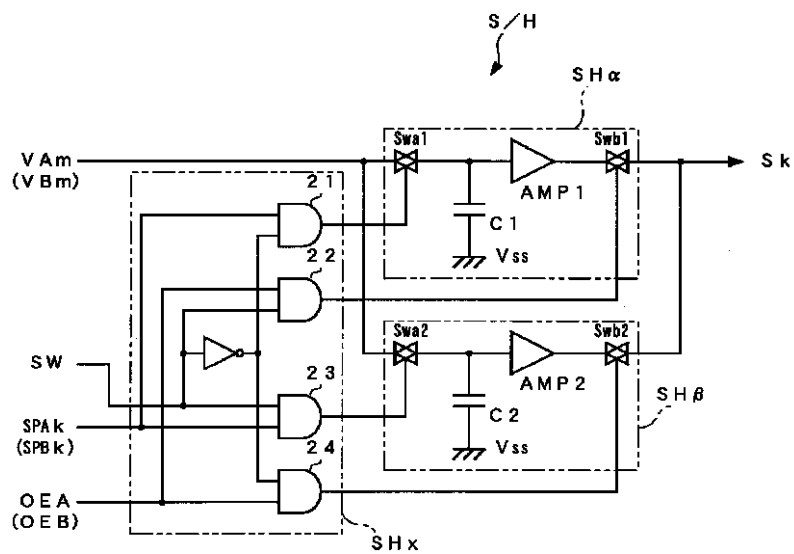


(b)

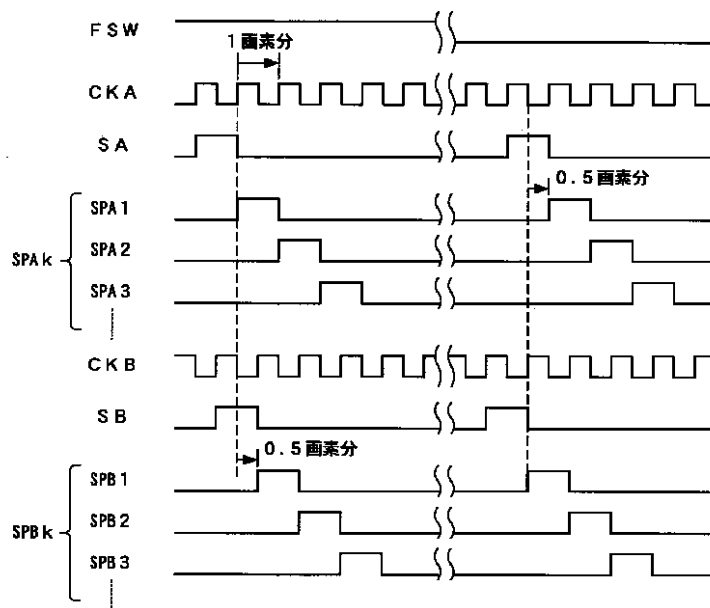
【図8】



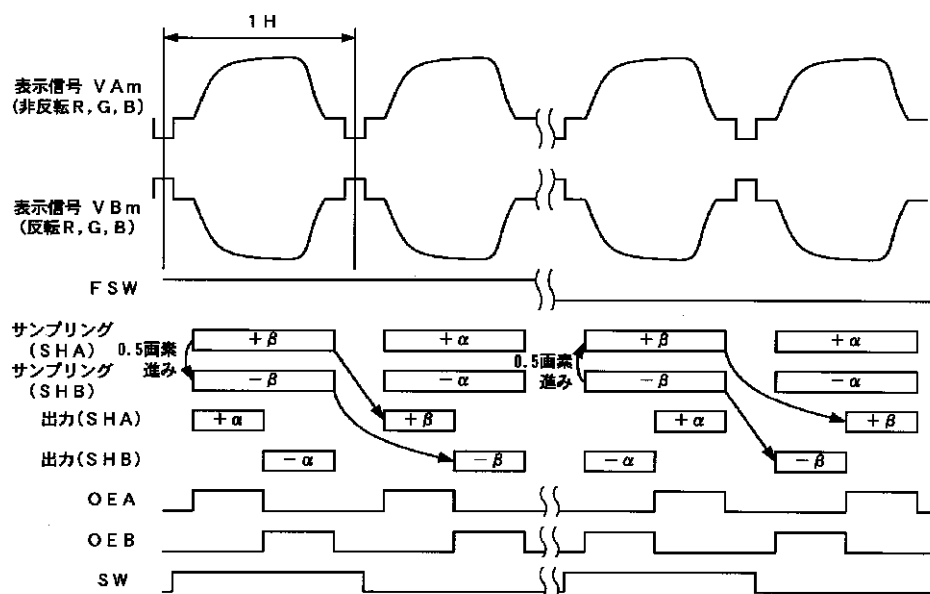
【図9】



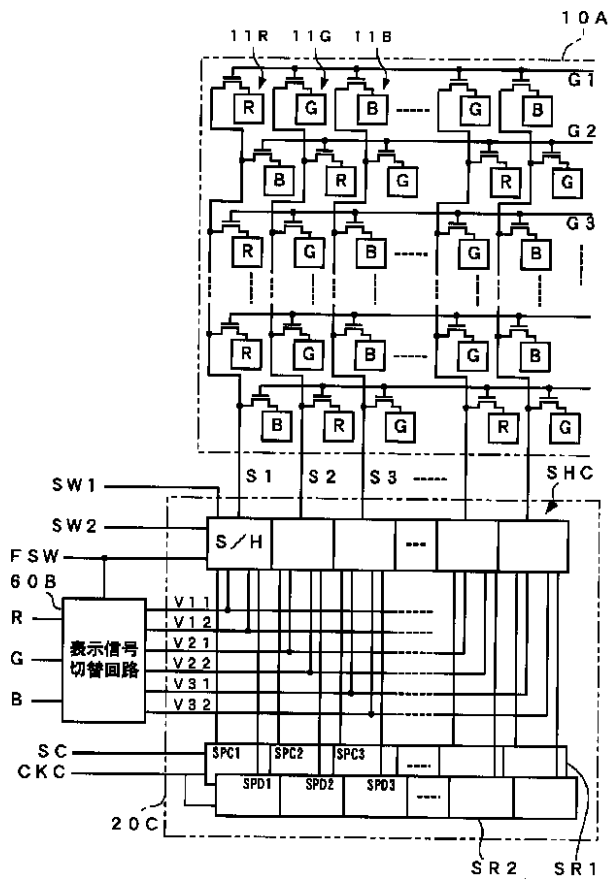
【図10】



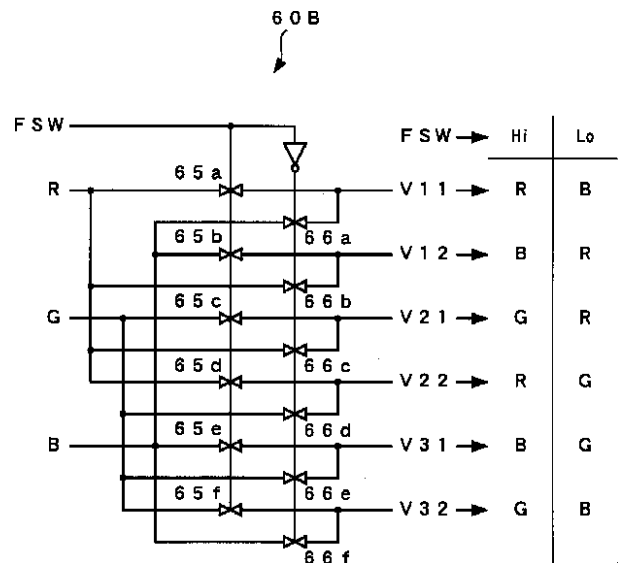
【図11】



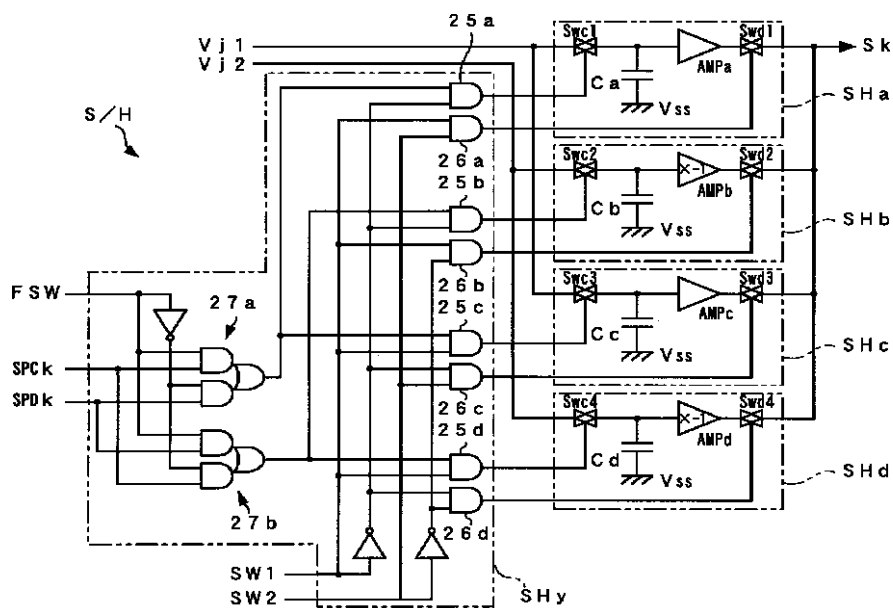
【図12】



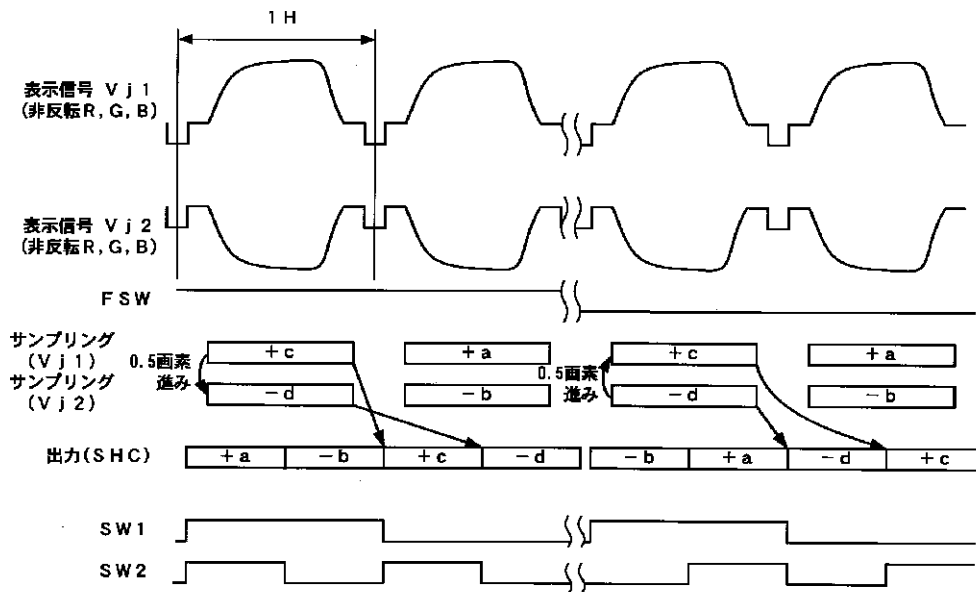
【図13】



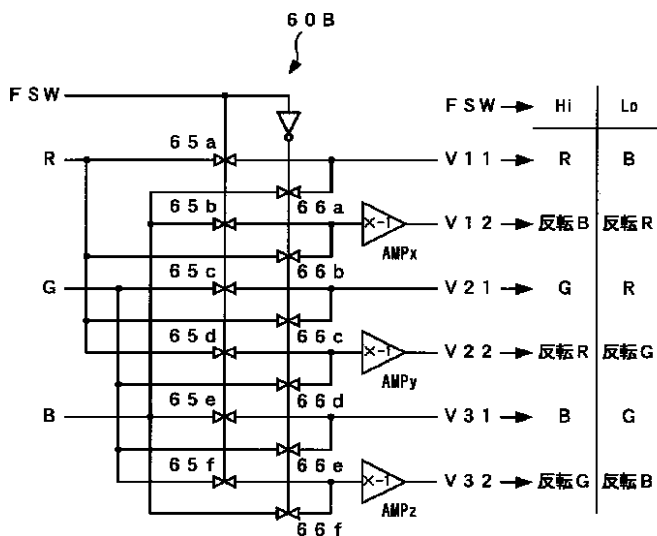
【図16】



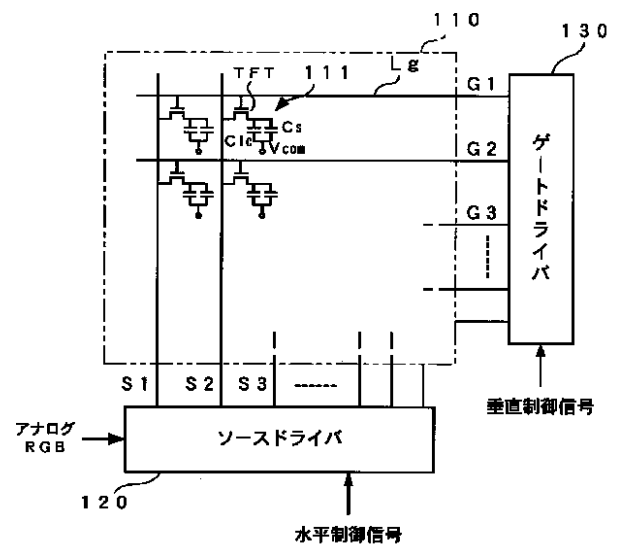
【図17】



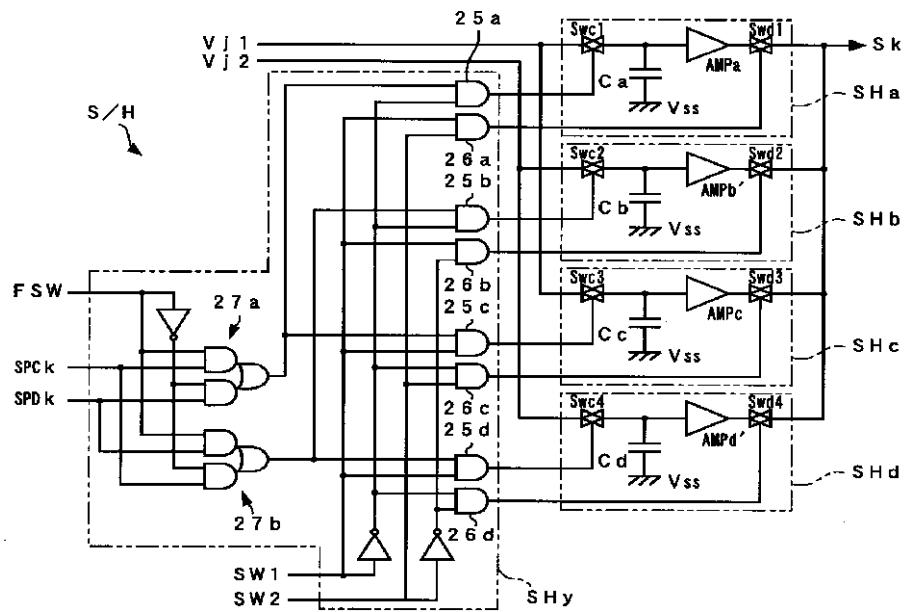
【図18】



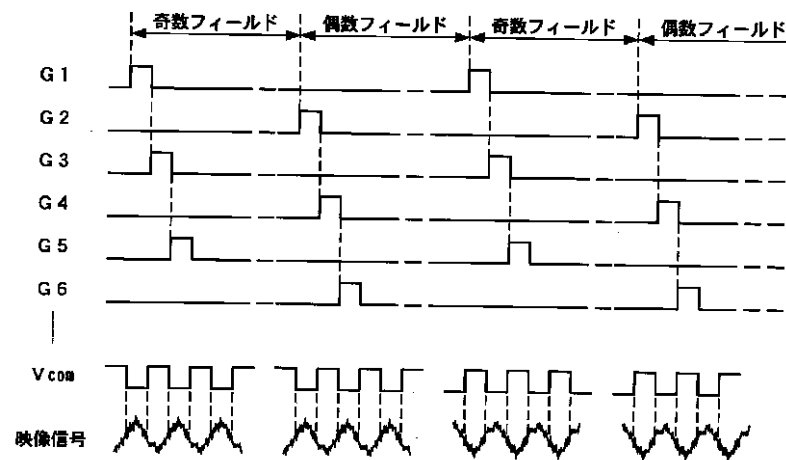
【図20】



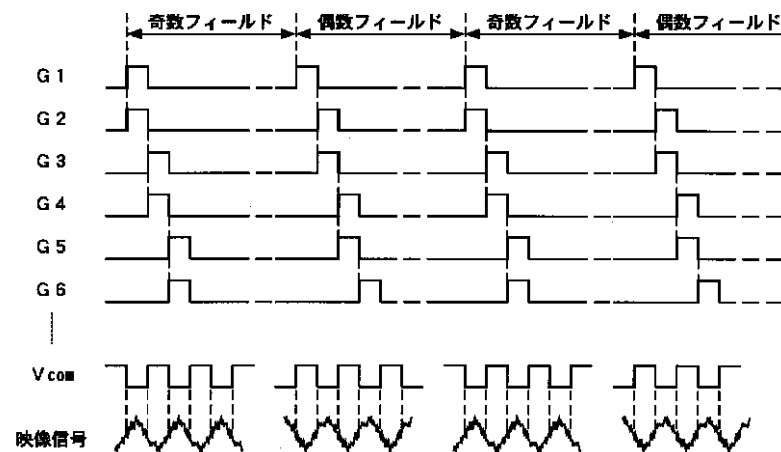
【図19】



【図21】



【図22】



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	テ-マコ-ト(参考)
H 0 4 N 5/66	1 0 2	H 0 4 N 5/66	1 0 2 B

Fターム(参考) 2H093 NA16 NA31 NA43 NC22 NC23
NC34 ND10
5C006 AA01 AA22 AC23 AC26 AC29
AF44 AF71 EC05 FA23
5C058 AA06 BA03 BA09 BB15 BB23
5C080 AA10 CC03 DD06 DD27 FF07
JJ02 JJ03 JJ04 KK02 KK43

专利名称(译)	液晶显示装置及其驱动控制方法		
公开(公告)号	JP2002333867A	公开(公告)日	2002-11-22
申请号	JP2001138237	申请日	2001-05-09
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	稻垣直樹 井川雅視		
发明人	稻垣 直樹 井川 雅視		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 H04N5/66		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.E G09G3/20.621.B G09G3/20.622.N H04N5/66.102.B		
F-TERM分类号	2H093/NA16 2H093/NA31 2H093/NA43 2H093/NC22 2H093/NC23 2H093/NC34 2H093/ND10 5C006/AA01 5C006/AA22 5C006/AC23 5C006/AC26 5C006/AC29 5C006/AF44 5C006/AF71 5C006/EC05 5C006/FA23 5C058/AA06 5C058/BA03 5C058/BA09 5C058/BB15 5C058/BB23 5C080/AA10 5C080/CC03 5C080/DD06 5C080/DD27 5C080/FF07 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/KK02 5C080/KK43 2H193/ZA04 2H193/ZA08 2H193/ZF37		
外部链接	Espacenet		

摘要(译)

液晶显示装置及其驱动控制方法，该液晶显示装置能够基于与当前的电视系统兼容的隔行图像信号显示电视图像而不会引起诸如闪烁的发生和水平分辨率的降低的图像质量的下降。提供。液晶显示装置将扫描信号施加到液晶显示面板（10A），在液晶显示面板（10A）中，液晶像素（11R，11G，11B）以三角形排列，并且在行方向上延伸的扫描线（G1，G2，G3，...）。，用于选择每行中的液晶像素11R，11G和11B的栅极驱动器30，以及布置为在液晶显示面板10A介于其之间并沿列方向延伸的向上和向下的信号线S1和S2。一对源极驱动器20A，20B，用于将基于显示信号的信号电压施加到每个液晶像素11R，11G，11B，并将显示信号提供给每个源极驱动器20A，20B。以及用于切换状态的显示信号切换电路60A。

