

(19)日本国特許庁（ J P ）

公開特許公報 (A)

(11)特許出願公開番号

特開2002 - 132224

(P2002 - 132224A)

(43)公開日 平成14年5月9日(2002.5.9)

(51) Int. Cl. ⁷	識別記号	F I	テ-マコード* (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	550	G 0 2 F 1/133	5 C 0 0 6
G 0 9 G 3/20	611	G 0 9 G 3/20	5 C 0 8 0
	621		621 K
			621 F

審査請求 未請求 請求項の数 5 O L (全 25数) 最終頁に続く

(21)出願番号 特願2000 - 324087(P2000 - 324087)

(22)出願日 平成12年10月24日(2000.10.24)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71)出願人 000233136

株式会社日立画像情報システム

神奈川県横浜市戸塚区吉田町292番地

(72)発明者 新田 博幸

神奈川県川崎市麻生区王禅寺1099番地 株

式会社日立製作所システム開発研究所内

(74)代理人 100087170

弁理士 富田 和子

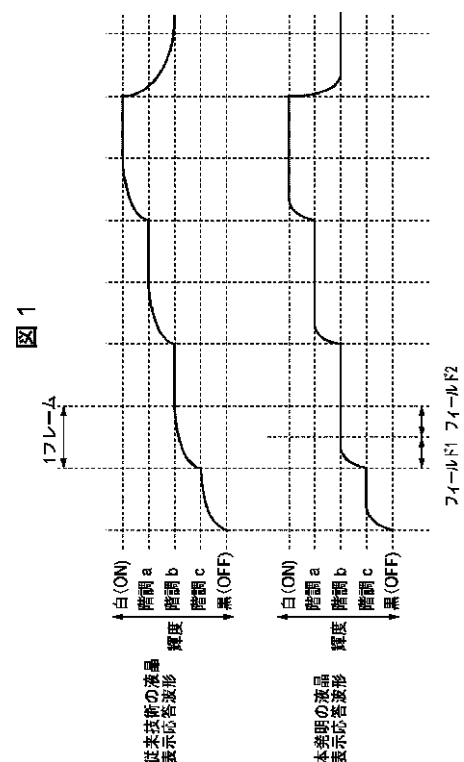
最終頁に続く

(54)【発明の名称】 液晶表示装置および液晶駆動方法

(57)【要約】

【課題】液晶の応答速度を1フレーム以下に高速化可能な液晶駆動方法と、この方法を用いた高画質、低価格な液晶表示装置を提供する。

【解決手段】従来駆動している1フレームを2つのフィールドに分割して2倍速駆動で駆動すると共に、第1のフィールドでは予め定めた変換方法により表示データを補正し補正表示データを算出し該補正表示データにより駆動し、第2のフィールドでは上記データ変換を行わない表示データにより駆動することで、第1のフィールドでは表示オフから変換した表示データに応じた輝度（目標到達輝度）まで応答変化し、第2のフィールドではその目標到達輝度を保持する応答を可能とし、さらに、入力する表示データの解像度を液晶パネルの解像度に対応してラインを拡大して表示する。



【特許請求の範囲】

【請求項 1】複数の信号線と複数の走査線とを有する液晶パネルと、液晶表示データに応じた表示電圧を該信号線に与える信号ドライバ回路と、該走査線に走査指示信号を与える走査ドライバ回路と、外部から供給される表示制御信号（入力制御信号）及び表示データ（入力表示データ）を該信号ドライバ回路及び走査ドライバ回路を駆動するための液晶制御信号及び液晶表示データに変換する液晶制御回路とを備える液晶表示装置において、前記液晶制御回路は、前記入力表示データを予め定めた変換方法で変換して補正液晶表示データを出力する表示データ変換手段を具備し、前記入力制御信号の 1 周期分の時間である 1 フレーム期間を N 分割し（ N は 2 以上の整数、1 分割期間をフィールドとする）、

前記 1 フレーム期間に含まれる N フィールド中には、前記表示データ変換手段で変換処理された補正液晶表示データで駆動するフィールドと、前記表示データ変換手段で変換処理されない液晶表示データで駆動するフィールドとが含まれていることを特徴とする液晶表示装置。

【請求項 2】請求項 1 に記載の液晶表示装置において、前記液晶制御回路は、出力する前記液晶制御信号を前記入力制御信号の L 倍速（ L は 2 以上の整数で N 以下）に変換する制御信号変換手段と、前記入力表示データを、該入力表示データに対し L 倍速の前記液晶表示データに変換する表示データ変換手段とをさらに備えることを特徴とする液晶表示装置。

【請求項 3】請求項 1 に記載の液晶表示装置において、前記入力制御信号および入力表示データが、外部から供給されるインターレース映像信号に基づく場合、前記 1 フレーム期間の奇数および偶数フィールドの各々を N 分割し（1 分割期間をサブフィールドとする）、前記奇数フィールドに含まれる N サブフィールド中には、奇数ラインについて、前記表示データ変換手段で変換処理された補正液晶表示データで駆動するフィールドと、液晶駆動を行わないフィールドとが含まれ、前記偶数フィールドに含まれる N サブフィールド中には、偶数ラインについて、前記表示データ変換手段で変換処理された補正液晶表示データで駆動するフィールドと、液晶駆動を行わないフィールドとが含まれていることを特徴とする液晶表示装置。

【請求項 4】請求項 1 ～ 3 のいずれかに記載の液晶表示装置において前記走査ドライバ回路は、複数の走査ラインを同時に選択可能な構成を有することを特徴とする液晶表示装置。

【請求項 5】複数の信号線と複数の走査線とを有する液晶パネルの駆動方法において、1 画面を表示するための 1 周期分の時間である 1 フレーム期間を N 分割し（ N は 2 以上の整数、1 分割期間をフ

ィールドとする）、

前記走査線には走査選択信号を L 倍速（ L は 2 以上の整数で N 以下）で与え、

前記信号線には、 M フィールド（ M は整数で $M < N$ ）では入力表示データに対し L 倍速の、予め設定した変換関係により変換した補正液晶表示データに対応した表示電圧を与え、 J フィールド（ J は整数で（ $N - M$ ）以下）では入力表示データに対応した表示電圧を与えることを特徴とする液晶駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置及びその駆動方法に係り、特にアクティブマトリクス型液晶表示装置において、動画を高画質で表示可能な液晶表示装置駆動方法に関する。

【0002】

【従来の技術】アクティブマトリクス型液晶表示装置である TFT 液晶ディスプレイは、低消費電力、薄型、軽量に加え、目に優しいという特徴から、ノートパソコン等の情報機器の表示装置として広く採用されている。しかし、近年のマルチメディア化に伴い、液晶ディスプレイの画面上でテレビ画像やデジタルビデオディスク（DVD）の再生等の動画を表示した場合、中間階調表示に対する応答速度が遅いために残像が発生し、表示特性が劣化してしまう。このため、TFT 液晶ディスプレイをマルチメディア対応化するにあたり、これらの問題点を解決することが課題となっている。

【0003】液晶表示装置の動画対応化における課題の一つとして、液晶応答速度の高速化があげられる。通常広く用いられている液晶を用いた液晶表示装置では、液晶材料の応答速度が表示信号のフレーム周期に対して同等、または遅い。このため、動画表示に対しては、残像や動画ボケ等が発生し、十分な表示性能が得られていない。例えば、図 2 に示すように、円形のマーク（図中表示例）が液晶表示画面上を移動するような動画表示の場合には、図中 A 点における液晶の表示輝度（右下チャート）は、与えられた表示データ（右上チャート）に対して時間的に遅れるため、高品質の動画表示が困難となる。

【0004】このような課題に対して、特開平 11 - 44874 号公報には、表示信号の変化を強調する信号を表示信号に重畳して応答速度を改善する駆動方法の一例が開示されている、

【0005】

【発明が解決しようとする課題】上記従来技術の駆動方法によれば、液晶の応答速度は改善されるものの、1 フレーム期間強調する信号は一定であり 1 フレーム毎の制御を前提としている。このため、応答速度の高速化が十分ではなく、1 フレーム周期以下に応答速度を高速化することはできなかった。

【0006】また、上記従来技術の方法では1フレーム周期以下に応答速度を高速化することができないため、液晶材料の高速化が進み応答速度がフレーム周期と同等となった場合でも、上記従来技術の駆動方法を用いると応答速度が逆に遅くなり画質を改善することはできなかった。

【0007】また、液晶材料、液晶パネル構造の改善による液晶応答速度の高速化を図ることが、液晶パネルの製造歩留まりを低下させる要因の一つとなっている。

【0008】本発明は上述したような課題を考慮してなされたもので、その目的は、液晶の応答速度を1フレーム周期以下とすることが可能な液晶駆動方法と、この方法を用いた低コストで製造可能な高画質の液晶表示装置とを提供することにある。

【0009】

【課題を解決するための手段】上記目的を達成するために本発明は、複数の信号線と複数の走査線とを有する液晶パネルと、液晶表示データに応じた表示電圧を該信号線に与える信号ドライバ回路と、該走査線に走査指示信号を与える走査ドライバ回路と、外部から供給される表示制御信号（入力制御信号）及び表示データ（入力表示データ）を該信号ドライバ回路及び走査ドライバ回路を駆動するための液晶制御信号及び液晶表示データに変換する液晶制御回路とを備える液晶表示装置において、前記液晶制御回路に、前記入力表示データを予め定めた変換方法で変換して補正液晶表示データを出力する表示データ変換手段を設け、前記入力制御信号の1周期分の時間である1フレーム期間をN分割し（Nは2以上の整数、1分割期間をフィールドとする）、前記1フレーム期間に含まれるNフィールド中には、前記表示データ変換手段で変換処理された補正液晶表示データで駆動するフィールドと、前記表示データ変換手段で変換処理されない液晶表示データで駆動するフィールドとが含まれていることを特徴とする。

【0010】また、上記本発明の液晶表示装置では、前記液晶制御回路に、出力する前記液晶制御信号を前記入力制御信号のL倍速（Lは2以上の整数でN以下）に変換する制御信号変換手段と、前記入力表示データを、該入力表示データに対しL倍速の前記液晶表示データに変換する表示データ変換手段とをさらに備える構成とすることが好ましい。

【0011】また、上記本発明の液晶表示装置では、前記入力制御信号および入力表示データが、外部から供給されるインターレース映像信号に基づく場合、前記1フレーム期間の奇数および偶数フィールドの各々をN分割し（1分割期間をサブフィールドとする）、前記奇数（偶数）フィールドに含まれるNサブフィールド中には、奇数（偶数）ラインについて、前記表示データ変換手段で変換処理された補正液晶表示データで駆動するフィールドと、液晶駆動を行わないフィールドとが含まれ

ている構成とすることがより好ましい。

【0012】また、上記本発明の液晶表示装置では、前記入力表示データの1ラインデータを前記液晶パネルの複数ラインに表示するために、前記走査ドライバ回路が複数の走査ラインを同時に選択可能な構成を有する構成としても良い。

【0013】また、上記目的を達成するために本発明は、複数の信号線と複数の走査線とを有する液晶パネルの駆動方法において、1画面を表示するための1周期分の時間である1フレーム期間をN分割し（Nは2以上の整数、1分割期間をフィールドとする）、前記走査線には走査選択信号をL倍速（Lは2以上の整数でN以下）で与え、前記信号線には、Mフィールド（Mは整数で $M < N$ ）では入力表示データに対しL倍速の、予め設定した変換関係により変換した補正液晶表示データに対応した表示電圧を与え、Jフィールド（Jは整数で $(N - M)$ 以下）では入力表示データに対応した表示電圧を与えることを特徴とする。

【0014】

【発明の実施の形態】本発明では、液晶の輝度応答を高速化するために、1フレームを時間的に複数に分割し、例えば、第1の分割期間（第1のフィールド）で表示オフから、予め変換した補正液晶表示データに応じた輝度（目標到達輝度）まで応答変化し、第2の分割期間（第2のフィールド）でその目標到達輝度を表示するように制御する。

【0015】また、液晶表示装置は、パーソナルコンピュータ等からの表示信号を受けて表示を行うことが多いが、このような表示信号は、NTSC信号のようなテレビジョン信号とは解像度が異なる。このため、主に動画表示が行われるテレビジョン装置において、CRT表示装置の代わりに液晶表示装置を用いるには、これら解像度の異なる表示信号を同じように表示するための解像度の変換手段が必要になる。

【0016】本発明では、上述したような解像度の変換手段として、複数走査ラインを同時に選択できるよう走査ドライバを制御する構成とした。このような構成によれば、入力する表示データの解像度を液晶パネルの解像度に対応してラインを拡大して表示することが可能となる。

【0017】本発明の主な実施態様は以下のとおりである。

【0018】本発明は、その一実施態様において、互いに直交して配置された複数の信号線と複数の走査線とを有する液晶パネルと、液晶表示データに応じた表示電圧を書き込み信号により該信号線に与える信号ドライバ回路と、先頭ライン信号を走査ライン信号により取り込んで順次、該走査線に走査指示信号を与える走査ドライバ回路と、パーソナルコンピュータなどから供給される表示制御信号（入力制御信号）及び表示データ（入力表示デ

ータ)を該信号ドライバ回路及び走査ドライバ回路を駆動するための液晶制御信号及び液晶表示データに変換する液晶制御回路により構成する液晶表示装置において、入力制御信号の1周期分の時間である1フレーム期間をN分割し(Nは2以上の整数であり、1分割期間を1フィールドとする)、液晶制御回路に表示データ格納回路および表示データ変換回路を設け、出力する液晶制御信号を入力制御信号のL倍速(Lは2以上の整数、但しLはN以下)に変換し、Mフィールド(Mは整数、但しM<N)では、該表示データ格納回路を用いて入力表示データに対しN倍速の液晶表示データに変換し、さらに該表示データ変換回路によりそのデータを予め設定した変換関係を用いて補正液晶表示データに変換し、残りのJフィールド(Jは整数、但しJは(N-M)以下)では、入力表示データを変換せずそのまま液晶表示データとして出力するものとし、該液晶制御信号及び液晶表示データにより表示を行うことを特徴とする。

【0019】また、本発明の液晶表示装置は、他の実施態様において、1フレーム期間を2分割し(1分割期間を1フィールドとする)、液晶制御回路に表示データ格納回路および表示データ変換回路を設け、出力する液晶制御信号を入力制御信号の2倍速に変換し、第1フィールドでは該表示データ格納回路を用いて入力表示データに対し2倍速の液晶表示データに変換し、さらに該表示データ変換回路によりそのデータを予め設定した変換関係により補正液晶表示データに変換し、第2フィールドでは入力表示データを変換せずそのまま液晶表示データとして出力することを特徴とする。

【0020】また、本発明の液晶表示装置は、他の実施態様において、1フレーム期間を3分割し(1分割期間を1フィールドとする)、液晶制御回路に表示データ格納回路および表示データ変換回路を設け、出力する液晶制御信号を入力制御信号の2倍速に変換し、第1フィールドでは該表示データ格納回路を用いて入力表示データに対し2倍速の液晶表示データに変換し、さらに該表示データ変換回路によりそのデータを予め設定した変換関係により補正液晶表示データに変換し、第2フィールドでは入力表示データを変換せずそのまま液晶表示データとして出力し、第3フィールドでは液晶駆動を行わないようにすることを特徴とする。

【0021】また、本発明の液晶表示装置は、他の実施態様において、NTSCなどのインターレース映像信号から供給される表示制御信号(入力制御信号)及び表示データ(入力表示データ)を受け付けるものであって、奇数表示ラインが供給される奇数フィールド及び偶数表示ラインが供給される偶数フィールドのそれぞれの期間をN分割し(Nは2以上の整数であり、1分割期間をサブフィールドとする)、液晶制御回路に表示データ格納回路および表示データ変換回路を設けることを特徴とする。

【0022】さらに、上記インターレース映像信号を受け付ける本発明の液晶表示装置では、上記奇数(偶数)フィールドにおいて、奇数(偶数)ラインの表示データは、出力する液晶制御信号を入力制御信号のN倍速に変換し、Mサブフィールド(Mは整数でM<N)では該表示データ格納回路を用いて入力表示データに対してN倍速の液晶表示データに変換し、さらに該表示データ変換回路によりそのデータに予め設定した変換関係により補正液晶表示データに変換し、Jサブフィールド(Jは整数で(N-M)以下)では液晶駆動を行わないものとし、偶数(奇数)ラインの表示データは、出力する液晶制御信号を入力制御信号のN倍速に変換し、該表示データ格納回路を用いてMサブフィールド(Mは整数でM<N)では入力表示データに対してN倍速の液晶表示データに変換し、入力表示データを変換せずそのまま液晶表示データとして出力し、残りの(N-M)サブフィールドでは液晶駆動を行わないものとするのがより好ましい。

【0023】また、本発明の液晶表示装置は、他の実施態様において、NTSCなどのインターレース映像信号から供給される表示制御信号(入力制御信号)及び表示データ(入力表示データ)を受け付けるものであって、奇数フィールド及び偶数フィールドのそれぞれの期間を3分割し(1分割期間をサブフィールドとする)、液晶制御回路に表示データ格納回路および表示データ変換回路を設ける。

【0024】ここで、上記奇数(偶数)フィールドにおいて、奇数(偶数)ラインの表示データは、出力する液晶制御信号を入力制御信号の3倍速に変換し、1サブフィールドでは入力表示データに対して3倍速の液晶表示データに変換し、さらにそのデータに予め設定した変換関係により補正液晶表示データに変換し、1フィールドでは入力表示データを変換せずそのまま液晶表示データとして出力し、残りの1フィールドでは駆動しないものとし、偶数(奇数)ラインの表示データは、出力する液晶制御信号を入力制御信号の3倍速に変換し、1サブフィールドでは入力表示データに対して3倍速の液晶表示データに変換し、入力表示データを変換せずそのまま液晶表示データとして出力し、残りの2フィールドでは液晶駆動を行わないものとする。

【0025】なお、上記各実施態様における本発明の液晶表示装置においては、走査ドライバ回路が複数の走査ラインを同時に選択し、入力表示データの1ラインデータを前記液晶パネルの複数ラインに表示する構成としても良い。

【0026】また、本発明は、他の実施態様において、複数の信号線と複数の走査線とを有し、該信号線には液晶表示データに応じた表示電圧を与え、一方該走査線には先頭ラインから順次、走査指示信号を与えて、表示を行う液晶駆動方法において、1画面を表示するための1

周期分の時間である1フレーム期間をN分割し(Nは整数であり、この分割した1期間をフィールドとする)、前記走査線には走査選択信号をN倍速で与え、前記信号線にはMフィールド(M整数で $M < N$)では入力表示データに対しN倍速の、予め設定した変換関係により変換した補正液晶表示データに対応した表示電圧を与え、Jフィールド(Jは整数で $(N - M)$ 以下)では入力表示データに対応した表示電圧を与えることで、表示を行うことを特徴とする。

【0027】(第1の実施形態)以下、本発明の第1の実施形態を図1から図14を用いて説明する。第1の実施形態は、液晶の応答速度が1フィールド期間よりも遅い場合において好適な実施形態であり、従来駆動している1フレームを2つのフィールドに分割して、2倍速で駆動するものである。

【0028】本実施形態においては、液晶が1フィールド期間で応答しきれないものと想定し、図1に示すように、分割された第1のフィールド(フィールド1)では与えられた階調データを補正したデータに変換し、この補正表示データにより駆動する。そして、第2のフィールド(フィールド2)では与えられた階調表示データそのものにより駆動する。

【0029】本実施形態の駆動方法によれば、第1のフィールドでは表示データに応じた輝度(目標到達輝度)まで応答変化させ、第2のフィールドでは表示データに応じた輝度(目的到達輝度)の表示を維持することができるため、液晶輝度応答の高速化を実現することが可能となる。

【0030】尚、以下の説明ではノーマリー黒表示モードの液晶パネルで説明する。このため、表示オフデータは黒データ、表示オンデータが白表示に相当する。

【0031】さらに、本実施形態では、解像度VGA(640×480 ドット)の表示データを解像度XGA(1024×768 ドット)の液晶パネルへの拡大表示を同時に実現する。このような解像度の変換機能を設けることにより、主に動画表示が行われるテレビジョンシステムにおいて、CRT表示装置の代わりに解像度が異なる液晶表示装置を用いることが可能となる。

【0032】本実施形態における液晶表示装置の構成例を図3に示す。本実施形態の液晶表示装置100は、パーソナルコンピュータやテレビジョン信号受信装置などの表示信号源から供給される表示制御信号(120及び121)により駆動するもので、TFT液晶パネル101、TFT液晶パネル101の信号線に表示データに応じた電圧を与えるデータ(信号)ドライバ102、TFT液晶パネル101のゲート線に走査信号に応じた電圧を与える走査ドライバ103-1及び103-2、上記表示信号源から供給される表示制御信号を液晶表示用の駆動信号に変換する液晶タイミングコントローラ104、及び、表示データ処理用のメモリ回路105を備え

る。メモリ回路105は、108、109をポート1、110、111をポート2とし、ポート1とポート2は独立して書き込みと読み出しが行えるものである。

【0033】ここで、TFT液晶パネル101は1フィールド期間(8ms~9ms程度)よりも応答速度が遅いものであり、その応答速度は例えば16msから十数ms程度とする。また、以下の説明において、サフィックス-1、-2等を省略する場合はその記号を総称して示すものとする。

【0034】また、図3において、120は表示制御信号群(VSYNC、HSYNC、DTMG、DOTCLKなど)、121は入力表示データ(INData)、106は液晶表示データ(OUTdata)、107はデータドライバ駆動信号群、CL3は走査ドライバクロック、FLM-1、FLM-2は走査スタート信号、DOFF-1、DOFF-2は選択マスク制御信号、108、110はフレームメモリ制御信号群、109、111はメモリ回路の表示データ(FMdata)である。

【0035】液晶タイミングコントローラ104は、データ変換回路130を備え、供給される表示データINDataを受け取り、2つのポートがあるメモリ回路105のいずれかのポートに1フレーム分の表示データINDataを書き込み、1フレームを2分割した前半の期間(フィールド1)で書き込み速度の2倍の速度で書き込みを行っていないもう1つのポートから表示データの読み出しを行う。

【0036】なお、本実施形態では1フレームを2分割する場合には時間的期間を等分に分けるものとするが、以下に説明するような作用効果の達成を妨げないものであれば、後述する実施形態で説明するように等分に分割しない構成としても良い。

【0037】メモリ回路105から読み出した表示データのうち、フィールド1の期間に対応する表示データについては、予め設定した方法によりデータ変換回路130にて変換処理を行う。データ変換処理された表示データは、信号ドライバ(データドライバ)102へ供給し(OUTdata)、液晶パネル101を表示させる。1フレームを2分割した後半の期間(フィールド2)では、メモリ回路105から読み出した表示データをそのまま、データドライバ102に供給し、液晶パネル101に表示させる。

【0038】走査ドライバ107-1、107-2には、入力水平同期信号HSYNCの2倍速の信号である走査クロックCL3が供給され、液晶駆動用の垂直同期信号FLM-1、FLM-2は1フィールド周期(入力フレーム周期の $1/2$)の信号が供給される。また、データドライバ102には、入力水平同期信号HSYNCの2倍速の信号であるデータ水平クロックCL1が供給される。本実施形態の液晶表示装置の動作の詳細を、図4、図5のタイミング図を用いて説明する。

【0039】本実施形態では、図4に示すように、1フレームを2つのフィールドに分け、前半のフィールド1では走査ライン1から768を順次走査し、後半のフィールド2でも走査ライン1から768を順次走査する。これにより、1フレーム期間で1つの画素(走査ライン)が2回選択され、印加データ(OUT data)が書き込まれる。

【0040】このとき、走査ドライバ103の選択動作では、図5に示すように、走査クロックCL3に同期して同時に2ラインを選択する場合と、1ラインのみ選択する場合がある。本実施形態では、順次、2ライン同時選択(走査ライン1、2)、1ライン選択(走査ライン3)、2ライン同時選択(走査ライン4、5)、2ライン同時選択(走査ライン6、7)、1ライン選択(走査ライン8)を繰り返すことで、走査クロックCL3が5クロックで8ラインを選択することとなり、5ラインの表示データを8ラインに1.6倍に拡大している。

【0041】つまり、480ラインの入力データを1.6倍の768ラインに拡大が可能となり、解像度VGA用の表示データを解像度XGAの液晶パネルに表示できる。また、同様に水平方向の表示データはデータドライバ102で2画素同時取り込みと1画素取り込みを順次行うことで、640画素を1.6倍の1024画素に拡大する。次に、走査ドライバ103、データドライバ102の構成を説明する。

【0042】走査ドライバ103は、図6に示すように、マルチ選択シフトレジスタ51、液晶駆動回路53、及び、出力マスク回路55を備えている。マルチ選択シフトレジスタ51では走査クロックCL3に同期して選択信号52が生成される。マルチ選択シフトレジスタ51は、例えば図7に示すような構成を備えており、フレーム開始信号FLMの値のハイレベルをフリップフロップに取り込み、順次走査クロックCL3に同期してシフトする。図7のマルチ選択シフトレジスタ51は、上記図5に示すように同時に2つの選択、1つの選択を順次行い、選択信号52を生成する。また、液晶駆動回路53では選択信号52に基づいて、走査ライン選択信号54を生成する。さらに、出力マスク回路55では、DOFF信号に基づいて、走査ライン選択信号54を出力するか、全ての出力を非選択状態にする制御を行う。

【0043】本実施形態の構成によれば、図5に示すように、走査ライン1、2を同時に選択し、次の走査期間では走査ライン3を選択し、次の走査期間では走査ライン4、5を同時に選択し、次の走査期間では走査ライン6、7を同時に選択し、次の走査期間では走査ライン8を選択することが可能となる。以降同様に、この動作を繰り返すことにより、走査ラインの同時選択により走査方向の拡大表示を実現する。次に、データドライバ102について説明する。データドライバ102は、図8に示すように、マルチ選択シフトレジスタ81、ラッチ回

路(1)83、ラッチ回路(2)85、及び、液晶駆動回路87を備える。データドライバ102では、マルチ選択シフトレジスタ81で生成する選択信号82によって、順次液晶タイミングコントローラ104から出た伝送クロックCL2に同期して入力されてくる表示データ106(DATA)を、各出力に対応してラッチ回路(1)83に取り込む動作を行う。

【0044】ラッチ回路(2)85では、ラッチ回路(1)84でラッチした表示データをデータ水平同期信号CL1に同期して全ての出力を同時にラッチし、液晶駆動回路87ではラッチ(2)85のラッチデータ86に基づいて液晶駆動電圧を生成し液晶パネル101を駆動する。

【0045】マルチ選択シフトレジスタ81は、例えば図9に示すような構成を備えるもので、START信号をデータ伝送クロックCL2で取り込み、順次シフトすることで選択信号82を生成する。図9のマルチ選択シフトレジスタは、図10に示すように同時に2つの選択、1つの選択を順次行う機能を有する。具体的には、図10に示すように、ラッチ選択信号X1、2を同時に選択し、次のデータ伝送期間ではラッチ選択信号X3を選択し、次のデータ伝送期間ではラッチ選択信号X4、5を同時に選択し、次のデータ伝送期間ではラッチ選択信号X6、7を同時に選択し、次のデータ伝送期間ではラッチ選択信号X8を選択する。以降同様に、この動作を繰り返すことにより、データの同時取り込みにより水平ライン方向の拡大表示を実現する。再び、本実施形態の液晶表示装置の動作を図11を参照して説明する。

【0046】図11において、外部装置から与えられる表示制御信号のVSYNCは垂直同期信号であり、その1周期を1フレームとする。HSYNCは水平同期信号であり、1フレームを構成する水平ライン相当分のクロック数である。INdataは、HSYNCに同期して供給される表示データであり、図5中のINdataに記載するLmの値はmライン目の表示データであることを示す。

【0047】液晶タイミングコントローラ104は、INdataを受け取り、2つのポートを持つメモリ回路105のどちらかに1フレーム分の表示データINdataを書き込み、一方、1フレームを2等分した前半の期間(フィールド1)で書き込み速度の2倍の速度で書き込みを行っていない別のポートのメモリから表示データの読み出しを行う。つまり図4において、フレーム1では、ポート1(108、109)で書き込みを行いポート2(110、111)から読み出しを行い、フレーム2では、ポート2(110、111)で書き込みを行いポート1(108、109)から読み出しを行う。また、液晶タイミングコントローラ104は、VSYNC、HSYNCを2倍速化した液晶の同期信号FLM、CL1、CL3をデータドライバ102及び走査ドライ

バ 103 に供給する。

【0048】さらに、フィールド 1 の期間ではフレームメモリから読み出した表示データを予め定めた変換方法によりデータ変換処理を行い、OUT data としてデータドライバ 102 に供給する。ここで、フィールド 1 の OUT data に記載する D L m F n の値は n フレームの m ライン目の表示データを変換した後の表示データであることを示す。また、フィールド 2 においてはフレームメモリから読み出した表示データをそのまま、データドライバ 102 に供給する。

【0049】これら液晶駆動用の制御信号、表示データにより駆動を行った時、TFT 液晶パネル 101 の走査線には CL3 に従って先頭ライン（ライン 1）から順次ゲート書き込みパルスが印加される。一方、信号線には CL1 に従い、OUT data に応じた階調電圧が供給され、ゲートパルスが印加された走査線上の表示画素に表示を行う。

【0050】従って、例えばライン 1、ライン 2 上の画素 A、画素 B においては、フレーム 2 のフィールド 1 では、走査ライン 1、2 にゲート書き込みパルスが供給された時に、信号線にはその時の予め定めた変換方法によりデータ変換処理を行った表示データ値 D L 1 F 1 に応じた信号電圧が供給され、次のゲート書き込みパルスが供給されるまで、この信号電圧に応じたドレイン電圧を保持し表示を行う。

【0051】次にフィールド 2 では、走査ライン 1、2 にゲート書き込みパルスが供給された時に信号線にはデータ変換処理を行っていないその時の表示データ値 D L 1 F 1 に応じた信号電圧が供給され、次のゲート書き込みパルスが供給されるまで、この信号電圧に応じたドレイン電圧を保持し表示を行う。この時、液晶はフレーム 2 のフィールド 1 で前フレームの表示輝度レベルから L 1 F 1 輝度（フィールド 1 の到達輝度）レベルに응答し、フィールド 2 では L 1 F 1 輝度レベルを保持する応答になる。同様にフレーム 3 においてはフィールド 1 で前フレームの表示輝度レベルから D L 1 F 2 輝度レベルに응答し、フィールド 2 では L 1 F 2 輝度レベルを保持する応答になる。

【0052】ここで輝度及び、液晶タイミングコントローラ 106 に内蔵する表示データ変換回路 130 について図 12 を用いて説明する。図 12 は本実施形態における表示データに対する輝度応答波形を示す図である。

【0053】本実施形態の TFT 液晶パネル 101 は、その表示応答が 16ms から十数 ms 以下である場合、表示データ a の表示輝度応答は黒表示輝度レベルから目標到達輝度レベル B a に達するまで 8.6ms 以上（1 フィールド以上）掛かってしまう。このため、この表示データ a でそのまま表示すると 1 フィールド期間では実際に輝度レベル B a ' までしか到達せず、所望の表示輝度よりも低下することになる。一方、1 フィールド期間

で輝度レベル B a まで到達することを考慮した場合、図 12 に示すように、表示データ値が b（b は a よりも大きな値＝高輝度データ）により駆動すると、1 フィールド期間で輝度レベル B a まで到達する。

【0054】そこで、本実施形態では、表示データを a から b に変化させるよう変換するための表示データ変換回路 130 を設けた。尚、表示データの変換は前フレームから現フレームへの遷移を考慮した、図 12 に一例を示したように応答が高速化するように設定するものとする。

【0055】データ変換回路 130 は、例えば図 13 に示すように、表示データ変換回路 131 及び表示データ変換テーブル 132 を備える。表示データ変換回路 131 は、液晶タイミングコントローラ 106 内にフレームメモリから読み出した表示データを、上記に示したように変換する。表示データ変換回路 131 は予め設定した表示データ変換テーブル 132 を参照することで表示データの変換処理を実施する。尚、表示データ変換テーブル 132 の設定値は、液晶パネル 101 の応答性能、駆動温度条件、駆動速度（1 フィールド時間）などのパラメータにあわせて設定するものとする。

【0056】以上、説明したように 1 フレーム期間の応答波形は、図 14 に示すように、第 1 フィールドでは表示する表示データをデータ変換処理した表示データで駆動し、表示する表示輝度まで応答し、第 2 フィールド期間ではデータ変換処理を行わないで表示する表示データで駆動し、表示する表示輝度を保持する応答波形となる。本実施形態によれば、液晶表示の輝度応答の高速化を実現し、さらに、解像度 V G A（640×480 ドット）の表示データを解像度 X G A（1024×768 ドット）の液晶パネルへの拡大表示を同時に実現することができる。

【0057】なお、本実施形態では 1 フレームを 2 分割しているが、本発明において 1 フレームの分割数はこれに限定されるものではなく、以下の実施形態に説明するように 1 フレームを 3 以上に分割する構成としても良い。

【0058】（第 2 の実施形態）以下、本発明の第 2 の実施形態を図 15～図 20 を用いて説明する。本実施形態では、液晶の応答速度が遅い場合（具体的には 16ms から十数 ms 程度）を想定しており、従来の駆動方法における 1 フレームを、例えば図 15 に示すように、3 つのフィールドに分割して駆動する。

【0059】本実施形態では、分割した 1 フィールド期間が 5ms～6ms 程度となり、その液晶が応答しきれない。このため、第 1 フィールドでは与えられた階調データを補正したデータに変換し、この補正表示データにより駆動する。そして、第 2 フィールドでは与えられた階調表示データにより駆動し、第 3 フィールドでは駆動を行わないことにより、液晶表示の応答の高速化を実現

する。

【0060】本実施形態の駆動方法によれば、第1のフィールドでは表示データに応じた輝度（目標到達輝度）まで応答変化し、第2のフィールドでは表示データに応じた輝度（目標到達輝度）の表示を行いうことにより、液晶の輝度応答の高速化を実現する。さらに、本実施形態では、上記液晶輝度応答の高速化に加えて、解像度VGA（640×480ドット）の表示データを用いて解像度XGA（1024×768ドット）の液晶パネルへの拡大表示を同時に実現する。本実施形態の液晶表示装置200は、例えば図16に示すように、TFT液晶パネル201、信号ドライバ（データドライバ）202、走査ドライバ203-1、203-2、203-3、液晶タイミングコントローラ204、及び、表示データ処理用のメモリ回路205を備えている。メモリ回路205は、208、209をポート1、210、211をポート2とし、ポート1とポート2は独立して書き込みと読み出しが行えるものである。

【0061】また、図16において、220は表示制御信号群（VSYNC、HSYNC、DTMG、DOTCLKなど）、221は入力表示データ（INdata）、206は液晶表示データ（OUTdata）、207はデータドライバ駆動信号群、CL3は走査ドライバクロック、FLM-1、FLM-2、FLM-3は走査スタート信号、DOFF-1、DOFF-2、DOFF-3は選択マスク制御信号、208、210はフレームメモリ制御信号群、209、211はメモリ回路205の表示データである。

【0062】液晶タイミングコントローラ204は、データ変換回路230を備え、供給される表示データINdataを1ライン毎に、入力の水平同期信号HSYNCの水平期間を2等分した前半の期間に入力の2倍の速度で書き込みを行い、次のフレームでは別のポートに同様に書き込みを行う。表示データの読み出しは、入力の水平同期信号HSYNCの水平期間を2等分した前半の期間に書き込みとは別のポートに、入力の2倍の速度で読み出しを行い、入力の水平同期信号HSYNCの水平期間を2等分した後半の期間では書き込みと同じポートに、入力の2倍の速度で読み出しを行う。

【0063】例えば1ライン目の表示データは、1フレームを3等分した1番目のフィールド1においては予め設定した変換方法によりデータ変換処理を行い、データドライバ202へ供給し（OUTdata）、液晶パネル101を表示させる。次に1フレームを3等分した2番目のフィールド2においてはメモリ回路205から読み出した表示データをそのまま、データドライバ202に供給し、液晶パネル201を表示させる。このように、各ラインの表示データは1フレーム期間に2回読み出される。

【0064】走査ドライバ203-1、203-2、2

03-3には、入力の水平同期信号HSYNCの2倍速の信号である走査クロックCL3が供給され、液晶駆動用の垂直同期信号FLM-1、FLM-2、FLM-3は1フィールド周期（入力フレーム周期の1/3）の信号が供給され、データドライバ102には、入力の水平同期信号HSYNCの2倍速の信号であるデータ水平クロックCL1が供給されている。本実施形態の液晶表示装置の動作を、図17～図20のタイミング図を用いて詳細説明する。本実施形態では、図17に示すように、フレームを3つのフィールドに分け、第1フィールドでは走査ライン1から256を走査パターンSC1で、走査ライン513から768を走査パターンSC2で順次走査し、第2フィールドでは走査ライン1から256を走査パターンSC2で、走査ライン257から512を走査パターンSC1で順次走査し、第3フィールドでは走査ライン257から512を走査パターンSC2で、走査ライン513から768を走査パターンSC1で順次走査する。

【0065】上記駆動方法により、1フレーム期間で1つの画素（走査ライン）が3フィールド中の2つのフィールドで2回選択され、印加データ（OUTdata）が書き込まれる。このとき、走査ドライバ203の選択動作は図18、図19に示す走査パターンSC1と走査パターンSC2のように、走査クロックCL3に同期して同時に2ラインを選択する場合と、1ラインのみ選択する場合がある。すなわち、図18の走査パターンSC1では走査クロックCL3の周期の前半のみに選択動作を行い、図19の走査パターンSC2では走査クロックCL3の周期の後半のみに選択動作を行う。この動作は、図18、図19に示すDOFF信号により走査ドライバ202の出力をマスクすることにより実現できる。

【0066】そして、図18、図19に示すように、走査クロックCL3の周期の前半または後半において、順次、2ライン同時選択（走査ライン1、2）、1ライン選択（走査ライン3）、2ライン同時選択（走査ライン4、5）、2ライン同時選択（走査ライン6、7）、1ライン選択（走査ライン8）を繰り返すことで、走査クロックCL3が5クロックで8ラインを選択することとなり、5ラインの表示データを8ラインに1.6倍に拡大できる。

【0067】つまり、480ラインの入力データを1.6倍の768ラインに拡大が可能となり、解像度VGAの表示データを解像度XGAの液晶パネルに表示することが可能となる。また、同様に水平方向の表示データはデータドライバ202で2画素同時取り込みと1画素取り込みを順次行うことで、640画素を1.6倍の1024画素に拡大する。

【0068】本実施形態の走査ドライバ203、データドライバ202の構成と動作は、上記第1の実施形態の走査ドライバ103及びデータドライバ102（図6、

図 7、図 8、図 9 参照)と同様であるため、これらに関する詳細説明は省略する。なお、本実施形態では、走査ドライバ 203 による走査ラインの同時選択により走査方向の拡大表示を、データドライバ 202 によるデータの同時取り込みにより水平ライン方向の拡大表示を実現する。再び、本実施形態の液晶表示装置の動作を図 20 を用いて説明する。図 20 において、パーソナルコンピュータなどから与えられる表示制御信号の VSYNC は垂直同期信号であり、その 1 周期を 1 フレームとする。HSYNC は水平同期信号であり、1 フレームを構成する水平ライン分のクロック数である。INdata は、HSYNC に同期して供給される表示データであり、図 20 中の INdata に記載する Lm の値は m ライン目の表示データであることを示す。

【0069】液晶タイミングコントローラ 204 は、INdata を受け取り、2 つのポートを持つメモリ回路 205 のどちらかに 1 フレーム分の表示データ INdata を 1 ライン毎に、入力 of 水平同期信号 HSYNC の水平期間を 2 等分した前半の期間に入力の 2 倍の速度で書き込みを行い、一方、表示データの読み出しは、入力 of 水平同期信号 HSYNC の水平期間を 2 等分した前半の期間に書き込みとは別のポートに、入力の 2 倍の速度で読み出しを行い、入力の水平同期信号 HSYNC の水平期間を 2 等分した後半の期間では書き込みと同じポートに、入力の 2 倍の速度で読み出しを行う。

【0070】つまり図 17 において、フレーム 1 では入力の水平同期信号 HSYNC の水平期間を 2 等分した前半の期間にポート 1 (208、209) で書き込みを行い、入力の水平同期信号 HSYNC の水平期間を 2 等分した前半の期間にポート 2 (210、211)、入力の水平同期信号 HSYNC の水平期間を 2 等分した後半の期間ではポート 1 (208、209) から読み出しを行う。また、フレーム 2 では、入力の水平同期信号 HSYNC の水平期間を 2 等分した前半の期間にポート 2 (210、211) で書き込みを行い、入力の水平同期信号 HSYNC の水平期間を 2 等分した前半の期間にポート 1 (208、209)、入力の水平同期信号 HSYNC の水平期間を 2 等分した後半の期間ではポート 2 (210、211) から読み出しを行う。

【0071】また、液晶タイミングコントローラ 204 は、VSYNC、HSYNC を 2 倍速化した液晶の同期信号 FLM、CL1、CL3 をデータドライバ 202 及び走査ドライバ 203 に供給する。走査ドライバ 203 - 1、203 - 2、203 - 3 に走査ラインの 1 ~ 256、257 ~ 512、513 ~ 768 を対応させ、それぞれの FLM - 1、FLM - 2、FLM - 3 を図 17 のように制御することで各走査ラインを各フィールドでパターン SC1、SC2 に制御できる。

【0072】さらに、パターン SC1 の走査ラインでは、フレームメモリから読み出した表示データを予め定

めた変換方法によりデータ変換処理を行い、OUTdata としてデータドライバ 202 に供給する。ここで、フィールド 1 の OUTdata に記載する DLMFn の値は n フレームの m ライン目の表示データを変換した後の表示データであることを示す。また、パターン SC2 の走査ラインにおいては、フレームメモリから読み出した表示データをそのまま、データドライバ 202 に供給する。

【0073】これら液晶駆動用の制御信号、表示データにより駆動を行った時、TF T 液晶パネル 201 の走査線には CL3 に従って先頭ライン (ライン 1) から順次ゲート書き込みパルスが印加される。一方、信号線には CL1 に従い、OUTdata に応じた階調電圧が供給され、ゲートパルスが印加された走査線上の表示画素に表示を行う。

【0074】従って、例えば TF T 液晶パネル 201 のライン 1、ライン 2 上の画素 A、画素 B においては、フレーム 2 のフィールド 1 では、走査ライン 1、2 にゲート書き込みパルスが供給された時に信号線にはその時の予め定めた変換方法によりデータ変換処理を行った表示データ値 DL1F1 に応じた信号電圧が供給され、次のゲート書き込みパルスが供給されるまで、この信号電圧に応じたドレイン電圧を保持し表示を行う。

【0075】次に、フィールド 2 では、走査ライン 1、2 にゲート書き込みパルスが供給された時に信号線にはデータ変換処理を行っていないその時の表示データ値 DL1F1 に応じた信号電圧が供給され、次のゲート書き込みパルスが供給されるまで、この信号電圧に応じたドレイン電圧を保持し表示を行う。

【0076】この時、液晶はフレーム 2 のフィールド 1 で前フレームの表示輝度レベルから L1F1 輝度 (フィールド 1 の到達輝度) レベルに回答し、フィールド 2 では L1F1 輝度レベルを保持しする回答になる。同様にフレーム 3 においてはフィールド 1 で前フレームの表示輝度レベルから DL1F2 輝度レベルに回答し、フィールド 2 では L1F2 輝度レベルを保持する回答になる。

【0077】ここで、液晶タイミングコントローラ 206 に内蔵する表示データ変換回路 230 は、図 13 に示した上記第 1 の実施形態の表示データ変換回路 130 と同様の構成および動作であり、本実施形態ではその説明を省略する。

【0078】以上、説明したように 1 フレーム期間の応答波形は、図 15 に示すように、第 1 フィールド期間では表示する表示データをデータ変換処理した表示データで駆動し、表示する表示輝度まで応答し、第 2 フィールド期間ではデータ変換処理を行わないで表示する表示データで駆動し、表示する表示輝度を保持し、第 3 フィールドでは駆動を行わず表示輝度を保持する応答波形となる。本実施形態によれば、液晶表示の輝度応答の高速化を実現し、さらに、解像度 VGA (640 × 480 ドツ

ト)の表示データを解像度XGA(1024×768ドット)の液晶パネルへの拡大表示を同時に実現することが可能となる。

【0079】(第3の実施形態)次に、本発明の第3の実施形態を図21～図28を用いて説明する。本実施形態では、液晶の応答速度が遅い場合(具体的には16msから十数ms程度)を前提としており、NTSCのインターレースの表示データ(奇数フィールドでは奇数ラインの表示データ、偶数フィールドでは偶数ラインの表示データが転送される)を解像度XGA(1024×768ドット)の液晶パネルへの拡大表示を行い、従来駆動している1フレームの奇数フィールドと偶数フィールドをそれぞれ3つのサブフィールドに分割して駆動する。

【0080】本実施形態の各サブフィールド期間(5msから6ms)では液晶が応答しきれないため、図21に示すように、奇数フィールド期間では、第1のサブフィールドでは与えられた階調データを補正したデータに変換し、この補正表示データにより駆動し、第2のサブフィールドでは与えられた階調表示データにより駆動し、第3サブフィールドではそのまま保持し駆動を行わないことにより、液晶表示の応答の高速化を実現する。また、偶数フィールド期間では、第1のサブフィールドでは与えられた階調表示データにより駆動し、第2、第3のサブフィールドではそのまま保持し駆動を行わない。

【0081】本実施形態の駆動方法により、第1のサブフィールドでは表示データに応じた輝度(目標到達輝度)まで応答変化し、第2のサブフィールドでは表示データに応じた輝度(目的到達輝度)の表示を行い、本駆動により、液晶の輝度応答の高速化を実現する。さらに、本実施形態では、インターレースのNTSC信号の表示データを解像度XGA(1024×768ドット)の液晶パネルへの拡大表示を同時に実現する。

【0082】本実施形態における液晶表示装置300の構成例を図22に示す。本実施形態の装置は、TFT液晶パネル301、TFT液晶パネル301の信号線に表示データに応じた電圧を与えるデータドライバ302、TFT液晶パネル301のゲート線に走査信号に応じた電圧を与える走査ドライバ303-1、303-2、303-3、パーソナルコンピュータなどの表示信号源から供給される表示制御信号を液晶表示用の駆動信号に変換する液晶タイミングコントローラ304、および、表示データ処理用のメモリ回路305を備えている。ここで、TFT液晶パネル301は応答速度が遅いものとする。また、メモリ回路305は、308、309をポート1、310、311をポート2とし、ポート1とポート2は独立して書き込みと読み出しが行えるものである。

【0083】本実施形態の液晶表示装置300は、NT

SC表示信号を表示信号源とした表示制御信号(320及び321)により駆動するものである。図22において、320は表示制御信号群(VSYNC、HSYNC、DTMG、DOTCLKなど)、321は入力表示データ(INDATA)、306は液晶表示データ(OUTDATA)、307はデータドライバ駆動信号群、CL3-1、CL3-2、CL3-3は走査ドライバクロック、FLM-1、FLM-2、FLM-3は走査スタート信号、DOFF-1、DOFF-2、DOFF-3は選択マスク制御信号、308、310はフレームメモリ制御信号群、309、311はメモリ回路の表示データである。

【0084】液晶タイミングコントローラ304では、供給される表示データINDATAを受け取り、2つのポートがあるメモリ回路305のいずれかのポートから1フレーム分の表示データINDATAを1ライン毎に、入力の水平同期信号のHSYNCの水平期間に書き込みを行い、入力の水平同期信号のHSYNCの水平期間を3等分した第1から第3の期間それぞれで1ラインの表示データを書込みとは別のポートで入力の3倍の速度で読み出しを行う。

【0085】つまり図23において、フレーム1では入力の水平同期信号HSYNCの水平期間にポート1(208、209)で書き込みを行い、入力の水平同期信号HSYNCの水平期間を3等分した第1から第3の期間にポート2(210、211)から読み出しを行う。また、フレーム2では、入力の水平同期信号HSYNCの水平期間にポート2(210、211)で書き込みを行い、入力の水平同期信号HSYNCの水平期間を3等分した第1から第3の期間にポート1(208、209)から読み出しを行う。

【0086】例えば、1ライン目の表示データは、図21及び図23に示すように、奇数フィールドを3等分した第1サブフィールドにおいては予め設定した方法によりデータ変換処理を行い、データドライバ302へ供給し(OUTDATA)、液晶パネル301を表示させる。次に奇数フィールドを3等分した第2サブフィールドではメモリ回路から読み出した表示データをそのまま、データドライバ302に供給し、液晶パネル301を表示させる。次に奇数フィールドを3等分した第3サブフィールドでは1ライン目は駆動せずに表示を保持する。

【0087】次の偶数フィールドを3等分した第1サブフィールドにおいては、メモリ回路305から読み出した表示データデータをそのままデータドライバ302へ供給し(OUTDATA)、液晶パネル301を表示させる。次に偶数フィールドを3等分した第2サブフィールド、第3サブフィールドでは1ライン目は駆動せずに表示を保持し、液晶パネル301を表示させる。走査ドライバ303-1、303-2、303-3には、入力

の水平同期信号H S Y N Cの3倍速の信号である走査クロックC L 3 - 1、C L 3 - 2、C L 3 - 3がそれぞれ供給され、液晶駆動用の垂直同期信号F L M - 1、F L M - 2、F L M - 3は1フィールド周期(入力フレーム周期の1/3)の信号が供給され、データドライバ302には、入力の水平同期信号H S Y N Cの2倍速の信号であるデータ水平クロックC L 1が供給されている。この液晶表示装置の動作の詳細を、図21、図23～図28のタイミング図を用いて再度、説明する。

【0088】本実施形態では、図23に示すように、奇数フィールド、偶数フィールドをそれぞれ3つのサブフィールドに分け、奇数フィールドの第1サブフィールドでは走査ライン1から256を走査パターンS C 1で、走査ライン513から768を走査パターンS C 2で順次走査し、第2サブフィールドでは走査ライン1から256を走査パターンS C 3で、走査ライン257から512を走査パターンS C 1で順次走査し、第3サブフィールドでは走査ライン257から512を走査パターンS C 3で、走査ライン513から768を走査パターンS C 1で順次走査する。

【0089】また、偶数フィールドの第1サブフィールドでは走査ライン1から256を走査パターンS C 1で、走査ライン513から768を走査パターンS C 3で順次走査し、第2サブフィールドでは走査ライン1から256を走査パターンS C 2で、走査ライン257から512を走査パターンS C 1で順次走査し、第3サブフィールドでは走査ライン257から512を走査パターンS C 2で、走査ライン513から768を走査パターンS C 1で順次走査する。

【0090】これにより、1フレーム期間で1つの画素(走査ライン)が奇数フィールド、偶数フィールドそれぞれ3サブフィールド、合計6サブフィールド中の3つのサブフィールドで3回選択され、印加データ(O U T d a t a)が書き込まれる。このとき、走査ドライバ303の選択動作は図24、図25、図26に示す走査パターンS C 1、走査パターンS C 2、走査パターンS C 3のように、走査クロックC L 3に同期して同時に2ラインを選択する場合と、1ラインのみ選択する場合があり、図24の走査パターンS C 1では入力水平期間の第1、第2期間に選択動作を行い、図25の走査パターンS C 2では入力水平期間の第3期間に選択動作を行い、図26の走査パターンS C 3では入力水平期間の第3期間に選択動作を行う。この動作は、図24、図25、図26に示すD O F F信号により走査ドライバ302の出力をマスクすることにより実現できる。

【0091】そして、図24、図25、図26に示すように、入力水平期間の第1、第2、第3期間において、順次、2ライン同時選択(走査ライン1、2)、1ライン選択(走査ライン3)、2ライン同時選択(走査ライン4、5)、2ライン同時選択(走査ライン6、7)、

1ライン選択(走査ライン8)を繰り返すことで、入力水平期間の5期間で8ラインを選択することとなり、5ラインの表示データを8ラインに1.6倍に拡大できる。つまり、480ラインの入力データを1.6倍の768ラインに拡大が可能となり480ラインの表示データを解像度X G Aの液晶パネルに表示できる。また、同様に水平方向の表示データはデータドライバ302で2画素同時取り込みと1画素取り込みを順次行うことで、640画素を1.6倍の1024画素に拡大する。

【0092】本実施形態においては、走査ドライバ303による走査ラインの同時選択により走査方向の拡大表示を、データドライバ302によるデータの同時取り込みにより水平ライン方向の拡大表示を実現する。本実施形態の走査ドライバ303、データドライバ302の構成と動作は、例えば図6、図7、図8、図9に示す上記第1の実施形態と同様であり、本実施形態での説明は省略する。本実施形態の液晶表示装置の動作を詳細説明する。

【0093】図27、図28において、パーソナルコンピュータなどから与えられる表示制御信号のV S Y N Cは垂直同期信号であり、その1周期を1フレームとする。H S Y N Cは水平同期信号であり、1フレームを構成する水平ライン分のクロック数である。I N d a t aは、H s y n cに同期して供給される表示データであり、図27中のI N d a t aに記載するL mの値はmライン目の表示データであることを示す。

【0094】液晶タイミングコントローラ304は、I N d a t aを受け取り、2つのポートを持つメモリ回路305のどちらかのポートに、1フレーム分の表示データI N d a t aを1ライン毎に書き込みを行う。一方、表示データの読み出しは書き込みとは別のポートで、入力の水平期間を3等分した第1から第3期間それぞれで1ラインの表示データを、入力の3倍の速度で読み出しを行う。つまり図23において、フレーム1では、ポート1(308、309)で書き込みを行いポート2(310、311)から読み出しを行い、フレーム2では、ポート2(310、211)で書き込みを行いポート1(308、309)から読み出しを行う。

【0095】また、液晶タイミングコントローラ304は、V S Y N C、H S Y N Cを3倍速化した液晶の同期信号F L M、C L 1、C L 3をデータドライバ302及び走査ドライバ303に供給する。走査ドライバ303-1、303-2、303-3に走査ラインの1～256、257～512、513～768を対応させ、それぞれのF L M - 1、F L M - 2、F L M - 3とD O F F - 1、D O F F - 2、D O F F - 3を図24、図25、図26のように制御することで、各走査ラインを各サブフィールドでS C 1、S C 2、S C 3のパターンのように制御できる。

【0096】さらに、奇数フィールド期間のS C 1の奇

数ラインデータの走査ラインではフレームメモリから読み出した表示データを予め定めた変換方法によりデータ変換処理を行い、OUTdataとしてデータドライバ302に供給し、偶数ラインデータの走査ラインではフレームメモリから読み出した表示データをそのまま、データドライバ302に供給する。逆に、偶数フィールド期間のSC1の偶数ラインデータの走査ラインではフレームメモリから読み出した表示データを予め定めた変換方法によりデータ変換処理を行い、OUTdataとしてデータドライバ302に供給し、奇数ラインデータの走査ラインではフレームメモリから読み出した表示データをそのまま、データドライバ302に供給する。

【0097】ここで、フィールド1のOUTdataに記載するDLmFnの値はnフレームのmライン目の表示データを変換した後の表示データであることを示す。また、SC2、SC3の走査ラインではフレームメモリから読み出した表示データをそのまま、データドライバ302に供給する。

【0098】これら液晶駆動用の制御信号、表示データにより駆動を行った時、TFT液晶パネル301の走査線にはCL3に従って先頭ライン(ライン1)から順次ゲート書き込みパルスが印加される。一方、信号線にはCL1に従い、OUTdataに応じた階調電圧が供給され、ゲートパルスが印加された走査線上の表示画素に表示を行う。

【0099】従って、ライン1、ライン2上の画素A、画素Bにおいては、奇数フィールドのサブフィールド1では、走査ライン1、2にゲート書き込みパルスが供給された時に信号線にはその時の予め定めた変換方法によりデータ変換処理を行った表示データ値DL1F1に応じた信号電圧が供給され、次のゲート書き込みパルスが供給されるまで、この信号電圧に応じたドレイン電圧を保持し表示を行う。次のサブフィールド2では、走査ライン1、2にゲート書き込みパルスが供給された時に信号線にはデータ変換処理を行っていないその時の表示データ値DL1F1に応じた信号電圧が供給され、次のゲート書き込みパルスが供給されるまで、この信号電圧に応じたドレイン電圧を保持し表示を行う。

【0100】この時、液晶は奇数フィールドのサブフィールド1で前偶数フィールドの表示輝度レベルからL1F1輝度(フィールド1の到達輝度)レベルに 응답し、サブフィールド2ではL1F1輝度レベルを保持しする応答になる。次の偶数フィールドではサブフィールド1ではL1F1輝度レベルを保持する応答になる。ここで液晶タイミングコントローラ306に内蔵する表示データ変換回路330は、上記図13に示した第1の実施形態のものと同様であり、本実施形態ではその説明を省略する。

【0101】データ変換回路330では前フレームから現フレームへの遷移を考慮した、応答が高速化するよう

変換テーブルに設定するものとする。尚、この変換テーブル132の設定値は、液晶パネル301の応答性能、駆動温度条件、駆動速度(1サブフィールド時間)などのパラメータにあわせて設定する必要がある。

【0102】以上、説明したように1フレーム期間の応答波形は、図21に示すように、奇数ラインデータを表示するラインは、奇数フィールドの第1サブフィールドでは表示する表示データをデータ変換処理した表示データで駆動し、表示する表示輝度まで応答し、第2サブフィールド期間ではデータ変換処理を行わないで表示する表示データで駆動し、表示する表示輝度を保持し、第3サブフィールドでは駆動を行わず表示輝度を保持し、偶数フィールドの第1サブフィールド期間ではデータ変換処理を行わないで表示する表示データで駆動し、表示する表示輝度を保持する応答波形となる。

【0103】また、偶数ラインデータを表示するラインは、偶数フィールドの第1サブフィールドでは表示する表示データをデータ変換処理した表示データで駆動し、表示する表示輝度まで応答し、第2サブフィールド期間ではデータ変換処理を行わないで表示する表示データで駆動し、表示する表示輝度を保持し、第3サブフィールドでは駆動を行わず表示輝度を保持し、奇数フィールドの第1サブフィールド期間ではデータ変換処理を行わないで表示する表示データで駆動し、表示する表示輝度を保持する応答波形となる。本実施形態によれば、液晶表示の輝度応答の高速化を実現し、さらに、インターレース信号であるNTSC表示信号の表示データを解像度XGA(1024×768ドット)の液晶パネルへの拡大表示を同時に実現する。

【0104】(第4の実施形態)次に、本発明の第4の実施形態を図29～図38を用いて説明する。本実施形態は、上記第3の実施形態と同様の装置構成を備えるが、駆動方法が異なるもので、特に一つの画素の選択方法が異なる。本実施形態では、選択間隔が等間隔となる。

【0105】また、本実施形態は、液晶の応答速度が遅い場合(具体的には16msから数十ms程度)であり、NTSCのインターレースの表示データ(奇数フィールドでは奇数ラインの表示データ、偶数フィールドでは偶数ラインの表示データが転送される)を解像度XGA(1024×768ドット)の液晶パネルへの拡大表示を行い、従来駆動している1フレームの奇数フィールドと偶数フィールドをそれぞれ3つのサブフィールドに分割して駆動する。

【0106】本実施形態では、1サブフィールド期間(5msから6ms)では液晶が応答しきれないため、奇数ラインは、奇数フィールド期間で、第1のサブフィールドでは与えられた階調データを補正したデータに変換し、この補正表示データにより駆動し、第2サブフィールドではそのまま保持し駆動を行わない、第3のサブ

フィールドでは与えられた階調表示データにより駆動することにより、液晶表示の応答の高速化を実現する。偶数フィールド期間では、第2のサブフィールドでは与えられた階調表示データにより駆動し、第2、第3のサブフィールドではそのまま保持し駆動を行わない。

【0107】本実施形態の駆動方法により、第1のサブフィールドでは表示データに応じた輝度（目標到達輝度）まで応答変化し、第3のサブフィールドでは表示データに応じた輝度（目的到達輝度）の表示を行うため、本駆動により、液晶の輝度応答の高速化を実現することができ。さらに、本実施形態では、インターレースのNTSC信号の表示データを解像度XGA（1024×768ドット）の液晶パネルへの拡大表示を同時に実現する。本実施形態の液晶表示装置の構成例は、上記図22に示す第3の実施形態と同様であり、以下では上記第3の実施形態と異なる点についてのみ説明する。

【0108】本実施形態において、液晶タイミングコントローラ304では、供給される表示データINdataを受け取り、2つのポートがあるメモリ回路のいずれかのポートから1フレーム分の表示データINdataを1ライン毎に、入力 of 水平同期信号のHSYNCの水平期間に書き込みを行い、入力 of 水平同期信号のHSYNCの水平期間を3等分した第1から第3の期間それぞれで1ラインの表示データを書き込みとは別のポートで入力 of 3倍の速度で読み出しを行う。

【0109】つまり図29において、フレーム1では入力 of 水平同期信号HSYNCの水平期間にポート1（208、209）で書き込みを行い、入力 of 水平同期信号HSYNCの水平期間を3等分した第1から第3の期間にポート2（210、211）から読み出しを行う。また、フレーム2では、入力 of 水平同期信号HSYNCの水平期間にポート2（210、211）で書き込みを行い、入力 of 水平同期信号HSYNCの水平期間を3等分した第1から第3の期間にポート1（208、209）から読み出しを行う。

【0110】例えば1ライン目の表示データは、奇数フィールドを3等分した第1サブフィールドにおいては予め設定した方法によりデータ変換処理を行い、データドライバ302へ供給し（OUTdata）、液晶パネル301を表示させる。次の奇数フィールドを3等分した第2サブフィールドでは1ライン目は駆動せずに表示を保持する。次の奇数フィールドを3等分した第3サブフィールドではメモリ回路から読み出した表示データをそのまま、データドライバ302に供給し、液晶パネル301を表示させる。

【0111】次に、偶数フィールドを3等分した第1サブフィールドでは1ライン目は駆動せずに表示を保持する。次の偶数フィールドを3等分した第2サブフィールドにおいてはメモリ回路から読み出した表示データをそのままデータドライバ302へ供給し（OUTdata

ata）、液晶パネル301を表示させる。次の偶数フィールドを3等分した第3サブフィールドでは1ライン目は駆動せずに表示を保持し、液晶パネル301を表示させる。

【0112】走査ドライバ303-1、303-2、303-3には、入力 of 水平同期信号HSYNCの3倍速の信号である走査クロックCL3-1、CL3-2、CL3-3がそれぞれ供給され、液晶駆動用の垂直同期信号FLM-1、FLM-2、FLM-3は1フィールド周期（入力 of フレーム周期の1/3）の信号が供給され、データドライバ302には、入力 of 水平同期信号HSYNCの2倍速の信号であるデータ水平クロックCL1が供給されている。この液晶表示装置の動作の詳細を、図29から図38のタイミング図を用いて説明する。

【0113】本実施形態では、図29に示すように、奇数フィールド、偶数フィールドをそれぞれ3つのサブフィールドに分け、奇数フィールドの第1サブフィールドでは走査ライン1～256を走査パターンSC1で、走査ライン257～512を走査パターンSC2で、走査ライン513～768を走査パターンSC3で順次走査し、第2サブフィールドでは走査ライン1～256を走査パターンSC4で、走査ライン257～512を走査パターンSC1で、走査ライン513～768を走査パターンSC2で順次走査し、第3サブフィールドでは走査ライン1～256を走査パターンSC5で、走査ライン257～512を走査パターンSC4で、走査ライン513～768を走査パターンSC1で順次走査する。

【0114】また、偶数フィールドの第1サブフィールドでは走査ライン1～256を走査パターンSC6で、走査ライン257～512を走査パターンSC5で、走査ライン513～768を走査パターンSC4で順次走査し、第2サブフィールドでは走査ライン1～256を走査パターンSC3で、走査ライン257～512を走査パターンSC6で、走査ライン513～768を走査パターンSC5で順次走査し、第3サブフィールドでは走査ライン1～256を走査パターンSC2で、走査ライン257～512を走査パターンSC3で、走査ライン513～768を走査パターンSC6で順次走査する。

【0115】以上の駆動方法により、1フレーム期間で1つの画素（走査ライン）が奇数フィールド、偶数フィールドそれぞれ3サブフィールド、合計6サブフィールド中の3つのサブフィールドで3回選択され、印加データ（OUTdata）が書き込まれる。このとき、走査ドライバ303の選択動作は図31、図32、図33、図34、図35、図36にそれぞれ示す、走査パターンSC1、走査パターンSC2、走査パターンSC3、走査パターンSC4、走査パターンSC5、走査パターンSC6のように、走査クロックCL3に同期して同時に

2ラインを選択する場合と、1ラインのみ選択する場合がある。

【0116】図31の走査パターンSC1では入力水平期間の第1期間に選択動作を行い、図32の走査パターンSC2では入力水平期間の第2期間に選択動作を行い、図33の走査パターンSC3では入力水平期間の第3期間に選択動作を行い、図34の走査パターンSC4では入力水平期間の第3期間に選択動作を行い、図37の走査パターンSC5では入力水平期間の第2期間に選択動作を行い、図38の走査パターンSC6では入力水 10

平期間の第1期間に選択動作を行う。
【0117】この動作は、図31～図36に示すDOFF信号により走査ドライバ302の出力をマスクすることにより実現できる。そして図31～図36に示すように、入力水平期間の第1、第2、第3期間において、順次、2ライン同時選択（走査ライン1、2）、1ライン選択（走査ライン3）、2ライン同時選択（走査ライン4、5）、2ライン同時選択（走査ライン6、7）、1ライン選択（走査ライン8）を繰り返すことで、入力水 20

平期間の5期間で8ラインを選択することとなり、5ラインの表示データを8ラインに1.6倍に拡大できる。
【0118】つまり、480ラインの入力データを1.6倍の768ラインに拡大が可能となり480ラインの表示データを解像度XGAの液晶パネルに表示できる。また、同様に水平方向の表示データはデータドライバ302で2画素同時取り込みと1画素取り込みを順次行うことで、640画素を1.6倍の1024画素に拡大する。

【0119】本実施形態の走査ドライバ303、データドライバ302の構成と動作は、上述した図6～図9に 30 示す第1の実施形態と同様であり、その説明は省略する。なお、本実施形態では、走査ドライバ303による走査ラインの同時選択により走査方向の拡大表示を、データドライバ302によるデータの同時取り込みにより水平ライン方向の拡大表示を実現する。

【0120】再び、本実施形態の液晶表示装置の動作を説明する。

【0121】本実施形態において、液晶タイミングコントローラ304は、INdataを受け取り、2つのポートを持つメモリ回路のどちらかに1フレーム分の表示 40 データINdataを1ライン毎に書き込みを行う。一方、表示データの読み出しは書き込みとは別のポートで、入力水平期間を3等分した第1から第3期間それぞれで1ラインの表示データを、入力の3倍の速度で読み出しを行う。

【0122】つまり図37、図38において、フレーム1では、ポート1（308、309）で書き込みを行いポート2（310、311）から読み出しを行い、フレーム2では、ポート2（310、211）で書き込みを行いポート1（308、309）から読み出しを行う。 50

また、液晶タイミングコントローラ304は、VSYNC、HSYNCを3倍速度化した液晶の同期信号FLM、CL1、CL3をデータドライバ302及び走査ドライバ303に供給する。走査ドライバ303-1、303-2、303-3に走査ラインの1～256、257～512、513～768を対応させ、それぞれのFLM-1、FLM-2、FLM-3とDOFF-1、DOFF-2、DOFF-3を図31～図36のように制御することで各走査ラインを各サブフィールドでSC1、SC2、SC3、SC4、SC5、SC6に制御できる。

【0123】さらに、奇数フィールド期間のSC1の奇数ラインデータの走査ラインではフレームメモリから読み出した表示データを予め定めた変換方法によりデータ変換処理を行い、OUTdataとしてデータドライバ302に供給し、偶数フィールド期間のSC6の偶数ラインデータの偶数ラインデータの走査ラインではフレームメモリから読み出した表示データを予め定めた変換方法によりデータ変換処理を行い、OUTdataとしてデータドライバ302に供給する。また、SC2、SC3、SC4、SC5の走査ラインではフレームメモリから読み出した表示データをそのまま、データドライバ302に供給する。

【0124】本実施形態の駆動方法によれば、TFT液晶パネル301の走査線にはCL3に従って先頭ライン（ライン1）から順次ゲート書き込みパルスが印加される。一方、信号線にはCL1に従い、OUTdataに応じた階調電圧が供給され、ゲートパルスが印加された走査線上の表示画素に表示を行う。従って、ライン1、ライン2上の画素A、画素Bにおいては、奇数フィールドのサブフィールド1では、走査ライン1、2にゲート書き込みパルスが供給された時に信号線にはその時の予め定めた変換方法によりデータ変換処理を行った表示データ値DL1F1に応じた信号電圧が供給され、次のゲート書き込みパルスが供給されるまで、この信号電圧に応じたドレイン電圧を保持し表示を行う。

【0125】次のサブフィールド2では、走査ライン1、2にゲート書き込みパルスは供給しないで保持動作を行い、次のサブフィールド3では、走査ライン1、2にゲート書き込みパルスが供給された時に信号線にはデータ変換処理を行っていないその時の表示データ値DL1F1に応じた信号電圧が供給され、次のゲート書き込みパルスが供給されるまで、この信号電圧に応じたドレイン電圧を保持し表示を行う。この時、液晶は奇数フィールドのサブフィールド1で前偶数フィールドの表示輝度レベルからL1F1輝度（フィールド1の到達輝度）レベルに回答し、サブフィールド3ではL1F1輝度レベルを保持しする回答になる。次の偶数フィールドではサブフィールド2ではL1F1輝度レベルを保持する回答になる。

【0126】ここで液晶タイミングコントローラ306

に内蔵する表示データ変換回路 330 は、上述した第 1 の実施形態のものと同様であり、本実施形態ではその説明を省略する。データ変換回路 330 では前フレームから現フレームへの遷移を考慮した、応答が高速化するように変換テーブルに設定するものとする。尚、この変換テーブル 132 の設定値は、液晶パネル 301 の応答性能、駆動温度条件、駆動速度（1 サブフィールド時間）などのパラメータにあわせて設定する必要がある。

【0127】以上、説明したように 1 フレーム期間の応答波形は、図 30 に示すように、奇数ラインデータを表 10 示するラインは、奇数フィールドの SC1 走査期間では表示する表示データをデータ変換処理した表示データで駆動し、表示する表示輝度まで応答し、SC5 走査期間ではデータ変換処理を行わないで表示する表示データで駆動し、表示する表示輝度を保持し、偶数フィールドの SC3 走査期間ではデータ変換処理を行わないで表示する表示データで駆動し、表示する表示輝度を保持する応答波形となる。

【0128】また、偶数ラインデータを表示するラインは、偶数フィールドの SC6 走査期間では表示する表 20 示データをデータ変換処理した表示データで駆動し、表示する表示輝度まで応答し、SC2 走査期間ではデータ変換処理を行わないで表示する表示データで駆動し、表示する表示輝度を保持し、奇数フィールドの SC4 期間ではデータ変換処理を行わないで表示する表示データで駆動し、表示する表示輝度を保持する応答波形となる。本実施形態によれば、液晶表示の輝度応答の高速化を実現することができる。さらに、本実施形態によれば、インターレース信号である NTSC 表示信号の表示データを 30 解像度 XGA (1024 × 768 ドット) の液晶パネルへの拡大表示を同時に実現する。

【0129】また、上述した各実施形態として、液晶タイ 40 ミングコントローラ、フレームメモリまたはラインメモリ、信号ドライバ、走査ドライバ、及び液晶パネルを一体化した液晶表示装置として説明したが、これに限らず、これらを組み合わせた形態でも何ら問題は無く、同様の効果を得ることが可能である。例えば、液晶タイミ 40 ングコントローラとフレームメモリを合わせ一つの制御回路とし、信号ドライバ、走査ドライバ、液晶パネルとを一つの液晶モジュールとした 2 回路構成でも良い。また、液晶タイミ 40 ングコントローラ、フレームメモリを信号ドライバ（または走査ドライバ）に内蔵した液晶表示装置の形態でも良い。

【0130】

【発明の効果】本発明によれば、液晶の応答速度を 1 フレーム周期以下とすることが可能な液晶駆動方法と、この方法を用いた低コストで製造可能な高画質の液晶表示装置とを提供することができる。さらに、本発明によれば、1 フレームを 2 分割または 3 分割したフィールド駆 50 動を行い、予め定めた変換方法によりデータ変換処理を

行い補正表示データに変換し、この表示データにより第 1 のフィールドを駆動し、第 2 のフィールドでは、データ変換を行わない表示データにより駆動することができる。この駆動方法により、第 1 のフィールドでは変換した表示データに応じた輝度（目標到達輝度）まで応答変化し、第 2 のフィールドではその目標到達輝度を保持する応答が可能となり、液晶の輝度応答を高速化でき、動画を高画質に表示可能となる。

【0131】さらに、本発明によれば、走査ドライバで複数走査ラインを同時に選択する構成とすることで、入力する表示データの解像度を液晶パネルの解像度に対応してラインを拡大して表示することが可能となる。

【図面の簡単な説明】

【図 1】本発明による液晶表示応答波形を示す説明図。

【図 2】TF T 液晶における動画ボケを説明するための説明図。

【図 3】第 1 の実施形態における液晶表示装置の構成の一例を示すブロック図。

【図 4】第 1 の実施形態における走査ラインのタイミング図。

【図 5】第 1 の実施形態における走査ラインのタイミング図。

【図 6】本発明の走査ドライバの構成例を示すブロック図。

【図 7】本発明のシフトレジスタの構成例を示すブロック図。

【図 8】本発明のデータドライバの構成例を示すブロック図。

【図 9】本発明のシフトレジスタの構成例を示すブロック図。

【図 10】本発明のラッチ選択信号のタイミング図。

【図 11】第 1 の実施形態における液晶タイミングコントローラのタイミング図。

【図 12】液晶の輝度応答を示す説明図。

【図 13】本発明のデータ変換回路の構成例を示すブロック図。

【図 14】第 1 の実施形態における液晶の輝度応答を示す説明図。

【図 15】第 2 の実施形態における液晶の輝度応答を示す説明図。

【図 16】第 2 の実施形態における液晶表示装置の構成の一例を示すブロック図。

【図 17】第 2 の実施形態における走査ラインのタイミング図。

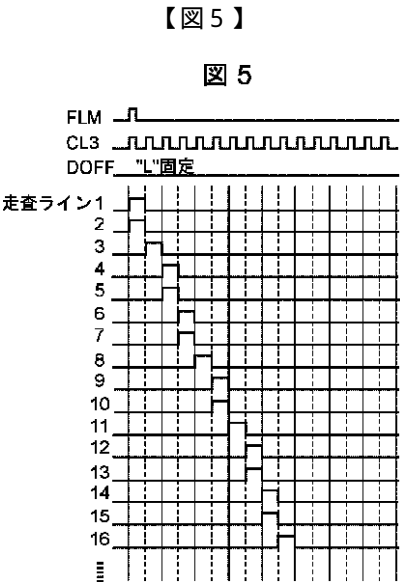
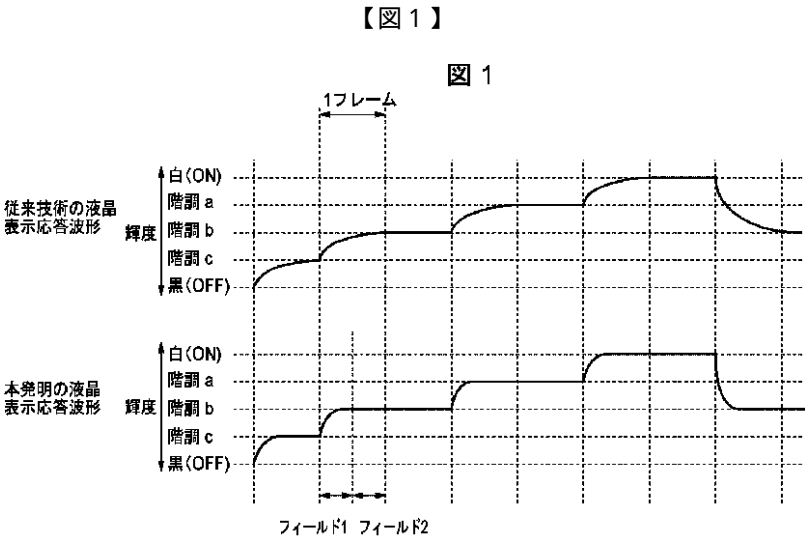
【図 18】スキャンパターン SC1 における走査ラインのタイミング図。

【図 19】スキャンパターン SC2 における走査ラインのタイミング図。

【図 20】第 2 の実施形態における液晶タイミングコントローラのタイミング図。

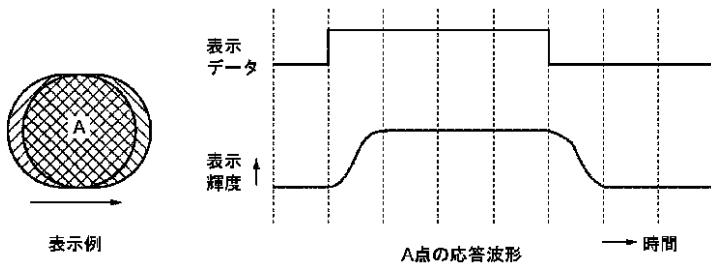
【図21】第3の実施形態における液晶の輝度応答を示す説明図。
【図22】第3の実施形態における液晶表示装置の構成の一例を示すブロック図。
【図23】第3の実施形態における走査ラインのタイミング図。
【図24】スキャンパターンSC1における走査ラインのタイミング図。
【図25】スキャンパターンSC2における走査ラインのタイミング図。
【図26】スキャンパターンSC3における走査ラインのタイミング図。
【図27】第3の実施形態における液晶タイミングコントローラのタイミング図。
【図28】第3の実施形態における液晶タイミングコントローラのタイミング図。
【図29】第4の実施形態における走査ラインのタイミング図。
【図30】第4の実施形態における液晶の輝度応答を示す説明図。
【図31】スキャンパターンSC1における走査ラインのタイミング図。
【図32】スキャンパターンSC2における走査ラインのタイミング図。
【図33】スキャンパターンSC3における走査ライン*

*のタイミング図。
【図34】スキャンパターンSC4における走査ラインのタイミング図。
【図35】スキャンパターンSC5における走査ラインのタイミング図。
【図36】スキャンパターンSC6における走査ラインのタイミング図。
【図37】第4の実施形態における液晶タイミングコントローラのタイミング図。
【図38】第4の実施形態における液晶タイミングコントローラのタイミング図。
【符号の説明】
100...液晶表示装置
101...TF T液晶パネル
102...データドライバ
103...走査ドライバ
104...液晶タイミングコントローラ
105...メモリ回路
120...表示制御入力信号群
121...入力表示データ
106...液晶表示データ
107...信号ドライバ駆動信号群
CL3...走査ラインクロック
FLM...フレームスタート信号。



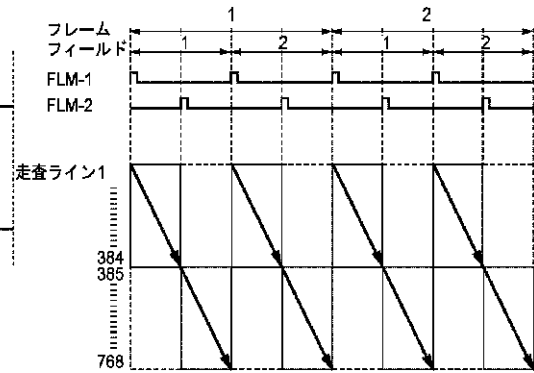
【図2】

図2



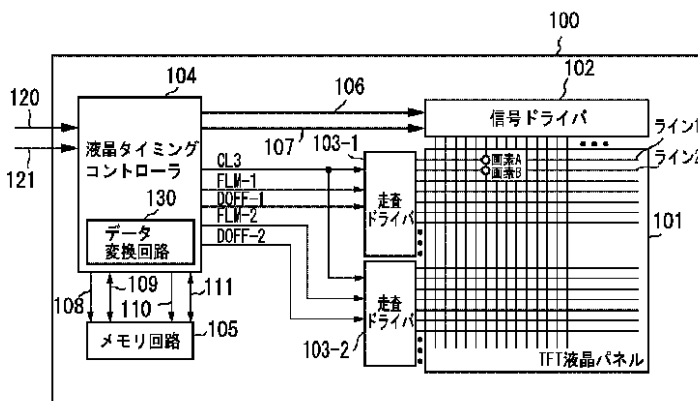
【図4】

図4



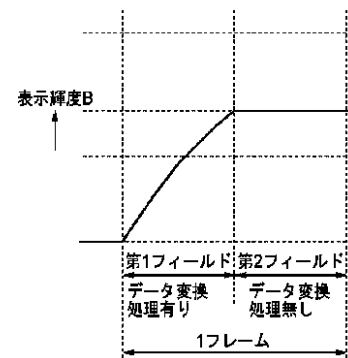
【図3】

図3



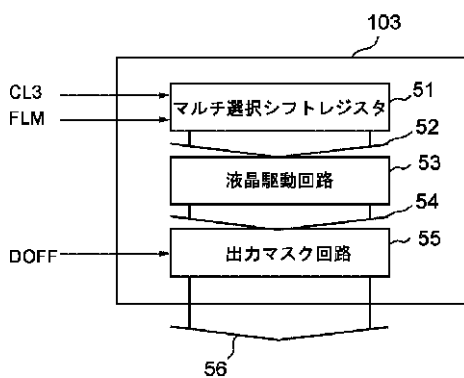
【図14】

図14



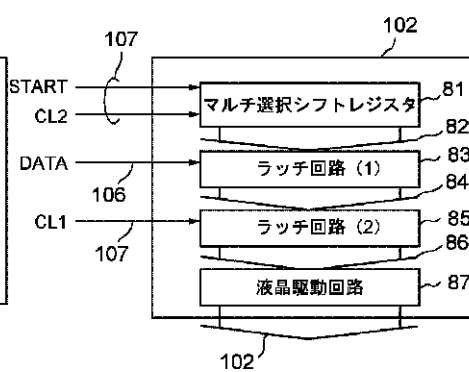
【図6】

図6



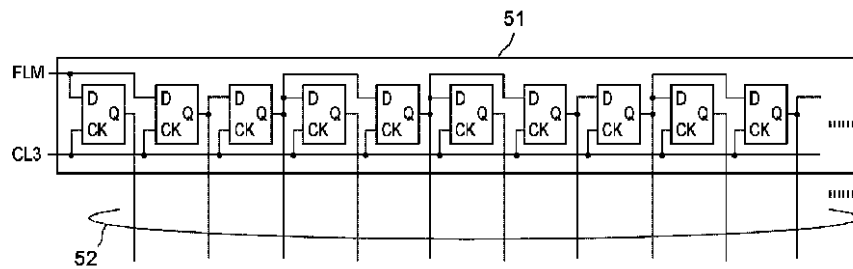
【図8】

図8



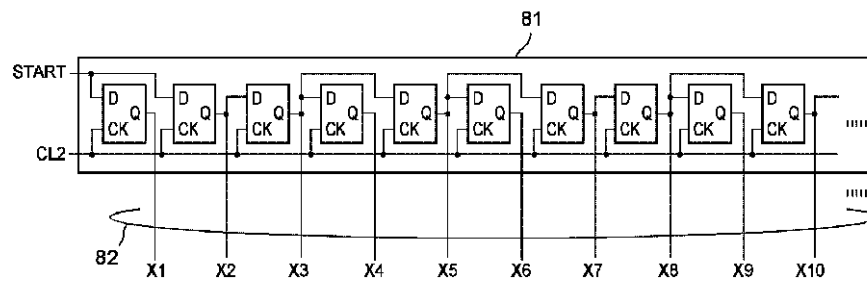
【図7】

図7



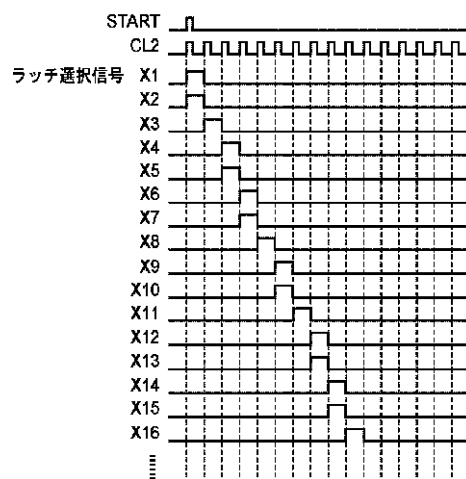
【図9】

図9



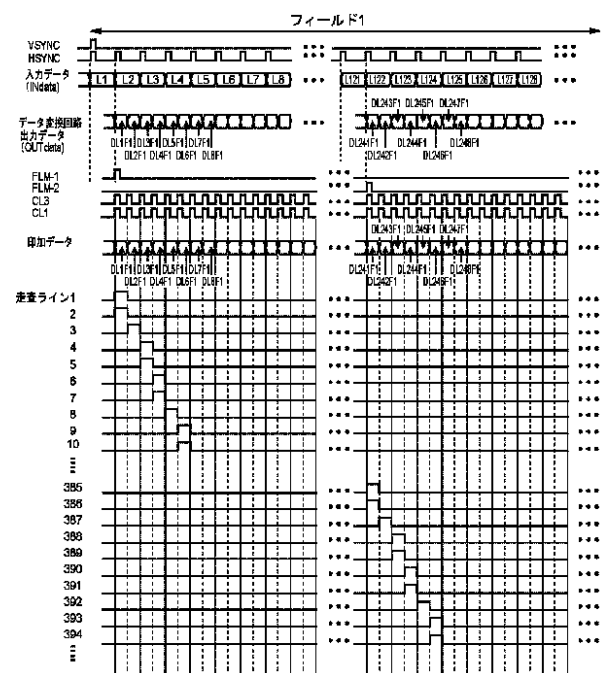
【図10】

図10



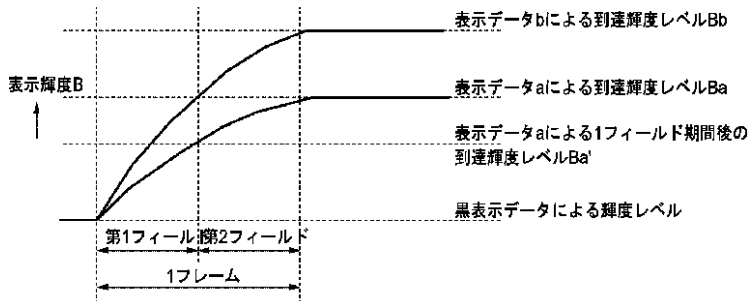
【図11】

図11



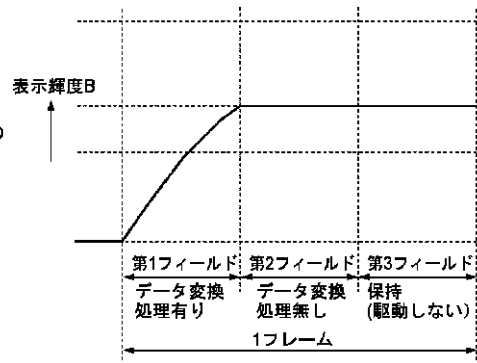
【図12】

図 12



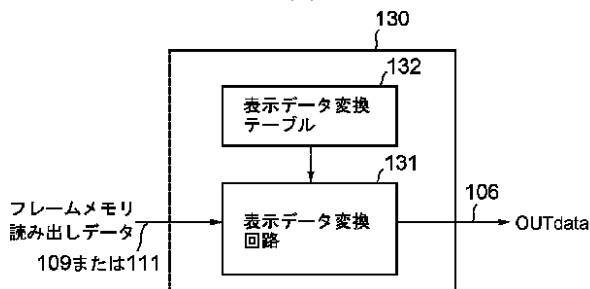
【図15】

図 15



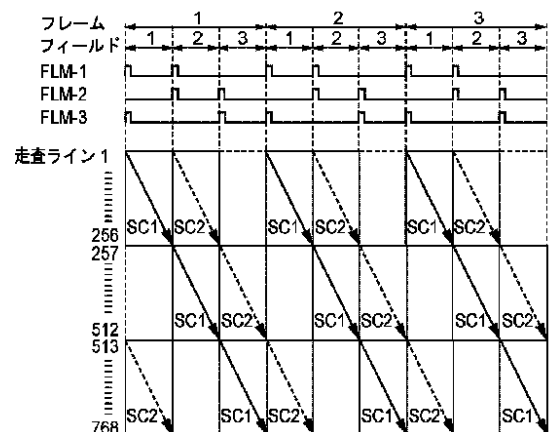
【図13】

図 13



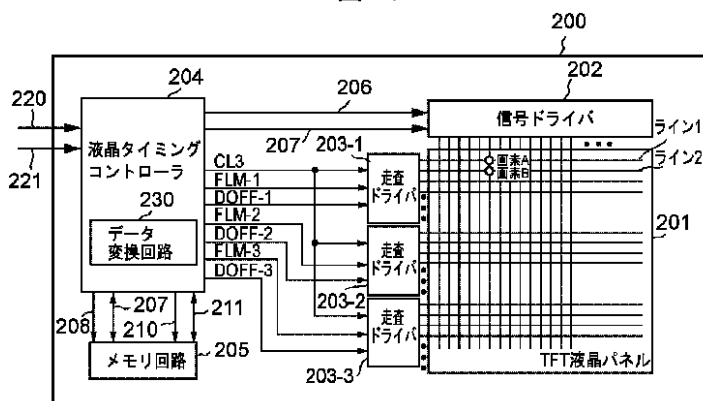
【図17】

図 17



【図16】

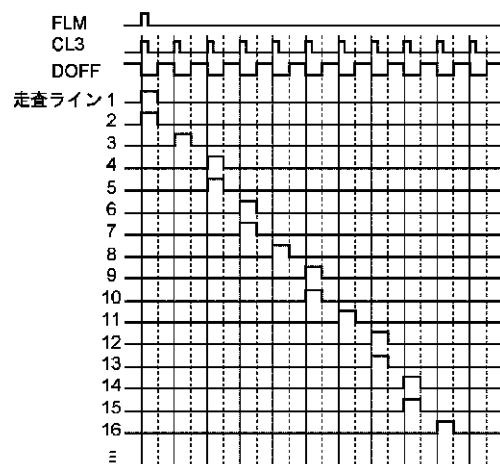
図 16



【図18】

図 18

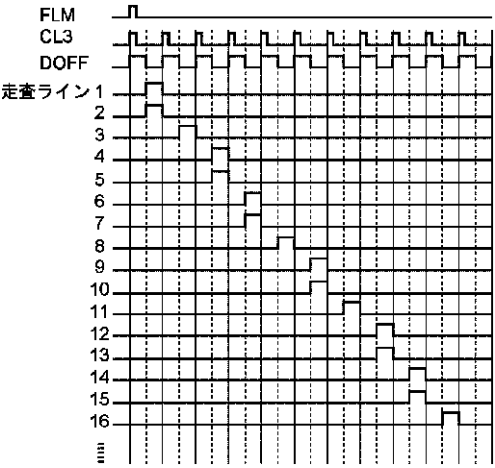
スキャンパターン: SC1



【図 19】

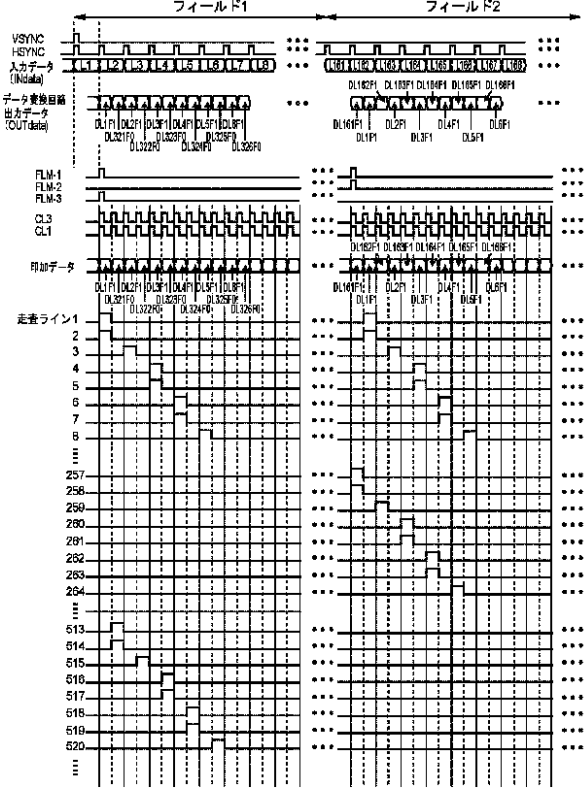
図 19

スキャンパターン：SC2



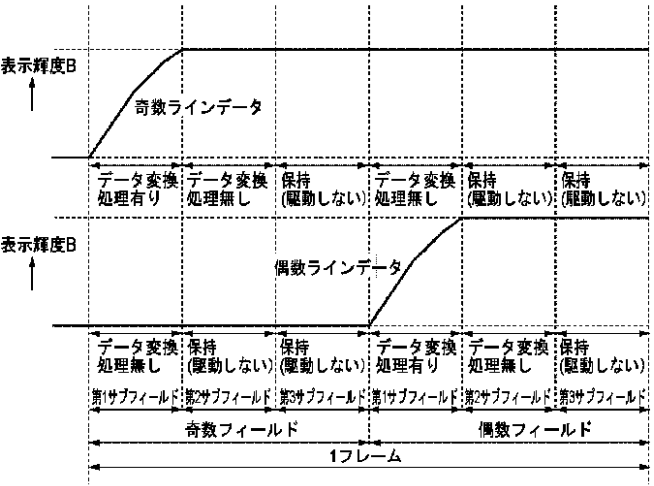
【図 20】

図 20



【図 21】

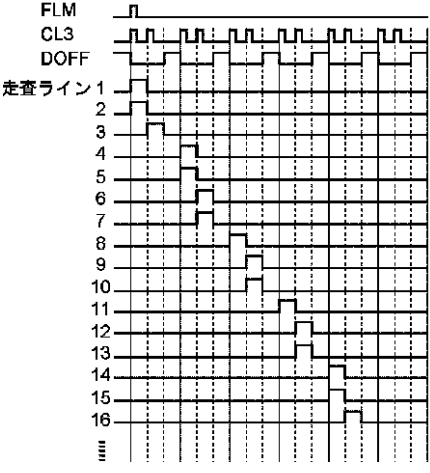
図 21



【図 24】

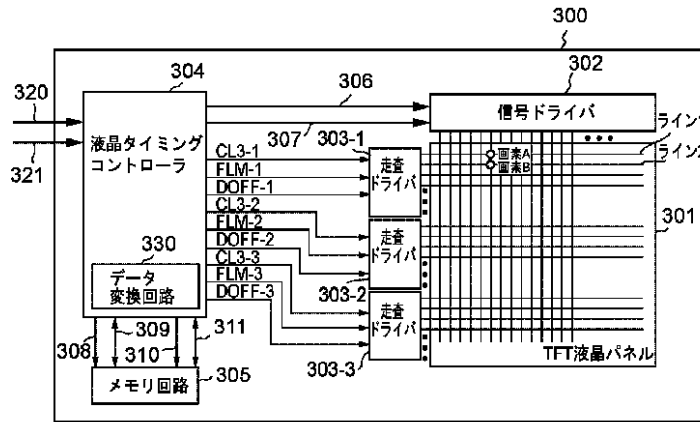
図 24

スキャンパターン：SC1



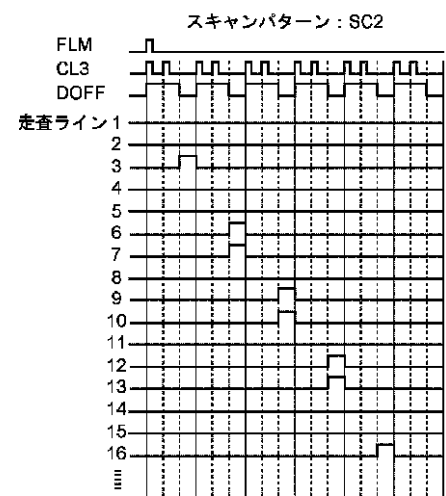
【図22】

図22



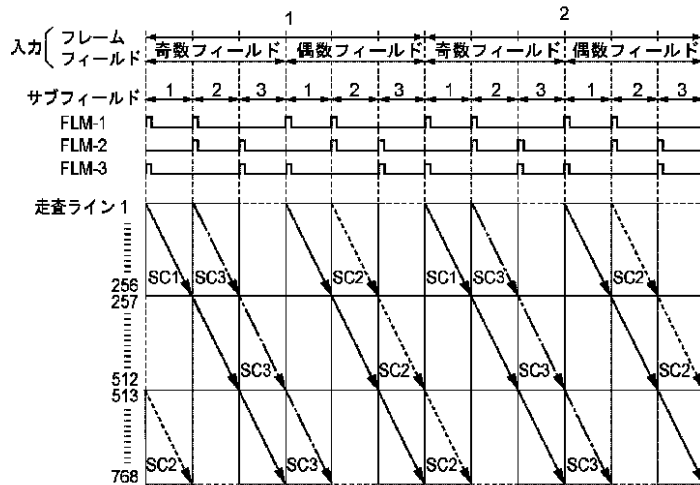
【図25】

図25



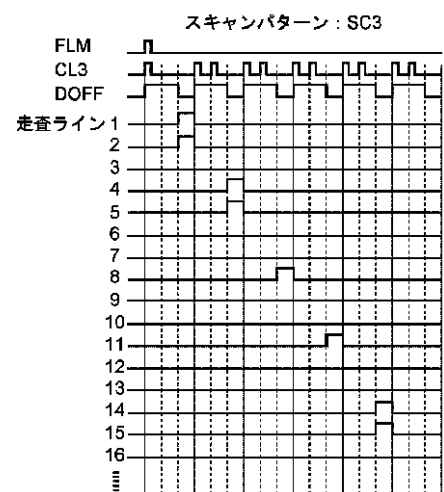
【図23】

図23



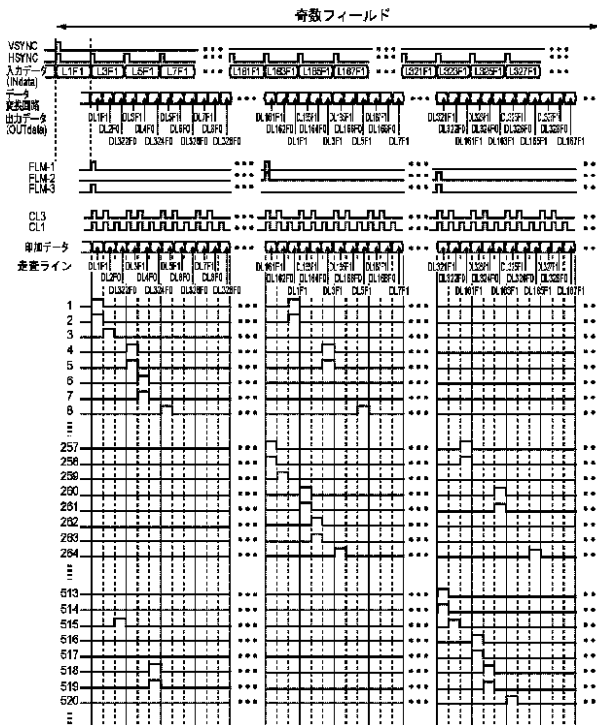
【図26】

図26



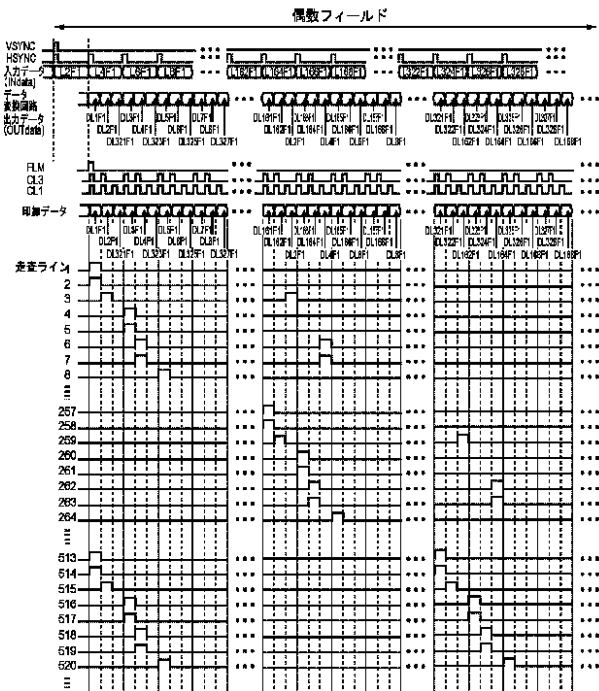
【圖 27】

图 27



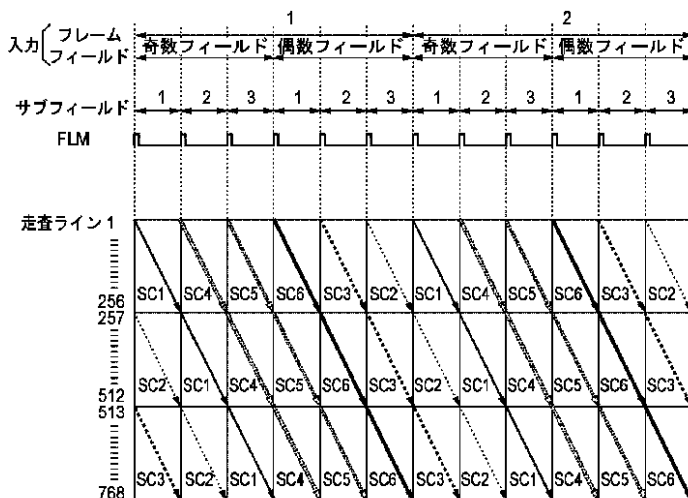
【圖 28】

图 28



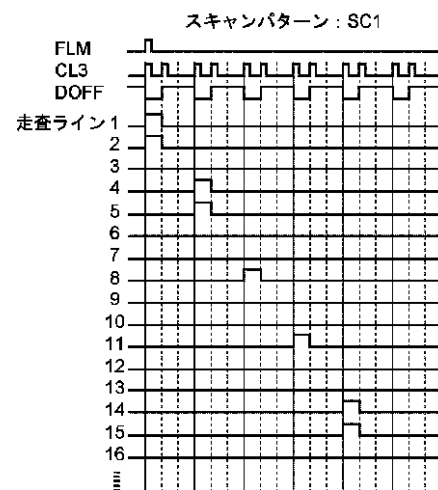
【圖 29】

图 29



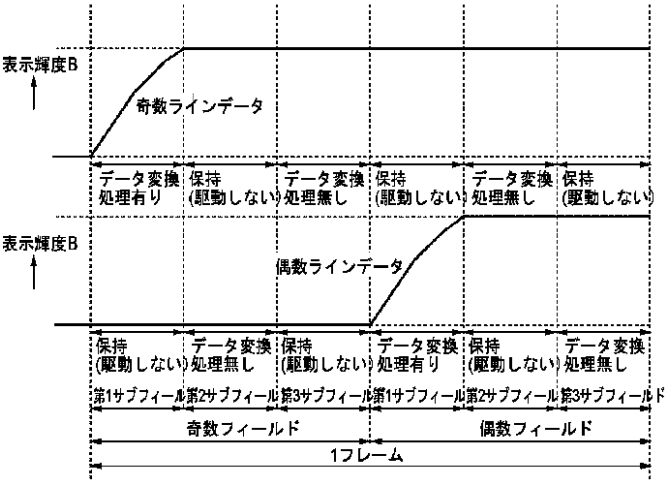
【図 3 1】

图 31



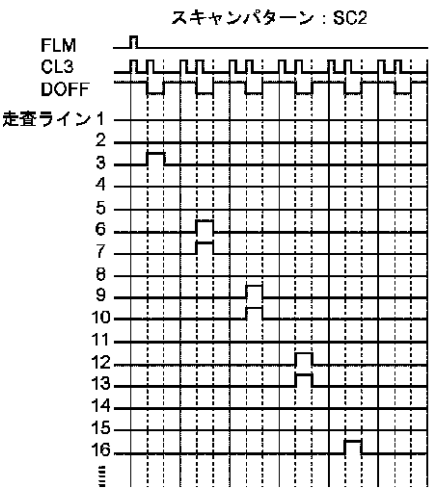
【図30】

図 30



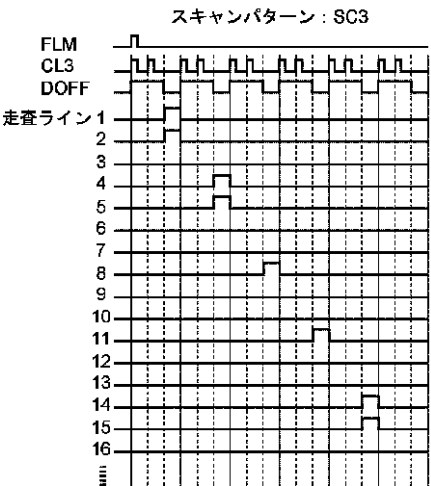
【図32】

図 32



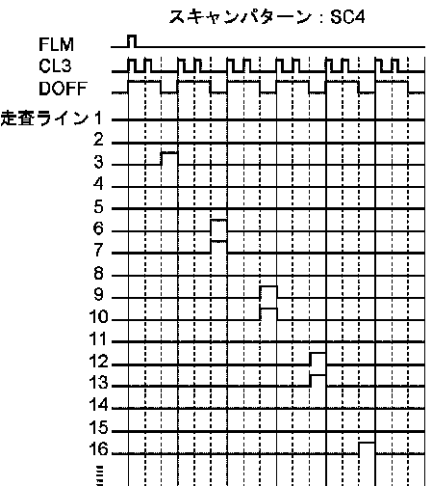
【図33】

図 33



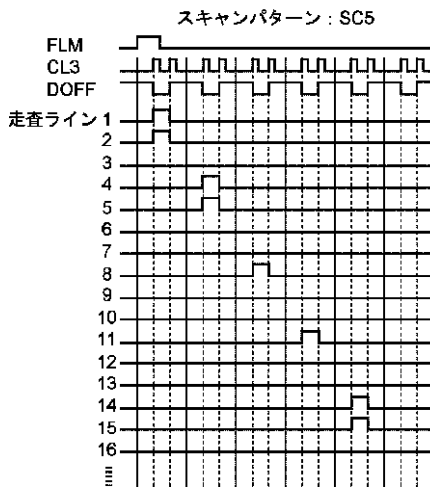
【図34】

図 34



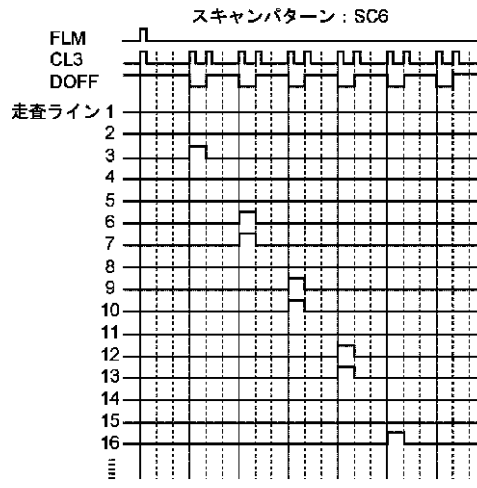
【図35】

図 35



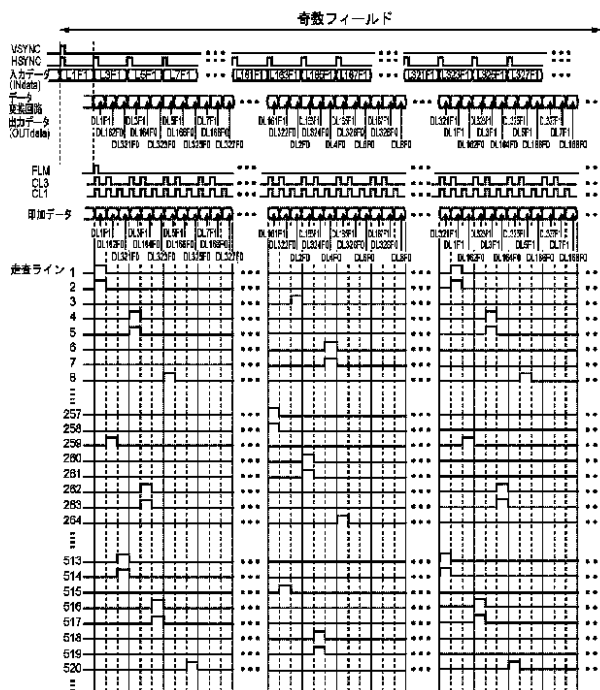
【図36】

図 36



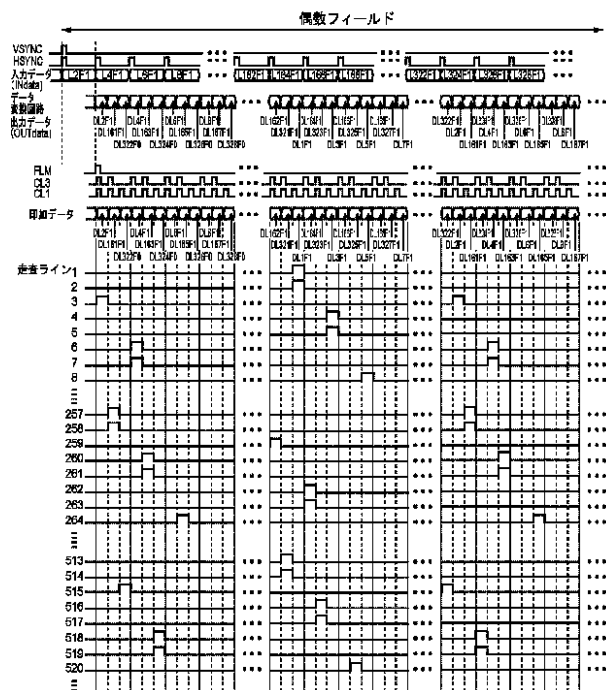
【図37】

図 37



【図38】

図 38



フロントページの続き

(51)Int.Cl.⁷

G 0 9 G 3/20

識別記号

6 2 2

F I

G 0 9 G 3/20

テマコード^{*}(参考)

6 2 2 L

6 2 2 M

6 2 2 N

6 2 2 Q

6 2 3 U

6 2 3

6 3 2
6 5 0

6 3 2 Z
6 5 0 B

(72)発明者 古橋 勉
神奈川県川崎市麻生区王禅寺1099番地 株
式会社日立製作所システム開発研究所内
(72)発明者 川辺 和佳
神奈川県川崎市麻生区王禅寺1099番地 株
式会社日立製作所システム開発研究所内
(72)発明者 栗原 博司
千葉県茂原市早野3300番地 株式会社日立
製作所ディスプレイグループ内
(72)発明者 小野 記久雄
千葉県茂原市早野3300番地 株式会社日立
製作所ディスプレイグループ内

(72)発明者 犬塚 達裕
神奈川県横浜市戸塚区吉田町292番地 株
式会社日立画像情報システム内
F ターム(参考) 2H093 NA16 NA31 NA43 NC09 NC16
NC22 NC26 NC27 NC29 NC34
ND32 ND53 ND54
5C006 AA01 AB03 AC02 AC17 AC23
AC24 AF03 AF04 AF05 AF42
AF44 AF45 AF46 BB16 BC06
BC16 FA04 FA05 FA14 FA51
5C080 AA10 BB05 DD08 DD27 FF07
GG09 JJ02 JJ03 JJ04 JJ05

专利名称(译)	液晶显示装置和液晶驱动方法		
公开(公告)号	JP2002132224A	公开(公告)日	2002-05-09
申请号	JP2000324087	申请日	2000-10-24
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所 日立图像信息系统		
[标]发明人	新田博幸 古橋勉 川辺和佳 栗原博司 小野記久雄 犬塚達裕		
发明人	新田 博幸 古橋 勉 川辺 和佳 栗原 博司 小野 記久雄 犬塚 達裕		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.J G09G3/20.621.K G09G3/20.621.F G09G3/20.622.L G09G3/20.622.M G09G3/20.622.N G09G3/20.622.Q G09G3/20.623.U G09G3/20.632.Z G09G3/20.650.B		
F-TERM分类号	2H093/NA16 2H093/NA31 2H093/NA43 2H093/NC09 2H093/NC16 2H093/NC22 2H093/NC26 2H093/NC27 2H093/NC29 2H093/NC34 2H093/ND32 2H093/ND53 2H093/ND54 5C006/AA01 5C006/AB03 5C006/AC02 5C006/AC17 5C006/AC23 5C006/AC24 5C006/AF03 5C006/AF04 5C006/AF05 5C006/AF42 5C006/AF44 5C006/AF45 5C006/AF46 5C006/BB16 5C006/BC06 5C006/BC16 5C006/FA04 5C006/FA05 5C006/FA14 5C006/FA51 5C080/AA10 5C080/BB05 5C080/DD08 5C080/DD27 5C080/FF07 5C080/GG09 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 2H193/ZA04		
其他公开文献	JP3749433B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶驱动方法，其允许将液晶的响应速度加速到一帧或更快，并提供高图像质量和廉价的使用该液晶显示装置的液晶显示装置。解决方案：传统驱动的一帧被分成两个区域以双倍速度驱动，在第一场中，通过规定的转换方法校正显示数据以计算校正的显示数据，并根据校正的显示数据，根据未通过上述转换操作的显示数据驱动第二场，并且在第一场中，响应从显示关闭变为对应于转换的显示数据的亮度和第二场。在该字段中，响应能够保持所获得的目标亮度，并且进一步地，要输入的显示数据的分辨率对应于液晶面板的分辨率并且线被放大。

