

(12) **公開特許公報** (A) (11)特許出願公開番号

特開2002-14373
(P2002-14373A)

(43)公開日 平成14年1月18日(2002.1.18)

(51)Int.Cl ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 2 F 1/1368		G 0 2 F 1/1339	500 2 H 0 8 9
1/1339	500	G 0 9 F 9/30	338 2 H 0 9 2
G 0 9 F 9/30	338	G 0 2 F 1/136	500 5 C 0 9 4
H 0 1 L 29/786		H 0 1 L 29/78	612 C 5 F 1 1 0
			619 B
審査請求 未請求 請求項の数 40 L (全 9 数)			

(21)出願番号	特願2000－199688(P2000－199688)	(71)出願人	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22)出願日	平成12年6月30日(2000.6.30)	(71)出願人	000221339 東芝電子エンジニアリング株式会社 神奈川県横浜市磯子区新杉田町8番地
		(72)発明者	飯塚 哲也 神奈川県川崎市川崎区日進町7番地1 東芝 電子エンジニアリング株式会社内
		(74)代理人	100083806 弁理士 三好 秀和 (外7名)

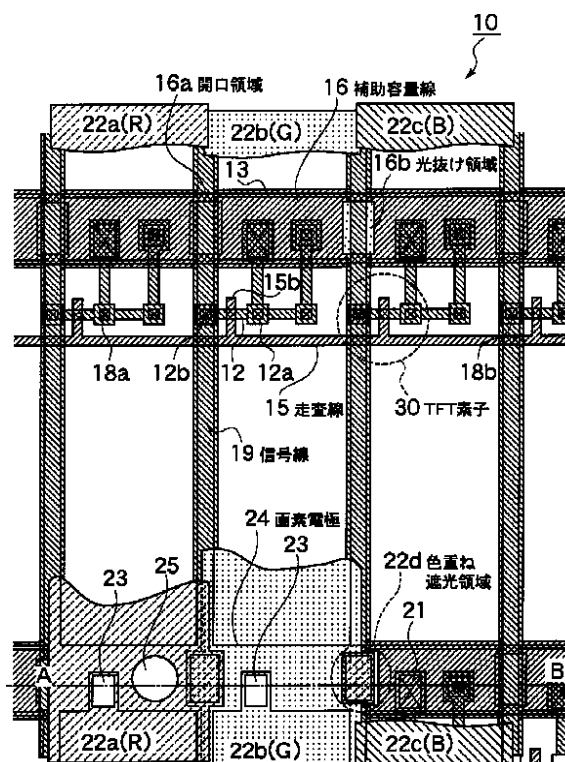
最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 アクティブマトリクス型液晶表示装置において、開口率の低下や光抜けによる表示品位の低下を招くことなしに信号線の負荷容量を少なくし、表示画面の大型化、高精細化に対応できるようにする。

【解決手段】 画素電極 2 4 の開口部を規定する補助容量線 1 6 と信号線 1 9 との交差部近傍に、走査線 1 5、補助容量線 1 6 及び画素電極 2 4 のいずれも存在しない開口領域 1 6 a を形成するとともに、この開口領域 1 6 a 上に着色層 2 2 a、2 2 b、2 2 c の少なくとも 2 層を配置して遮光領域 2 2 d を形成した。



【特許請求の範囲】

【請求項 1】 主面上に、互いに交差して配置された複数の信号線及び複数の走査線と、前記複数の走査線と並行に配置された複数の補助容量線と、前記信号線と走査線の各交差部毎に配置されたスイッチング素子と、前記信号線、前記走査線、前記補助容量線及び前記スイッチング素子の少なくとも一部を覆うように配置された赤色、緑色、青色の着色層と、前記着色層上に形成され、前記着色層に形成されるスルーホールを介して前記スイッチング素子の各々に電気的に接続されるとともに、前記走査線又は前記補助容量線のいずれか一方と前記信号線により開口部が規定された複数の画素電極と、前記補助容量線と絶縁膜を介して対向する補助容量電極で形成され、前記画素電極と電気的に並列に配列される補助容量素子とを含み、

前記画素電極の開口部を規定する前記走査線又は前記補助容量線のいずれか一方と前記信号線との交差部近傍に、前記走査線、前記補助容量線及び前記画素電極のいずれも存在しない開口領域を形成し、かつ前記開口領域上に、前記着色層の少なくとも 2 層を配置したアレ

イ基板を有することを特徴とする液晶表示装置。
 【請求項 2】 主面上に、互いに交差して配置された複数の信号線及び複数の走査線と、前記複数の走査線と並行に配置された複数の補助容量線と、前記信号線と走査線の各交差部毎に配置されたスイッチング素子と、前記信号線、前記走査線、前記補助容量線及び前記スイッチング素子の少なくとも一部を覆うように配置された赤色、緑色、青色の着色層と、前記着色層上に形成され、前記着色層に形成されるスルーホールを介して前記スイッチング素子の各々に電気的に接続されるとともに、前記走査線又は前記補助容量線のいずれか一方と前記信号線により開口部が規定された複数の画素電極と、前記補助容量線と絶縁膜を介して対向する補助容量電極で形成され、前記画素電極と電気的に並列に配列される補助容量素子とを含み、

前記画素電極の開口部を規定する前記走査線又は前記補助容量線のいずれか一方と前記信号線との交差部近傍に、前記走査線、前記補助容量線及び前記画素電極のいずれも存在しない開口領域を形成し、かつ前記開口領域上に、遮光性材料からなる柱状スペーサを配置したアレ

イ基板を有することを特徴とする液晶表示装置。
 【請求項 3】 前記柱状スペーサの下層は、少なくとも前記赤色、緑色、青色の着色層のいずれか一層が配置された領域と、いずれの着色層も配置されない領域とに区分されることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】 前記開口領域の一部に、前記補助容量電極を延在して配置したことを特徴とする請求項 1 又は 2 に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は薄膜トランジスタ (Thin Film Transistor、以下 T F T と称する) からなるスイッチング素子を各画素電極毎に配置したアクティブマトリクス型液晶表示装置に関する。

【0002】

【従来の技術】 近年、高密度かつ大容量でありながら、高機能、高精細な表示が得られる液晶表示装置の実用化が進められている。

【0003】 この液晶表示装置には各種方式があるが、中でも隣接画素間のクロストークが小さく、高コントラストの表示が得られ、透過型表示が可能かつ大面積化も容易などの理由から、互いに交差する方向に設けられた複数本の走査線と複数本の信号線により区画された複数個の領域に、T F T をスイッチング素子として画素電極がマトリクス上に設けられたアレ

イ基板を備える、アクティブマトリクス型液晶表示装置が多く用いられている。
 【0004】 アクティブマトリクス型液晶表示装置では、走査線が選択された期間に書き込まれた画素電極の電位が、非選択期間に寄生容量や T F T のオフリーク電流による隣接信号線の電位変動の影響を受け、クロストークの発生やコントラスト比の低下を引き起こす。こうした画質の劣化を抑制するため、この種の液晶表示装置においては、画素電極と電気的に並列に補助容量を形成する構成が一般的となっている。

【0005】 ところで、アクティブマトリクス型液晶表示装置では、画素間の光漏れを防ぐ目的でブラックマトリクス (B M) が設けられている。従来、B M はカラーフィルタ用の着色層とともに、アレ

【0006】

イ基板と液晶層を介して対向して配置される対向基板側に配置されるのが一般的であった。しかしながら、このような構造においては、アレ

距離を離して配置し、開口部を対向基板側に配置したBMで規定する方式と比較すると、各配線の負荷容量が大きくなる傾向がある。とくに、動作周波数が高い信号線において、信号線容量の増大は書き込み不足等の原因となり、表示品位の低下を引き起こすことになる。こうした傾向は、表示画面が大型、高精細になるほど顕著なものとなる。

【0007】一般に、信号線の負荷容量は、走査線及び補助容量線と交差する部分の面積の大きさにほぼ比例して大きくなる。このため、開口部を対向基板側に配置したBMで規定する方式においては、走査線及び補助容量線の信号線と交差する部分を他の部分より細くなるように形成することにより、配線容量の増加を防ぐ手法がとられている。

【0008】しかしながら、上述した手法のように画素電極の開口部を規定している配線同士が交差している部分の面積を減らそうとした場合、光抜けによりコントラスト比が低下するため、光抜けが生じる部分に画素電極を延在させて遮光する必要が生じる。

【0009】配線BM構造においては、画素電極の周縁部を配線と重ね合わせるにより開口部を規定しているため、開口部を対向基板側に配置したBMで規定する方式と比較して、信号線と画素電極との寄生容量が大きくなりやすい。とくに、上述した画素電極の開口部を規定している配線同士が交差する部分の面積を減らし、画素電極を延在させると、信号線と画素電極との寄生容量はさらに増加することになる。このように信号線と画素電極との寄生容量が大きくなると、画素電極の電位が隣接信号線の影響を受けてクロストークが発生し、表示品位が低下するという問題点がある。これを解消するには、従来の構造と比較してより大きい補助容量を付加することが考えられるが、補助容量の増加は開口率低下を引き起こすため、配線BM構造を採用することによる開口率改善の効果を相殺してしまうことになる。

【0010】このように、従来の配線BM構造においては、信号線容量の増加を防ぐための手法が光抜けによる表示品位の低下や開口率の低下などを招くため、表示画面の大型化、高精細化に対応することが難しいという問題点があった。

【0011】この発明は、開口率の低下や光抜けによる表示品位の低下を招くことなしに信号線の負荷容量を少なくし、表示画面の大型化、高精細化にも対応することができる液晶表示装置を提供することを目的とする。

【0012】

【課題を解決するための手段】上記目的を達成するため、請求項1の液晶表示装置は、主面上に、互いに交差して配置された複数の信号線及び複数の走査線と、前記複数の走査線と並行に配置された複数の補助容量線と、前記信号線と走査線の各交差部毎に配置されたスイッチング素子と、前記信号線、前記走査線、前記補助容量線

及び前記スイッチング素子の少なくとも一部を覆うように配置された赤色、緑色、青色の着色層と、前記着色層上に形成され、前記着色層に形成されるスルーホールを介して前記スイッチング素子の各々に電氣的に接続されるとともに、前記走査線又は前記補助容量線のいずれか一方と前記信号線により開口部が規定された複数の画素電極と、前記補助容量線と絶縁膜を介して対向する補助容量電極で形成され、前記画素電極と電氣的に並列に配列される補助容量素子とを含み、さらに、前記画素電極の開口部を規定する前記走査線又は前記補助容量線のいずれか一方と前記信号線との交差部近傍に、前記走査線、前記補助容量線及び前記画素電極のいずれも存在しない開口領域を形成し、かつ前記開口領域上に、前記着色層の少なくとも2層を配置したアレイ基板を有することを特徴とする。

【0013】上記構成によれば、補助容量線と信号線の交差部分に開口領域が形成されているため、走査線、補助容量線及び画素電極などの配線が信号線上に存在している場合に比べて信号線の負荷容量が少なくなる。また、前記開口領域の上部には、少なくとも2層の着色層が配置されているため、これが色重ね遮光領域として機能することになり、光抜けによるコントラスト比の低下が防止される。

【0014】また、請求項2の液晶表示装置は、主面上に、互いに交差して配置された複数の信号線及び複数の走査線と、前記複数の走査線と並行に配置された複数の補助容量線と、前記信号線と走査線の各交差部毎に配置されたスイッチング素子と、前記信号線、前記走査線、前記補助容量線及び前記スイッチング素子の少なくとも一部を覆うように配置された赤色、緑色、青色の着色層と、前記着色層上に形成され、前記着色層に形成されるスルーホールを介して前記スイッチング素子の各々に電氣的に接続されるとともに、前記走査線又は前記補助容量線のいずれか一方と前記信号線により開口部が規定された複数の画素電極と、前記補助容量線と絶縁膜を介して対向する補助容量電極で形成され、前記画素電極と電氣的に並列に配列される補助容量素子とを含み、さらに、前記画素電極の開口部を規定する前記走査線又は前記補助容量線のいずれか一方と前記信号線との交差部近傍に、前記走査線、前記補助容量線及び前記画素電極のいずれも存在しない開口領域を形成し、かつ前記開口領域上に、遮光性材料からなる柱状スペーサを配置したアレイ基板を有することを特徴とする。

【0015】請求項3の液晶表示装置は、請求項2において、前記柱状スペーサの下層は、少なくとも前記赤色、緑色、青色の着色層のいずれか一層が配置された領域と、いずれの着色層も配置されない領域とに区分されることを特徴とする。

【0016】上記構成によれば、補助容量線と信号線の交差部分に開口領域が形成されているため、走査線、補

助容量線及び画素電極などの配線が信号線上に存在している場合に比べて信号線の負荷容量が少なくなる。また、前記開口領域の上部には、遮光性材料かならる柱状スペーサが配置されているため、これが柱状の遮光領域として機能することになり、光抜けによるコントラスト比の低下が防止される。

【0017】請求項4の液晶表示装置は、請求項1又は2において、前記開口領域の一部に、前記補助容量電極を延在して配置したことを特徴とする。

【0018】上記構成によれば、延在した補助容量電極が遮光層として機能するため、前記開口領域における遮光性をより高めることができる。

【0019】

【発明の実施の形態】次に、この発明に係わる液晶表示装置をアクティブマトリクス型液晶表示装置に適用した場合の実施形態について説明する。

【0020】なお、以下の実施形態において、同一構造の部分が複数あるときは、その一つの部分を代表して説明するものとし、同一部分を複数の図面を使って説明する場合は、一つの図面に示された符号で他の図面をも説明するものとする。また、符号に付くa, b, cなどの識別文字は必要に応じて付けるものとし、一部省略して記述する。さらに、“着色層22a, 22b, 22c”のように複数の同一部分があるときは、必要に応じて“着色層22”と総称して記述する。

【0021】〔実施形態1〕図1は、実施形態1に係わる液晶表示装置10の電極構造を示す概略平面図であり、赤色(R), 緑色(G), 青色(B)の順に着色層が配置された状態を示している。また図2は、図1の一点鎖線A-Bに沿って切断した概略断面図である。

【0022】液晶表示装置10は、後述する着色層(カラーフィルタ)を有するアレイ基板110と対向基板120との間に液晶層70を挟持している。これらの2枚の基板間の距離は樹脂で形成された柱状スペーサ25によって規定されており、さらにアレイ基板110及び対向基板120は、基板外周を囲むように配置された図示しないシール部材によって接着されている。また対向基板120は、透明基板51上にITOからなる透明電極52、及び配向膜53が順に形成されている(図2)。

【0023】一方、アレイ基板110は、透明基板11上に走査線15、これと平行に設けられた補助容量線16及び絶縁膜17を介してこれらと直交する信号線19が配置されている(図1)。また、走査線15と信号線19の交差部分にはスイッチング素子としてNch型LDD構造のTFT素子30と、このTFT素子30と電氣的に接続されたソース電極12aと、このソース電極12aに接続する後述する画素電極24が配置されている。

【0024】補助容量線16と信号線19は、配線BMとして機能し、画素電極24の開口部を平面的に規定し

ている。そして、補助容量線16と信号線19の交差部分には、走査線15、補助容量線16及び画素電極24のいずれも存在しない開口領域16aが形成されている。さらに、補助容量線16と信号線19の交差部分には、配線BMとして機能しない光抜け領域16bが存在している。

【0025】また、透明基板11上にはTFT素子30だけでなく、図示しない駆動回路が表示領域周辺に形成されている。そして、TFT素子30および前記駆動回路を覆うように保護絶縁膜20が形成され、さらにその上部にカラーフィルタとして赤色着色層(R)22a, 緑色着色層(G)22b, 青色着色層(B)22cがストライプ状に配置されている。ここで、先に述べた光抜け領域16bの上部には、赤色着色層(R)22a, 緑色着色層(G)22b, 青色着色層(B)22cの3層からなる色重ね遮光領域22dが形成されている(図1)。この色重ね領域22dに積層される色の配列は任意であり、製造プロセスなどにより適宜に設定することができる。

【0026】画素電極24は、これら着色層22上に配置されており、着色層22及び保護絶縁膜20に形成されている保護絶縁膜コンタクトホール21を介して、ソース電極12aと接続している。また画素電極24の周縁部は、配線BMとして機能する補助容量線16と信号線19の上に重なり合うように形成されている。また画素電極24には、電氣的に並列に補助容量素子130が接続されている。この補助容量素子130は、補助容量線16とゲート絶縁膜14を介して対向する補助容量下部電極13とで形成されている(図2)。このうち、補助容量下部電極13については、その端部13aが開口領域16aの一部に延在して配置されている。

【0027】さらに、画素電極24及び着色層22を覆うように基板全面には配向膜26が配置されている。そして、緑色着色層(G)22bのパターンの端は、赤色着色層(R)22aや青色着色層(B)22cで覆われている。これは、各着色層を加工する際に用いる遮光マスクを適合するように作製することで達成される。

【0028】上記のように構成された液晶表示装置10によれば、補助容量線16と信号線19の交差部分に、走査線15、補助容量線16及び画素電極24のいずれも存在しない開口領域16aが形成されているため、これらの配線が信号線19上に存在している場合に比べて信号線19の負荷容量を少なくすることができる。

【0029】また、補助容量線16と信号線19の交差部分に存在する光抜け領域16bについては、その上部に、赤色着色層(R)22a, 緑色着色層(G)22b, 青色着色層(B)22cの3層からなる色重ね遮光領域22dが形成されているため、光抜けによるコントラスト比の低下を防止することができる。さらに、補助容量下部電極13の端部13aが開口領域16aの一部

に延在して配置されているため、この延在された部分が遮光層として機能し、光抜け領域 16b での遮光性をより高めることができる。ちなみに、補助容量下部電極 13 の透過率はおよそ 30% であるため、光抜けを効果的に防止することができる。

【0030】これにより、従来のように光抜けが生じる部分に画素電極を延在させて遮光する必要がなくなり、信号線 19 と画素電極 24 の寄生容量の増加を防ぐことができる。したがって、画素電極 24 の電位が隣接する信号線の影響を受けるクロストークの発生が抑えられ、表示品位の低下を防止することができる。さらに、クロストークをなくすために大きい補助容量を付加する必要がないため、開口率の低下を引き起こすこともなく、配線 BM 構造による開口率改善の効果を損なうことがない。

【0031】このように、実施形態 1 の液晶表示装置 10 によれば、開口率の低下や光抜けによる表示品位の低下を招くことなしに信号線の負荷容量を少なくすることができるため、表示画面の大型化、高精細化に対応させることが可能となる。

【0032】なお、この実施形態 1 の色重ね遮光領域 22d では、光抜け領域 16b の上部に、赤色着色層 (R) 22a、緑色着色層 (G) 22b、青色着色層 (B) 22c の 3 層を積層配置しているが、これら 3 層のうちの少なくとも 2 層を積層配置することでも光抜けを防止することができる。

【0033】次に、上述した液晶表示装置 10 の製造方法について説明する。

【0034】まず、高歪点ガラス基板や石英基板などの透明基板（透光性絶縁性基板）11 上に CVD 法などにより a-Si 膜を被着する。炉アニールを行った後、XeCl エキシマレーザを照射し、a-Si を多結晶化する。その後、多結晶 Si をフォトリソ法によりパターンニングして、表示領域内画素部の TFT 素子 30（画素 TFT）のチャンネル層 12 及び図示しない駆動回路領域の TFT（回路 TFT）のチャンネル層となり、さらには補助容量素子の補助容量下部電極となるポリシリコン膜 13 を形成する。このポリシリコン膜 13 は、着色層 (R) 22a、着色層 (G) 22b、着色層 (B) 22c 上の画素電極 24c と電氣的に並列に接続される。本実施形態において、ポリシリコン膜 13 のパターンは、補助容量線 16 と信号線 19 の交差部分に存在する光抜け領域 16b の下部まで延在して形成される。

【0035】次に、CVD 法により透明基板 11 の全面にゲート絶縁膜 14 となる SiO_x 膜を被着する。続いて、SiO_x 膜上全面に Ta, Cr, Al, Mo, W, Cu などの単体又はその積層膜あるいは合金膜を被着し、フォトリソ法により所定の形状にパターンニングし、走査線 15 とこれを延在して成る TFT 素子 30

のゲート電極 15b、補助容量線 16 及び図示しない回路 TFT のゲート電極と駆動回路領域内の各種配線を形成する。ここで、補助容量素子 130 の補助容量下部電極 13 とゲート絶縁膜 14 を介して対向し、補助容量素子 130 の上部電極となり、上述する信号線 19 とともに配線 BM となる補助容量線 16 を形成する。このとき、補助容量線 16 の信号線 19 との交差部分に、走査線 15、補助容量線 16 及び画素電極 24 のいずれも存在しない開口領域 16a を形成する。

【0036】その後、これらゲート電極をマスクとしてイオン注入又はイオンドーピング法により不純物の注入を行い、TFT 素子 30 のソース電極 12a、ドレイン電極 12b、及び図示しない駆動回路領域の Nch 型の回路 TFT のソース電極とドレイン電極を形成する。

【0037】次に、TFT 素子 30 及び図示しない駆動回路領域の Nch 型の TFT には不純物が注入されないようにレジストで被覆した後、図示しない駆動回路領域の Pch 型の TFT の走査電極をそれぞれマスクとして、ボロンを高濃度注入して、駆動回路領域の Pch 型の TFT のソース電極とドレイン電極を形成する。その後、さらに図示しない Nch 型 LDD (Lightly Doped Drain) を形成するための不純物注入を行い、基板をアニールすることにより不純物を活性化する。

【0038】続いて、例えば PECVD 法により、TFT 素子 30 のソース電極 112 に至る層間絶縁膜コンタクトホール 18a とドレイン電極 12b に至る層間絶縁膜コンタクトホール 18b と、図示しない駆動回路 (TFT) のソース電極とドレイン電極に至る層間絶縁膜コンタクトホールを形成する。

【0039】次に、Ta, Cr, Al, Mo, W, Cu などの単体又はその積層膜あるいは合金膜を被着し、フォトリソ法により所定の形状にパターンニングし、信号線 19、TFT 素子 30 のドレイン電極 12b と信号線 19 の接続、ソース電極 12a、及び図示しない駆動回路領域の回路 TFT の各種配線等を行う。このとき、補助容量線 16 と信号線 19 の交差部分には、配線 BM として機能しない光抜け領域 16b が生じる。

【0040】さらに、PECVD 法により絶縁基板の全面に SiN_x からなる保護絶縁膜 20 を成膜した後、フォトリソ法により画素電極 24 に至る保護絶縁膜コンタクトホール 21 を形成する。

【0041】次に、紫外線硬化型アクリル系緑色レジスト液を、電極が形成された基板上にスピナ塗布により塗布する。続いて、これをプリベークし、所定のマスク・パターンを用いて露光する。ここで用いるフォトリソマスク・パターンは、緑色着色層に対応するストライプ形状パターンと、画素電極 24 とソース電極 12a との接続のためにスルーホールパターン 23 を有している。続いて、現像水洗い後、ポストベークをすることによって、スルーホール 23b を有する緑色着色層 (G) 22b を

形成する。

【0042】続いて、青色着色層（B）22c、赤色着色層（R）22aも同様の工程にて形成する。この際、補助容量線16と信号線19の交差部分に生じる光抜け領域16b上に、緑色着色層（G）22b、青色着色層（B）22c、赤色着色層（R）22aの3層が重なる遮光領域22dを形成する。これは、上述したように、各着色層を加工する際に用いる露光マスクを適合するように作製することで達成する。

【0043】次に、着色層22上にスパッタリング法によりインジウム・スズ酸化物（ITO）を堆積し、周縁部を補助容量線16及び信号線19に重ね合わせるようにパターンニングすることにより、画素電極24を形成した後、柱状スペーサ25を形成する。

【0044】その後、ポリイミドからなる配向膜材料を基板全面に塗布、配向処理を施して配向膜26を形成することで、カラーフィルタ（着色層）を有するアレイ基板110を完成する。

【0045】次に、透明基板51上にスパッタ法によりITOを堆積して対向電極52を形成し、続いてポリイミドからなる配向膜材料を基板全面に塗布、配向処理を施して配向膜53を形成することで、対向基板120を完成する。

【0046】続いて、対向基板120の外局周辺部に図示しないシール材を、図示しない液晶注入用の注入口を除いて塗布する。そして、この対向基板120及びアレイ基板110とをシール材により貼り合わせて、空状態のセルを完成する。

【0047】さらに、カイラル材が添加されたネマティック液晶材料70を、図示しない注入口からセル内に真空注入する。注入後、前記注入口を図示しない封止材としての紫外線硬化樹脂を用いて封止したあと、セルの両側にそれぞれ図示しない偏光板を配置することにより液晶表示装置10を完成する。

【0048】〔実施形態2〕図3は、実施形態2に係わる液晶表示装置100の電極構造を示す概略平面図、図4は、図3の一点鎖線A-Bに沿って切断した概略断面図である。図3及び図4においては、図1及び図2と同等部分を同一符号で示している。

【0049】この実施形態2の液晶表示装置100では、遮光性の高い黒色レジストで形成された柱状スペーサ25（a、b）が、開口領域16a上に配置されている。これら柱状スペーサ25の下層は、赤色着色層（R）22a、緑色着色層（G）22b、青色着色層（B）22cのいずれか一層が配置された領域と、いずれの着色層も配置されない領域とに区分される。このうち、着色層が配置された領域上に配置された柱状スペーサ25aは、開口領域16aの遮光だけでなく、アレイ基板110と対向基板120との間でスペーサとして機能している。一方、いずれの着色層も配置されない領域

上に配置された柱状スペーサ25bは、スペーサとしては機能せず、開口領域16aの遮光のみに用いられている。柱状スペーサ25aと柱状スペーサ25bの比率は、画素密度などにより適宜に設定することができる。

【0050】上記のように構成された液晶表示装置100においても、補助容量線16と信号線19の交差部分に、走査線15、補助容量線16及び画素電極24のいずれも存在しない開口領域16aが形成されているため、これらの配線が信号線19上に存在している場合に比べて信号線19の負荷容量を少なくすることができる。

【0051】また、補助容量線16と信号線19の交差部分に存在する光抜け領域16bについては、その上部に、黒色レジストで形成された柱状スペーサ25が形成されているため、光抜けによるコントラスト比の低下を防止することができる。さらに、この実施形態2においても、補助容量下部電極13の端部を開口領域16aの一部に延在して配置することにより、光抜け領域16bでの遮光性をより高めることができる。

【0052】すなわち、実施形態1と同様に、信号線19と画素電極24の寄生容量の増加を防ぐことができるので、画素電極24の電位が隣接する信号線の影響を受けるクロストークの発生が抑えられ、表示品位の低下を防止することができる。さらに、クロストークをなくすために大きい補助容量を付加する必要がないため、開口率の低下を引き起こすこともなく、配線BM構造による開口率改善の効果を損なうことがない。

【0053】したがって、実施形態2の液晶表示装置100においても、開口率の低下や光抜けによる表示品位の低下を招くことなしに信号線の負荷容量を少なくすることができるため、表示画面の大型化、高精細化に対応させることが可能となる。

【0054】なお、実施形態2では、柱状スペーサ25を黒色レジストで形成した例について示したが、遮光性材料であれば他の材料で形成したものであってもよい。また遮光層として十分に機能し得る色であれば、黒色以外の色であってもよい。

【0055】上述した実施形態1及び実施形態2では、画素電極24の開口部を補助容量線16と信号線19により規定した例について示したが、画素電極24の開口部は補助容量線16と走査線15により規定したものであってもよい。

【0056】

【発明の効果】以上説明したように、この発明に係わる液晶表示装置では、信号線の負荷容量を少なくことができ、かつ光抜けによるコントラスト比の低下を防止することができるので、従来のように光抜けが生じる部分に画素電極を延在させる必要がなくなり、クロストークによる表示品位の低下を防止することができる。また、クロストークをなくすために大きい補助容量を付加

する必要がないため、開口率の低下を引き起こすことなく、配線BM構造による開口率改善の効果を損なうことがない。

【0057】したがって、開口率の低下や光抜けによる表示品位の低下を招くことなしに信号線の負荷容量を少なくすることができるようになり、表示画面の大型化、高精細化に対応させることが可能となる。

【図面の簡単な説明】

【図1】実施形態1に係わる液晶表示装置の電極構造を示す概略平面図。

【図2】図1の一点鎖線A-Bに沿って切断した概略断面図。

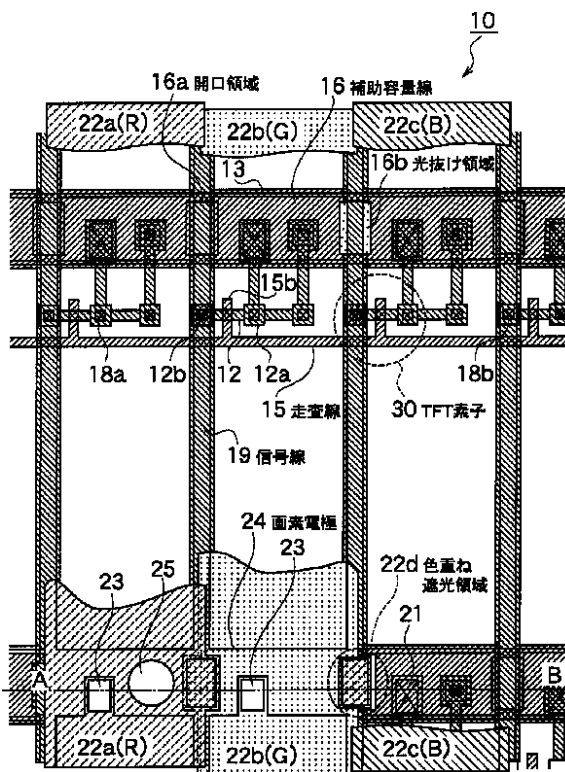
【図3】実施形態2に係わる液晶表示装置の電極構造を示す概略平面図。

【図4】図3の一点鎖線A-Bに沿って切断した概略断面図。

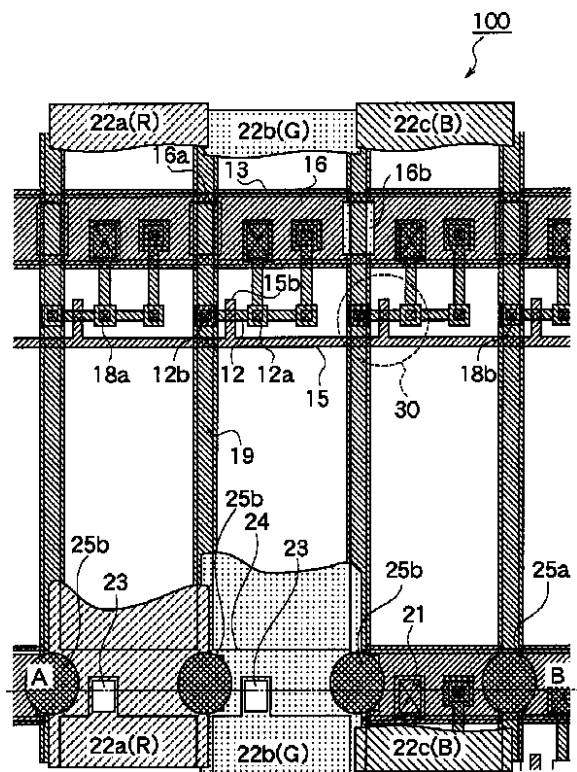
【符号の説明】

11…透明基板、12…TFTチャンネル層、13…補助容量下部電極
14…ゲート絶縁膜、15…走査線、16…補助容量線
16a…開口領域、16b…光抜け領域、17…層間絶縁膜
18…層間絶縁膜コンタクトホール、19…信号線、20…保護絶縁膜
21…保護絶縁膜コンタクトホール、22…着色層、22d…色重ね遮光領域
23…スルーホールパターン、24…画素電極、25…柱状スペーサ
26…配向膜、51…対向側ガラス基板、52…対向電極、53…配向膜
110…アレイ基板、120…対向基板、130…補助容量素子

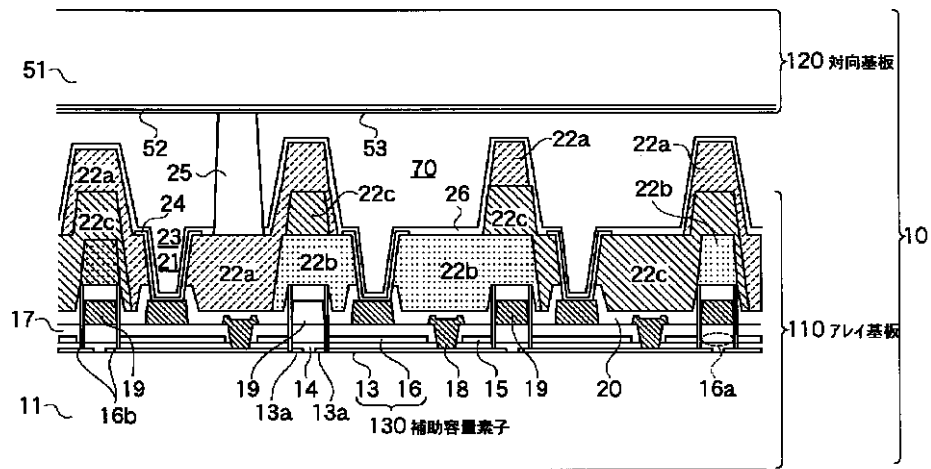
【図1】



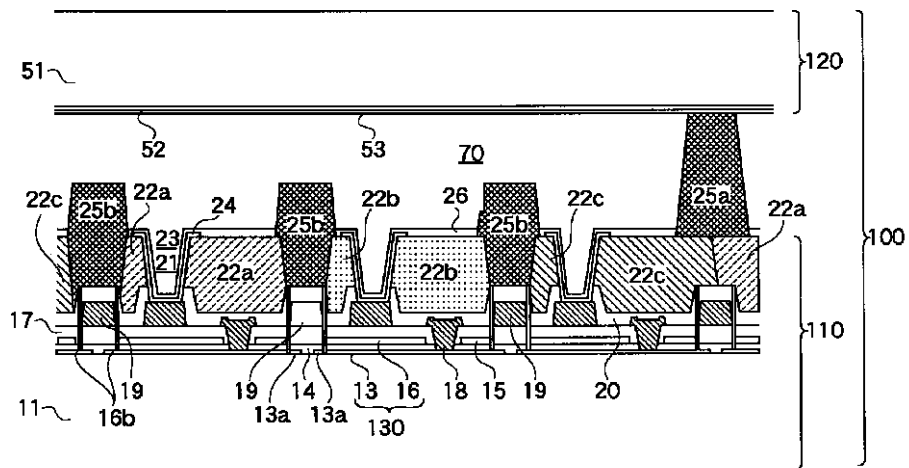
【図3】



【図2】



【図4】



フロントページの続き

F ターム(参考) 2H089 KA15 LA09 LA20 MA04X
NA14 NA24 NA25 NA41 PA02
QA11 QA14 QA16 RA05 SA01
TA04 TA09 TA12 TA13
2H092 JA25 JA29 JA38 JA42 JA44
JB13 JB23 JB32 JB33 JB38
JB51 JB57 JB63 JB69 KA04
KA07 KB14 MA05 MA08 MA14
MA15 MA16 MA18 MA19 MA20
MA27 MA30 MA35 MA37 MA41
NA07 NA25 PA03 PA08 PA09
QA07
5C094 AA05 AA06 AA09 AA14 AA51
BA03 CA19 EA04 EA05 EB02
5F110 AA02 BB02 CC02 DD02 DD03
EE02 EE03 EE04 EE06 EE14
FF02 FF29 GG02 GG13 GG44
HJ01 HJ12 HJ13 HJ23 HL02
HL03 HL04 HL06 HL11 HM15
NN02 NN24 NN35 NN45 NN72
NN73 PP03 QQ11

专利名称(译)	液晶表示装置		
公开(公告)号	JP2002014373A	公开(公告)日	2002-01-18
申请号	JP2000199688	申请日	2000-06-30
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	东芝公司 东芝电子工程有限公司		
[标]发明人	飯塚哲也		
发明人	飯塚 哲也		
IPC分类号	G02F1/1339 G02F1/136 G02F1/1368 G09F9/30 H01L29/786		
FI分类号	G02F1/1339.500 G09F9/30.338 G02F1/136.500 H01L29/78.612.C H01L29/78.619.B G02F1/1368		
F-TERM分类号	2H089/KA15 2H089/LA09 2H089/LA20 2H089/MA04X 2H089/NA14 2H089/NA24 2H089/NA25 2H089/NA41 2H089/PA02 2H089/QA11 2H089/QA14 2H089/QA16 2H089/RA05 2H089/SA01 2H089/TA04 2H089/TA09 2H089/TA12 2H089/TA13 2H092/JA25 2H092/JA29 2H092/JA38 2H092/JA42 2H092/JA44 2H092/JB13 2H092/JB23 2H092/JB32 2H092/JB33 2H092/JB38 2H092/JB51 2H092/JB57 2H092/JB63 2H092/JB69 2H092/KA04 2H092/KA07 2H092/KB14 2H092/MA05 2H092/MA08 2H092/MA14 2H092/MA15 2H092/MA16 2H092/MA18 2H092/MA19 2H092/MA20 2H092/MA27 2H092/MA30 2H092/MA35 2H092/MA37 2H092/MA41 2H092/NA07 2H092/NA25 2H092/PA03 2H092/PA08 2H092/PA09 2H092/QA07 5C094/AA05 5C094/AA06 5C094/AA09 5C094/AA14 5C094/AA51 5C094/BA03 5C094/CA19 5C094/EA04 5C094/EA05 5C094/EB02 5F110/AA02 5F110/BB02 5F110/CC02 5F110/DD02 5F110/DD03 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE14 5F110/FF02 5F110/FF29 5F110/GG02 5F110/GG13 5F110/GG44 5F110/HJ01 5F110/HJ12 5F110/HJ13 5F110/HJ23 5F110/HL02 5F110/HL03 5F110/HL04 5F110/HL06 5F110/HL11 5F110/HM15 5F110/NN02 5F110/NN24 5F110/NN35 5F110/NN45 5F110/NN72 5F110/NN73 5F110/PP03 5F110/QQ11 2H092/KB26 2H189/DA07 2H189/DA23 2H189/DA32 2H189/DA72 2H189/EA04Z 2H189/EA06X 2H189/FA28 2H189/FA31 2H189/GA06 2H189/HA05 2H189/HA16 2H189/LA10 2H189/LA14 2H189/LA15 2H192/AA24 2H192/BC31 2H192/CB02 2H192/CB44 2H192/DA12 2H192/DA44 2H192/DA74 2H192/EA04 2H192/EA07 2H192/EA42 2H192/FB02 2H192/GD23 5F110/NN80		
外部链接	Espacenet		

摘要(译)

解决的问题：在不降低开口率或由于漏光引起的显示质量的情况下，减小有源矩阵型液晶显示装置中的信号线的负载电容，并应对显示屏幕的尺寸和清晰度的增加。到在限定像素电极24的开口的辅助电容线16和信号线19的交叉点附近，形成有不存在扫描线15，辅助电容线16和像素电极24都不存在的开口区域16a。同时，在开口区域16a上布置至少两层着色层22a，22b，22c，以形成遮光区域22d。

