

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5154261号
(P5154261)

(45) 発行日 平成25年2月27日 (2013. 2. 27)

(24) 登録日 平成24年12月14日 (2012. 12. 14)

(51) Int. Cl.

F I

GO2F 1/1368 (2006.01)

GO2F 1/1339 (2006.01)

GO2F 1/1343 (2006.01)

GO2F 1/1368

GO2F 1/1339 500

GO2F 1/1343

請求項の数 10 (全 14 頁)

(21) 出願番号	特願2008-44247 (P2008-44247)	(73) 特許権者	502356528
(22) 出願日	平成20年2月26日 (2008. 2. 26)		株式会社ジャパンディスプレイイースト
(65) 公開番号	特開2009-204681 (P2009-204681A)		千葉県茂原市早野3300番地
(43) 公開日	平成21年9月10日 (2009. 9. 10)	(74) 代理人	110000350
審査請求日	平成23年1月21日 (2011. 1. 21)		ポレール特許業務法人
		(73) 特許権者	506087819
			パナソニック液晶ディスプレイ株式会社
			兵庫県姫路市飾磨区妻鹿日田町1-6
		(74) 代理人	110000350
			ポレール特許業務法人
		(74) 代理人	110000154
			特許業務法人はるか国際特許事務所
		(72) 発明者	落合 孝洋
			千葉県茂原市早野3300番地 株式会社
			日立ディスプレイズ内
			最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

横方向に延在し、縦方向に配列した走査線と、縦方向に延在し、横方向に配列したドレイン線を有し、前記ドレイン線と前記走査線とで囲まれた領域に、TF Tと画素電極を有する画素が形成され、前記画素は対応する色毎に、第1の画素、第2の画素、第3の画素となつて、横方向に並んで配置されているTF T基板を有し、前記TF T基板と所定の間隔をおいて対向基板が設置され、前記TF T基板と前記対向基板との間に液晶が挟持された液晶表示装置であつて、

前記第1の画素に対応する前記ドレイン線と前記走査線との交点のみに、前記TF T基板と前記対向基板の間隔を規定するための支柱が形成され、

前記支柱が形成された前記交点においては、前記ドレイン線の幅が前記ドレイン線の他の部分の幅よりも大きいことを特徴とする液晶表示装置。

【請求項2】

前記ドレイン線の幅が大きくなっている部分では、前記走査線の幅が前記走査線の他の部分の幅よりも小さくなっていることを特徴とする請求項1に記載の液晶表示装置。

【請求項3】

前記支柱が形成されている部分における前記ドレイン線と前記走査線の交点には第1のTF Tが形成され、前記支柱が形成されている部分における前記ドレイン線と前記走査線の交点の付近には第2のTF Tが形成され、前記第1のTF Tと前記第2のTF Tは電氣的に接続されており、

10

20

前記第 1 の T F T のチャンネル長は前記第 2 の T F T のチャンネル長よりも短いことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】

前記第 1 の画素に対応する前記ドレイン線と前記走査線の交点に形成された T F T のチャンネル長は、前記第 2 の画素または前記第 3 の画素に対応する前記ドレイン線と前記走査線の交点に形成された T F T のチャンネル長よりも短いことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】

前記液晶表示装置は I P S 方式であることを特徴とする請求項 1 に記載の液晶表示装置。

10

【請求項 6】

横方向に延在し、縦方向に配列した走査線と、縦方向に延在し、横方向に配列したドレイン線を有し、前記ドレイン線と前記走査線とで囲まれた領域に、T F T と画素電極を有する画素が形成され、前記画素は対応する色毎に、第 1 の画素、第 2 の画素、第 3 の画素となっており、横方向に並んで配置されている T F T 基板を有し、前記 T F T 基板と所定の間隔をおいて対向基板が設置され、前記 T F T 基板と前記対向基板との間に液晶が挟持された液晶表示装置であって、

前記第 1 の画素に対応する前記ドレイン線と前記走査線との交点のみに、前記 T F T 基板と前記対向基板の間隔を規定するための支柱が形成され、

前記支柱が形成された前記交点においては、前記走査線の幅が前記走査線の他の部分の幅よりも大きいことを特徴とする液晶表示装置。

20

【請求項 7】

前記走査線の幅が大きくなっている部分では、前記ドレイン線の幅が前記ドレイン線の他の部分の幅よりも小さくなっていることを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 8】

前記支柱が形成されている部分における前記ドレイン線と前記走査線の交点には第 1 の T F T が形成され、前記支柱が形成されている部分における前記ドレイン線と前記走査線の交点の付近には第 2 の T F T が形成され、前記第 1 の T F T と前記第 2 の T F T は電氣的に接続されており、

前記第 1 の T F T のチャンネル長は前記第 2 の T F T のチャンネル長よりも長いことを特徴とする請求項 6 に記載の液晶表示装置。

30

【請求項 9】

前記第 1 の画素に対応する前記ドレイン線と前記走査線の交点に形成された T F T のチャンネル長は、前記第 2 の画素または前記第 3 の画素に対応する前記ドレイン線と前記走査線の交点に形成された T F T のチャンネル長よりも長いことを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 10】

前記液晶表示装置は I P S 方式であることを特徴とする請求項 6 に記載の液晶表示装置。

【発明の詳細な説明】

40

【技術分野】

【0001】

本発明は液晶表示装置に係り、支柱式スペーサによって T F T 基板と対向基板の間隔を適正化する技術に関する。

【背景技術】

【0002】

液晶表示装置では画素電極や薄膜トランジスタ (T F T) が形成された T F T 基板とカラーフィルタ等が形成された対向基板との間に液晶を充填し、この液晶の分子を電界によって制御することによって画像を形成する。T F T 基板と対向基板の間隔は数マイクロメートルと非常に小さい。従来は、T F T 基板と対向基板との間隔の設定は、プラスチックのピ

50

ーズ等を分散することによっておこなわれていた。しかし、ビーズ分散による間隔設定では、ビーズを均一に分散出来ない場合は、TFT基板と対向基板との間隔が所定の間隔に設定できない場合がある。また、ビーズは画素電極上にも分散されるために、ビーズ付近での光漏れの問題もある。

一方、従来の液晶の充填方法はTFT基板と対向基板との間をシールして内部を真空とし、大気圧によって液晶を注入していた。しかし、TFT基板と対向基板との間隔が小さく、かつ、液晶表示装置の表示面積が大きくなると注入に多大の時間がかかり、製造のスループットを長くし、ひいては製造コストの上昇を招く。これを対策するために、例えば、TFT基板上に液晶を必要量滴下し、その後対向基板をシールして液晶を封止する技術が開発されている。

10

【0003】

上述のように、TFT基板と対向基板の間隔は、従来は小さなビーズを分散することによって保たれてきた。しかし、滴下方式等においては、ビーズを分散させる場合は、液晶を滴下する際に、ビーズが移動し、ビーズの多い場所と少ない場所が生ずる。そうするとTFT基板と対向基板との間隔のムラが生ずる。TFT基板と対向基板との間隔のムラが生ずると、液晶表示装置の画像のコントラストが低下したり、画素のムラが生じたりする問題が生ずる。

【0004】

以上のような、TFT基板と対向基板の間隔をビーズで設定する場合の問題点を対策するものとして、対向基板あるいは、TFT基板のいずれかに支柱を形成してTFT基板と対向基板との間隔を設定する技術がある。このような技術を記載したものとして、「特許文献1」がある。

20

【0005】

【特許文献1】特開平11-84386号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

TFT基板と対向基板の間隔を規定する支柱は、従来は、対向基板上に設置されていた。対向基板上に支柱を設置するさいは、対向基板とTFT基板を組み合わせた後、TFT基板の所定に位置に支柱が当接するように設計させる。しかし、対向基板とTFT基板の合わせずれが生ずると、支柱がTFT基板の所定に位置からずれる。そうすると、支柱が画素電極上に設置されたり、TFT基板の配線に形成されるスルーホール部分に入り込んだりする。支柱が画素電極上に設定されるとその部分の配向乱れから漏れを生ずる。また、支柱がスルーホールに入り込むとTFT基板と対向基板の間隔が適正に設定出来なくなる。

30

【0007】

「特許文献1」には、支柱を対向基板あるいはTFT基板に形成するが、支柱付近の配向乱れを対策するために、支柱を容量線の上に設置し、かつ、配向膜のラビング方向に容量線を張り出させる構成が記載されている。「特許文献1」に記載の構成では、容量線が必須であるが、容量線は液晶表示装置の透過率を減少させる。また、「特許文献1」のように、配向膜のラビング方向に容量線を張り出させると透過率がさらに減少することになる。

40

【0008】

本発明の課題は、TFT基板と対向基板との間隔を支柱によって規定する構成において、支柱を形成したことによる配向乱れ、透過率の減少を抑えた液晶表示装置を実現することである。

【課題を解決するための手段】

【0009】

本発明は以上の課題を解決するために、TFT基板と対向基板の間隔を規定する支柱をTFT基板側で、かつ、ドレイン電極と走査線との交点に設置する。そして、この支柱は

50

特定の色の画素に対応するドレイン線と走査線の交点に設置する。特定の色の画素に対応するドレイン線と走査線の交点においては、ドレイン線の線幅を他の部分よりも大きくする。そして、対応する走査線の幅は他の部分よりも小さくする。

【 0 0 1 0 】

また、本発明の他の側面では、特定の色の画素に対応するドレイン線と走査線の交点においては、走査線の幅を他の部分よりも大きくする。そして、対応するドレイン線の幅は他の部分よりも小さくする。具体的な手段は次のとおりである。

【 0 0 1 1 】

(1) 横方向に延在し、縦方向に配列した走査線と、縦方向に延在し、横方向に配列したドレイン線を有し、前記ドレイン線と前記走査線とで囲まれた領域に、ＴＦＴと画素電極を有する画素が形成され、前記画素は対応する色毎に、第１の画素、第２の画素、第３の画素となって、横方向に並んで配置されているＴＦＴ基板を有し、前記ＴＦＴ基板と所定の間隔をおいて対向基板が設置され、前記ＴＦＴ基板と前記対向基板との間に液晶が挟持された液晶表示装置であって、前記第１の画素に対応する前記ドレイン線と前記走査線との交点には、前記ＴＦＴ基板と前記対向基板の間隔を規定するための支柱が形成され、前記支柱が形成された前記交点においては、前記ドレイン線の幅が前記ドレイン線の他の部分の幅よりも大きいことを特徴とする液晶表示装置。

10

【 0 0 1 2 】

(2) 前記ドレイン線の幅が大きくなっている部分では、前記走査線の幅が前記走査線の他の部分の幅よりも小さくなっていることを特徴とする(1)に記載の液晶表示装置。

20

【 0 0 1 3 】

(3) 前記支柱が形成されている部分における前記ドレイン線と前記走査線の交点には第１のＴＦＴが形成され、前記支柱が形成されている部分における前記ドレイン線と前記走査線の交点の付近には第２のＴＦＴが形成され、前記第１のＴＦＴと前記第２のＴＦＴは電氣的に接続されており、前記第１のＴＦＴのチャンネル長は前記第２のＴＦＴのチャンネル長よりも短いことを特徴とする(1)に記載の液晶表示装置。

【 0 0 1 4 】

(4) 前記第１の画素に対応する前記ドレイン線と前記走査線の交点に形成されたＴＦＴのチャンネル長は、前記第２の画素または前記第３の画素に対応する前記ドレイン線と前記走査線の交点に形成されたＴＦＴのチャンネル長よりも短いことを特徴とする(1)に記載の液晶表示装置。

30

【 0 0 1 5 】

(5) 前記液晶表示装置はＩＰＳ方式であることを特徴とする(1)に記載の液晶表示装置。

【 0 0 1 6 】

(6) 横方向に延在し、縦方向に配列した走査線と、縦方向に延在し、横方向に配列したドレイン線を有し、前記ドレイン線と前記走査線とで囲まれた領域に、ＴＦＴと画素電極を有する画素が形成され、前記画素は対応する色毎に、第１の画素、第２の画素、第３の画素となって、横方向に並んで配置されているＴＦＴ基板を有し、前記ＴＦＴ基板と所定の間隔をおいて対向基板が設置され、前記ＴＦＴ基板と前記対向基板との間に液晶が挟持された液晶表示装置であって、前記第１の画素に対応する前記ドレイン線と前記走査線との交点には、前記ＴＦＴ基板と前記対向基板の間隔を規定するための支柱が形成され、前記支柱が形成された前記交点においては、前記走査線の幅が前記走査線の他の部分の幅よりも大きいことを特徴とする液晶表示装置。

40

【 0 0 1 7 】

(7) 前記走査線の幅が大きくなっている部分では、前記ドレイン線の幅が前記ドレイン線の他の部分の幅よりも小さくなっていることを特徴とする(6)に記載の液晶表示装置。

【 0 0 1 8 】

(8) 前記支柱が形成されている部分における前記ドレイン線と前記走査線の交点には

50

第１のＴＦＴが形成され、前記支柱が形成されている部分における前記ドレイン線と前記走査線の交点の付近には第２のＴＦＴが形成され、前記第１のＴＦＴと前記第２のＴＦＴは電氣的に接続されており、前記第１のＴＦＴのチャネル長は前記第２のＴＦＴのチャネル長よりも長いことを特徴とする（６）に記載の液晶表示装置。

【００１９】

（９）前記第１の画素に対応する前記ドレイン線と前記走査線の交点に形成されたＴＦＴのチャネル長は、前記第２の画素または前記第３の画素に対応する前記ドレイン線と前記走査線の交点に形成されたＴＦＴのチャネル長よりも長いことを特徴とする（６）に記載の液晶表示装置。

【００２０】

（１０）前記液晶表示装置はＩＰＳ方式であることを特徴とする（６）に記載の液晶表示装置。

【発明の効果】

【００２１】

本発明によれば、ＴＦＴ基板と対向基板の間隔を規定する支柱をＴＦＴ基板側に設置し、かつ、走査線とドレイン線の交点に設置するので、支柱を形成したことによる透過率の減少、配向乱れによる光漏れの問題を軽減することが出来る。また、支柱が形成されている部分においては、ドレイン線の幅を大きくしているので、配向乱れによる光漏れの問題をさらに抑制できる。また、ドレイン線の幅を大きくしている部分においては、走査線の幅を小さくしているので寄生容量の増加を抑えることが出来る。

【００２２】

さらに、本発明によれば、特定の色の画素に対応するドレイン線と走査線の交点のみに支柱を形成するので、初期設定によって、透過率の差、あるいは、ＴＦＴの特性の差を補償することが出来、支柱を形成したことによって色むらが生ずることを防止できる。

【００２３】

また、本発明の他の側面によれば、支柱をドレイン線と走査線の交点に設置し、支柱が形成されている部分においては、走査線の幅を他の部分よりも大きくしているので、配向乱れによる光漏れを軽減することが出来る。また、走査線の幅が広い部分においては、ドレイン線の幅を狭くしているので、寄生容量の増加を抑えることが出来る。

【発明を実施するための最良の形態】

【００２４】

以下に実際の液晶セルの構造に即して本発明の実施例を詳細に説明する。

【実施例１】

【００２５】

図１は本発明が適用されるＴＦＴ基板の画素部を示す平面図であり、図２は該ＴＦＴ基板と組み合わされる対向基板の平面図であり、図３は図１のＡ－Ａ'断面図であり、図４は図１のＢ－Ｂ'断面図である。

【００２６】

図１において、走査線１０４が横方向に延在し、縦方向に配列している。また、ドレイン線１０７が縦方向に延在して横方向に配列している。走査線１０４とドレイン線１０７によって囲まれた領域が画素である。図１において、青画素Ｂ、緑画素Ｇ、赤画素Ｒが順に横方向に並んでいる。本実施例の液晶表示装置はいわゆるＩＰＳ方式であり、液晶分子を基板と平行な方向に回転させることによって液晶を透過する光の量を制御する。

【００２７】

図１において、走査線１０４とドレイン線１０７で囲まれた画素内には、画素電極となる櫛歯電極が存在している。櫛歯電極の下には絶縁膜を挟んで図示しないコモン電極が平面状に形成されている。コモン電極は配線に形成されたコンタクトホール部分を除いて全面にベタで形成されている。本実施例のＩＰＳにおいては、画素電極である櫛歯電極とベタで形成されたコモン電極との間に発生する電気力線によって液晶分子を制御する。

【００２８】

コモン電極には一定電圧が供給されるが、画素電極にはドレイン線 107 を通じて映像信号が供給される。この映像信号の供給をするのが T F T である。図 1 において、点線で示す部分が半導体層である。半導体層は、p o l y - S i によって形成されている。半導体層の下には、ゲート絶縁膜を介してゲート線が通っており、コノゲート線が T F T のゲート電極の役割を持っている。図 1 においては、半導体はコの字状に形成されており、ゲート電極は 2 箇所半導体層の下を通過している。ゲート電極の上の半導体層が T F T のチャンネルとなるので、図 1 の構成では、各画素に T F T が直列に 2 個形成されている。

【0029】

半導体層はドレイン電極の下で第 1 コンタクトホールを介してドレイン線 107 と接続している。すなわち、本実施例においては、ドレイン線 107 が T F T のドレイン電極を兼用している。半導体層の他の端部は第 2 コンタクトホール、第 3 コンタクトホール、第 4 コンタクトホールを介して画素電極と導通している。したがって、ドレイン線 107 からの映像信号は T F T を介して画素電極に供給されることになる。

【0030】

本実施例の特徴は、走査線 104 とドレイン線 107 の交差部に T F T 基板と対向基板との間隔を規定する支柱 130 を形成していることである。支柱 130 の平面形状は図 1 に示すように、横長の 8 角形である。本実施例では、T F T 基板上に支柱 130 を形成するので、対向基板上に支柱 130 を形成する場合と比較して、T F T 基板と対向基板を組み合わせる時の合わせずれによる支柱 130 の位置のずれによる問題は小さい。

【0031】

また、本実施例においては、走査線 104 とドレイン線 107 の交点に支柱 130 を設置しているので、透過率の低下も抑制することが出来る。すなわち、走査線 104 とドレイン線 107 の交点はもともと光を透過しない部分であるし、その付近には T F T が存在しているので、画像形成としては利用されていなかった部分だからである。

【0032】

しかし、支柱 130 を形成すると、支柱 130 付近において、液晶の配向乱れ等が生ずるので、この影響を防止するために、本実施例においては、ドレイン線 107 の幅を走査線 104 との交点付近において大きくしている。本実施例では、交差点におけるドレイン線 107 の幅を他の部分の幅の 2 倍以上としている。このようにしても、走査線 104 とドレイン線 107 の交点はもともと画像形成には寄与していないために、透過率減少の影響は軽微である。

【0033】

交差点において、ドレイン線 107 の線幅を大きくしたので、交差点における走査線 104 とドレイン線 107 の重なる面積が増加する。これは寄生容量の増加を意味し例えば、T F T が O N から O F F に、あるいは O F F から O N に切り替わる時のシフト電圧の増加等の現象をもたらす。本実施例では交点付近における寄生容量の増加を抑えるために、走査線 104 の幅を交点付近において、小さくしている。

【0034】

図 1 において、赤画素 R R、青画素 B B、緑画素 G G が横方向に並んで配置されている。図 1 に示すように、支柱 130 は青画素 B に対応する走査線 104 とドレイン線 107 の交点のみに形成されている。言い換えると、青画素 B を制御する T F T が形成された交点に支柱 130 が形成されている。支柱 130 が形成された部分はドレイン線 107 の幅が大きくなっているために、支柱 130 が形成されていない部分に比較して若干ではあるが、透過率が低下したり、T F T の特性が異なったりする。

【0035】

支柱 130 が形成されている部分が 3 色の画素にまたがって、形成されていると、この色むら等の制御が困難になる。本実施例は支柱 130 が形成される交点は青画素 B に対応する交点のみとして、支柱 130 を形成したことによる色むらへの影響を防止している。この場合は、青画素 B のみ透過率が他の色の画素の透過率よりも小さくなったり、青画素 B を制御する T F T の特性が他の色の画素を制御する T F T の特性と異なることになるが

10

20

30

40

50

、これは、あらかじめ、これらの特性を補償する初期設定を行っておけば良い。

【0036】

図1において、青画素Bに対応する走査線104とドレイン線107の交点は横方向には3画素ピッチで現れるが、青画素Bに対応する交点においては全てドレイン線107幅が他の場所よりも大きくなっている。一方、支柱130は、青画素Bに対応する交点全てに設置する必要は無い。支柱130はTFT基板と対向基板の間隔を保つために、必要な数だけ存在すればよいからである。本実施例では、支柱130がある無しに係わらず、青画素Bに対応する走査線104とドレイン線107の交点全てについてドレイン線107の幅を大きくすることによって、規則性を持たせ、色むら等に対する初期設定による補償を容易としている。

10

【0037】

図1において、半導体はコの字状に形成されており、半導体の下をゲート絶縁膜を介してゲート線が通過している。そして、ゲート線と交差する部分の半導体がTFTのチャネル部になる。したがって、各画素には、TFTがドレイン線107上にチャネル部を有するTFTと、ドレイン線107とはややずれた部分にチャネルを有するTFTの、2個のTFTが存在することになる。

【0038】

図1において、青画素Bに対応する、ドレイン線107上に形成されたTFTのチャネル長は、赤画素R、あるいは緑画素Gに対応するドレイン線107上に形成されたTFTのチャネル長に比較して短い。したがって、青画素BのTFTの特性のみ、他の画素のTFTの特性とは異なることになる。このように、赤画素RのみのTFTの特性が他の画素のTFTの特性と異なる構成とすることによって、初期設定による特性の補償を可能としている。

20

【0039】

図2は図1に示すTFT基板に対応する対向基板をTFT基板側から見た平面図である。図2において、RCFは赤フィルタを、BCFは青フィルタを、GCFは緑フィルタを示す。各フィルタは赤画素R、青画素B、緑画素Gに対応する。フィルタは画面の縦方向にストライプ状に延在している。したがって、対向基板においては、縦方向の画素の区別は無い。

【0040】

30

各色のフィルタの間には遮光膜が形成されている。遮光膜はカラーフィルタよりも先に対向基板内に形成されるので、図2では点線で示している。遮光膜は外光を吸収し、画像のコントラストを向上させる。図2において、赤フィルタと青フィルタの境界の部分の遮光膜およびカラーフィルタの上にはTFT基板に形成された支柱130が当接する。このように、支柱130が対向基板の遮光膜上に当接することによって、透過率の減少を抑えることが出来る、

図1のTFT基板と図2の対向基板を合わせ、内部に液晶を封入することによって液晶表示パネルが形成される。図3は、TFT基板と対向基板が合わさった状態において、図1のTFT基板のA-A'で示す線に対応する断面図である。図3において、TFT基板には、第1下地膜がSiNによって形成され、その上に第2下地膜がSiO₂によって形成される。第1下地膜、第2下地膜ともに、ガラス基板からの不純物がTFT領域に拡散することを抑える役割を有する。

40

【0041】

図3において、第2下地膜の上には、半導体層としてpoly-Si層が形成されている。このpoly-Si層は当初はa-SiをCVDによって形成し、その後、レーザアニールによってpoly-Siに変換したものである。半導体層を覆ってゲート絶縁膜がSiO₂によって形成される。

【0042】

ゲート絶縁膜の上にゲート配線となるMoW膜を被着する。ゲート配線の抵抗を小さくする必要があるときはAl合金が使用される。そしてフォトリソによってゲート電極ある

50

いは走査線 104 をパターンニングする。本実施例においては、ゲート電極は、図 1 に示すように、走査線 104 で兼用している。ゲート電極の下の半導体層が T F T のチャネル部になる。図 3 において、ゲート電極は 2 個形成されている。したがって、図 3 においては、T F T が 2 個形成されていることになる。

【0043】

幅の狭いゲート電極は図 1 におけるドレイン線 107 上に形成された T F T に対応し、幅の広いゲート電極はドレイン線 107 から離れた部分に形成される T F T に対応する。図 3 に示すように、本実施例においては、ドレイン線 107 上に形成された T F T のチャネル長は他 T F T のチャネル長よりも短い。これは、青画素 B に対応する交点においては、走査線 104 の幅を他の部分よりも小さくしたためである。本実施例においては、交点における走査線 104 の幅は他の部分の走査線 104 の幅の半分があるいはそれよりも小さくしている。

10

【0044】

ゲート電極を覆って、層間絶縁膜が SiO_2 によって形成される。層間絶縁膜はドレイン線 107 あるいはソース電極と、走査線 104 と絶縁するためである。層間絶縁膜の上に、ドレイン線 107 あるいはソース線が形成される。ドレイン線 107 とソース電極とは同じプロセスによって同時に形成される。本実施例においては、ドレイン線 107 が T F T のドレイン電極を兼用している。

【0045】

層間絶縁膜およびゲート絶縁膜にコンタクトホールを形成してドレイン線 107 あるいはソース線と半導体層を接続する。図 3 において、ドレイン線 107 と半導体層は第 1 コンタクトホールで接続され、ソース電極と半導体層は第 2 コンタクトホールによって接続されている。ドレイン線 107 およびソース電極を覆って無機パッシベーション膜が SiN によって形成される。T F T を保護するためである。

20

【0046】

パッシベーション膜の上には有機パッシベーション膜が形成される。有機パッシベーション膜は無機パッシベーション膜のピンホール等によってカバーできない部分を被覆して T F T を保護すると同時に平坦化膜としての役割を有している。このため、有機パッシベーション膜は $1 \sim 3 \mu\text{m}$ というように厚く形成される。

【0047】

有機パッシベーション膜を形成したあと、後に形成される画素電極と T F T のソース電極を接続するための第 3 コンタクトホールおよび第 4 コンタクトホールを形成する。有機パッシベーション膜は感光性の樹脂で形成されており、フォトリソを用いないでパターンニングすることが出来る。まず、有機パッシベーション膜に第 4 コンタクトホール形成し、その後、有機パッシベーション膜をレジストとして無機パッシベーション膜に第 3 コンタクトホールを形成する。

30

【0048】

その後、平坦となっている有機パッシベーション膜の上に、透明導電膜である I T O によってコモン電極が形成される。コモン電極はスパッタリング等によって全面に形成され、パターンニング後も、コンタクトホール周辺を除いて面状に存在している。

40

【0049】

コモン電極を覆って、画素絶縁膜が SiN によって形成される。この画素絶縁膜に T F T のソース電極と画素電極を導通するためのコンタクトホールを形成する。その後、画素絶縁膜の上に透明導電膜である I T O によって画素電極が形成される。画素電極は I T O を全面にスパッタリングしたあと、I T O を図 1 に示すような、櫛歯電極状にパターンニングする。

【0050】

図 3 において、櫛歯電極の櫛歯の断面が記載されている。画素電極に電圧が印加されると、平面状のコモン電極との間に図 3 に示すように電気力線が発生し、液晶分子は電気力線に従って回転する。I P S (I n p l a n e S w i t c h i n g) 方式では、液晶

50

分子を回転させることによってバックライトからの光の透過を制御し、画像を形成する。

【 0 0 5 1 】

走査線 1 0 4 とドレイン線 1 0 7 の交点に対応する部分の画素絶縁膜の上に樹脂によって支柱 1 3 0 が形成される。支柱 1 3 0 は画素絶縁膜および画素電極を覆って、樹脂をコーティングし、フォトリソ工程によって、必要な部分のみ樹脂を残し、支柱 1 3 0 を形成する。樹脂はアクリル樹脂が使用される。支柱 1 3 0 の高さは T F T 基板と対向基板の間隔に相当するが、数 μm である。

【 0 0 5 2 】

画素電極および支柱 1 3 0 を覆って有機材料による配向膜が形成される。この配向膜に対して液晶を配向させるためのラビングが施される。ラビングは、配向膜を布状のもので一定方向に擦るものであるが、支柱 1 3 0 が存在すると、支柱 1 3 0 の周囲は十分にラビングされない部分が生ずる。そうするとこの部分において、光漏れが生ずる。

10

【 0 0 5 3 】

しかし、本実施例では、支柱 1 3 0 は走査線 1 0 4 とドレイン線 1 0 7 の交点に形成され、かつ、ドレイン線 1 0 7 を交点において、幅を広く形成しているため、支柱 1 3 0 の周辺においてラビングが不十分な部分があっても、その部分から光が漏れてコントラストを低下させるということは無い。

【 0 0 5 4 】

図 3 において、T F T 基板の上側には対向基板が存在している。対向基板には、まず、遮光膜が形成される。遮光膜はカラーフィルタ間を埋めるもので、画像のコントラストを向上させる。また、本実施例において、支柱 1 3 0 が形成される部分と対応する対向基板には遮光膜が形成される構成となっており、支柱 1 3 0 周辺の光漏れはこの遮光膜によっても阻止される。

20

【 0 0 5 5 】

遮光膜を形成後、各画素の色に対応するカラーフィルタが形成される、図 3 においては、青フィルタが形成されている。カラーフィルタの形成された面は凹凸となっているので、オーバーコート膜をカラーフィルタ上に形成し、平坦化する。その後配向膜を塗布し、液晶を配向させるためのラビングを施す。

【 0 0 5 6 】

図 3 はこのようにして、形成された T F T 基板および対向基板を支柱 1 3 0 を挟んで対向させ、その間に液晶を封入した状態が記載されている。T F T 基板と対向基板の間隔は支柱 1 3 0 の高さによって規定されている。

30

【 0 0 5 7 】

図 4 は T F T 基板と対向基板が合わさった状態において、図 1 の B - B ' 線に沿った断面を示す。図 4 は緑画素 G に対応する断面図である。図 4 において、T F T 基板の構成は図 3 において説明したと同様である。ただし、図 4 において、ゲート電極の幅は、走査線 1 0 4 とドレイン線 1 0 7 の交点に形成された T F T についても、交点からずれた位置に形成された T F T についても同じである。図 4 においては、ゲート電極を構成する走査線 1 0 4 の幅は一定だからである。したがって、二つの T F T のチャンネル長は同じである。そして、いずれの T F T のチャンネル長も、図 3 における、支柱 1 3 0 が形成された部分の交点に形成された T F T のチャンネル長よりも大きい。

40

【 0 0 5 8 】

図 4 において、対向基板の構成は、カラーフィルタが緑フィルタであることを除いて図 3 で説明したのと同様である。また、図 4 においては、支柱 1 3 0 は形成されていない。本実施例においては、青画素 B に対応する、走査線 1 0 4 とドレイン線 1 0 7 の交点にのみ支柱 1 3 0 が形成されているからである。

【 0 0 5 9 】

以上説明したように、本実施例によれば、支柱 1 3 0 を走査線 1 0 4 とドレイン線 1 0 7 の交点に形成しているため、配向乱れによる光漏れを防止することが出来る。また、本実施例によれば、支柱 1 3 0 が形成されたドレイン線 1 0 7 は、走査線 1 0 4 との交点に

50

において、他の場所よりも幅を大きくしているので、光漏れの危険をさらに小さくすることが出来る。また本実施例においては、ドレイン線 107 の幅を広くした部分においては、走査線 104 の幅を小さくすることによって、ゲートドレイン間の容量の増加を軽減することが出来る。

【0060】

本実施例では、さらに、同一の色に対応する走査線 104 とドレイン線 107 の交点に支柱 130 を形成しているため、支柱 130 が形成されている部分といない部分との光透過率の差、トランジスタの差等を初期設定によって補償しておくことにより、色むら等の問題を回避することが出来る。

【実施例 2】

10

【0061】

図 5 は本発明の第 2 の実施例を示す平面図である。また、図 6 は図 5 の C - C' 断面図である。図 5 において、走査線 104 とドレイン線 107 が交差する部分を除いては、実施例 1 の図 1 と同様である。図 5 において、走査線 104 が横方向に延在し、縦方向に配列している。また、ドレイン線 107 が縦方向に延在して横方向に配列している。そして、走査線 104 とドレイン線 107 交点に支柱 130 が形成されていることは実施例 1 と同様である。

【0062】

図 5 において、青画素 B に対応する走査線 104 とドレイン線 107 の交点に支柱 130 が形成されている。図 5 においては、支柱 130 周辺において、ラビングが十分に行われ
れないことによる光漏れを対策するために、交点における走査線 104 の幅を他の部分よりも大きくしている。これに対応して、ゲート電極とドレイン電極の寄生容量が増加する
ことを防止するために、ドレイン電極の幅を他の部分よりも小さくしている。

20

【0063】

また、ゲート線は、支柱 130 のある無しにかかわらず、青画素 B に対応する走査線 104 とドレイン線 107 の交点においては、幅を大きくしている。なお、青画素 B に対応する走査線 104 をドレイン線 107 の交点とは、青画素 B を制御する TFT が形成されている交点という意味である。

【0064】

図 5 においても走査線 104 とドレイン線 107 の交点およびその付近において、2 個
の TFT が形成されている。図 5 において、支柱 130 が形成された部分、すなわち、青
画素 B に対応する走査線 104 とドレイン線 107 の交点においては、ゲート電極の幅が
大きいために、形成される TFT のチャンネル長は他の TFT よりも長くなっている。一方、
他の色の画素に対応する走査線 104 をドレイン線 107 の交点およびその付近にお
ける 2 個の TFT は同じゲート電極幅であり、TFT は同じチャンネル長を持つ。

30

【0065】

図 5 に示す TFT 基板に対応する対向基板の構成は、図 2 と同様である。すなわち、本
実施例においては、走査線 104 とドレイン線 107 の交点に支柱 130 を形成すること
において、実施例 1 と同様であるから、対向基板の構成は実施例 1 と同じ構成になる。

【0066】

40

図 5 の TFT 基板と図 2 に示すのと同様な対向基板を合わせ、内部に液晶を封入することによって液晶表示パネルが形成される。図 6 は、TFT 基板と対向基板が合わさった状態において、図 5 の TFT 基板の C - C' で示す線に対応する断面図である。

【0067】

図 6 において、ゲート絶縁膜を形成し、ゲート配線となる MoW 膜を被着するまでは、
実施例 1 の図 3 と同様である。図 6 において、ゲート絶縁膜上にゲート電極あるいは走査
線 104 となる MoW 膜を被着する。そして、フォトリソによって走査線 104 あるいはゲ
ート電極をパターニングする。本実施例においても、走査線 104 がゲート電極を兼用
している。

【0068】

50

図5に示すように、ゲート電極となる走査線104は走査線104とドレイン線107の交点において幅が広がっているため、図6における、該交点におけるゲート電極の長さが長くなっており、TFTのチャンネル長が長くなっている。すなわち、図6において、走査線104とドレイン線107の交点からややずれた位置に形成されているTFTのチャンネル長よりも、走査線104とドレイン線107の交点に形成されたTFTのチャンネル長のほうが長い。

【0069】

その後、層間絶縁膜を形成するが、以後のプロセスおよび構成は図3において説明したと同様である。TFT基板の上には対向基板が形成されているが、対向基板の構成も図3で説明したのと同様である。本実施例においては、支柱130の下には、幅の広い走査線104が形成されているので、支柱130付近の配向乱れが生じても光漏れは生じない。

【0070】

図5において、青画素B以外の画素に対応する走査線104とドレイン線107の交点には支柱130は形成されていない。図5におけるD-D'断面は赤画素Rに対応するTFT部分の断面図である。この断面図は、実施例1における図1のB-B'断面図である図4と同一であるので、構成の説明は省略する。図4に示されている、赤画素Rの走査線104とドレイン線107の交点に形成されたTFTと、図6に示されている青画素Bの走査線104とドレイン線107の交点に形成されたTFTとを比較すると、チャンネル長が青画素Bに形成されているTFTのチャンネル長のほうが長い。

【0071】

一方実施例1において、図4に示されている、赤画素Rの走査線104とドレイン線107の交点に形成されたTFTと、図3に示されている青画素Bの走査線104とドレイン線107の交点に形成されたTFTとを比較すると、チャンネル長が青画素Bに形成されているTFTのチャンネル長のほうが短い。この点が実施例1と実施例2の大きな違いになる。

【0072】

以上説明したように、本実施例においても、支柱130を走査線104とドレイン線107の交点に形成しているため、配向乱れによる光漏れを防止することが出来る。また、本実施例によれば、支柱130が形成された部分の走査線104は、ドレイン線107との交点において、他の場所よりも幅を大きくしているため、光漏れの危険をさらに小さくすることが出来る。また本実施例においては、走査線104の幅を広くした部分においては、ドレイン線107の幅を小さくすることによって、ゲートドレイン間の容量の増加を軽減することが出来る。

【0073】

また、本実施例でも、同一の色に対応する走査線104とドレイン線107の交点に支柱130を形成しているため、支柱130が形成されている部分といない部分との光透過率の差、トランジスタの特性差等を初期設定によって補償しておくことにより、色むら等の問題を回避することが出来る。

【0074】

実施例1および実施例2では、青画素Bに対応する走査線104とドレイン線107の交点に支柱130を形成するとして説明したが、赤画素R、あるいは、青画素Bのいずれかのみに対応するドレイン線107と走査線104の交点に支柱130を形成しても同様に本発明を適用できることはいうまでも無い。また、本実施例では、IPSの構成は、上側の櫛歯状の電極が画素電極であり、下側の面状の電極がコモン電極であるとして説明したが、この逆に、上側の櫛歯電極がコモン電極で、下側の面状電極が画素電極であるとしても同様に本発明を適用することが出来る。

【0075】

以上の説明では、液晶表示装置はいわゆるIPS方式であるとして説明した。しかし、本発明は、IPS方式に限らず、いわゆるTN方式、あるいは、VA方式等にも適用することが出来る。

【図面の簡単な説明】

【0076】

【図1】実施例1のTFT基板の平面図である。

【図2】実施例1の対向基板の平面図である。

【図3】図1のA - A'断面図である。

【図4】図1のB - B'断面図である。

【図5】実施例2のTFT基板の平面図である。

【図6】図5のC - C'断面図である。

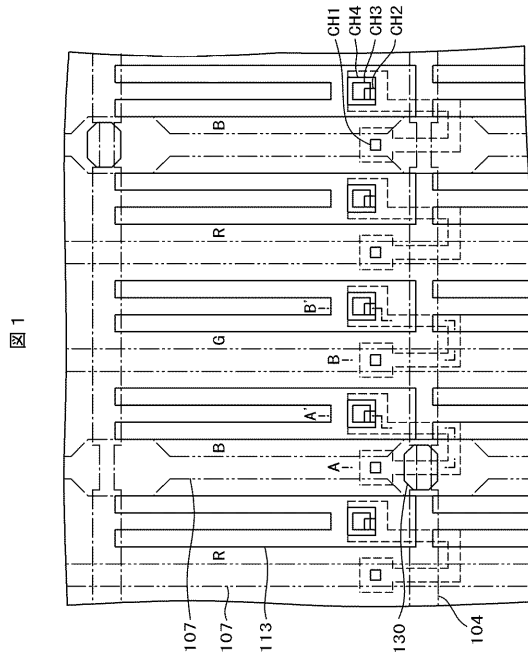
【符号の説明】

【0077】

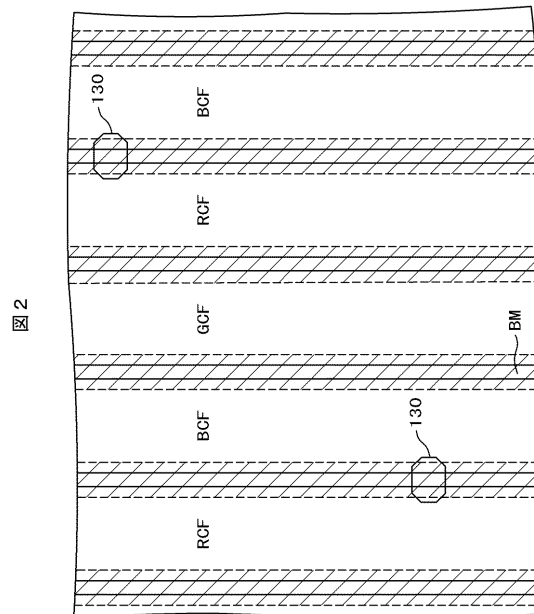
100...TFT基板、 101...第1下地膜、 102...第2下地膜、 103...半導体層、 104...ゲート絶縁膜、 105...走査線、 106...層間絶縁膜、 107...ドレイン線、 108...ソース電極、 109...無機パッシベーション膜、 110...有機パッシベーション膜、 111...共通電極、 112...画素絶縁膜、 113...画素電極、 120...配向膜、 130...支柱、 140...液晶分子、 200...対向基板、 BM...遮光膜、 RCF...赤カラーフィルタ、 GCF...緑カラーフィルタ、 BCF...青カラーフィルタ、 OC...オーバーコート膜。

10

【図1】



【図2】



フロントページの続き

(72)発明者 佐々木 亨

千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内

(72)発明者 永田 徹也

千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内

審査官 鈴木 俊光

(56)参考文献 特開 2 0 0 5 - 3 3 1 7 4 6 (J P , A)

特開平 0 3 - 0 8 9 3 2 0 (J P , A)

特開平 1 1 - 0 8 4 4 2 8 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 2 F 1 / 1 3 6 8

G 0 2 F 1 / 1 3 3 9

G 0 2 F 1 / 1 3 4 3

专利名称(译)	液晶表示装置		
公开(公告)号	JP5154261B2	公开(公告)日	2013-02-27
申请号	JP2008044247	申请日	2008-02-26
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
当前申请(专利权)人(译)	有限公司日本东显示器 松下液晶显示器有限公司		
[标]发明人	落合孝洋 佐々木亨 永田徹也		
发明人	落合 孝洋 佐々木 亨 永田 徹也		
IPC分类号	G02F1/1368 G02F1/1339 G02F1/1343		
CPC分类号	G02F1/13394 G02F1/134363 G02F1/136227 G02F2001/13415 G02F2001/13606 G02F1/1339 G02F1/136277 G02F1/136286 G02F1/1368		
FI分类号	G02F1/1368 G02F1/1339.500 G02F1/1343		
F-TERM分类号	2H089/LA09 2H089/LA16 2H089/LA20 2H089/MA04X 2H089/NA14 2H089/QA15 2H089/TA02 2H089/TA04 2H089/TA09 2H092/GA14 2H092/GA26 2H092/JA24 2H092/JA31 2H092/JA38 2H092/JA42 2H092/JB05 2H092/JB23 2H092/JB32 2H092/MA13 2H092/MA17 2H092/NA04 2H092/NA23 2H092/PA02 2H092/PA03 2H189/DA07 2H189/DA18 2H189/DA32 2H189/DA49 2H189/HA05 2H189/HA16 2H189/JA05 2H189/JA10 2H189/JA14 2H189/LA03 2H189/LA05 2H189/LA06 2H189/LA10 2H189/LA14 2H189/LA15 2H189/LA20 2H192/AA24 2H192/AA44 2H192/BB13 2H192/BC31 2H192/CB02 2H192/CB13 2H192/CB34 2H192/CC04 2H192/CC17 2H192/CC44 2H192/CC57 2H192/DA72 2H192/EA04 2H192/EA22 2H192/EA43 2H192/GD23 2H192/JA33		
审查员(译)	铃木俊光		
其他公开文献	JP2009204681A		
外部链接	Espacenet		

摘要(译)

TFT基板和相对基板之间的距离由形成在TFT基板上的柱限定，并且消除了来自柱部的漏光。在漏极线107和扫描线104的交叉处形成柱130，以限定TFT基板和相对基板之间的距离。通过增加形成支撑件130的交叉处的漏极线107的宽度来防止漏光。此外，在形成支撑件130的交叉点处，通过减小扫描线104的宽度来防止漏极线107和扫描线104之间的电容增加。此外，支撑件130形成在与特定颜色的像素对应的交叉点处，例如，蓝色像素B。以这种方式，最初补偿由于支撑件130的形成引起的透射率差异和薄膜晶体管的特性差异。点域1

