

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4698031号
(P4698031)

(45) 発行日 平成23年6月8日(2011.6.8)

(24) 登録日 平成23年3月11日(2011.3.11)

(51) Int.Cl.	F 1
GO2F 1/1337 (2006.01)	GO2F 1/1337 505
GO2F 1/13363 (2006.01)	GO2F 1/13363
GO2F 1/1339 (2006.01)	GO2F 1/1339 500
GO2F 1/1343 (2006.01)	GO2F 1/1343
GO2F 1/137 (2006.01)	GO2F 1/137

請求項の数 5 (全 18 頁)

(21) 出願番号	特願2001-4817 (P2001-4817)	(73) 特許権者	501426046
(22) 出願日	平成13年1月12日(2001.1.12)		エルジー ディスプレイ カンパニー リ
(65) 公開番号	特開2001-242466 (P2001-242466A)		ミテッド
(43) 公開日	平成13年9月7日(2001.9.7)		大韓民国 ソウル, ヨンドゥンポーク, ヨ
審査請求日	平成16年5月31日(2004.5.31)		イドードン 20
審判番号	不服2009-10707 (P2009-10707/J1)	(74) 代理人	100109726
審判請求日	平成21年6月8日(2009.6.8)		弁理士 園田 吉隆
(31) 優先権主張番号	2000-1403	(74) 代理人	100101199
(32) 優先日	平成12年1月12日(2000.1.12)		弁理士 小林 義教
(33) 優先権主張国	韓国 (KR)	(72) 発明者	金 慶鎮
			大韓民国 京畿道 富川市 素砂區 素砂
			本3洞 韓信アパート 108-1210
		(72) 発明者	李 潤復
			大韓民国 京畿道 安養市 東安區 復興
			洞 銀河水青求アパート 107-170
			最終頁に続く

(54) 【発明の名称】 マルチドメイン液晶表示素子

(57) 【特許請求の範囲】

【請求項 1】

第1基板及び第2基板、

前記第1基板の上に縦横に形成され、第1基板を複数の画素領域に分ける複数のデータ配線及びゲート配線、

前記ゲート配線と同一層に形成され、画素領域を囲み、電界を歪曲させる共通補助電極

、
前記第1基板上のそれぞれの画素領域に形成され、ゲート電極、ゲート絶縁膜、半導体層、オーミックコンタクト層及びソース/ドレイン電極から構成されたL字形の薄膜トランジスタ、

前記第1基板の全体に亘って形成された保護膜、

前記保護膜上でドレイン電極と連結された画素電極、および、

前記第2基板の上に形成され、前記ゲート配線、データ配線から漏洩する光を遮断する遮光層と、前記遮光層上に形成されたカラーフィルター層、

前記カラーフィルター層上に形成された共通電極とから成って、

前記画素電極内には少なくとも一つ以上の電界誘導窓があつて、

前記共通電極上には前記液晶層に印加される電界を多様に歪曲させる少なくとも一つ以上の誘電体構造物を含み、

前記共通補助電極は画素電極と画素電極の周囲において部分的にオーバーラップされ、前記遮光層は前記共通補助電極とオーバーラップするように形成されて、前記共通補助電

極と前記共通電極が電氣的に連結され、前記誘電体構造は第2基板から第1基板に延長され第1基板と第2基板との間でスペーサーの役割を果たすことを特徴とする、電圧が印加されない時の液晶分子が基板の表面に対してほぼ垂直に整列されるVAモード液晶表示素子。

【請求項2】

それぞれの画素領域は一以上のセクションに分割されてマルチドメイン画素を形成することを特徴とする請求項1記載の液晶表示素子。

【請求項3】

電界誘導窓はスリットを含むことを特徴とする請求項1記載の液晶表示素子。

【請求項4】

第1基板と第2基板のうち少なくとも一つの基板に形成されたアラインメントフィルムを更に含むことを特徴とする請求項1記載の液晶表示素子。

【請求項5】

第1基板と第2基板のうち少なくとも一つの基板に位相差膜を更に含むことを特徴とする請求項1記載の液晶表示素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示素子に係るもので、特に、ゲート配線と同一層で画素領域の周囲及び内部に共通補助電極を形成し、画素領域内に前記共通補助電極と共に電界を歪曲させる電界誘導窓及び誘電体構造物を形成したマルチドメイン液晶表示素子に関する。

【0002】

【従来の技術】

CRTと同等な品質の画像を提供する平板型表示装置のうち、最近最も広く利用されているものが液晶表示素子(LCD)である。特に、薄膜トランジスタ(TFT)型LCD(TFT-LCD)はパソコン、ワードプロセッサ、のようなOA機器や、携帯用TVセットを含む家庭用電子製品などに適用されてきており、今後もその市場は広がることが予想される。

したがって、画像品質に対する改善が更に要求されており、TFT-LCDの例を挙げてこれを説明する。

【0003】

一方、本発明はTFT-LCDにのみ限るものではなく、単純マトリックスLCD、プラズマアドレッシング型LCDなどに適用されているが、一般にそれぞれの電極が形成された一対の基板の間に液晶を挿入し、二つの電極の間に電圧を印加することによって画像を表示するLCDに適用可能である。

【0004】

TFT-LCDに適用されるモードのうち最も広く利用されているものはツイステッドネマチック(twisted nematic:TN)LCDで実行されるノーマルホワイトモードである。TN-TFT-LCDの製造技術は最近著しく発展している。TN-TFT-LCDが提供するコントラストと色再現性はCRTが提供するそれより優れたものとなっている。しかし、TN-LCDは視野角の範囲が狭いという致命的な短所のためその適用が制限されている。

【0005】

図1aないし図1cは上記の問題点を説明するための図面であり、図1aでは無電圧状態のホワイト表示装置にわずかな傾き(約1°から5°)を有し且つ同一方向に整列している液晶分子を示している。分子は便宜上図1のように示す。

【0006】

ここで、光はどの方向からでもほとんど白色に見える。更に、図1cに示すように電圧が印加されると、アラインメントフィルム付近のものを除いた中間液晶分子は垂直方向に整列する。したがって、線偏向された入射光は黒色に見えるが、ツイストしない。

10

20

30

40

50

このとき、パネルに斜めに入射する光は偏向され、ある程度ツイストするが、これは光が垂直方向に整列した液晶分子を斜めに通過するためである。そのため、光は完全な黒色ではないハーフトーン（グレー）に見える。

【 0 0 0 7 】

図 1 B に示すように、図 1 c の電圧より低い、中間電圧が印加された場合は、アラインメントフィルム付近の液晶分子は水平方向に整列するが、セルの中間部の液晶分子は半分直立している。このとき、液晶の複屈折性が弱まり、これは通過率を低下させ、中間トーン（グレートーン）を現す。しかし、これは液晶パネルに直角に入射する光の場合であって、斜めに入射する光は、図面の右側、左側のどちらから見るかによって見え方が異なる。

【 0 0 0 8 】

図面から分かるように、液晶分子は右側の下方から左側の上方に進行する光に対して平行に整列されており、複屈折の効果をほとんど奏しない。したがって、パネルの右側から見ると黒色に見える。

逆に、左側の下方から右側の上方に進行する光に対しては液晶分子が垂直方向に整列されている。このとき、液晶は入射光に対して強い複屈折効果を有するので入射光はツイストされ、その結果、ほとんど白色を現す。

このように、TN LCD の最も大きな問題点は視野角によって表示状態が変わることにある。

【 0 0 0 9 】

TN モードにおける液晶表示素子（LCD）の視野角性能は画素内の液晶分子の配向方法を互いに異なるように設定することにより向上できることが知られている。

一般的に、TN モードで基板の表面と接触する液晶分子の配向方向はアラインメントフィルムに加えられたラビング処理方向により制限される。

ラビング処理はアラインメントフィルムの表面をレーヨンのような布で一方向にこすることである。すると、液晶分子はラビング方向へ配向する。したがって、視野角性能は画素内でラビング方向を異なるようにすることで向上させることができる。

【 0 0 1 0 】

図 2 A ないし図 2 C は画素内でラビング方向を異なるようにする方法を示す図面である。この図面に示すように、アラインメントフィルム 1 0 1 はガラス基板 1 0 0 上に形成されている（図面では、ガラス基板の電極などは省略する）。

【 0 0 1 1 】

このアラインメントフィルム 1 0 1 は回転式ラビングロール 1 0 2 と接触され、一方向にラビングが行われる。次に、アラインメントフィルム 1 0 1 にフォトレジストを塗布し、所定のパターンがフォトリソグラフィによって露出され、現像される。結果的に、パタニングされたフォトレジストの一層 1 0 3 が図面に示すように形成される。次いで、アラインメントフィルム 1 0 1 はパターンのオープンされた部分のみをラビング処理するように前記のラビングと反対方向に回転しているラビングロールと接触する。このような方式により、異なる方向にラビング処理される領域が画素内に多数形成され、画素内で多数の配向方向が存在することになる。尚、前記ラビング処理の方向は、アラインメントフィルム 1 0 1 をラビングロール 1 0 2 に対して回転させることによって任意に設定することができる。

【 0 0 1 2 】

上述のように、VA LCD の視野角性能を向上させるために液晶分子の配向方向を分割することに関しては幾つかの問題がある。

VA 液晶表示素子の視野角特性を向上させ、従来の液晶表示素子と同一のコントラストと駆動速度を可能にすると共に、IPS モードの特性と同様な、またはそれより優れた特性を現す VA 液晶表示装置を実現することが好ましい。

【 0 0 1 3 】

本発明によれば、VA モードの LCD において、通常の直角アラインメントフィルムを使用し、且つ液晶物質として負の液晶を適用し、電圧が印加された時に液晶分子が斜めに整

10

20

30

40

50

列するよう液晶の配向を調節するためにドメイン調節手段を備え、それぞれの画素ごとに複数の配向方向が可能ないようにする。前記ドメイン調節手段は少なくとも一つの基板上に提供される。また、少なくとも一つの調節手段は傾斜面を有し、この傾斜面は基板に対してほぼ垂直な表面を含む。アラインメントフィルムにはラビングを行う必要がない。

【0014】

V A L C D装置において、電圧が印加されない時は突出部以外のほとんど全ての領域の液晶分子は基板の表面に対してほぼ垂直に整列される。傾斜面付近の液晶分子もまた傾斜面に対して直角に配向するので、液晶分子は傾く。

したがって、電圧が印加されると、液晶分子は電界の影響を受けて傾斜する。電界が基板に対して垂直であるため、ラビングによって傾斜の方向が定められないと、分子が電界によって傾く方位は360°全ての方向を含む。

10

【0015】

既に傾斜した液晶分子が存在する場合は、周辺の液晶分子はそれと同一方向に傾斜する。ラビングが行われないうちも突出部の間の隙間に位置する液晶分子の方向は突出部の表面と接触する液晶分子の方位に制限される。電圧が上昇すると、負の液晶分子は電界に対して垂直方向に傾く。

【0016】

最近、液晶を配向せずに画素電極と電氣的に絶縁された補助電極によって液晶を駆動する液晶表示素子が提案された。

図3は従来の液晶表示素子の単位画素の断面図であって、第1基板及び第2基板と、前記第1基板上に縦横に形成され、第1基板を複数の画素領域に分ける複数のデータ配線及びゲート配線と、前記第1基板上のそれぞれの画素領域に形成され、ゲート電極、ゲート絶縁膜、半導体層、オーミックコンタクト層及びソース/ドレイン電極から構成された薄膜トランジスタと、前記第1基板の全体に亘って形成された保護膜37と、その保護膜37上でドレイン電極と連結されるように形成された画素電極13と、前記ゲート絶縁膜上に画素電極13の一部と重なるように形成された補助電極21とから成っている。

20

【0017】

前記第2基板上には前記ゲート配線、データ配線及び薄膜トランジスタから漏洩する光を遮断する遮光層25と、前記遮光層25上に形成されたカラーフィルター層23と、前記カラーフィルター層23上に形成された共通電極17とが形成される。そして、第1基板と第2基板との間に液晶層が形成される。

30

【0018】

前記画素電極13の周りに形成された補助電極21と共通電極17のオープン領域27は前記液晶層に印加される電場を歪曲させ、単位画素内で液晶分子を多様に駆動する。これは液晶表示素子に電圧を印加するとき、歪曲した電場による誘電エネルギーが液晶を所望の方向に位置させることを意味する。

【0019】

しかし、前記従来の液晶表示素子はマルチドメイン構造を得るために共通電極17にオープン領域27を形成しなければならず、これは液晶表示素子の製造工程のうち共通電極17をパターニングするための別の工程が更に必要なことを意味する。更に、前記オープン領域が存在しないかその幅が狭いとドメイン分割に必要な電場の歪曲程度が弱くなるために、液晶方向が安定の状態に至る時間は相対的に長くなるという問題がある。そして、前記オープン領域27によるドメイン分割によってドメインごとに表示が不安定となり、これは画質低下の要因として作用する。

40

さらに、画素電極13と補助電極21間に電界が強く印加されることにより、輝度及び応答速度が低減する問題もがあった。

【0020】

【発明が解決しようとする課題】

本発明は上記のような従来技術の問題点を鑑みて成されたもので、ゲート配線と同一層で画素領域を囲むように共通補助電極を形成し、画素電極内に電界誘導窓及び誘電体構造物

50

を形成することで画像表示のうち表示内容の安定化及びマルチドメイン効果の実現できるようにしたマルチドメイン液晶表示素子を提供することを目的とする。

【0021】

本発明のマルチドメイン液晶表示素子は本願出願人が出願した韓国特許出願番号1999-07633号に記載の発明に関連するもので、ゲート配線と同一層で画素領域の周囲に共通補助電極を形成し、画素電極内に電界誘導窓及び誘電体構造物を形成したことを改良点とした発明として、その技術的思想は共通する。

【0022】

【課題を解決するための手段】

上記目的を達成するために本発明によるマルチドメイン液晶表示素子は、対向する第1基板及び第2基板と、その第1基板と第2基板との間の液晶層と、前記第1基板上に縦横に形成され、画素領域を形成するための複数のゲート配線及びデータ配線と、前記画素領域内に形成された画素電極と、その画素電極内に互いに独立に形成された少なくとも一つ以上の電界誘導窓と、前記ゲート配線と同一層に形成され、前記画素領域を囲むように形成された共通補助電極と、前記第2基板上に形成された共通電極と、その共通電極上に互いに独立に形成され、前記電界誘導窓と共に液晶層に印加される電界を歪曲させる少なくとも一つ以上の誘電体構造物と、前記第1基板及び第2基板のうち少なくとも一つの基板上に形成されたアラインメントフィルムを具備することを特徴とする。

10

【0023】

このような本発明のマルチドメイン液晶表示素子は、電界誘導窓が形成された領域に共通補助電極を更に設け、誘電体構造物は前記液晶表示素子のセルギャップを維持するように形成したことを特徴とする。

20

【0024】

【発明の実施の形態】

以下、図面を参照して本発明に係るマルチドメイン液晶表示素子を詳細に説明する。

【0025】

本発明のマルチドメイン液晶表示素子は、第1基板及び第2基板33と、前記第1基板31上に縦横に形成され、第1基板を複数の画素領域に分ける複数のデータ配線3及びゲート配線1と、前記ゲート配線と同一層に形成され、電界を歪曲させる共通補助電極15と、第1基板上のそれぞれの画素領域に形成され、ゲート電極11、ゲート絶縁膜35、半導体層5、オーミックコンタクト層及びソース/ドレイン電極7,9から構成された薄膜トランジスタと、前記第1基板の全体に亘って形成された保護膜37と、その保護膜37上でドレイン電極9と連結された画素電極13とから成っている。

30

【0026】

前記画素電極13内には互いに独立に形成された少なくとも一つ以上の電界誘導窓51があって、前記共通補助電極15で形成される電界を補完する役割を果たす。また、画素電極の一部分を前記共通補助電極とオーバーラップされるように形成して、従来に共通補助電極と画素電極から印加される不均一な電界によるディスクリネーション(Disclination)を取り除く役割を果たす(図4,5,6,9,10参照)。

【0027】

前記第2基板33上にはゲート配線1、データ配線3、薄膜トランジスタから漏洩する光を遮断する遮光層25と、その遮光層25上に形成されたカラーフィルター層23と、前記カラーフィルター層上に形成された共通電極17と、第1基板と第2基板との間に形成された液晶層から構成されている。

40

【0028】

前記共通電極17上には互いに独立に形成された少なくとも一つ以上の誘電体構造物53が形成されている。その誘電体構造物53は液晶層に印加される電界を多様に歪曲させ、液晶表示素子の表示安定化を図り、マルチドメイン効果を奏するだけでなく、セルギャップを維持するために誘電体構造物を厚く形成する場合、液晶表示素子のスペーサーの役割を果たす。

50

前記誘電体構造物は画素領域における画面の構成を安定させ、均一な画像を表示する基準点として作用する。即ち、前記誘電体構造物 5 3 によって更に安定した画面表示が得られる。

【 0 0 2 9 】

図 5 , 6 , 8 , 1 0 及び 1 2 に示すように、本発明のマルチドメイン液晶表示素子を製造するためにはまず、第 1 基板の画素領域それぞれにゲート電極 1 1、ゲート絶縁膜 3 5、半導体層 5、オーム接触層及びソース/ドレイン電極 7 , 9 からなる薄膜トランジスタを形成する。このとき、第 2 基板を複数の画素領域に分ける複数のゲート配線及びデータ配線が形成される。

【 0 0 3 0 】

前記ゲート電極 1 1 及びゲート配線 1 は Al , Mo , Cr , Ta または Al 合金などのような金属をスパッタリング方法で積層とした後、パターニングして形成し、同時に画素領域を囲むように共通補助電極 1 5 を形成する。その上にゲート絶縁膜 3 5 は Si N x または Si O x を PECVD (Plasma Enhancement Chemical Vapor Deposition) 方法で積層とした後、パターニングして形成する。

次いで、半導体層 5 及びオーム接触層をそれぞれ a - Si 及び n + a - Si を PECVD 方法で積層とした後、パターニングして形成する。

【 0 0 3 1 】

また他の方法として、Si N x または Si O x、a - Si 及び n + a - Si を連続的に積層としてゲート絶縁膜を形成し、a - Si 及び n + a - Si をパターニングして半導体層 5 及びオーム接触層 6 を形成することもできる。

【 0 0 3 2 】

前記ゲート絶縁膜 3 5 は開口率の向上のために B C B (Benzo Cyclo Butene)、アクリル樹脂またはポリイミド化合物などから形成することもできる。

そして、Al , Mo , Cr , Ta または Al 合金などのような金属をスパッタリングして積層した後、パターニングしてデータ配線 3 及びソース/ドレイン電極 7 , 9 を形成する。このとき、前記ゲート配線 1 及び / または共通補助電極 1 5 とオーバーラップするようにストレージ電極を同時に形成し、前記ストレージ電極は前記ゲート配線 1 及び / または共通補助電極 1 5 とストレージキャパシタの役割を果たす。

【 0 0 3 3 】

次いで、第 1 基板 3 1 の全体に亘って B C B、アクリル樹脂、ポリイミド化合物または Si N x または Si O x などの物質から保護膜 3 7 を形成し、ITO (Indium Tin Oxide) などのような金属をスパッタリングによって積層した後、パターニングして画素電極 1 3 を形成する。このとき、前記画素電極 1 3 はコンタクトホールを介して前記ドレイン電極 9 及びストレージ電極と連結され、多様な形状にパターニングしてその内部に電界誘導窓 5 1 が形成される。

【 0 0 3 4 】

前記共通補助電極 1 5 は前記ゲート配線 1 と同一物質で形成するときは同一マスクを用いてそのゲート配線と同一層に形成して前記共通電極 1 7 と電氣的に連結させ、追加マスクを使用して他の金属で構成するか、異なる二重層にすることもできる。また、前記画素電極 1 3 と同一層に形成することも可能である。

【 0 0 3 5 】

一方、本発明のマルチドメイン液晶表示素子による実施形態では、高開口率のために L 字形の薄膜トランジスタを形成することができる。薄膜トランジスタを L 字形に形成すると、従来と比較して開口率を向上することができ、ゲート配線 1 とドレイン電極 9 との間に発生する寄生容量を減少させることができる。

また、薄膜トランジスタを U 字形に形成することもできる。即ち、U 字形薄膜トランジスタは、図 1 4 に示すように、データ配線とゲート配線との交差部位でドレイン電極を囲むようにソース電極が形成される。

【 0 0 3 6 】

一方、図15aは図14のIV-IV'線による断面図であり、図15bはV-V'線による断面図である。

第1基板31上にAl, Mo, Cr, TaまたはAl合金などのような金属をスパッタリングによって形成した後、パターンングしてゲート配線1、ゲート電極11及びストレージキャパシタの第1電極43を形成する。その後、ゲート電極11を含む基板の全面にシリコン窒化物またはシリコン酸化物などのゲート絶縁膜35をPECVD法で形成する。このとき、開口率を向上させる目的で前記ゲート絶縁膜35をBCB、アクリル樹脂またはポリイミド化合物などによって形成することもできる。

【0037】

その後、ゲート絶縁膜35上に非晶質シリコン層とn+非晶質シリコン層を積層とした後、パターンングして半導体層5、オーミックコンタクト層6を形成する。また、ゲート絶縁膜物質のSiNxまたはSiOx、非晶質シリコン層、n+非晶質シリコン層をパターンングして半導体層5及びオーム接触層6を形成することもできる。

そして、Al, Mo, Cr, TaまたはAl合金などの金属をスパッタリングによって形成した後、パターンングしてゲート配線1と交差する方向にデータ配線3を形成し、薄膜トランジスタのドレイン電極9及び前記ドレイン電極9をU字形に囲むソース電極7、および、ストレージキャパシタの第2電極43aを形成する。

【0038】

次いで、前記ソース/ドレイン電極7, 9及びストレージキャパシタの第2電極43aを含む全面にBCB、アクリル樹脂またはポリイミド化合物またはシリコン窒化物、シリコン酸化物などによって保護膜37を形成した後、ITO(Indium Tin Oxide)のような透明な導電性物質を形成して、次にパターンングして各ドメイン内の複数のホール及びスリットパターンを有する電界誘導窓51を形成する。このように、薄膜トランジスタをU字形に形成することによって残像及びフリッカー問題を解決することができる。

【0039】

一方、第2基板33上には遮光層25を形成し、R(赤), G(緑), B(青)素子が画素ごとに繰り返されるようにカラーフィルター層23を形成する。

その上に共通電極17を画素電極13と同様にITOなどのような透明電極から形成し、その共通電極17上に感光性物質を積層とした後、フォトリソグラフィーでパターンングして島状に誘電体構造物53を形成する。

また、前記共通電極17の形成時、多様な形状にパターンングしてホールまたはスリットのような電界誘導窓51を形成することもできる。

【0040】

次いで、第1基板31と第2基板33との間に液晶を注入することでマルチドメイン液晶表示素子を完成する。前記液晶は正または負の誘電率異方性を有する液晶であり、カイラルドーパント(chiral dopant)を含むことも可能である。

このとき、前記液晶は滴下方式によって注入するのが可能である。即ち、第1基板と第2基板を接着するためのシールパターンを第1基板上に形成した後、そのシールパターン内に一定量の液晶を滴下方式で形成することが可能である。

【0041】

さらに、第2基板上には液晶のセルギャップを均一に維持するためのスペーサーを塗布した後、前記シールパターンが形成された第1基板と第2基板とを合着し、紫外線または紫外線と熱を加えて前記シールパターンを硬化させる。

【0042】

一方、液晶層の形成方法として、前述した減圧状態で滴下する方式の外に、セルの内部を真空とした後、その圧力差を利用(毛細管現象)して液晶がセルの内部に吸い込まれるようにする方法、または一般的に知られている液晶注入方法など多様に適用することができる。前記滴下方式は大面積基板に適用すると液晶の形成時間を減少できるし、負の誘電率異方性を有する液晶を適用する場合、液晶の粘性のため遅くなる注入速度を改善することができる。また、スペーサーはパターンされたものもが利用可能であり、シール剤として

10

20

30

40

50

紫外線硬化型または常温で硬化可能なシール剤の適用も可能である。

【0043】

前記誘電体構造物53は互いに独立に形成され、前記電界誘導窓51と共に液晶層に印加される電界を歪曲させるように少なくとも一つ以上の島から成っている。その構成物質は液晶の誘電率と同一であるかより小さい誘電率を有するもの(特に、3以下)が好ましく、フオトアクリルまたはBCBのような物質を適用できる。

【0044】

前記共通補助電極15に電圧(Vcom)を印加するために、第1基板31上で液晶表示素子の駆動領域の各角部にAg-Dot部を形成することにより、第2基板33に電界を印加して上下の電位差によって液晶を駆動する。前記各角部のAg-Dot部と共通補助電極15とを連結して電圧を印加し、この工程は前記共通補助電極15を形成すると同時に行われる。更に、前記第1基板31または第2基板33の少なくとも一つの基板上に高分子を延伸して位相差フィルム29を形成する。

10

【0045】

前記位相差フィルムは陰性単軸性フィルムとして一つの光軸を有する単軸性物質から形成し、基板に垂直な方向と視野角の変化による方向から使用者の感じる位相差を補償する役割を果たす。したがって、階調反転のない領域を広げ、傾斜方向でコントラスト比を高め、一つの画素をマルチドメインで形成することにより、更に効率よく左右方向の視野角が補償できる。

【0046】

本発明は前記陰性単軸性フィルムの外に二つの光軸を有する二軸性物質から構成される二軸性フィルムを形成しても良く、前記陰性二軸性フィルムは単軸性フィルムに比べ広い視野角を確保することができる。前記位相差フィルムを取り付けた後、両基板には偏光子(図面に図示せず)を取り付ける。このとき、前記偏光子は位相差フィルムと一対に形成して取り付けることができる。

20

【0047】

図4aないし図4bに示すマルチドメイン液晶表示素子は画素電極13内に少なくとも一つ以上形成された電界誘導窓51と、画素領域の周囲に形成された共通補助電極15と、画素領域の内部に複数形成された島状の誘電体構造物53とからなる構造である。前記構造は画素電極13と共通補助電極15とがオーバーラップしないように形成したものであり、このときは前記遮光層25を前記画素電極とオーバーラップするように形成して光の漏れを防止する。

30

【0048】

一方、図6a及び6bは誘電体構造物が低い突起状の構造であり、図6c及び6dは誘電体構造物が液晶表示素子のセルギャップを維持できるように第2基板まで延長して形成された構造である。

また、図6a及び6cは前記保護膜37をシリコン窒化物またはシリコン酸化物のような物質で形成した実施形態であり、図6b及び6dは保護膜をBVB、アクリル樹脂、ポリイミド化合物で形成して平坦化させた実施形態である。そして、前記図6e及び6fは誘電体構造物を画素電極13上に低い突起状に形成した構造である。

40

【0049】

一方、図7a及び図7bに示すマルチドメイン液晶表示素子は画素電極13内に少なくとも一つ以上形成された電界誘導窓51と画素領域の内部に複数に形成された島状の誘電体構造物53とからなる構造である。

前記構造は画素電極13を共通補助電極15とオーバーラップするように形成してストレージキャパシタを形成し、遮光層25も前記共通補助電極15とオーバーラップするので開口率を向上させることができる。

【0050】

図8a及び8bは前記誘電体構造物が低い突起状の構造であり、図8c及び8dは誘電体構造物が液晶表示素子のセルギャップを維持できるように第2基板まで延長された構造で

50

ある。図 8 a 及び 8 c は保護膜 3 7 をシリコン窒化物またはシリコン酸化物のような物質から形成した実施形態であり、図 8 b 及び 8 d は保護膜を B V B、アクリル樹脂、ポリイミド化合物で形成して平坦化させた実施形態である。そして、図 8 e 及び 8 f は誘電体構造物 5 3 を画素電極 1 3 上に低い突起状に形成した構造である。

【 0 0 5 1 】

図 9 a 及び図 9 b に示すマルチドメイン液晶表示素子は画素電極 1 3 内に少なくとも一つ以上形成された電界誘導窓 5 1 と、画素領域の周囲及び前記電界誘導窓の存在領域に形成された共通補助電極 1 5 と、画素領域の内部に複数形成された島状の誘電体構造物 5 3 とからなる構造である。

前記構造は画素電極 1 3 と共通補助電極 1 5 とがオーバーラップしないように形成したものであり、このときは前記遮光層 2 5 を前記画素電極とオーバーラップするように形成して光の漏れを防止する。

【 0 0 5 2 】

図 1 0 a 及び 1 0 b は誘電体構造物が低い突起状の構造であり、図 1 0 c 及び 1 0 d は誘電体構造物が液晶表示素子のセルギャップを維持できるように第 2 基板まで延長された構造である。図 1 0 a 及び 1 0 c は保護膜 3 7 をシリコン窒化物またはシリコン酸化物のような物質で形成した実施形態であり、図 1 0 b 及び 1 0 d は保護膜を B V B、アクリル樹脂、ポリイミド化合物で形成して平坦化させた実施形態である。そして、図 1 0 e 及び 1 0 f は誘電体構造物 5 3 を画素電極 1 3 上に低い突起状に形成した構造である。

【 0 0 5 3 】

図 1 1 a 及び図 1 1 b に示すマルチドメイン液晶表示素子は画素電極 1 3 内に少なくとも一つ以上形成された電界誘導窓 5 1 と、画素領域の周囲及び前記電界誘導窓の存在領域に形成された共通補助電極 1 5 と、画素領域の内部に複数形成された島状の誘電体構造物 5 3 とからなる構造である。

前記構造は画素電極 1 3 を共通補助電極 1 5 とオーバーラップしないように形成してストレージキャパシタを形成し、遮光層 2 5 も前記共通補助電極 1 5 とオーバーラップするので、開口率を向上させることができる。

【 0 0 5 4 】

図 1 2 a 及び図 1 2 d は誘電体構造物が低い突起状の構造であり、図 1 2 c 及び 1 2 d は誘電体構造物が液晶表示素子のセルギャップを維持できるように第 2 基板まで延長された構造である。図 1 2 a 及び 1 2 c は保護膜 3 7 をシリコン窒化物またはシリコン酸化物のような物質で形成した実施形態であり、図 1 2 b 及び 1 2 d は保護膜を B V B、アクリル樹脂、ポリイミド化合物で形成して平坦化させた実施形態である。前記図 1 2 e 及び 1 2 f は誘電体構造物 5 3 を画素電極 1 3 上に低い突起状に形成した構造である。

【 0 0 5 5 】

図 1 3 a 及び図 1 3 b は本発明のマルチドメイン液晶表示素子と従来の液晶表示素子の駆動に際して中間階調におけるテキスチャーを示す図面である。

図 1 3 a は本発明のマルチドメイン液晶表示素子の駆動に際して画面上に見られるテキスチャーを示す図面であって、画素領域内の誘電体構造物が印加される電界を制御してドメイン毎に均一なテキスチャーを形成することを確認することができる。

反面、図 1 3 b は従来の液晶表示素子の駆動に際して画面上に見られるテキスチャーを示す図面であって、ドメイン毎に異なる不規則なテキスチャーの形成によって不良な画像表示が見られる。

【 0 0 5 6 】

更に、第 1 基板及び / または第 2 基板の全体に亘ってアラインメントフィルム (図示せず) を形成する。前記アラインメントフィルムは光反応性の物質、つまり、P V C V (poly vinylcinnamate) , P S C N (polysiloxanecinnamate) , または C e l C N (cellulosecinnamate) 系化合物などの物質で構成して光アラインメントフィルムを形成することができ、その他の光配向処理に適した物質であれば何でも適用可能である。

【 0 0 5 7 】

前記光アラインメントフィルムには光を少なくとも1回照射して、液晶分子のディレクターの成すプレチルト角 (pretilt angle) 及び配向方向またはプレチルト方向を同時に決定し、それによる液晶の配向安定性を確保する。このような光配向には紫外線領域の光が好適であり、非偏光、線偏光及び部分偏光のうち何れを使っても良い。

【0058】

前記ラビング法または光配向法は第1基板または第2基板の何れか一つの基板にのみ適用するか、或いは両基板共に処理しても良く、両基板に互いに異なる配向処理を行うか、或いはアラインメントフィルムのみ形成し且つ配向処理を行わないことも可能である。

【0059】

また、前記配向処理を行うことで少なくとも二つの領域に分割されたマルチドメイン液晶表示素子を形成して液晶層の液晶分子が各領域で配向が異なるようにすることができる。即ち、各画素を+状または×状のように四つの領域に分割するか、縦横、または両対角線に分割し、各領域と各基板における配向処理または配向方向を異なるように形成することでマルチドメイン効果を実現する。前記分割領域の少なくとも一つの領域を非配向領域にすることができ、全領域を非配向領域にすることも可能である。

【0060】

【発明の効果】

本発明のマルチドメイン液晶表示素子はゲート配線と同一層に画素領域の周囲及び/または内部を囲むように共通補助電極を形成し、画素電極内に電界誘導窓及び誘電体構造物を形成して電界歪曲を誘導することにより、ドメイン内の配向方向の調節が容易となり且つ画素表示のうちテキスチャーの安定化が図れると共に、広視野角及びマルチドメイン効果を極大化できる効果がある。

さらに、前記共通補助電極がゲート配線と同一層に存在するので、画素電極と共通補助電極間のショットを防止し且つ収率を向上することができる。

【図面の簡単な説明】

【図1】 TN TFT LCDの問題を説明するための図面。

【図2】 画素内に互いに異なる方向にラビングする方法を示す図面。

【図3】 従来液晶表示素子の断面図。

【図4】 本発明の第1実施形態によるマルチドメイン液晶表示素子の平面図。

【図5】 本発明によるマルチドメイン液晶表示素子の平面図。

【図6】 図4aのI-I'線によるマルチドメイン液晶表示素子の断面図。

【図7】 本発明の第2実施形態によるマルチドメイン液晶表示素子の平面図。

【図8】 図7aのII-II'線によるマルチドメイン液晶表示素子の断面図。

【図9】 本発明の第3実施形態によるマルチドメイン液晶表示素子の平面図。

【図10】 図9aのIII-III'線によるマルチドメイン液晶表示素子の断面図。

【図11】 本発明の第4実施形態によるマルチドメイン液晶表示素子の平面図。

【図12】 図11aのIV-IV'線によるマルチドメイン液晶表示素子の断面図。

【図13】 本発明のマルチドメイン液晶表示素子の従来の液晶表示素子駆動時のテキスチャーを示す図面。

【図14】 本発明の他の実施形態によるU-タイプの薄膜トランジスタを用いたマルチドメイン液晶表示素子の平面図。

【図15】 図14のIV-IV'線及びV-V'線によるマルチドメイン液晶表示素子の断面図。

【符号の説明】

1 : ゲート配線	3 : データ配線
5 : 半導体層	6 : オーム接触層
7 : ソース電極	9 : ドレイン電極
11 : ゲート電極	13 : 画素電極
15 : 共通補助電極	17 : 共通電極
21 : 補助電極	23 : カラーフィルター層

10

20

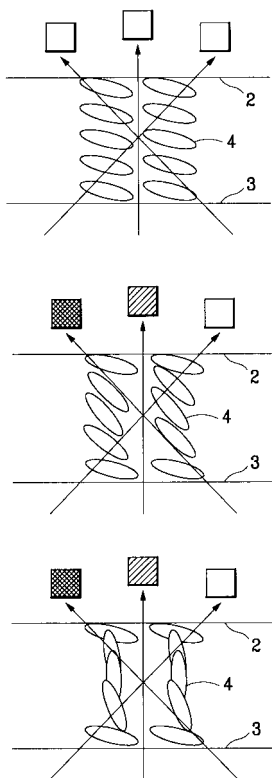
30

40

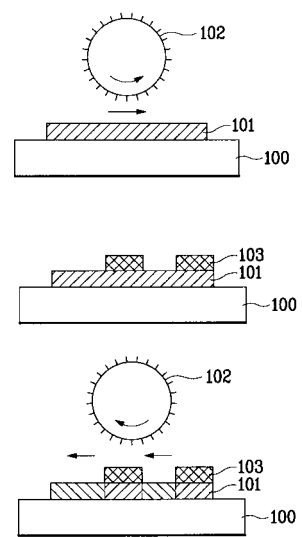
50

- 25 : 遮光層
- 27 : オープン領域
- 29 : 位相差フィルム
- 31 : 第1基板
- 33 : 第2基板
- 35 : ゲート絶縁膜
- 37 : 保護膜
- 43, 43a : ストレージキャパシタの第1、第2電極
- 51 : 電界誘導窓 (ホールまたはスリット)
- 53 : 誘電体構造物

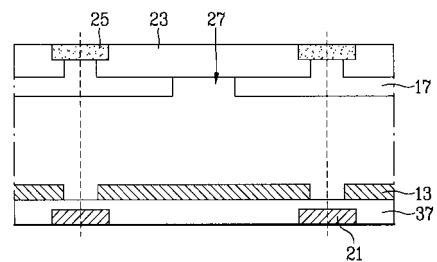
【図1】



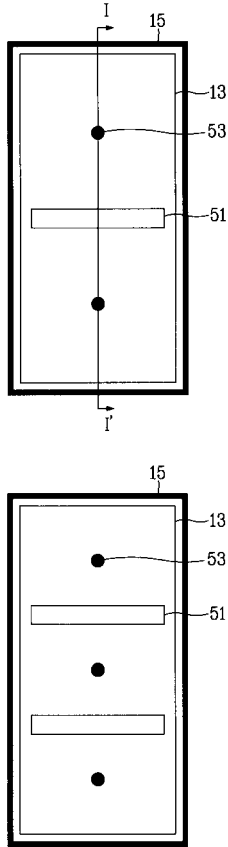
【図2】



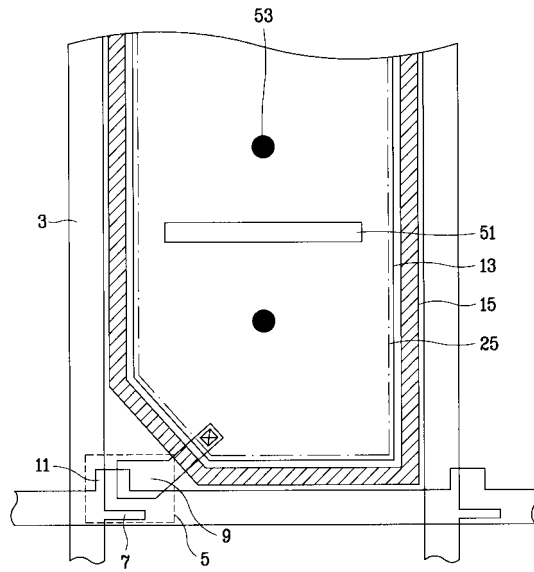
【図3】



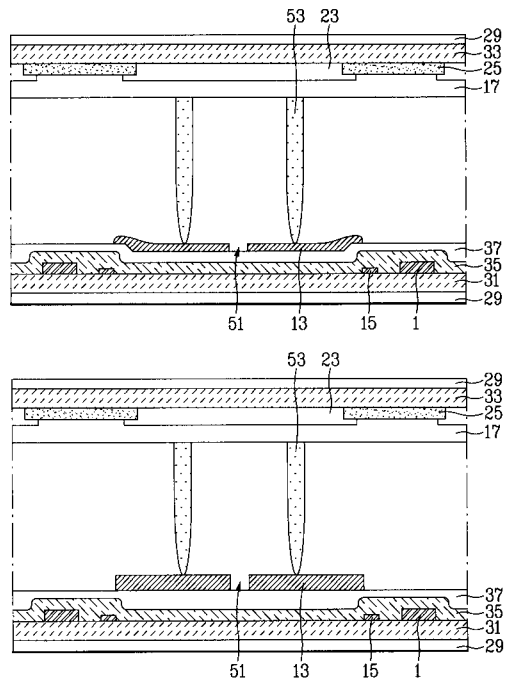
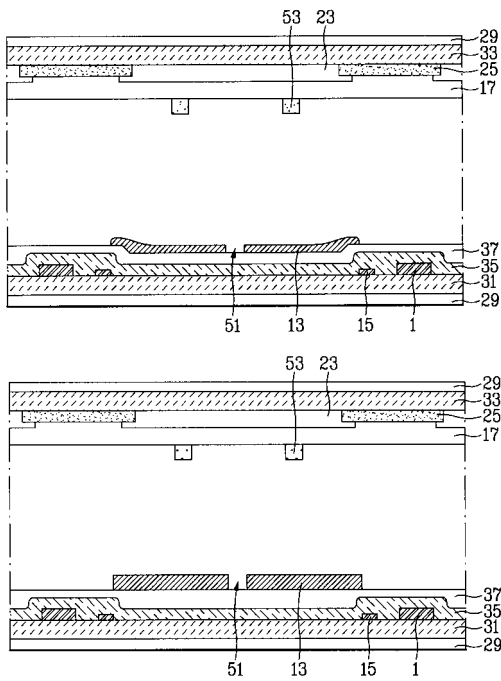
【 図 4 】



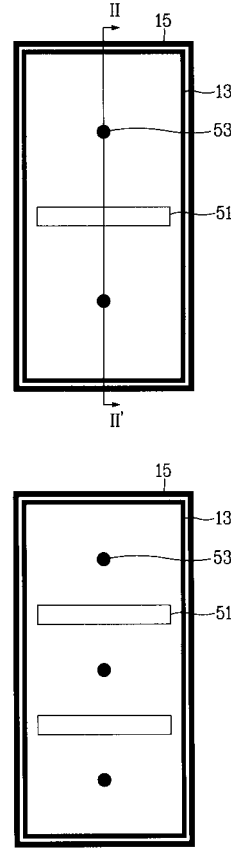
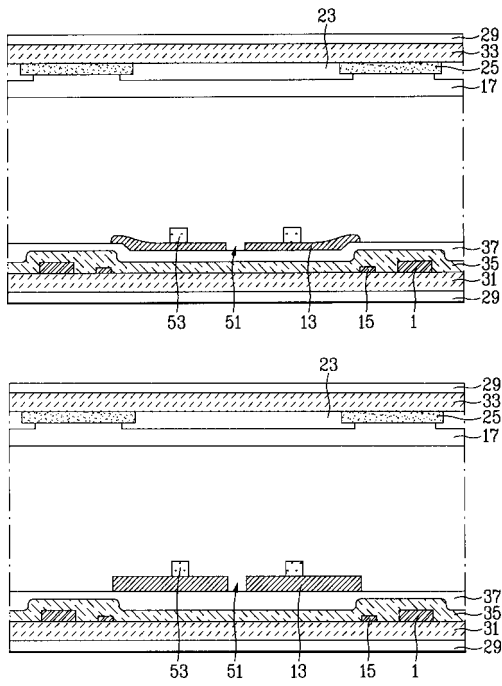
【 図 5 】



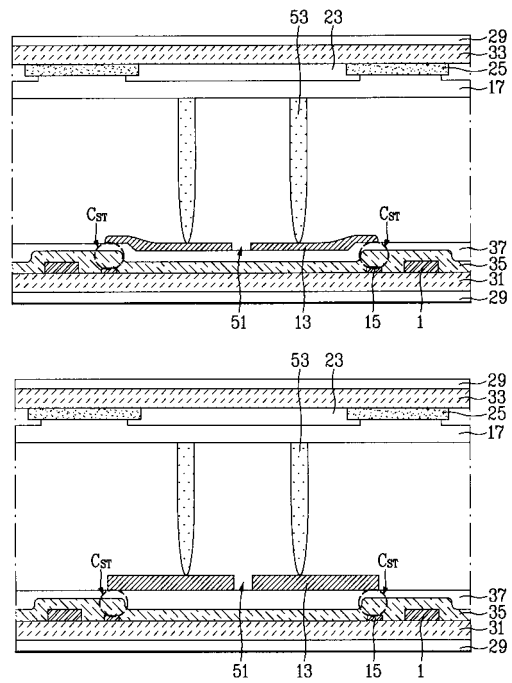
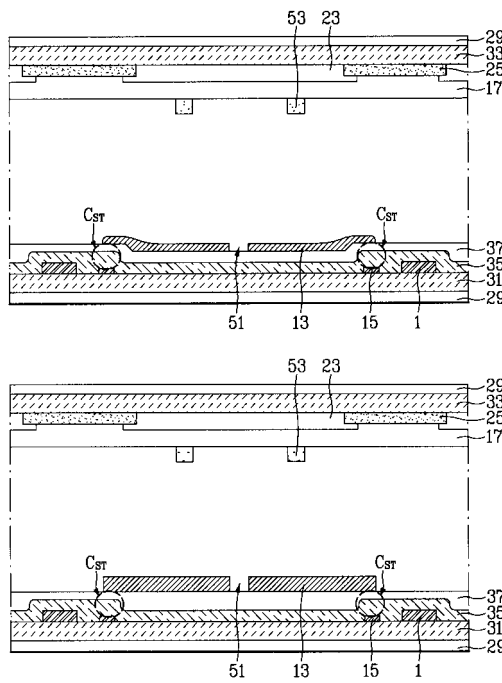
【 図 6 】



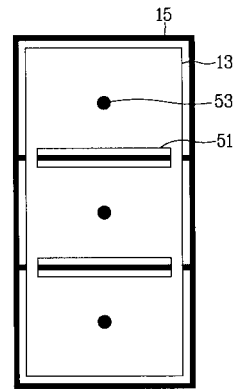
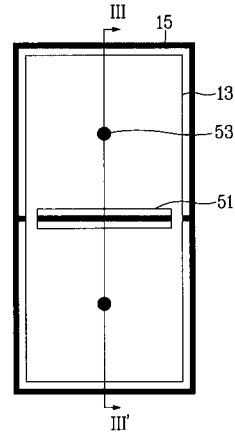
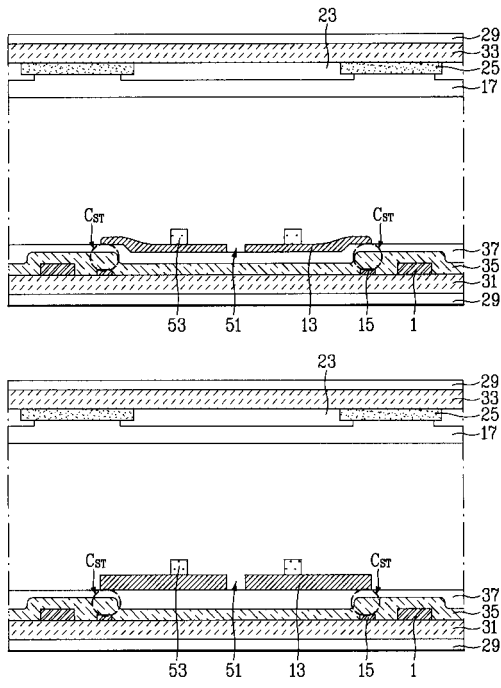
【 図 7 】



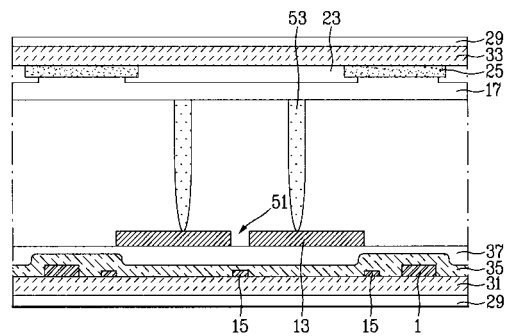
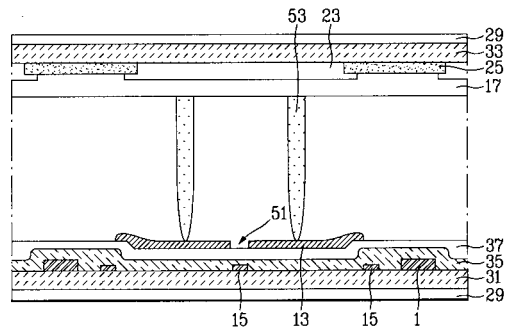
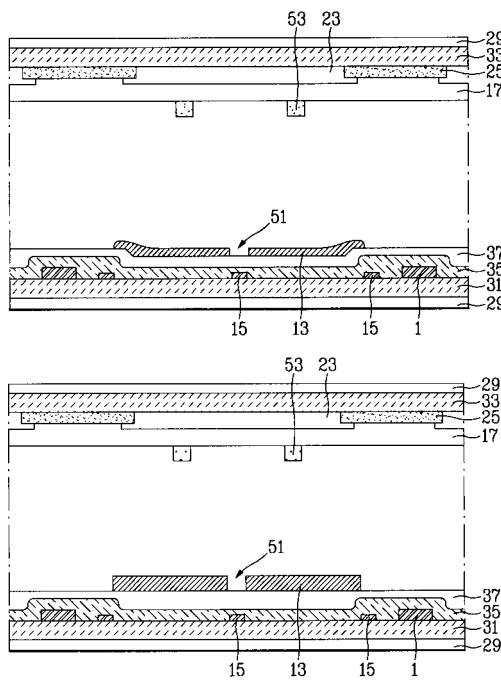
【 図 8 】

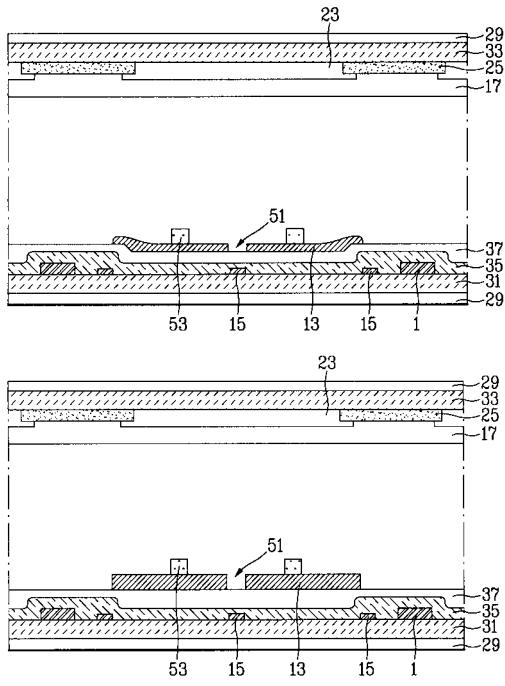


【 図 9 】

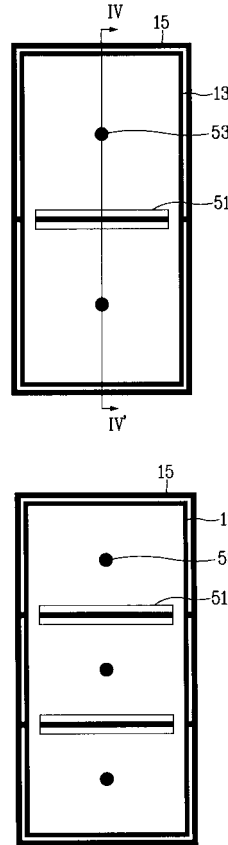


【 図 10 】

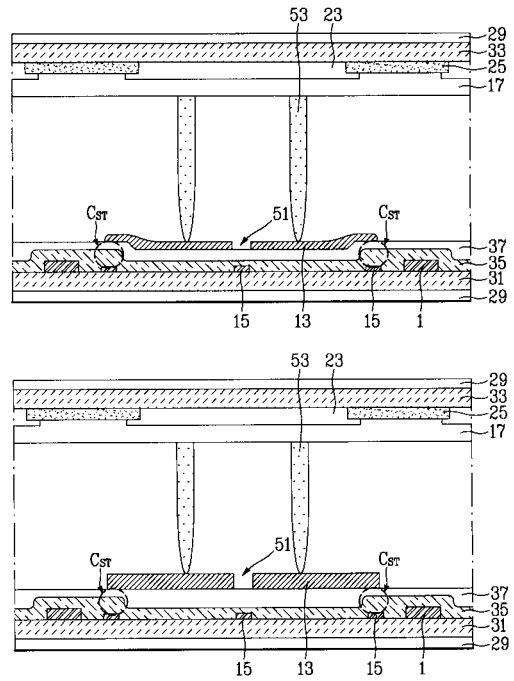
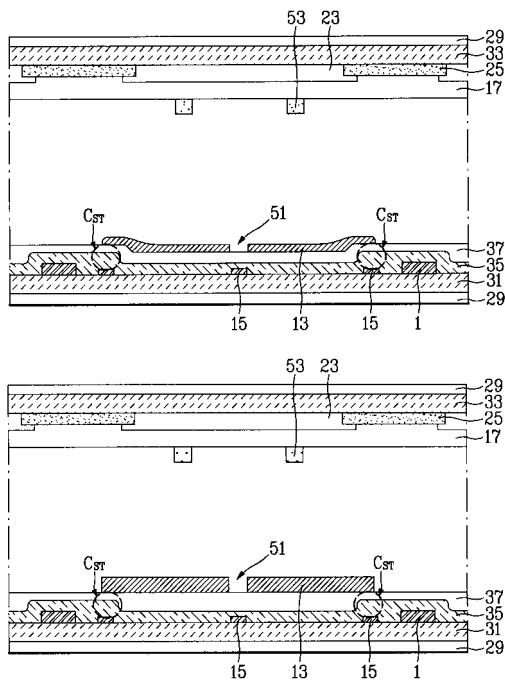


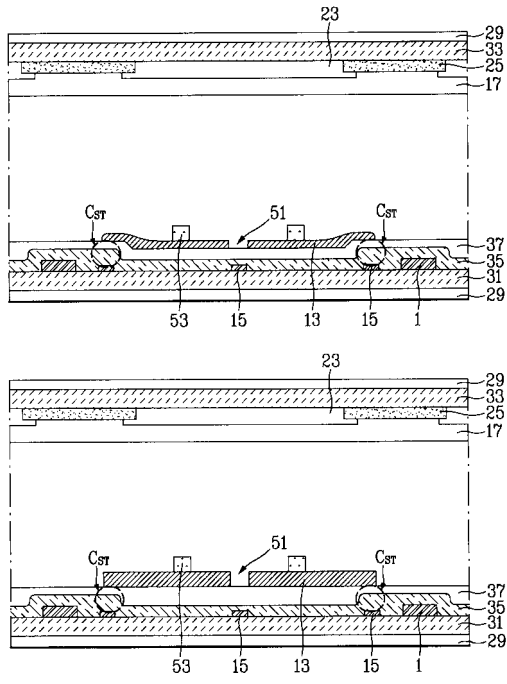


【 図 1 1 】

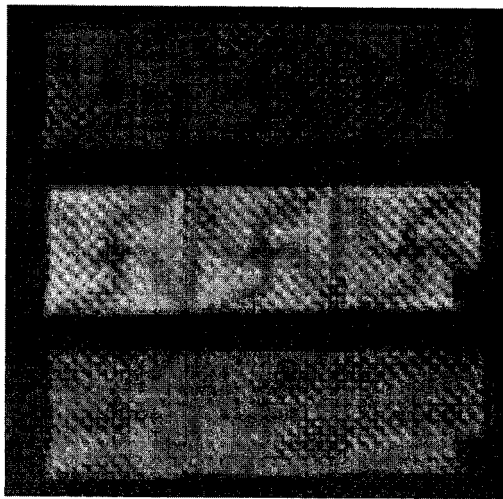
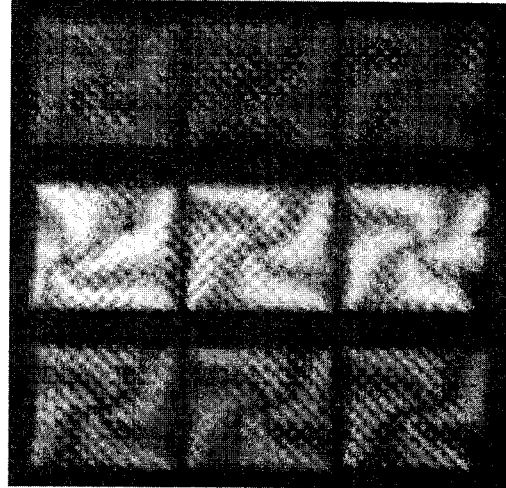


【 図 1 2 】

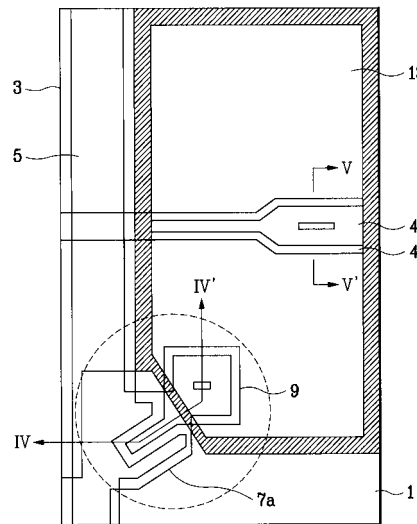




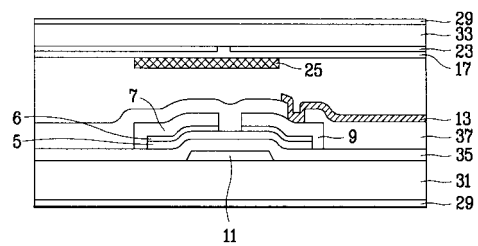
【 図 1 3 】

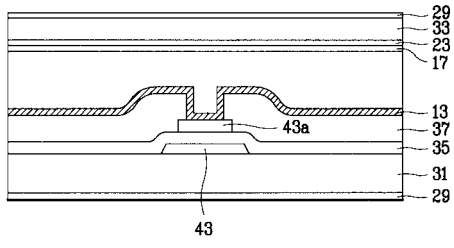


【 図 1 4 】



【 図 1 5 】





フロントページの続き

合議体

審判長 吉野 公夫

審判官 杉山 輝和

審判官 田部 元史

- (56)参考文献 特開平 1 1 - 2 5 8 6 0 6 (J P , A)
特開平 1 0 - 1 3 3 2 0 9 (J P , A)
特開平 0 7 - 1 9 9 1 9 0 (J P , A)
特開平 1 0 - 0 2 0 3 0 1 (J P , A)
特開平 0 8 - 0 7 6 1 2 5 (J P , A)
特開平 0 9 - 2 9 2 6 3 2 (J P , A)
特開平 1 0 - 0 9 0 7 2 2 (J P , A)

- (58)調査した分野(Int.Cl. , D B 名)

G02F 1/1337

专利名称(译)	多域液晶显示元件		
公开(公告)号	JP4698031B2	公开(公告)日	2011-06-08
申请号	JP2001004817	申请日	2001-01-12
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	金慶鎮 李潤復		
发明人	金 慶鎮 李 潤復		
IPC分类号	G02F1/1337 G02F1/13363 G02F1/1339 G02F1/1343 G02F1/137 G02F1/1333 G02F1/136 G02F1/139		
CPC分类号	G02F1/133707 G02F1/134336 G02F1/1393		
FI分类号	G02F1/1337.505 G02F1/13363 G02F1/1339.500 G02F1/1343 G02F1/137 G02F1/137.505 G02F1/139		
F-TERM分类号	2H088/HA02 2H088/HA03 2H088/HA16 2H088/HA18 2H088/LA01 2H088/LA02 2H088/MA05 2H088/MA07 2H089/LA09 2H089/LA11 2H089/LA12 2H090/HB07Y 2H090/MA09 2H090/MA10 2H090/MA12 2H090/MA14 2H090/MA15 2H090/MB01 2H090/MB12 2H091/FA11X 2H091/FA11Y 2H091/FA11Z 2H091/FD04 2H091/GA02 2H091/GA06 2H091/LA13 2H091/LA17 2H091/LA19 2H092/GA11 2H092/GA13 2H092/GA20 2H092/HA06 2H092/JA42 2H092/JB04 2H092/JB05 2H092/JB22 2H092/JB31 2H092/JB73 2H092/PA01 2H189/AA14 2H189/DA07 2H189/DA25 2H189/DA31 2H189/EA06X 2H189/FA16 2H189/GA13 2H189/HA15 2H189/JA10 2H189/JA30 2H189/JA31 2H189/JA33 2H189/LA03 2H191/FA02Y 2H191/FA13Y 2H191/FA30X 2H191/FA30Z 2H191/FC07 2H191/GA01 2H191/GA05 2H191/GA08 2H191/GA11 2H191/GA19 2H191/HA06 2H191/HA11 2H191/HA34 2H191/HA35 2H191/HA37 2H191/LA25 2H191/PA65 2H290/AA34 2H290/BB13 2H290/BB20 2H290/BB22 2H290/BB45 2H290/BB83 2H290/BB87 2H290/BD03 2H290/BF13 2H290/BF23 2H290/CA46 2H291/FA02Y 2H291/FA13Y 2H291/FA30X 2H291/FA30Z 2H291/FC07 2H291/GA01 2H291/GA05 2H291/GA08 2H291/GA11 2H291/GA19 2H291/HA06 2H291/HA11 2H291/HA34 2H291/HA35 2H291/HA37 2H291/LA25 2H291/PA65		
优先权	1020000001403 2000-01-12 KR		
其他公开文献	JP2001242466A		
外部链接	Espacenet		

摘要(译)

(经修改)的形式的公共辅助电极,提供一种通过形成一个电场感应窗口和电介质结构可以在像素电极来实现适于图像显示的纹理的稳定化和多域效果的液晶显示装置。的基板的面,和在它们之间的液晶层,在第一基板上形成,多条栅极线和数据线,以形成一个像素区域,形成在像素区域中的像素电极13和至少一个电场感应窗口51彼此独立地形成,以在同一层中的栅极布线形成13像素电极和共用辅助电极15形成为包围像素区域,所述第二形成在衬底上的公共电极,被彼此独立地在所述公共电极上形成,和至少一个电介质结构53扭曲施加到液晶层的电场感应窗口51,第一电场它是由形成在至少一个基材上进行所述基板和所述第二基板的取向膜构成。

【 図 3 】

