

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4566975号
(P4566975)

(45) 発行日 平成22年10月20日 (2010.10.20)

(24) 登録日 平成22年8月13日 (2010.8.13)

(51) Int. Cl.

F I

G 0 9 G 3/36 (2006.01)

G 0 2 F 1/133 (2006.01)

G 0 9 G 3/20 (2006.01)

G 0 9 G 3/36

G 0 2 F 1/133 5 2 5

G 0 2 F 1/133 5 5 0

G 0 9 G 3/20 6 2 3 F

G 0 9 G 3/20 6 2 1 B

請求項の数 18 (全 14 頁) 最終頁に続く

(21) 出願番号 特願2006-306118 (P2006-306118)
 (22) 出願日 平成18年11月13日 (2006.11.13)
 (65) 公開番号 特開2007-298941 (P2007-298941A)
 (43) 公開日 平成19年11月15日 (2007.11.15)
 審査請求日 平成18年11月13日 (2006.11.13)
 (31) 優先権主張番号 10-2006-0039330
 (32) 優先日 平成18年5月1日 (2006.5.1)
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 501426046
 エルジー ディ스플레이 カンパニー リ
 ミテッド
 大韓民国 ソウル, ヨンドゥンポーク, ヨ
 イドードン 20
 (74) 代理人 100094112
 弁理士 岡部 譲
 (74) 代理人 100064447
 弁理士 岡部 正夫
 (74) 代理人 100085176
 弁理士 加藤 伸晃
 (74) 代理人 100096943
 弁理士 臼井 伸一
 (74) 代理人 100101498
 弁理士 越智 隆夫

最終頁に続く

(54) 【発明の名称】 液晶表示装置とその駆動方法

(57) 【特許請求の範囲】

【請求項 1】

デジタルデータをアナログデータに変換し、前記アナログデータの極性を 2 k (k は、2 以上の整数) ドット周期で反転させて出力するデータ駆動回路；及び

スイッチング素子をそれぞれ具備する複数の画素を定義するための互いに交差する複数のデータライン及びゲートラインを含む液晶パネルを備え；

垂直に配置された前記複数の画素内の前記スイッチング素子のソース電極は、二つの隣接したデータラインに選択して接続され、

垂直に配置された液晶セルに充電される前記アナログデータの極性は、二つの画素毎に反転され、

前記液晶パネルは、画像を表示するための有効表示領域、及びダミーピクセル群を有する非有効表示領域を含み、

前記ダミーピクセル群が前記有効画素領域の前段に形成される水平ラインの液晶セルは、前記ダミーピクセル群が形成されていない水平ラインの液晶セルに次の段のデータラインに接続されるソース電極を有し、

前記ダミーピクセル群が形成される前記水平ラインの液晶セルのソース電極は、前記二つの隣接したデータラインの右側のデータラインに接続され、

前記ダミーピクセル群が形成されない前記水平ラインの液晶セルのソース電極は、前記二つの隣接したデータラインの左側のデータラインに接続されることを特徴とする液晶表示装置。

【請求項 2】

前記データ駆動回路は複数の集積回路を含み、前記集積回路の各々は、シフトレジスタ、第1ラッチ、第2ラッチ、デジタル／アナログ変換器、チャージシェア回路及びバッファを含むことを特徴とする請求項1に記載の液晶表示装置。

【請求項 3】

前記データ駆動回路は前記アナログデータの極性を4ドット周期で反転させて出力することを特徴とする請求項1に記載の液晶表示装置。

【請求項 4】

$8a-5$ 、 $8a-4$ 、 $8a-3$ 及び $8a-2$ （ a は、1以上の整数）番目のゲートラインと接続される前記スイッチング素子のソース電極は、同じデータラインに接続されることを特徴とする請求項3に記載の液晶表示装置。

10

【請求項 5】

ダミーピクセル群内の $8a-5$ 、 $8a-4$ 、 $8a-3$ 及び $8a-2$ （ a は、1以上の整数）番目のゲートラインと接続される複数のダミーピクセルをさらに有することを特徴とする請求項4に記載の液晶表示装置。

【請求項 6】

前記複数のダミーピクセルは、同じデータラインに接続されることを特徴とする請求項5に記載の液晶表示装置。

【請求項 7】

前記データ駆動回路は前記アナログデータの極性を6ドット周期で反転させて出力することを特徴とする請求項1に記載の液晶表示装置。

20

【請求項 8】

$6a-3$ 及び $6a-2$ （ a は、1以上の整数）番目のゲートラインと接続される前記複数のスイッチング素子のソース電極は、同じデータラインに接続されることを特徴とする請求項7に記載の液晶表示装置。

【請求項 9】

前記ダミーピクセル群の $6a-3$ 及び $6a-2$ （ a は、1以上の整数）番目のゲートラインに接続される複数のダミーピクセルをさらに有することを特徴とする請求項8に記載の液晶表示装置。

【請求項 10】

30

前記複数のダミーピクセルは、同じデータラインに接続されることを特徴とする請求項9に記載の液晶表示装置。

【請求項 11】

前記データ駆動回路は前記アナログデータの極性を8ドット周期で反転させて出力することを特徴とする請求項1に記載の液晶表示装置。

【請求項 12】

$16a-13$ 、 $16a-12$ 、 $16a-9$ ないし $16a-6$ 、 $16a-3$ 及び $16a-2$ （ a は、1以上の整数）番目のゲートラインと接続される前記複数のスイッチング素子のソース電極は、同じデータラインに接続されることを特徴とする請求項11に記載の液晶表示装置。

40

【請求項 13】

前記ダミーピクセル群の前記 $16a-13$ 、 $16a-12$ 、 $16a-9$ ないし $16a-6$ 、 $16a-3$ 及び $16a-2$ （ a は、1以上の整数）番目のゲートラインと接続される複数のダミーピクセルをさらに有することを特徴とする請求項12に記載の液晶表示装置。

【請求項 14】

前記複数のダミーピクセルは、同じデータラインに接続されることを特徴とする請求項13に記載の液晶表示装置。

【請求項 15】

スイッチング素子をそれぞれ具備する複数の画素を定義するための互いに交差する複数

50

のデータライン及びゲートラインを含み、垂直に配置された前記複数の画素内の前記スイッチング素子のソース電極が二つの隣接したデータラインに選択して接続される液晶パネルを備える段階；

デジタルデータを前記アナログデータに変換し、前記アナログデータの極性を $2k$ (k は、2以上の整数) ドット周期で反転させて前記複数のデータラインの一つに出力する段階；及び

垂直に配置された液晶セルに前記アナログデータの極性を2つの画素毎に反転させて充電する段階を含み、

前記液晶パネルは、画像を表示するための有効表示領域、及びダミーピクセル群を有する非有効表示領域を含み、

前記ダミーピクセル群が前記有効画素領域の前段に形成される水平ラインの液晶セルは、前記ダミーピクセル群が形成されていない水平ラインの液晶セルに次の段のデータラインに接続されるソース電極を有し、

前記ダミーピクセル群が形成される前記水平ラインの液晶セルのソース電極は、前記二つの隣接したデータラインの右側のデータラインに接続され、

前記ダミーピクセル群が形成されない前記水平ラインの液晶セルのソース電極は、前記二つの隣接したデータラインの左側のデータラインに接続されることを特徴とする液晶表示装置の駆動方法。

【請求項16】

前記データラインに出力する前記アナログデータの極性を4ドット周期で反転させることを特徴とする請求項15に記載の液晶表示装置の駆動方法。

【請求項17】

前記データラインに出力する前記アナログデータの極性を6ドット周期で反転させることを特徴とする請求項15に記載の液晶表示装置の駆動方法。

【請求項18】

前記データラインに出力する前記アナログデータの極性を8ドット周期で反転させることを特徴とする請求項15に記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に関し、特に、 n (n は、2以上の整数) ドットインバージョン方式で駆動される液晶表示装置の駆動周波数を減少させることにより、消費電力を低減することが可能になる液晶表示装置とその駆動方法に関する。

【背景技術】

【0002】

液晶表示装置は、ビデオ信号に応じて液晶セルの光透過率を調節して画像を示す。アクティブマトリクス (Active Matrix) タイプの液晶表示装置は、液晶セル毎にスイッチング素子が形成されているため、動映像を示すことに有利である。スイッチング素子としては、主に薄膜トランジスタ (TFT) が用いられている。

【0003】

液晶表示装置は、液晶セルに充電されるデータの極性を周期的に反転させることにより、フリッカーと残像を減少させるためのインバージョン方式で駆動されている。インバージョン方式としては、垂直ライン方向に隣接した液晶セルの間のデータの極性を反転させるラインインバージョン方式、水平ライン方向に隣接した液晶セルの間のデータの極性を反転させるカラムインバージョン方式、垂直ライン方向と水平ライン方向に隣接した液晶セルの間のデータの極性を反転させるドットインバージョン方式がある。

【0004】

ドットインバージョン方式は、図1に示すように、垂直方向に隣接する液晶セルのそれぞれに供給されるデータの極性が相反すると共に、水平方向に隣接する液晶セルのそれぞれに供給されるデータの極性が相反する。そして、そのデータの極性はフレーム (Fn-

10

20

30

40

50

1、Fn) 毎に反転する。最近は、このようなドットインバージョン方式の中でも垂直及び水平方向の両方でフリッカーを低減するために、そして、消費電極を低減するために、2ドットインバージョン方式が主に使われているのが実情である。

【0005】

2ドットインバージョン方式は、図2に示すように、水平方向に1ドット単位でデータの極性を反転し、垂直方向には2ドット単位でデータの極性を反転する。このような2ドットインバージョン方式は、図3に示す入力データの極性によって、それぞれの液晶セルに供給されるデータの極性を制御して、図4に示すように、垂直方向に2ドット単位でデータの極性を反転する。

【0006】

ところで、最近、液晶パネルが大型化することにより、一つの水平ラインに形成される液晶セルの個数も増加しつつある。2ドットインバージョン方式による場合にも、液晶セルの個数の増加は入力されるデータの極性の反転の回数を増加させる結果を齎し、これは駆動周波数の増加及び消費電極の増加につながる問題点を有する。

【発明の開示】

【発明が解決しようとする課題】

【0007】

従って、本発明の目的は、 n (n は、2以上の整数) ドットインバージョン方式で駆動される液晶表示装置の駆動周波数を減少させることにより、消費電極を低減することが可能になる液晶表示装置とその駆動方法を提供することにある。

【課題を解決するための手段】

【0008】

前記目的の達成のため、本発明に係る液晶表示装置は、デジタルデータをアナログデータに変換し、前記アナログデータの極性を kn (k 、 n のそれぞれは2以上の整数) ドット周期で反転させて出力するデータ駆動回路；及び前記 kn ドット周期で極性が反転されるアナログデータが供給される複数のデータラインと、スキャン信号が供給される複数のゲートラインとが交差し、その交差部に液晶セルのそれぞれを駆動するための複数のスイッチング素子が配置され、垂直に配置された前記スイッチング素子が左側のデータラインに接続された複数の第1スイッチング素子と、右側のデータラインに接続された複数の第2スイッチング素子とを含む液晶パネルを備え；垂直に配置された液晶セルに充電される前記アナログデータの極性が n ドット周期で反転されることを特徴とする。

【0009】

前記垂直に配置された液晶セルに充電される前記アナログデータの極性は2ドット周期で反転されることを特徴とする。

【0010】

本発明の第1の実施の形態に係る液晶表示装置のデータ駆動回路は、前記アナログデータの極性を4ドット周期で反転させて出力することを特徴とする。

【0011】

本発明の第1の実施の形態に係る前記複数の第2スイッチング素子は、 $8a-5$ 、 $8a-4$ 、 $8a-3$ 及び $8a-2$ (a は、1以上の整数) 番目のゲートラインと接続されることを特徴とする。

【0012】

本発明の第1の実施の形態に係る前記第2スイッチング素子は、 m (m は、2以上の整数) 番目のデータラインを通じて供給されるアナログデータを $m-1$ 番目の液晶セルに供給することを特徴とする。

【0013】

本発明の第1の実施の形態に係る前記 $8a-5$ 、 $8a-4$ 、 $8a-3$ 及び $8a-2$ (a は、1以上の整数) 番目のゲートラインと一番目のデータラインとの交差部の左側に形成される複数のダミーピクセルを更に備えることを特徴とする。

【0014】

本発明の第1の実施の形態に係る前記第2スイッチング素子は、前記一番目のデータラインを通じて供給されるアナログデータを前記ダミーピクセルに供給することを特徴とする。

【0015】

本発明の第2の実施の形態に係る前記データ駆動回路は、前記アナログデータの極性を6ドット周期で反転させて出力することを特徴とする

【0016】

本発明の第2の実施の形態に係る前記複数の第2スイッチング素子は、 $6a-3$ 及び $6a-2$ (a は、1以上の整数)番目のゲートラインと接続することを特徴とする。

【0017】

本発明の第2の実施の形態に係る前記第2スイッチング素子は、 m (m は、2以上の整数)番目のデータラインを通じて供給されるアナログデータを $m-1$ 番目の液晶セルに供給することを特徴とする。

【0018】

本発明の第2の実施の形態に係る $6a-3$ 及び $6a-2$ (a は、1以上の整数)番目のゲートラインと一番目のデータラインとの交差部の左側に形成される複数のダミーピクセルを更に備えることを特徴とする。

【0019】

本発明の第2の実施の形態に係る前記第2スイッチング素子は、前記一番目のデータラインを通じて供給されるアナログデータを前記ダミーピクセルに供給することを特徴とする。

【0020】

本発明の第3の実施の形態に係る前記データ駆動回路は、前記アナログデータの極性を8ドット周期で反転させて出力することを特徴とする。

【0021】

本発明の第3の実施の形態に係る前記複数の第2スイッチング素子は、 $16a-13$ 、 $16a-12$ 、 $16a-9$ ないし $16a-6$ 、 $16a-3$ 及び $16a-2$ (a は、1以上の整数)番目のゲートラインと接続されることを特徴とする。

【0022】

本発明の第3の実施の形態に係る前記第2スイッチング素子は、 m (m は、2以上の整数)番目のデータラインを通じて供給されるアナログデータを $m-1$ 番目の液晶セルに供給することを特徴とする。

【0023】

本発明の第3の実施の形態に係る $16a-13$ 、 $16a-12$ 、 $16a-9$ ないし $16a-6$ 、 $16a-3$ 及び $16a-2$ (a は、1以上の整数)番目のゲートラインと一番目のデータラインとの交差部の左側に形成される複数のダミーピクセルを更に備えることを特徴とする。

【0024】

本発明の第3の実施の形態に係る前記第2スイッチング素子は、前記一番目のデータラインを通じて供給されるアナログデータを前記ダミーピクセルに供給することを特徴とする。

【0025】

更に、本発明に係る液晶表示装置の駆動方法は、アナログデータが供給される複数のデータラインと、スキャン信号が供給される複数のゲートラインとが交差し、その交差部に液晶セルのそれぞれを駆動するための複数のスイッチング素子が配置され、垂直に配置された前記スイッチング素子が左側のデータラインに接続された複数の第1スイッチング素子と、右側のデータラインに接続された複数の第2スイッチング素子とを含む液晶パネルを備える段階；デジタルデータを前記アナログデータに変換し、前記アナログデータの極性を kn (k 、 n のそれぞれは2以上の整数)ドット周期で反転させて前記データラインに出力する段階；及び垂直に配置された液晶セルに前記アナログデータの極性を n ドット

10

20

30

40

50

周期で反転させて充電する段階を含む。

【発明の効果】

【0026】

前述のように、本発明に係る液晶表示装置とその駆動方法は、 $2n$ (n は、2以上の整数) 水平周期単位で極性が反転するデータを駆動データに用いて、実際の有効ピクセルに示されるデータは2水平周期単位で極性を反転させることにより、2ドットインバージョン方式で表示品質は維持しながらも駆動周波数は減少させることにより、消費電力を大幅に低減することが可能になる。

【発明を実施するための最良の形態】

【0027】

以下、図5ないし図12を参照して、本発明の好ましい実施の形態について説明する。

【0028】

図5は、本発明に係る液晶表示装置を示すブロック図である。

【0029】

図5を参照すると、本発明に係る液晶表示装置は、データライン $D1 \sim Dm$ とゲートライン $G1 \sim Gn$ が交差され、その交差部に液晶セル $C1c$ を駆動するためのTFTが形成された液晶パネル134と、液晶パネル134のデータライン $D1 \sim Dm$ にデータを供給するためのデータ駆動回路132と、液晶パネル134のゲートライン $G1 \sim Gn$ にスキャンパルスを提供するためのゲート駆動回路133と、データ駆動回路132及びゲート駆動回路133を制御するためのタイミングコントローラ131とを備える。

【0030】

液晶パネル134は、2枚のガラス基板の間に液晶が注入され、その下部ガラス基板上にデータライン $D1 \sim Dm$ とゲートライン $G1 \sim Gn$ とが互いに直交して形成される。データライン $D1 \sim Dm$ とゲートライン $G1 \sim Gn$ との交差部に形成されたTFTは、ゲートライン $G1 \sim Gn$ からのスキャンパルスに応じてデータライン $D1 \sim Dm$ 上のデータを液晶セル $C1c$ に供給する。このために、TFTのゲート電極はゲートライン $G1 \sim Gn$ に接続され、ソース電極はデータライン $D1 \sim Dm$ に接続される。ここで、従来の場合には、隣接するデータライン(例えば、 $D1$ と $D2$)の間に配置する n 個のソース電極は全部一つのデータラインに接続する反面、本発明の場合には、隣接するデータラインの間に配置する n 個のソース電極は二つのデータラインに分けられ選択的に接続する構造を取る。このようなソース電極とデータラインの接続構造及びそれに係るデータ駆動回路からデータラインに供給されるデータの駆動周波数の変更については、図7及び図12を参照して詳細に説明する。TFTのドレイン電極は液晶セル $C1c$ の画素電極に接続される。画素電極と対向する共通電極には共通電圧 V_{com} が供給される。

【0031】

データ駆動回路132は、タイミングコントローラ131により整列されて入力されるデジタルデータRGBを、タイミングコントローラ131から入力されるデータ制御信号DDCに応じて液晶パネル134のデータライン $D1 \sim Dm$ に供給する。即ち、データ駆動回路132は、タイミングコントローラ131からのデータ制御信号DDCに含まれた極性制御信号POLに応じて、 $2n$ (n は、2以上の整数) 水平期間の間に同一な極性のデータを発生した後、データの極性を反転させて、水平に隣接したデータの極性を互いに反転させる。

【0032】

ゲート駆動回路133は、タイミングコントローラ131からのゲート制御信号GDCに応じて、ゲートライン $G1 \sim Gn$ にスキャンパルスを順次供給する。

【0033】

タイミングコントローラ131は、垂直/水平同期信号V、HとクロックCLKを用いて、ゲート駆動回路133を制御するためのゲート制御信号GDCと、データ駆動回路132を制御するためのデータ制御信号DDCとを発生する。データ制御信号DDCは、ソーススタートパルスSSP、ソースシフトクロックSSC、ソース出力信号SOE、極性

10

20

30

40

50

信号POL等を含む。ゲート制御信号GDCは、ゲートシフトクロックGSC、ゲート出力信号GOE、ゲートスタートパルスGSP等を含む。

【0034】

また、タイミングコントローラ131は、内部に含まれてあるデータ整列回路（未図示）を用いて、TFTのソース電極とデータラインの接続構造によってデータを異に整列し、データ駆動回路132に供給する。

【0035】

図6は、データ駆動回路132を概略的に示す図面である。

【0036】

図6を参照すると、データ駆動回路132は複数の集積回路ICを含み、それぞれの集積回路は入力ラインとデータラインの間に従属的に接続したシフトレジスタ182、第1ラッチ181、第2ラッチ183、デジタル／アナログ変換器（DAC）184、チャージシェア回路185及びバッファ186を備える。

10

【0037】

シフトレジスタ182は、タイミングコントローラ131からのソーススタートパルスSSPをソースシフトクロック信号SSCに応じてシフトさせて、サンプリング信号を発生する。また、シフトレジスタ182は、ソーススタートパルスSSPをシフトさせて、次の段のシフトレジスタ182にキャリ信号CARを伝える。

【0038】

第1ラッチ181は、シフトレジスタ182から入力されるサンプリング信号に応じてデジタルデータRGBをサンプリングして貯蔵し、貯蔵されたデジタルデータを第2ラッチ183に供給する。

20

【0039】

第2ラッチ183は、第1ラッチ181から入力されるデータEFD、RGBをラッチした後、タイミングコントローラ131からのソース出力信号SOEに応じて、他の集積回路内の第2ラッチ183と共にラッチされた1水平ライン分のデジタルデータを同時に出力する。

【0040】

DAC184は、第2ラッチ183からのデジタルデータRGBをタイミングコントローラ131からの極性信号POLに応じて、正極性アナログガンマ電圧VPGや負極性アナログガンマ電圧VNGに変換する。また、DAC184から発生される電圧は極性制御信号POLに応じて、2n（nは、2以上の整数）水平期間の間、同一な極性のデータを発生した後、データの極性を反転させて、水平に隣接したデータの極性を互いに反転させる。

30

【0041】

チャージシェア回路185は、タイミングコントローラ131から発生されたソース出力信号SOEのハイ論理区間の間、チャージシェア電圧をバッファ186を通じてデータラインに供給する。

【0042】

バッファ186は、DAC184から入力されるアナログガンマ電圧VPG、VNGを信号減衰なしにデータラインD1～Dmに出力する役割をする。

40

【0043】

図6において、図面符号「R」は、データ駆動回路132の出力段とデータラインD1～Dmの間の線抵抗である。

【0044】

図7は、本発明の第1の実施の形態に係る2ドットインバージョンを具現するための第1ピクセル配列を示す図面であり、図8は、データ駆動回路から第1ピクセル配列に供給されるデータが4ドット単位で極性が反転されることを示す図面である。

【0045】

図7を参照すると、本発明の第1の実施の形態に係る第1ピクセル配列は、液晶パネル

50

の有効表示領域に形成される有効ピクセル群と、有効表示領域の外部に形成されるダミーピクセル群とを含む。ここで、ダミーピクセルとは、データの供給を受けてもこれを外部に表さないピクセルであり、有効表示領域の前段にダミーピクセルが形成される水平ラインの液晶セルは、ダミーピクセルが形成されない水平ラインの液晶セルに比べ、その以後の段のデータラインに接続されるソース電極を有する。即ち、図面に示すように、 $8n-5$ 、 $8n-4$ 、 $8n-3$ 、 $8n-2$ 番目の水平ライン (n は、1 以上の整数) は、有効表示領域の前段にダミーピクセルを備え、それぞれのダミーピクセルのソース電極は 1 番目のデータライン D 1 に接続されているため、ダミーピクセルが備えられた水平ラインの有効ピクセルは 2 番目の以後のデータラインにそれぞれ接続される。3 番目ないし 6 番目の水平ライン H L 3 ~ H L 6 の場合を例に挙げて説明すると、有効表示領域の前段に配置されたダミーピクセルのソース電極が 1 番目のデータライン D 1 に接続されているため、1 番目の有効ピクセルのソース電極は 2 番目のデータライン D 2 に接続される。

10

【0046】

これに従って、図 8 に示すように、データ駆動回路を通じて 4 ドット単位で極性が反転されるデータがそれぞれのデータラインに供給されても、実際に有効ピクセルに示されるデータは 2 ドット単位で極性が反転される。

【0047】

即ち、3 番目ないし 6 番目の水平ライン H L 3 ~ H L 6 の場合には、1 番目のデータライン D 1 を通じて供給されるデータはそれぞれのダミーピクセルに供給され、1 番目の有効ピクセルへのデータの供給は 2 番目のデータライン D 2 を通じて成される。勿論、有効表示領域の前段にダミーピクセルが形成されていない 1 番目、2 番目、7 番目及び 8 番目の水平ライン H L 1、H L 2、H L 7、H L 8 の場合には、1 番目のデータライン D 1 を通じて 1 番目の有効ピクセルにデータの供給を受ける。結果的に、4 ドット単位で極性が反転されるデータを用いて、実際に有効ピクセルに示されるデータが 2 ドット単位で極性を反転させることにより、従来対比液晶表示品質は同一にしながらも駆動周波数を $1/2$ に減少させることにより、消費電力を節減することが可能になる。

20

【0048】

図 9 は、本発明の第 2 の実施の形態に係る 2 ドットインバージョンを具現するための第 2 ピクセル配列を示す図面であり、図 10 は、データ駆動回路から第 2 ピクセル配列に供給されるデータが 6 ドット単位で極性が反転されることを示す図面である。

30

【0049】

図 9 を参照すると、本発明の第 2 の実施の形態に係る第 2 ピクセル配列は、液晶パネルの有効表示領域に形成される有効ピクセル群と、有効表示領域の外部に形成されるダミーピクセル群とを含む。有効表示領域の前段にダミーピクセルが形成される水平ラインの液晶セルは、ダミーピクセルが形成されていない水平ラインの液晶セルに比べ、その以後の段のデータラインに接続されるソース電極を有する。即ち、図面に示すように、 $6n-3$ 、 $6n-2$ 番目の水平ライン (n は、1 以上の整数) は、有効表示領域の前段にダミーピクセルを備え、それぞれのダミーピクセルのソース電極は 1 番目のデータライン D 1 に接続されているため、このダミーピクセルが備えられた水平ラインの有効ピクセルは、2 番目以後のデータラインにそれぞれ接続される。3 番目、4 番目、9 番目及び 10 番目の水平ライン H L 3、H L 4、H L 9、H L 10 の場合を例に挙げて説明すると、有効表示領域の前段に配置されたダミーピクセルのソース電極が 1 番目のデータライン D 1 に接続されているため、1 番目の有効ピクセルのソース電極は 2 番目のデータライン D 2 に接続される。

40

【0050】

これに従って、図 10 に示すように、データ駆動回路を通じて 6 ドット単位で極性が反転されるデータがそれぞれのデータラインに供給されても、実際に有効ピクセルに示されるデータは 2 ドット単位で極性が反転される。

【0051】

即ち、3 番目、4 番目、9 番目及び 10 番目の水平ライン H L 3、H L 4、H L 9、H

50

L10の場合には、1番目のデータラインD1を通じて供給されるデータはそれぞれのダミーピクセルに供給され、1番目の有効ピクセルからのデータの供給は、2番目のデータラインD2を通じて成される。勿論、有効表示領域の前段にダミーピクセルが形成されていない1番目、2番目、5番目ないし8番目、11番目及び12番目の水平ラインHL1、HL2、HL5～HL8、HL11、HL12の場合には、1番目のデータラインD1を通じて1番目の有効ピクセルにデータの供給を受ける。結果的に、6ドット単位で極性が反転されるデータを用いて、実際に有効ピクセルに示されるデータが2ドット単位で極性を反転させることにより、従来対比液晶表示品質は同一にしながらも駆動周波数を1/3に減少させることにより、消費電力を更に節減することが可能になる。

【0052】

10

図11は、本発明の第3の実施の形態に係る2ドットインバージョンを具現するための第3ピクセル配列を示す図面であり、図12は、データ駆動回路から第3ピクセル配列に供給されるデータが8ドット単位で極性が反転されることを示す図面である。

【0053】

図11を参照すると、本発明の第3の実施の形態に係る第3ピクセル配列は、液晶パネルの有効表示領域に形成される有効ピクセル群と、有効表示領域の外部に形成されるダミーピクセル群とを含む。有効表示領域の前段にダミーピクセルが形成される水平ラインの液晶セルは、ダミーピクセルが形成されていない水平ラインの液晶セルに比べ、その以後の段のデータラインに接続されるソース電極を備える。即ち、図面に示すように、 $16n-13$ 、 $16n-12$ 、 $16n-9$ 、 $16n-8$ 、 $16n-7$ 、 $16n-6$ 、 $16n-3$ 、 $16n-2$ 番目の水平ライン（ n は、1以上の整数）は、有効表示領域の前段にダミーピクセルを備え、それぞれのダミーピクセルのソース電極は1番目のデータラインD1に接続されているため、この水平ラインの有効ピクセルは2番目以後のデータラインにそれぞれ接続される。3番目、4番目、7番目ないし10番目、13番目、14番目、19番目及び20番目の水平ラインHL3、HL4、HL7～10、HL13、HL14、HL19、HL20の場合を例に挙げて説明すると、有効表示領域の前段に配置されたダミーピクセルのソース電極が1番目のデータラインD1に接続されているため、1番目の有効ピクセルのソース電極は2番目のデータラインD2に接続される。

20

【0054】

これに従って、図12に示すように、データ駆動回路を通じて8ドット単位で極性が反転されるデータがそれぞれのデータラインに供給されても、実際に有効ピクセルに示されるデータは2ドット単位で極性が反転される。

30

【0055】

即ち、3番目、4番目、7番目ないし10番目、13番目及び14番目の水平ラインHL3、HL4、HL7～HL10、HL13、HL14の場合、1番目のデータラインD1を通じて供給されるデータはそれぞれのダミーピクセルに供給され、1番目の有効ピクセルへのデータ供給は2番目のデータラインD2を通じて成される。勿論、有効表示領域の前段にダミーピクセルが形成されていない1番目、2番目、5番目、6番目、11番目、12番目、15番目及び16番目の水平ラインHL1、HL2、HL5、HL6、HL11、HL12、HL15、HL16の場合には、1番目のデータラインD1を通じて1番目の有効ピクセルにデータの供給を受ける。結果的に、8ドット単位で極性が反転されるデータを用いて、実際に有効ピクセルに示されるデータが2ドット単位で極性を反転させることにより、従来対比液晶表示品質は同一にしながらも駆動周波数を1/4に減少させることにより、消費電力を更に節減することが可能になる。

40

【0056】

一方、以上実施の形態においては、 $2n$ （ n は、2以上の整数）水平周期に極性が反転される駆動データを用いて、ピクセルにおける2ドットインバージョン方式を具現するため、ダミーピクセルを備えているが、ダミーピクセルが形成されていない場合にも本発明の技術的思想を達成できることには疑問の余地がない。この場合、ダミーピクセルに供給されるデータはダミーピクセルが存在しないことにより消失されるだけである。

50

【0057】

以上説明した内容を通じて、当業者なら本発明の技術思想を逸脱しない範囲の内で、多様な変更及び修正ができるということが分かるはずである。例えば、本発明の実施の形態は、2ドットインバージョン方式を中心として説明されたが、 n （但し、 n は2以上の整数）ドットインバージョン方式等にも適用できる。更に、発明の詳細な説明に開示された実施の形態が併用されることもできる。従って、本発明の技術的範囲は、明細書の詳細な説明に記載された内容に限られることなく、特許請求の範囲により定められるべきである。

【図面の簡単な説明】

【0058】

10

【図1】1ドットインバージョン方式で駆動される液晶パネルのデータ極性を概略的に示す図面である。

【図2】2ドットインバージョン方式で駆動される液晶パネルのデータ極性を概略的に示す図面である。

【図3】2ドットインバージョン方式で液晶セルに供給されたデータの極性を概略的に示す図面である。

【図4】データ駆動回路から液晶パネルに供給されるデータの極性を概略的に示す図面である。

【図5】本発明に係る液晶表示装置を示すブロック図である。

【図6】図5に示すデータ駆動回路を詳細に示すブロック図である。

20

【図7】本発明の第1の実施の形態に係る液晶パネルのデータ極性を示す図面である。

【図8】本発明の第1の実施の形態に係るデータ駆動回路から液晶パネルに供給されるデータの極性を示す図面である。

【図9】本発明の第2の実施の形態に係る液晶パネルのデータ極性を示す図面である。

【図10】本発明の第2の実施の形態に係るデータ駆動回路から液晶パネルに供給されるデータの極性を示す図面である。

【図11】本発明の第3の実施の形態に係る液晶パネルのデータ極性を示す図面である。

【図12】本発明の第3の実施の形態に係るデータ駆動回路から液晶パネルに供給されるデータの極性を示す図面である。

【符号の説明】

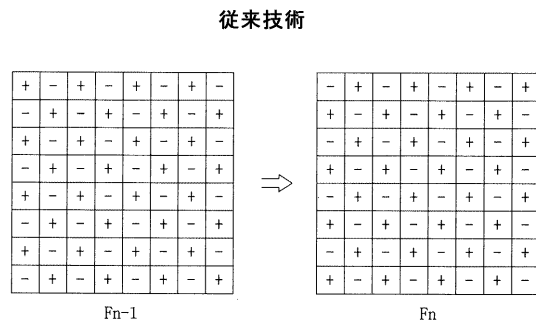
30

【0059】

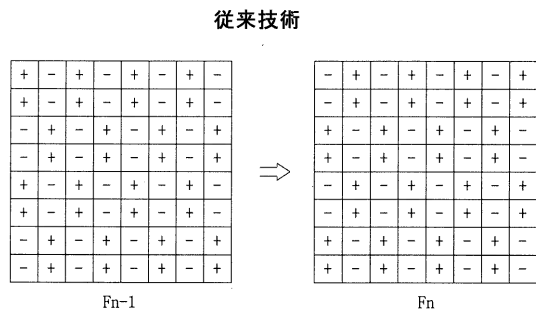
- 131：タイミングコントローラ
- 132：データ駆動回路
- 133：ゲート駆動回路
- 134：液晶パネル
- 135：GOE変換回路
- 181：第1ラッチ
- 182：シフトレジスタ
- 183：第2ラッチ
- 184：デジタル／アナログ変換器
- 185：チャージシェア回路
- 186：バッファ

40

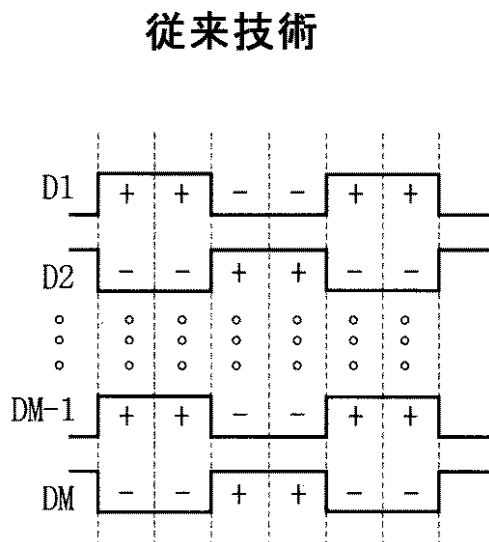
【図 1】



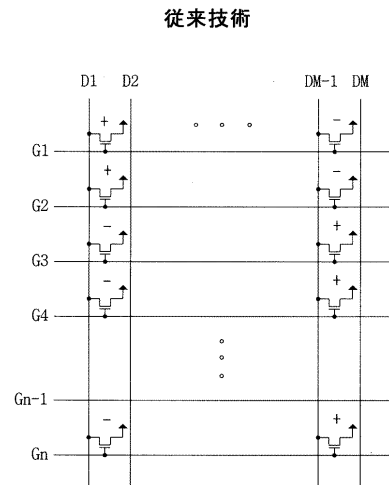
【図 2】



【図 4】

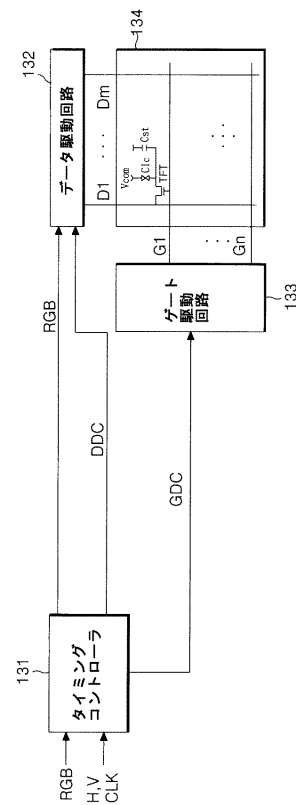


【図 3】

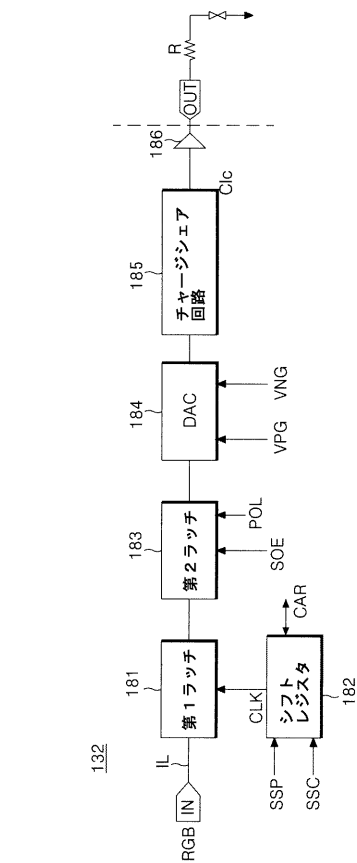


【図 5】

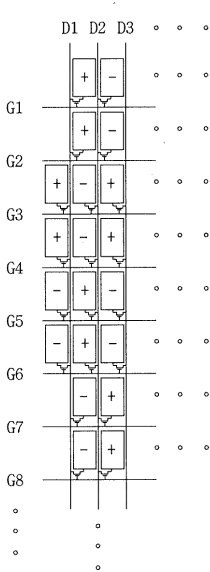
従来技術



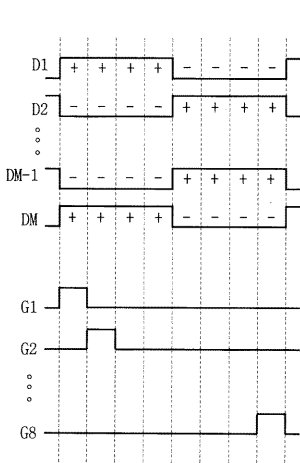
【図 6】



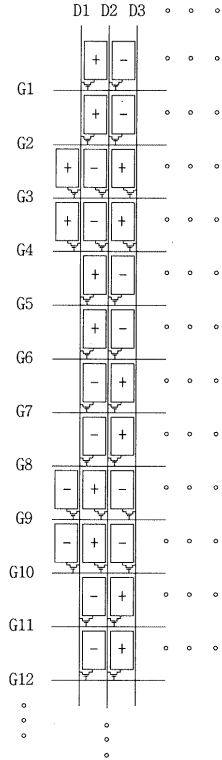
【図 7】



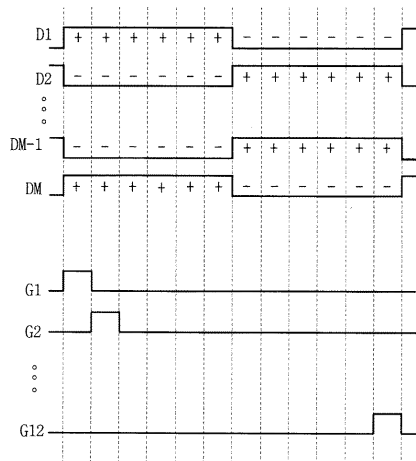
【図 8】



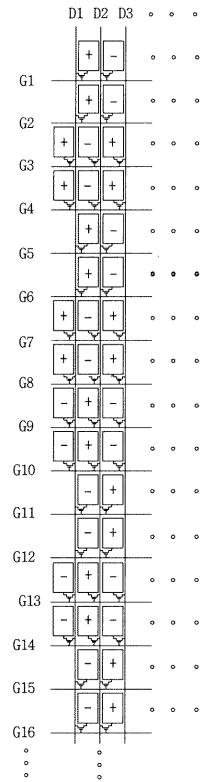
【図 9】



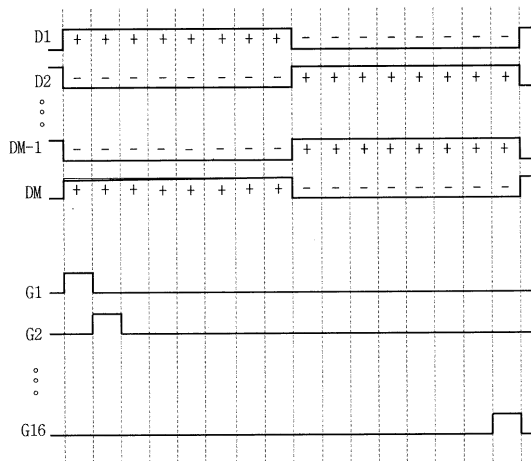
【図 10】



【図 11】



【図 12】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 2 2 K
G 0 9 G	3/20	6 6 0 Q
G 0 9 G	3/20	6 2 3 Q
G 0 9 G	3/20	6 1 1 A
G 0 9 G	3/20	6 1 1 E

(74)代理人 100104352

弁理士 朝日 伸光

(74)代理人 100128657

弁理士 三山 勝巳

(72)発明者 金 彬

大韓民国 ソウル特別市 陽川区 木5洞 木洞 4 ダンジ アパート 408-2003号

(72)発明者 趙 南 旭

大韓民国 京畿道 軍浦市 堂洞 954 ムジゲ デリン アパート 112-306号

(72)発明者 趙 誠 鶴

大韓民国 京畿道 安養市 東安区 虎溪洞 ラッキー アパート 101-607号

審査官 西島 篤宏

(56)参考文献 特開平09-016132 (JP, A)

特開2003-233362 (JP, A)

特開2004-341134 (JP, A)

特開平04-223428 (JP, A)

特開平11-102174 (JP, A)

特開2006-071891 (JP, A)

特開2002-091403 (JP, A)

特開平11-202288 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G 3/00 - 3/38

G 0 2 F 1/133 505-580

专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	JP4566975B2	公开(公告)日	2010-10-20
申请号	JP2006306118	申请日	2006-11-13
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司，有限公司		
当前申请(专利权)人(译)	Eruji显示有限公司		
[标]发明人	金彬 趙南旭 趙誠鶴		
发明人	金 彬 趙 南 旭 趙 誠 鶴		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3614 G09G3/3688 G09G2310/027 G09G2320/0247 G09G2330/021		
FI分类号	G09G3/36 G02F1/133.525 G02F1/133.550 G09G3/20.623.F G09G3/20.621.B G09G3/20.624.B G09G3/20.622.K G09G3/20.660.Q G09G3/20.623.Q G09G3/20.611.A G09G3/20.611.E		
F-TERM分类号	2H093/NA16 2H093/NA34 2H093/NA43 2H093/NB10 2H093/NB12 2H093/NB23 2H093/NC16 2H093/NC34 2H093/ND10 2H093/ND34 2H093/ND35 2H093/ND39 2H093/NH16 2H193/ZA04 2H193/ZA08 2H193/ZC14 2H193/ZC20 5C006/AA16 5C006/AC11 5C006/AC22 5C006/AC27 5C006/AF22 5C006/AF36 5C006/AF42 5C006/AF59 5C006/AF69 5C006/AF71 5C006/AF83 5C006/BB16 5C006/BB21 5C006/BB27 5C006/BC02 5C006/BC03 5C006/BC06 5C006/BC12 5C006/BC22 5C006/BF03 5C006/BF04 5C006/FA23 5C006/FA34 5C006/FA48 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD26 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04		
代理人(译)	臼井伸一 朝日 伸光		
优先权	1020060039330 2006-05-01 KR		
其他公开文献	JP2007298941A		
外部链接	Espacenet		

摘要(译)

公开的是n (n是2以上的整数)，以减少通过点反转方法驱动的液晶显示装置的驱动频率，和驱动液晶显示装置用于降低消耗电极的方法。 根据本发明的液晶显示装置将数字数据转换为模拟数据，以kn (k，n是2或更大的整数) 点周期反转模拟数据的极性并输出多条数据线和栅极线彼此交叉;用于驱动各个液晶单元的多个开关元件设置在数据线和栅极线的交叉点处;一种液晶面板，包括连接到线的多个第一开关元件和连接到液晶面板右侧的数据线的多个第二开关元件;极性以n点周期反转。 点域7

+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+



F_{n-1}