

(19) 日本国特許庁(JP)

## (12) 特 許 公 報(B2)

(11) 特許番号

特許第4101533号  
(P4101533)

(45) 発行日 平成20年6月18日(2008.6.18)

(24) 登録日 平成20年3月28日(2008.3.28)

(51) Int.Cl. F 1  
**G02F 1/1343 (2006.01)** G02F 1/1343  
**G02F 1/1335 (2006.01)** G02F 1/1335 520  
**H01L 21/336 (2006.01)** H01L 29/78 612D  
**H01L 29/786 (2006.01)** H01L 21/88 B  
**H01L 21/3205 (2006.01)**

請求項の数 4 (全 22 頁)

(21) 出願番号 特願2002-55830 (P2002-55830)  
(22) 出願日 平成14年3月1日 (2002.3.1)  
(65) 公開番号 特開2003-255374 (P2003-255374A)  
(43) 公開日 平成15年9月10日 (2003.9.10)  
審査請求日 平成17年2月28日 (2005.2.28)

前置審査

(73) 特許権者 000153878  
株式会社半導体エネルギー研究所  
神奈川県厚木市長谷398番地  
(72) 発明者 山崎 舜平  
神奈川県厚木市長谷398番地 株式会社  
半導体エネルギー研究所内  
(72) 発明者 江口 晋吾  
神奈川県厚木市長谷398番地 株式会社  
半導体エネルギー研究所内  
(72) 発明者 塩野入 豊  
神奈川県厚木市長谷398番地 株式会社  
半導体エネルギー研究所内  
(72) 発明者 藤本 悅子  
神奈川県厚木市長谷398番地 株式会社  
半導体エネルギー研究所内

最終頁に続く

(54) 【発明の名称】半透過型の液晶表示装置の作製方法

## (57) 【特許請求の範囲】

## 【請求項 1】

薄膜トランジスタ上に層間絶縁膜を形成し、  
前記層間絶縁膜に前記薄膜トランジスタに達するコンタクトホールを形成し、  
前記層間絶縁膜上に透明性導電膜からなる画素電極を形成し、  
前記コンタクトホール内、前記層間絶縁膜上、及び前記画素電極上に反射性導電膜を形成し、  
前記反射性導電膜をエッチングすることによって、前記コンタクトホールを介して前記画素電極と前記薄膜トランジスタとを電気的に接続する配線を形成するとともに、前記画素電極上に複数の島状パターンを形成し、

前記複数の島状パターンは、前記透明性導電膜と積層され、各パターンの上面の形状がそれぞれ異なり、各パターン端部にテーパー角が5~60°のテーパースロープ面を有することを特徴とする半透過型の液晶表示装置の作製方法。

## 【請求項 2】

薄膜トランジスタ上に層間絶縁膜を形成し、  
前記層間絶縁膜に前記薄膜トランジスタに達するコンタクトホールを形成し、  
前記コンタクトホール内及び前記層間絶縁膜上に反射性導電膜を形成し、  
前記反射性導電膜をエッチングすることによって、前記コンタクトホールを介して前記薄膜トランジスタと電気的に接続される配線を形成するとともに、前記層間絶縁膜上に複数の島状パターンを形成し、

10

20

前記配線と接し且つ前記複数の島状パターンを覆う、透明性導電膜からなる前記画素電極を形成し、

前記複数の島状パターンは、前記透明性導電膜と積層され、各パターンの上面の形状がそれぞれ異なり、各パターン端部にテープ角が5～60°のテープスロープ面を有することを特徴とする半透過型の液晶表示装置の作製方法。

**【請求項3】**

請求項1又は請求項2において、

前記複数の島状パターンを、不規則な配置で形成することを特徴とする半透過型の液晶表示装置の作製方法。

**【請求項4】**

請求項1乃至請求項3のいずれか一において、

前記複数の島状パターンを、前記複数の島状パターンが占める面積の割合が前記画素電極が占める面積の50～90%となるように形成することを特徴とする半透過型の液晶表示装置の作製方法。

**【発明の詳細な説明】**

**【0001】**

**【発明の属する技術分野】**

本発明は、パッシブマトリクス型、アクティブマトリクス型の液晶表示装置に関する。特に、透過型および反射型の両機能を兼ね備えた半透過型液晶表示装置の電極構造に関する。

**【0002】**

**【従来の技術】**

近年、携帯電話に代表される携帯情報端末の爆発的な普及により、軽量・省消費電力・使用環境の変化に応じて対応可能なディスプレイが必要とされている。

**【0003】**

なお、薄膜・軽量の面から考えると液晶表示装置、または有機EL表示装置が有望視されている代表格である。

**【0004】**

透過型表示装置は、ディスプレイを駆動させるためだけであれば、消費電力は少ない。しかし、液晶自体は発光しないので、ディスプレイとして表示を出すためにはバックライトを必要とする。携帯電話用途では、一般にELバックライトが用いられるが、このバックライトのために別途電力が必要となり、液晶特有の省消費電力の特徴が十分には活かせず、省消費電力化には不利である。また、暗い環境下ではディスプレイの表示がコントラスト良く見えるが、通常の明るい環境下では表示があまり良く見えなくなり、上方出射方式及び下方出射方式のいずれの場合においても使用環境に応じた適応性には難がある。

**【0005】**

また、有機EL表示装置は、表示素子自体が発光することが特徴である。消費電力は反射型液晶表示装置よりも大きくなるが、透過型液晶表示装置よりも（バックライト付き）よりも小さい。しかし、透過型液晶表示装置の場合と同じく、暗い環境下ではディスプレイの表示が良く見えるが、通常の明るい環境下では表示があまり良く見えないので、やはり、上方出射方式及び下方出射方式のいずれの場合においても使用環境に応じた適応性には難がある。

**【0006】**

さらに、反射型液晶表示装置は、表示のための光として環境中からの外光を利用する。ディスプレイ側からすると、基本的にはバックライトが不要であり、液晶と駆動回路を駆動させるための電力しか必要としないため、積極的な省消費電力化が図れる。しかし、前二者とは全く逆で、明るい環境下ではディスプレイの表示が良く見えるが、暗い環境下では表示があまり良く見えなくなる。携帯情報端末の用途を考えると、屋外の使用が主であり、比較的明るい環境で表示を見るケースが多いとはいえ、これでもやはり、使用環境に応じた適応性の点では不十分である。そのため、一部では、暗い環境下でも反射型表示装置

10

20

30

40

50

として表示を行うことができるように、フロントライトを組み込んだものが市販されている。

#### 【0007】

そこで、透過型と反射型液晶表示装置を組み合わせることにより、両者の利点を有する半透過型液晶ディスプレイが注目されている。明るい環境下では、反射型のもつ省消費電力とこの環境下での視認性の良さという特徴を活かし、一方暗い環境下では、バックライトを用いて、透過型の持つコントラストの良さという特徴を活かしている。

#### 【0008】

半透過型の液晶表示装置としては、特開平11-101992号において開示されており、一つの表示画素に外光を反射する反射部とバックライトからの光を透過する透過部を作り込むことにより、周囲が真っ暗の場合にはバックライトからの透過部を透過する光と反射率の比較的高い膜により形成した反射部により反射する光を利用して表示を行う両用型液晶表示装置として、さらに外光が明るい場合には、光反射率の比較的高い膜により形成した反射部により反射する光を利用して表示を行う反射型液晶表示装置として用いることができるというような構成の反射透過両用型（半透過型）の液晶表示装置である。

10

#### 【0009】

さらに上述した半透過型の液晶表示装置においては、特に反射表示を行う反射部において光拡散性を有する特殊な凹凸構造が付与されている。反射電極は、その構造上、表面に対して、ある方向からある入射角をもって入射した光に対して、ある特定の方向のある特定の出射角のところにしか反射しない（スネルの法則）ため、表面が平坦であると光の入射に対して光の出る方向、角度が一定に決まってしまうからである。このような状態でディスプレイを作製すると非常に視認性の悪い表示になる。

20

#### 【0010】

##### 【発明が解決しようとする課題】

半透過型の液晶表示装置は、携帯情報端末という特殊な使用条件にうまく対応したディスプレイであるといえる。特に携帯電話用途では、今後も大きな需要が見込まれると予想される。そこで、安定した需要を確保するため、もしくは膨大な需要に対応するためには、より一層のコスト削減につとめる必要があることは明らかである。

#### 【0011】

しかし、先に示したような凹凸構造を形成するためには、反射電極よりも下の層に凹凸形状を付けた後、その上に反射電極を形成する等の方法が必要となる。

30

#### 【0012】

また、上記例に限らず半透過型の液晶表示装置を作製するためには、画素電極を構成する反射電極および透過電極のいずれか一方、または両方の表面や、画素電極の下の層に凹凸構造を形成するためのパターニングが必要となるため、工程が増える。工程が増えることは、歩留まりの低下や、プロセス時間の延長、コストの増加といった不利な事態を招くことになる。

#### 【0013】

そこで、本発明では視認性の高いディスプレイを提供すると共に、凹凸構造を有する反射電極が特に工程を増やすことなく形成された半透過型の液晶表示装置を提供することを目的とする。

40

#### 【0014】

##### 【課題を解決するための手段】

上記課題を解決するために本発明では、半透過型の液晶表示装置を作製するにあたり、透明電極と反射電極とからなる電極の形成において、複数の島状のパターンからなる反射電極と透明導電膜からなる透明電極とを積層して形成することにより凹凸形状を有し、光の散乱性を高めてディスプレイの視認性を向上させることを特徴とする。さらに、複数の島状のパターンは、配線と一緒に形成することができるので製造プロセス中において、凹凸構造を形成するためだけのパターニング工程を特に増やすことなく、凹凸構造を形成することができる。よって、大幅なコスト削減と、生産性の向上が可能となる。

50

**【 0 0 1 5 】**

本発明の液晶表示装置は、絶縁表面上に形成された透明性導電膜と、前記透明性導電膜上に形成された配線および複数の島状のパターンとを有し、前記透明性導電膜、前記配線、および前記複数の島状のパターンは電気的に接続されることを特徴とする液晶表示装置である。

**【 0 0 1 6 】**

また、ここで形成される複数の島状のパターンは、反射電極としての機能を有する。また、透明性導電膜からなる透明電極と複数の島状のパターンからなる反射電極とが積層形成されることにより、反射電極を有する部分では、光に対する反射性を有する電極となり、透明電極上に反射電極を有さず、透明電極が表面に露出している部分では、光に対する透過性を有する透明電極となる。従って、本発明では、反射性と透過性という2種類の性質を有する電極を画素電極として有する半透過型の液晶表示装置が形成される。すなわち、本発明における画素電極は、反射電極と透明電極とからなり、凹凸構造を有する。

10

**【 0 0 1 7 】**

また、本発明における反射性導電膜としては、波長400～800nm(可視光領域)における垂直反射特性で75%以上の反射率をもつ導電膜を用いることとする。なお、このような材料としては、アルミニウム(A1)や銀(Ag)の他、これらを主成分とする合金材料を用いることができる。

**【 0 0 1 8 】**

また、本発明の他の構成における液晶表示装置は、基板上に形成された薄膜トランジスタと、前記薄膜トランジスタ上に絶縁膜を介して形成された透明性導電膜と、前記透明性導電膜上に形成された配線および複数の島状のパターンとを有し、前記配線は、前記薄膜トランジスタおよび前記透明性導電膜を電気的に接続することを特徴とする液晶表示装置である。

20

**【 0 0 1 9 】**

さらに、本発明の液晶表示装置は、第1の透明性導電膜、配線および複数の島状のパターンとを有する第1の基板と、第2の透明性導電膜を有する第2の基板と、液晶とを有し、前記配線および前記複数の島状のパターンは、前記第1の透明性導電膜上に形成され、前記透明性導電膜、前記配線、および前記複数の島状のパターンは電気的に接続され、前記第1の基板の膜形成面と、前記第2の基板の膜形成面と、が互いに向き合って配置され、かつ前記第1の基板と、前記第2の基板と、の間に前記液晶が挟まれていることを特徴とする液晶表示装置である。

30

**【 0 0 2 0 】**

さらに、本発明の液晶表示装置は、薄膜トランジスタ、第1の透明性導電膜、配線および複数の島状のパターンとを有する第1の基板と、第2の透明性導電膜を有する第2の基板と、液晶とを有し、前記配線および前記複数の島状のパターンは、前記第1の透明性導電膜上に形成され、前記配線は、前記薄膜トランジスタと、前記第1の透明性導電膜および前記複数の島状のパターンとを電気的に接続し、前記第1の基板の膜形成面と、前記第2の基板の膜形成面と、が互いに向き合って配置され、かつ前記第1の基板と、前記第2の基板と、の間に前記液晶が挟まれていることを特徴とする液晶表示装置である。

40

**【 0 0 2 1 】**

なお、上記各構成によれば、反射性導電膜からなる島状のパターンと配線とをエッチングにより形成することができる、さらにエッチングにより同時に形成する場合には反射性導電膜の成膜表面から見て凹凸構造を構成することができるため、通常凹凸構造を形成する際に用いられるフォトリソグラフィーの工程を減らすことができ、大幅なコスト削減と、生産性の向上を実現することができる。

**【 0 0 2 2 】**

また、上記各構成において形成される複数の島状のパターンはランダムな形状、ランダムな配置で形成され、第1の透明性導電膜と電気的に接続されている。但し、反射性導電膜をエッチングすることにより形成される島状のパターンは、反射の機能を向上させる上で

50

パターン端部のテーパー角をより小さくすることが望ましい。なお、本発明における複数の島状のパターンは、各パターン端部のテーパー角が5～60°であることを特徴とする。

#### 【0023】

さらに、上記各構成において、画素部に形成された反射性導電膜からなる複数の島状のパターンが占める面積の割合は、画素部の面積の50～90%であることを特徴とする。

#### 【0024】

##### 【発明の実施の形態】

本発明の実施の態様を図1を参照して説明する。基板101上には半導体層105が形成されている。半導体層105は、非晶質半導体層を熱処理により結晶化させた多結晶半導体層で形成し、厚さは30～750nm程度の厚さで形成する。さらにその上にはゲート絶縁膜106が形成されている。なお、ゲート絶縁膜106は30～100nmの酸化シリコン膜により形成される。

10

#### 【0025】

また、ゲート絶縁膜106上には、ゲート電極107、容量配線108が同一層で形成され、その上に酸化シリコン膜から成る第1絶縁膜109とアクリル膜から成る第2絶縁膜110が形成される。なお、第1絶縁膜109を形成する材料としては、酸化シリコン膜の他に、窒化シリコン膜、窒化酸化シリコン膜および塗布シリコン酸化膜(SOG:Spin On Glass)等のシリコンを含む無機材料を用いることができる。また、第2絶縁膜110を形成する材料としては、アクリル膜(感光性アクリルを含む)の他にポリイミド、ポリアミド、BCB(ベンゾシクロブテン)といった有機材料を用いることができる。

20

#### 【0026】

透過電極111は、入射した光を基板101側に透過させるための電極であり、透明電極111を形成する材料としては、酸化インジウム・スズ(ITO)膜や酸化インジウムに2～20[%]の酸化亜鉛(ZnO)を混合した透明導電膜を用いて100～200nmの膜厚で形成する。さらにこれをパターニングすることにより画素毎に透明電極111を形成する。

#### 【0027】

配線112はTFT115のソース領域102とのコンタクトを形成する電極でもあり、ソース線でもある。また、配線113は、TFT115のドレイン領域103とのコンタクトを形成する電極である。

30

#### 【0028】

半導体層105にはソース領域102、ドレイン領域103、およびチャネル形成領域104が形成されている。また、ソース領域102およびドレイン領域103を除き、容量配線108と重なる位置に形成される半導体層105は容量素子の一方の電極として機能している。

#### 【0029】

また、配線112、113を形成する導電膜と同一の膜により、先に形成した透明電極111上に反射性導電膜からなる反射電極114が形成される。すなわち、フォトリソグラフィーの技術を用いて画素部の透明電極111上には複数の島状のパターンを形成し、それ以外の部分には配線112、113を形成する。なお、ここで形成される島状のパターンは、ランダムな形状、配置で形成されており、反射電極114を形成する。反射電極114は、このような構造を有することから表面に入射された光を散乱させる機能を持たせることができる。

40

#### 【0030】

本発明の構造によれば、透明電極111上に形成された反射電極114に入射した光は、反射電極114の形状により散乱するが、反射電極114が形成されずに透明電極222が露出している部分において入射した光は、透明電極111を透過し、基板101側に出射することができる。

#### 【0031】

50

なお、本発明において形成される反射電極は、その形状を図2(A)で示すようにランダムな形状で、ランダムな位置に形成することにより、反射電極に対して入射される光の角度(入射角)と反射電極により反射された光の角度(反射角)とをずらすことにより、光を散乱させることができる。

**【0032】**

なお、本発明において、入射角と反射角とをずらす上で重要となるのは、反射電極を構成する複数の反射体の形状であり、図2(B)に示す各反射体のテーパースロープ面(反射面)210が基板面(基準面)211に対してどの位傾いているかを示す角度であり、これをテーパー角( )212として示す。

**【0033】**

なお、本実施例では、このテーパー角( )212を5~60°となるように反射体を形成することで基板面(基準面)211に対する出射角に比べてテーパースロープ面(反射面)210に対する出射角をずらして光を散乱させ、パネルの視認性を向上させることが可能である。

**【0034】**

図2(C)は、スロープのない反射面に対する入射光213、反射光214の挙動を示したものである。基準面211に対する入射方向を $a_{in}$ 、出射方向を $a_{out}$ 、また反射面210に対する入射方向を $a'_{in}$ 、出射方向を $a'_{out}$ とし、さらに入射角( )<sub>1</sub>215、出射角( )<sub>2</sub>216を基準面に対して定義することとすると、ここでは、基準面211と反射面210が一致していることから

$$a_{in} = a'_{in} = \text{ }_1, \text{ および } a_{out} = a'_{out} = \text{ }_2 \text{ が成り立つ。}$$

**【0035】**

また、スネルの法則により、 $a'_{in} = a'_{out}$ が成り立つことから、

$$a_{in} = a_{out}, \text{ および } \text{ }_1 = \text{ }_2 \text{ が成り立つ。}$$

**【0036】**

一方、図2(D)は、テーパー角( )212がついたテーパースロープ面が反射面となっている場合の入射光213、出射光214の挙動を示したものである。

**【0037】**

入射光213および出射光214は、基準面211に対して、それぞれ入射角( )<sub>1'</sub>217、出射角( )<sub>2'</sub>218とすると、

$$a_{in} = \text{ }_1', \text{ および } a_{out} = \text{ }_2' \text{ であり、また、 } a'_{in} = \text{ }_1' + \text{ , および } a'_{out} = \text{ }_2' - \text{ が成り立つ。}$$

**【0038】**

また、スネルの法則により、 $a'_{in} = a'_{out}$ が成り立つことから、

$\text{ }_1' + \text{ }_2' = \text{ }_2' - \text{ }_1'$ が成り立つ。この式から、入射角( )<sub>1'</sub>217と出射角( )<sub>2'</sub>218との関係を $\text{ }_2' - \text{ }_1' = 2$ で示すことができる。これは、入射光213の入射方向( $a_{in}$ )と出射光214の出射方向( $a_{out}$ )とが2°ずれていることを意味する。

**【0039】**

より視認性に優れたパネルを作製する上では、ここでのずれ角( )<sub>2</sub>を40°以下の範囲で均一に分布させることができることから、テーパー角( )212が20°以下となるように反射体204を形成することがさらに好ましい。

**【0040】**

本実施の形態においては、反射電極114を構成する反射体204のテーパー角( )212を5~60°で形成することにより、反射電極114に入射した光を効率よく散乱させることができる。従って、本発明の構造は、TFTの作製プロセスを増加させることなく、ディスプレイの視認性を高めることができる。

**【0041】**

なお、本実施の形態において説明した、基板上にTFTを有する素子基板(図1)に対向電極を有する対向基板(図示せず)を合わせ、両者の間に液晶を備えることにより半透過型の液晶表示装置を形成することができる。

## 【0042】

## 【実施例】

以下に、本発明の実施例について説明する。

## 【0043】

## (実施例1)

本実施例では、トップゲート型TFTを備えたアクティブマトリクス基板の作製工程の例を示す。なお、説明には画素部の一部の上面図および断面図を示した図3～図7を用いる。

## 【0044】

まず、絶縁表面を有する基板301上に非晶質半導体層を形成する。ここでは基板301として石英基板を用い、非晶質半導体層を膜厚10～100nmで形成する。 10

## 【0045】

なお、基板301には石英基板の他に、ガラス基板、プラスチック基板を用いることができる。ガラス基板を用いる場合には、ガラス歪み点よりも10～20程度低い温度であらかじめ熱処理しておいても良い。また、基板301のTFTを形成する表面に、基板301からの不純物拡散を防ぐために、酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜などの絶縁膜から成る下地膜を形成するとよい。

## 【0046】

非晶質半導体層として、膜厚60nmの非晶質シリコン膜（アモルファスシリコン膜）をLPCVD法により形成する。次いで、この非晶質半導体層を結晶化させる。ここでは、特開平8-78329号公報記載の技術を用いて結晶化させる。同公報記載の技術は、非晶質シリコン膜に対して結晶化を助長する金属元素を選択的に添加し、加熱処理を行うことで添加領域を起点として広がる結晶質シリコン膜を形成するものである。ここでは結晶化を助長する金属元素としてニッケルを用い、脱水素化のための熱処理（450、1時間）の後、結晶化のための熱処理（600、12時間）を行う。なお、ここでは、結晶化に上記公報記載の技術を用いたが特に限定されず、公知の結晶化処理（レーザー結晶化法、熱結晶化法等）を用いることが可能である。 20

## 【0047】

また、必要があれば、結晶化率を高め結晶粒内に残される欠陥を補修するためのレーザー光（XeCl：波長308nm）の照射を行う。レーザー光には波長400nm以下のエキシマレーザ光や、YAGレーザーの第2高調波、第3高調波を用いる。いずれにしても、繰り返し周波数10～1000Hz程度のパルスレーザー光を用い、当該レーザー光を光学系にて100～400mJ/cm<sup>2</sup>に集光し、90～95%のオーバーラップ率をもって照射し、シリコン膜表面を走査させればよい。 30

## 【0048】

次いで、TFTの活性層とする領域からNiをゲッタリングする。ここでは、ゲッタリング方法として希ガス元素を含む半導体層を用いて行う例を示す。上記レーザー光の照射により形成された酸化膜に加え、オゾン水で表面を120秒処理して合計1～5nmの酸化膜からなるバリア層を形成する。次いで、バリア層上にスパッタ法にてゲッタリングサイトとなるアルゴン元素を含む非晶質シリコン膜を膜厚150nmで形成する。本実施例のスパッタ法による成膜条件は、成膜圧力を0.3Paとし、ガス（Ar）流量を50（scm）とし、成膜パワーを3kWとし、基板温度を150とする。なお、上記条件での非晶質シリコン膜に含まれるアルゴン元素の原子濃度は、 $3 \times 10^{20}/cm^3 \sim 6 \times 10^{20}/cm^3$ 、酸素の原子濃度は $1 \times 10^{19}/cm^3 \sim 3 \times 10^{19}/cm^3$ である。その後、ランプアニール装置を用いて650、3分の熱処理を行いゲッタリングする。なお、ランプアニール装置の代わりに電気炉を用いてもよい。 40

## 【0049】

次いで、バリア層をエッティングストッパーとして、ゲッタリングサイトであるアルゴン元素を含む非晶質シリコン膜を選択的に除去した後、バリア層を希フッ酸で選択的に除去する。なお、ゲッタリングの際、ニッケルは酸素濃度の高い領域に移動しやすい傾向がある 50

ため、酸化膜からなるバリア層をゲッタリング後に除去することが望ましい。

#### 【0050】

得られた結晶構造を有するシリコン膜（ポリシリコン膜とも呼ばれる）の表面にオゾン水で薄い酸化膜を形成した後、レジストからなるマスクを形成し、所望の形状にエッチング処理して島状に分離された半導体層305を形成する。半導体層305を形成した後、レジストからなるマスクを除去し、さらに半導体層305を覆うゲート絶縁膜306を100nmの膜厚で形成した後、熱酸化を行う。

#### 【0051】

次いで、TFTのチャネル領域となる領域にp型またはn型の不純物元素を低濃度に添加するチャネルドープ工程を全面または選択的に行う。このチャネルドープ工程は、TFTのしきい値電圧を制御するための工程である。なお、半導体に対してp型を付与する不純物元素には、ボロン（B）、アルミニウム（Al）、ガリウム（Ga）など周期律第13族元素が知られている。また、半導体に対してn型を付与する不純物元素としては周期律15族に属する元素、典型的にはリン（P）または砒素（As）が知られている。なお、ここではジボラン（B<sub>2</sub>H<sub>6</sub>）を質量分離しないでプラズマ励起したイオンドープ法でボロンを添加する。もちろん、質量分離を行いうイオンインプランテーション法を用いてよい。

10

#### 【0052】

次いで、第1の導電膜を形成し、パターニングを行ってゲート電極307および容量配線308を形成する。ここでは、窒化タンタル（TaN）（膜厚30nm）とタンゲステン（膜厚370nm）との積層構造を用いる。また、本実施例ではダブルゲート構造とする。なお、保持容量は、ゲート絶縁膜306を誘電体とし、容量配線308と半導体層305の一部である領域a（303a）とで構成されている。

20

#### 【0053】

次いで、ゲート電極307および容量配線308をマスクとして自己整合的にリンを低濃度に添加する。この低濃度に添加された領域のリンの濃度が、 $1 \times 10^{16} \sim 5 \times 10^{18}/cm^3$ 、代表的には $3 \times 10^{17} \sim 3 \times 10^{18}/cm^3$ となるように調整する。

#### 【0054】

次いで、マスク（図示せず）を形成してリンを高濃度に添加し、ソース領域302またはドレイン領域303となる高濃度不純物領域を形成する。この高濃度不純物領域のリンの濃度が $1 \times 10^{20} \sim 1 \times 10^{21}/cm^3$ （代表的には $2 \times 10^{20} \sim 5 \times 10^{20}/cm^3$ ）となるように調整する。なお、半導体層305のうち、ゲート電極307と重なる領域はチャネル形成領域304となり、マスクで覆われた領域は低濃度不純物領域となりLDD領域311となる。さらに、ゲート電極307、容量配線308、およびマスクのいずれにも覆われない領域は、ソース領域302、ドレイン領域303を含む高濃度不純物領域となる。

30

#### 【0055】

なお、本実施例では同一基板上に画素部のTFTと駆動回路のTFTを形成するが、駆動回路のTFTにおいてもチャネル形成領域の両側であって、ソースおよびドレイン領域との間にソースおよびドレイン領域よりも不純物濃度の低い低濃度不純物領域を設けてよいし、片側に低濃度不純物領域を設けてよい。しかし、必ずしも両側に低濃度不純物領域を設ける必要はなく、実施者が適宜マスクを設計すればよい。

40

#### 【0056】

次いで、ここでは図示しないが、画素と同一基板上に形成される駆動回路に用いるpチャネル型TFTを形成するために、マスクでnチャネル型TFTとなる領域を覆い、ボロンを添加してソース領域またはドレイン領域を形成する。

#### 【0057】

次いで、マスクを除去した後、ゲート電極307および容量配線308を覆う第1絶縁膜309を形成する。ここでは、酸化シリコン膜を50nmの膜厚で形成し、半導体層305にそれぞれの濃度で添加されたn型またはp型不純物元素を活性化するための熱処理工程を行う。ここでは850℃、30分の加熱処理を行う（図3（A））。なお、ここでの

50

画素上面図を図4に示す。図4において、点線A-A'で切断した断面図が図3(A)に相当する。

#### 【0058】

次いで、水素化処理を行った後、有機樹脂材料からなる第2絶縁膜313を形成する。ここでは膜厚1μmのアクリル膜を用いることにより、第2絶縁膜313の表面を平坦化することができる。これにより、第2絶縁膜313の下層に形成されるパターンにより生じる段差の影響を防ぐことができる。次いで、第2絶縁膜313上にマスクを形成し、半導体層305に達するコンタクトホール312を形成する(図3(B))。そして、コンタクトホール312の形成後にマスクを除去する。なお、ここでの画素上面図を図5に示す。図5において、点線A-A'で切断した断面図が図3(B)に相当する。

10

#### 【0059】

次に、120nmの透明性導電膜(ここでは酸化インジウム・スズ(ITO)膜)をスパッタリング法により成膜し、これをフォトリソグラフィーの技術を用いて矩形にパターニングする。そして、ウエットエッチング処理を行った後で、クリーンオーブンにより250、60分の加熱処理を行うことにより、透明電極313を形成する(図3(C))。なお、ここでの画素上面図を図6に示す。図6において、点線A-A'で切断した断面図が図3(C)に相当する。

#### 【0060】

次いで、第2の導電膜を形成し、これをパターニングすることにより、透明電極313上に形成される反射電極314の他、ソース線でもある配線315や、TFT310と透明電極313とを電気的に接続する配線316を形成する。なお、ここで形成される第2の導電膜は、本発明における反射電極を形成するための反射性導電膜であり、アルミニウム、銀等の他、これらを主成分とする合金材料を用いることができる。

20

#### 【0061】

本実施例では、上記第2の導電膜としてTi膜を50nm、Siを含むアルミニウム膜500nmをスパッタ法で連続して形成した2層構造の積層膜を用いている。

#### 【0062】

なお、パターニングの方法としてフォトリソグラフィーの技術を用い、複数の島状パターンからなる反射電極314、および配線315、316を形成する。また、ここで用いるエッチング方法としては、ドライエッチング法を用い、テーパーエッチングおよび異方性エッチングを行う。

30

#### 【0063】

はじめにレジストからなるマスクを形成して、テーパーエッチングを行うための第1のエッチング処理を行う。第1のエッチング処理では第1及び第2のエッチング条件で行う。エッチングにはICP(Inductively Coupled Plasma:誘導結合型プラズマ)エッチング法を用いると良い。ICPエッチング法を用い、エッチング条件(コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等)を適宜調節することによって所望のテーパー形状に膜をエッチングすることができる。なお、エッチング用ガスとしては、Cl<sub>2</sub>、BCl<sub>3</sub>、SiCl<sub>4</sub>、CCl<sub>4</sub>などを代表とする塩素系ガスまたはCF<sub>4</sub>、SF<sub>6</sub>、NF<sub>3</sub>などを代表とするフッ素系ガス、またはO<sub>2</sub>を適宜用いることができる。

40

#### 【0064】

本実施例では、第1のエッチング条件として、ICP(Inductively Coupled Plasma:誘導結合型プラズマ)エッチング法を用い、エッチング用ガスにBCl<sub>3</sub>とCl<sub>2</sub>とO<sub>2</sub>とを用い、それぞれのガス流量比を65/10/5(ccm)とし、1.2Paの圧力でコイル型の電極に500WのRF(13.56MHz)電力を投入してプラズマを生成してエッチングを行う。基板側(試料ステージ)にも300WのRF(13.56MHz)電力を投入し、実質的に負の自己バイアス電圧を印加する。この第1のエッチング条件によりSiを含むアルミニウム膜をエッチングして第1の導電層の端部をテーパー形状とする。

50

## 【0065】

この後、マスクを除去せずに第2のエッティング条件に変え、エッティング用ガスにC F<sub>4</sub>とC l<sub>2</sub>とO<sub>2</sub>とを用い、それぞれのガス流量比を25/25/10(sccm)とし、1Paの圧力でコイル型の電極に500WのRF(13.56MHz)電力を投入してプラズマを生成して約30秒程度のエッティングを行った。基板側(試料ステージ)にも20WのRF(13.56MHz)電力を投入し、実質的に負の自己バイアス電圧を印加する。C F<sub>4</sub>とC l<sub>2</sub>を混合した第2のエッティング条件では、Siを含むアルミニウム膜及びTi膜とも同程度にエッティングされる。

## 【0066】

こうして、第1のエッティング処理により第1の導電層と第2の導電層から成る第2の導電膜をテーパー形状とすることができます。10

## 【0067】

次いで、レジストからなるマスクを除去せずに異方性エッティングを行うための第2のエッティング処理を行う。ここでは、エッティング用ガスにB C l<sub>3</sub>とC l<sub>2</sub>とを用い、それぞれのガス流量比を80/20(sccm)とし、1Paの圧力でコイル型の電極に300WのRF(13.56MHz)電力を投入してプラズマを生成してエッティングを行う。基板側(試料ステージ)にも50WのRF(13.56MHz)電力を投入し、実質的に負の自己バイアス電圧を印加する。

## 【0068】

以上により、反射電極314、および配線315、316が形成されたところで、レジストを除去し、図3(D)に示す構造を得る。なお、ここでの画素上面図を図7に示す。図7において、点線A-A'で切断した断面図が図3(D)に相当する。20

## 【0069】

なお、図7に示すように反射電極314を透明電極313上にランダムに形成することにより、透明電極313と反射電極314とが重なって形成されている部分においては、光は反射電極314により反射され、反射電極314が形成されずに透明電極313が表面に露出している部分においては、光は透明電極313の内部を透過し、基板301側へ出射する。

## 【0070】

以上の様にして、ダブルゲート構造を有するnチャネル型TFT、及び保持容量を有する画素部と、nチャネル型TFT及びpチャネル型TFTを有する駆動回路と、を同一基板上に形成することができる。本明細書中ではこのような基板を便宜上アクティブマトリクス基板と呼ぶ。30

## 【0071】

なお、本実施例は一例であって本実施例の工程に限定されることはいうまでもない。例えば、各導電膜としては、タンタル(Ta)、チタン(Ti)、モリブデン(Mo)、タンクステン(W)、クロム(Cr)、シリコン(Si)から選ばれた元素、または元素を組み合わせた合金膜(代表的には、Mo-W合金、Mo-Ta合金)を用いることができる。また、各絶縁膜としては、酸化シリコン膜や窒化シリコン膜や酸化窒化シリコン膜や有機樹脂材料(ポリイミド、アクリル、ポリアミド、ポリイミドアミド、BCB(ベンゾシクロブテン)等)膜を用いることができる。40

## 【0072】

また、本実施例で示す工程に従えば、図3(D)に示すように配線パターンマスクを用いて、反射電極314、および配線(315、316)を同時に形成することができるため、アクティブマトリクス基板の作製に必要なフォトマスクの数を増やすことなく反射電極を透明電極上に島状に複数分離形成することができる。その結果、半透過型の液晶表示装置の作製において、工程を短縮し、製造コストの低減及び歩留まりの向上に寄与することができる。

## 【0073】

(実施例2)

50

本実施例では、実施例1とは構造の異なる半透過型の液晶表示装置の作製方法について図8～図10を用いて詳細に説明する。

#### 【0074】

まず、図8(A)に示すように基板801上に非晶質半導膜を形成し、これを結晶化した後、パターニングにより島状に分離された半導体層805を形成する。さらに、半導体層805上には、絶縁膜からなるゲート絶縁膜806が形成される。なお、ゲート絶縁膜806が形成されるまでの作製方法については、実施例1で示したのと同様であるので実施例1を参照すればよい。また、同様にして半導体層805を覆う絶縁膜を形成した後、熱酸化を行い、ゲート絶縁膜806を形成する。

#### 【0075】

次いで、TFTのチャネル領域となる領域にp型またはn型の不純物元素を低濃度に添加するチャネルドープ工程を全面または選択的に行う。

#### 【0076】

そして、ゲート絶縁膜806上に導電膜を形成し、これをパターニングすることによりゲート電極807、容量配線808、およびソース線となる配線809を形成することができる。なお、本実施例における第1の導電膜は50～100nmの厚さに形成したTaN(窒化タンタル)と、100～400nmの厚さに形成したW(タンゲステン)とを積層することにより形成する。

#### 【0077】

なお、本実施例では、TaNとWとの積層膜を用いて導電膜を形成したが、特に限定されず、いずれもTa、W、Ti、Mo、Al、Cuから選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料で形成してもよい。また、リン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜を用いてもよい。

#### 【0078】

次に、ゲート電極807および容量配線808をマスクとして自己整合的にリンを低濃度に添加する。この低濃度に添加された領域のリンの濃度が、 $1 \times 10^{16} \sim 5 \times 10^{18}/\text{cm}^3$ 、代表的には $3 \times 10^{17} \sim 3 \times 10^{18}/\text{cm}^3$ となるように調整する。

#### 【0079】

次いで、マスク(図示せず)を形成してリンを高濃度に添加し、ソース領域802またはドレイン領域803となる高濃度不純物領域を形成する。この高濃度不純物領域のリンの濃度が $1 \times 10^{20} \sim 1 \times 10^{21}/\text{cm}^3$ (代表的には $2 \times 10^{20} \sim 5 \times 10^{20}/\text{cm}^3$ )となるように調整する。なお、半導体層805のうち、ゲート電極807と重なる領域はチャネル形成領域804となり、マスクで覆われた領域は低濃度不純物領域となりLD領域811となる。さらに、ゲート電極807、容量配線808、およびマスクのいずれにも覆われない領域は、ソース領域802、ドレイン領域803を含む高濃度不純物領域となる。

#### 【0080】

また、本実施例においても実施例1と同様にして、画素と同一基板上に形成される駆動回路に用いるpチャネル型TFTを形成するために、マスクでnチャネル型TFTとなる領域を覆い、ボロンを添加してソース領域またはドレイン領域を形成する。

#### 【0081】

次いで、マスクを除去した後、ゲート電極807、容量配線808および配線(ソース線)809を覆う第1絶縁膜810を形成する。ここでは、酸化シリコン膜を50nmの膜厚で形成し、半導体層805にそれぞれの濃度で添加されたn型またはp型不純物元素を活性化するための熱処理工程を行う。ここでは850、30分の加熱処理を行う(図8(A))。なお、ここで画素上面図を図9に示す。図9において、点線A-A'で切断した断面図が図8(A)に相当する。

#### 【0082】

次いで、水素化処理を行った後、有機樹脂材料からなる第2絶縁膜813を形成する。ここでは膜厚1μmのアクリル膜を用いることにより、第2絶縁膜813の表面を平坦化することができる。これにより、第2絶縁膜813の下層に形成されるパターンにより生じ

10

20

30

40

50

る段差の影響を防ぐことができる。次いで、第2絶縁膜813上にマスクを形成し、半導体層805に達するコンタクトホール812をエッティングにより形成する(図8(B))。そして、コンタクトホール812の形成後にマスクを除去する。

#### 【0083】

次に、120nmの透明性導電膜(ここでは酸化インジウム・スズ(ITO)膜)をスパッタリング法により成膜し、これをフォトリソグラフィーの技術を用いて矩形にパターニングする。そして、ウェットエッティング処理を行った後で、クリーンオーブンにより250、60分の加熱処理を行うことにより、透明電極813を形成する(図8(C))。なお、ここで示す画素上面図を図9に示す。図9において、点線A-A'で切断した断面図が図8(C)に相当する。10

#### 【0084】

次いで、第2の導電膜を形成し、これをパターニングすることにより、透明電極813上に形成される反射電極814の他、配線(ソース線)809とTFT810のソース領域とを電気的に接続する配線815や、TFT810のドレイン領域とコンタクトを形成するための配線816や、TFT810のドレイン領域と透明電極813とを電気的に接続する配線817を形成する。なお、ここで形成される第2の導電膜は、本発明における反射電極を形成するための反射性導電膜であり、アルミニウム、銀等の他、これらを主成分とする合金材料を用いることができる。

#### 【0085】

本実施例では、上記第2の導電膜としてTi膜を50nm、Siを含むアルミニウム膜500nmをスパッタ法で連続して形成した2層構造の積層膜を用いている。20

#### 【0086】

なお、パターニングの方法としてフォトリソグラフィーの技術を用い、複数の島状パターンからなる反射電極814、および配線815、816、817を形成する。また、ここで用いるエッティング方法としては、ドライエッティング法を用い、テーパーエッティングおよび異方性エッティングを行う。

#### 【0087】

はじめにレジストからなるマスクを形成して、テーパーエッティングを行うための第1のエッティング処理を行う。第1のエッティング処理では第1及び第2のエッティング条件で行う。エッティングにはICP(Inductively Coupled Plasma: 誘導結合型プラズマ)エッティング法を用いると良い。ICPエッティング法を用い、エッティング条件(コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等)を適宜調節することによって所望のテーパー形状に膜をエッティングすることができる。なお、エッティング用ガスとしては、Cl<sub>2</sub>、BCl<sub>3</sub>、SiCl<sub>4</sub>、CCl<sub>4</sub>などを代表とする塩素系ガスまたはCF<sub>4</sub>、SF<sub>6</sub>、NF<sub>3</sub>などを代表とするフッ素系ガス、またはO<sub>2</sub>を適宜用いることができる。30

#### 【0088】

本実施例では、第1のエッティング条件として、ICP(Inductively Coupled Plasma: 誘導結合型プラズマ)エッティング法を用い、エッティング用ガスにBCl<sub>3</sub>とCl<sub>2</sub>とO<sub>2</sub>とを用い、それぞれのガス流量比を65/10/5(ccm)とし、1.2Paの圧力でコイル型の電極に500WのRF(13.56MHz)電力を投入してプラズマを生成してエッティングを行う。基板側(試料ステージ)にも300WのRF(13.56MHz)電力を投入し、実質的に負の自己バイアス電圧を印加する。この第1のエッティング条件によりSiを含むアルミニウム膜をエッティングして第1の導電層の端部をテーパー形状とする。40

#### 【0089】

この後、マスクを除去せずに第2のエッティング条件に変え、エッティング用ガスにCF<sub>4</sub>とCl<sub>2</sub>とO<sub>2</sub>とを用い、それぞれのガス流量比を25/25/10(ccm)とし、1Paの圧力でコイル型の電極に500WのRF(13.56MHz)電力を投入してプラズマを生成して約30秒程度のエッティングを行った。基板側(試料ステージ)にも20Wの50

R F ( 1 3 . 5 6 M H z ) 電力を投入し、実質的に負の自己バイアス電圧を印加する。 C F<sub>4</sub> と C l<sub>2</sub> を混合した第 2 のエッティング条件では、 S i を含むアルミニウム膜及び T i 膜とも同程度にエッティングされる。

#### 【 0 0 9 0 】

こうして、第 1 のエッティング処理により第 1 の導電層と第 2 の導電層から成る第 2 の導電膜をテーパー形状とすることができます。

#### 【 0 0 9 1 】

次いで、レジストからなるマスクを除去せずに異方性エッティングを行うための第 2 のエッティング処理を行う。ここでは、エッティング用ガスに B C l<sub>3</sub> と C l<sub>2</sub> を用い、それぞれのガス流量比を 8 0 / 2 0 ( s c c m ) とし、 1 P a の圧力でコイル型の電極に 3 0 0 W の R F ( 1 3 . 5 6 M H z ) 電力を投入してプラズマを生成してエッティングを行う。基板側(試料ステージ)にも 5 0 W の R F ( 1 3 . 5 6 M H z ) 電力を投入し、実質的に負の自己バイアス電圧を印加する。10

#### 【 0 0 9 2 】

以上により、反射電極 8 1 4 、および配線 8 1 5 、 8 1 6 、 8 1 7 が形成されたところで、レジストを除去し、図 8 ( D ) に示す構造を得る。なお、ここで示す画素上面図を図 1 0 に示す。図 1 0 において、点線 A - A' で切断した断面図が図 8 ( D ) に相当する。

#### 【 0 0 9 3 】

以上の様にして、本実施例においてもダブルゲート構造を有する n チャネル型 T F T 、及び保持容量を有する画素部と、 n チャネル型 T F T 及び p チャネル型 T F T を有する駆動回路とが同一基板上に有するアクティブマトリクス基板が形成される。20

#### 【 0 0 9 4 】

また、本実施例で示す工程に従えば、図 8 ( D ) に示すように配線パターンマスクを用いて、反射電極 8 1 4 、および配線 ( 8 1 5 、 8 1 6 、 8 1 7 ) を同時に形成することができるため、アクティブマトリクス基板の作製に必要なフォトマスクの数を増やすことなく反射電極を透明電極上に島状に複数分離形成することができる。その結果、半透過型の液晶表示装置の作製において、工程を短縮し、製造コストの低減及び歩留まりの向上に寄与することができる。

#### 【 0 0 9 5 】

##### ( 実施例 3 )

30

本実施例では、実施例 1 および実施例 2 で示したのとは構造の異なるアクティブマトリクス基板を作製する方法について図 1 2 を用いて説明する。

#### 【 0 0 9 6 】

図 1 2 において、基板 1 2 0 1 上にゲート電極 1 2 0 7 、ソース領域 1 2 0 2 、ドレイン領域 1 2 0 3 、および配線 ( 1 2 1 2 、 1 2 1 3 ) とを有する T F T 1 2 1 5 が形成されている。なお、配線 ( 1 2 1 2 、 1 2 1 3 ) は、ソース領域、およびドレイン領域とそれぞれ電気的に接続されている。

#### 【 0 0 9 7 】

なお、本実施例におけるアクティブマトリクス基板は、透明電極 1 2 1 1 が配線 ( 1 2 1 2 、 1 2 1 3 ) よりも後に形成される点で実施例 1 、および実施例 2 と異なる。40

#### 【 0 0 9 8 】

実施例 1 または実施例 2 で示したのと同様に第 2 絶縁膜 1 2 1 0 を形成し、これにコンタクトホールを形成した後、第 2 の導電膜が形成される。なお、ここで用いる第 2 の導電膜の材料としては、実施例 1 または実施例 2 と同じ材料を用いることができる。

#### 【 0 0 9 9 】

そして、第 2 の導電膜をパターニングすることにより配線 ( 1 2 1 2 、 1 2 1 3 ) 、および反射電極 1 2 1 4 を形成することができる。なお、複数の島状のパターンを有する反射電極 1 2 1 4 は、実施例 1 または実施例 2 において形成された反射電極の形成方法と同様の方法により形成することができる。しかし、本実施例における反射電極 1 2 1 4 は、第 2 絶縁膜 1 2 1 0 上に島状に分離して形成されるので、形成時においては、 T F T 1 2 1 50

5との電気的な接続はされていないが、この後、配線1213上的一部分、および反射電極1214上に透明性導電膜を積層形成して透明電極1211を形成することにより、電気的な接続を形成することができる。

#### 【0100】

なお、本実施例において作製したアクティブマトリクス基板も実施例4に示す方法を実施することにより液晶表示装置として作製することができる。

#### 【0101】

##### (実施例4)

本実施例では、実施例1で作製したアクティブマトリクス基板から、半透過型の液晶表示装置を作製する工程を以下に説明する。説明には図11の断面図を用いる。

10

#### 【0102】

まず、実施例1に従い、図3(D)のアクティブマトリクス基板を得た後、図11に示すようにアクティブマトリクス基板上に配向膜1119を形成し、ラビング処理を行う。なお、本実施例では配向膜1119を形成する前に、基板間隔を保持するための球状のスペーサ1121を基板全面に散布した。また、球状のスペーサ1121に代えて、アクリル樹脂膜等の有機樹脂膜をパターニングすることによって柱状のスペーサを所望の位置に形成してもよい。

#### 【0103】

次いで、基板1122を用意する。基板1122上に着色層1123(1123a、1123b)、および平坦化膜1124を形成する。なお、着色層1123として、赤色の着色層1123a、青色の着色層1123b、および緑色の着色層(図示せず)とが形成される。なお、ここでは図示しないが、赤色の着色層1123aと青色の着色層1123bとを一部重ねたり、また、赤色の着色層1123aと緑色の着色層(図示せず)とを一部重ねたりして、遮光部を形成してもよい。

20

#### 【0104】

さらに、平坦化膜1124上に透明性導電膜からなる対向電極1125を画素部となる位置に形成し、基板1122の全面に配向膜1126を形成し、ラビング処理を施すことにより対向基板1128を得る。

#### 【0105】

そして、その表面に配向膜1119が形成されたアクティブマトリクス基板と対向基板1128とをシール剤(図示せず)で貼り合わせる。シール剤にはフィラーが混入されていて、このフィラーと球状スペーサによって均一な間隔(好ましくは2.0~3.0μm)を持って2枚の基板が貼り合わされる。その後、両基板の間に液晶材料1127を注入し、封止剤(図示せず)によって完全に封止する。液晶材料1127には公知の液晶材料を用いれば良い。このようにして図11に示す半透過型液晶表示装置が完成する。そして、必要があれば、アクティブマトリクス基板または対向基板1128を所望の形状に分断する。さらに、公知の技術を用いて偏光板等を適宜設けた。そして、公知の技術を用いてFPCを貼りつける。

30

#### 【0106】

こうして得られた液晶モジュールの構成を図15の上面図を用いて説明する。アクティブマトリクス基板1501の中央には、画素部1504が配置されている。画素部1504の上側には、ソース信号線を駆動するためのソース信号線駆動回路1502が配置されている。画素部1504の左右には、ゲート信号線を駆動するためのゲート信号線駆動回路1503が配置されている。本実施例に示した例では、ゲート信号線駆動回路1503は画素部に対して左右対称配置としているが、これは片側のみの配置でも良く、液晶モジュールの基板サイズ等を考慮して、設計者が適宜選択すれば良い。ただし、回路の動作信頼性や駆動効率等を考えると、図15に示した左右対称配置が望ましい。

40

#### 【0107】

各駆動回路への信号の入力は、フレキシブルプリント基板(Flexible Print Circuit:FPC)1505から行われる。FPC1505は、基板1501の所定の場所まで配置さ

50

れた配線に達するように、層間絶縁膜および樹脂膜にコンタクトホールを開口し、接続電極（図示せず）を形成した後、異方性導電膜等を介して圧着される。本実施例においては、接続電極はITOを用いて形成した。

#### 【0108】

駆動回路、画素部の周辺には、基板外周に沿ってシール剤1507が塗布され、あらかじめアクティブマトリクス基板上に形成されたスペーサによって一定のギャップ（基板1501と対向基板1506との間隔）を保った状態で、対向基板806が貼り付けられる。その後、シール剤1507が塗布されていない部分より液晶素子が注入され、封止剤1508によって密閉される。以上の工程により、液晶モジュールが完成する。また、ここでは全ての駆動回路を基板上に形成した例を示したが、駆動回路の一部に数個のICを用いてもよい。以上のようにして、アクティブマトリクス型液晶表示装置が完成する。

10

#### 【0109】

##### （実施例5）

本発明を用いて作製された電気光学装置におけるブロック図を図13、14に示す。なお、図13には、アナログ駆動を行うための回路構成が示されている。本実施例は、ソース側駆動回路90、画素部91およびゲート側駆動回路92を有している電気光学装置について示している。なお、本明細書中において、駆動回路とはソース側処理回路およびゲート側駆動回路を含めた総称を指している。

#### 【0110】

ソース側駆動回路90は、シフトレジスタ90a、バッファ90b、サンプリング回路（トランスマニアゲート）90cを設けている。また、ゲート側駆動回路92は、シフトレジスタ92a、レベルシフタ92b、バッファ92cを設けている。また、必要であればサンプリング回路とシフトレジスタとの間にレベルシフタ回路を設けてもよい。

20

#### 【0111】

また、本実施例において、画素部91は複数の画素からなり、その複数の画素各々がTFT素子を含んでいる。

#### 【0112】

なお、図示していないが、画素部91を挟んでゲート側駆動回路92の反対側にさらにゲート側駆動回路を設けても良い。

#### 【0113】

30

また、デジタル駆動させる場合は、図14に示すように、サンプリング回路の代わりにラッチ（A）93b、ラッチ（B）93cを設ければよい。ソース側駆動回路93は、シフトレジスタ93a、ラッチ（A）93b、ラッチ（B）93c、D/Aコンバータ93d、バッファ93eを設けている。また、ゲート側駆動回路95は、シフトレジスタ95a、レベルシフタ95b、バッファ95cを設けている。また、必要であればラッチ（B）93cとD/Aコンバータ93dとの間にレベルシフタ回路を設けてもよい。

#### 【0114】

なお、上記構成は、実施例1または実施例2に示した製造工程に従って実現することができる。また、本実施例では画素部と駆動回路の構成のみ示しているが、本発明の製造工程に従えば、メモリやマイクロプロセッサをも形成しうる。

40

#### 【0115】

##### （実施例6）

本発明を実施して作製された半透過型の液晶表示装置は様々な電気光学装置に用いることができる。そして、そのような電気光学装置を表示媒体として組み込んだ電気器具全てに本発明を適用することができる。

#### 【0116】

本発明により作製した液晶表示装置を用いて作製された電気器具として、ビデオカメラ、デジタルカメラ、ナビゲーションシステム、音響再生装置（カーオーディオ、オーディオコンポ等）、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生

50

装置（具体的にはデジタルビデオディスク（ＤＶＤ）等の記録媒体を再生し、その画像を表示しうる表示装置を備えた装置）などが挙げられる。それら電気器具の具体例を図16に示す。

**【0117】**

図16（A）はデジタルスチルカメラであり、本体2101、表示部2102、受像部2103、操作キー2104、外部接続ポート2105、シャッター2106等を含む。本発明により作製した液晶表示装置をその表示部2102に用いることにより作製される。

**【0118】**

図16（B）はノート型パーソナルコンピュータであり、本体2201、筐体2202、表示部2203、キーボード2204、外部接続ポート2205、ポインティングマウス2206等を含む。本発明により作製した液晶表示装置をその表示部2203に用いることにより作製される。10

**【0119】**

図16（C）はモバイルコンピュータであり、本体2301、表示部2302、スイッチ2303、操作キー2304、赤外線ポート2305等を含む。本発明により作製した液晶表示装置をその表示部2302に用いることにより作製される。

**【0120】**

図16（D）は記録媒体を備えた携帯型の画像再生装置（具体的にはＤＶＤ再生装置）であり、本体2401、筐体2402、表示部A2403、表示部B2404、記録媒体（ＤＶＤ等）読み込み部2405、操作キー2406、スピーカー部2407等を含む。表示部A2403は主として画像情報を表示し、表示部B2404は主として文字情報を表示するが、本発明により作製した液晶表示装置をこれら表示部A、B2403、2404に用いることにより作製される。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。20

**【0121】**

図16（E）はビデオカメラであり、本体2601、表示部2602、筐体2603、外部接続ポート2604、リモコン受信部2605、受像部2606、バッテリー2607、音声入力部2608、操作キー2609、接眼部2610等を含む。本発明により作製した液晶表示装置をその表示部2602に用いることにより作製される。

**【0122】**

ここで図16（F）は携帯電話であり、本体2701、筐体2702、表示部2703、音声入力部2704、音声出力部2705、操作キー2706、外部接続ポート2707、アンテナ2708等を含む。本発明により作製した液晶表示装置をその表示部2703に用いることにより作製される。なお、表示部2703は黒色の背景に白色の文字を表示することで携帯電話の消費電力を抑えることができる。30

**【0123】**

以上の様に、本発明において作製された液晶表示装置の適用範囲は極めて広く、あらゆる分野の電気器具を作製することが可能である。また、本実施の形態の電気器具は実施例1～実施例5を実施することにより作製された液晶表示装置を用いることにより完成させることができる。40

**【0124】**

**【発明の効果】**

以上により、本発明を実施することにより、半透過型の液晶表示装置の作製において、透明電極と、反射電極とで凹凸構造を形成することにより光の散乱性を高めることができるので、ディスプレイの視認性を向上させることができる。また、反射電極となる複数の島状パターンは、導電膜をエッチングすることにより配線と同時に形成するため、大幅なコスト削減と、生産性の向上を実現することができる。

**【図面の簡単な説明】**

**【図1】** 本発明の液晶表示装置の素子構造を説明する図。

**【図2】** 本発明の反射電極の構造を説明する図。

10

20

30

40

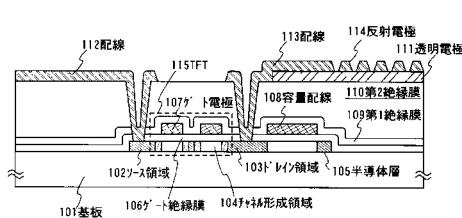
50

- 【図3】 本発明の液晶表示装置の作製工程を説明する図。  
【図4】 本発明の液晶表示装置の作製工程を説明する図。  
【図5】 本発明の液晶表示装置の作製工程を説明する図。  
【図6】 本発明の液晶表示装置の作製工程を説明する図。  
【図7】 本発明の液晶表示装置の作製工程を説明する図。  
【図8】 本発明の液晶表示装置の作製工程を説明する図。  
【図9】 本発明の液晶表示装置の作製工程を説明する図。  
【図10】 本発明の液晶表示装置の作製工程を説明する図。  
【図11】 本発明の液晶表示装置の構造を説明する図。  
【図12】 本発明の液晶表示装置の素子構造を説明する図。 10  
【図13】 本発明に用いることのできる回路構成を説明する図。  
【図14】 本発明に用いることのできる回路構成を説明する図。  
【図15】 本発明の液晶表示装置の外観を説明する図。  
【図16】 電気器具の一例を示す図。

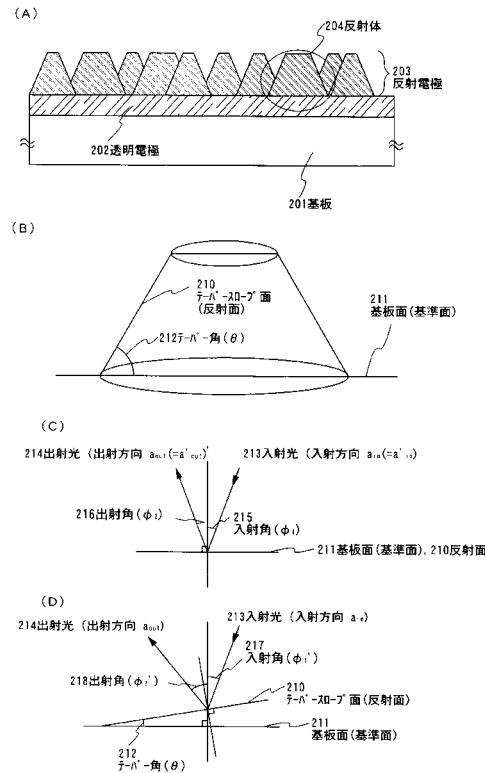
## 【符号の説明】

- 101 基板  
102 ソース領域  
103 ドレイン領域  
104 チャネル形成領域  
105 半導体層  
106 ゲート絶縁膜  
107 ゲート電極  
108 容量配線  
109 第1絶縁膜  
110 第2絶縁膜  
111 透明電極  
112、113 配線  
114 反射電極 20

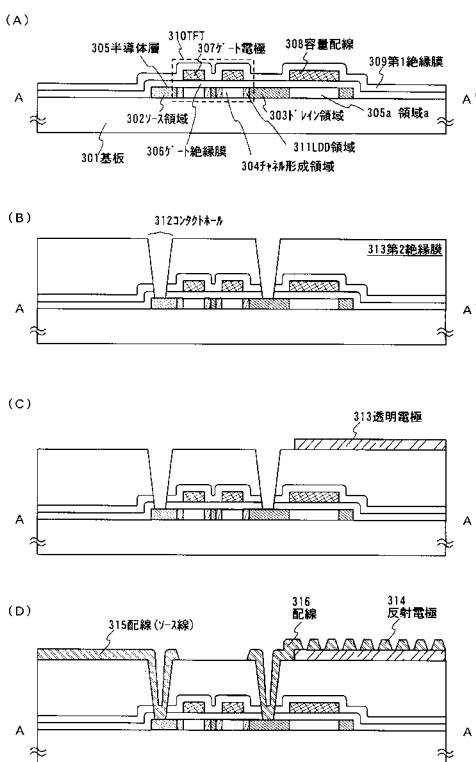
【図1】



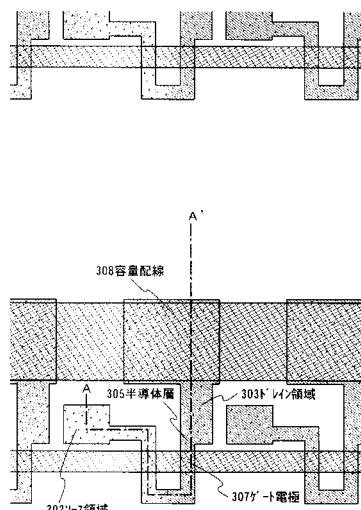
【図2】



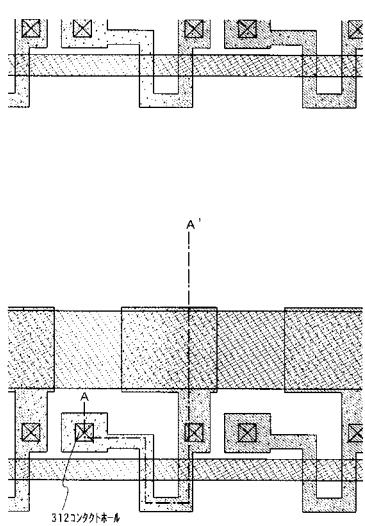
【図3】



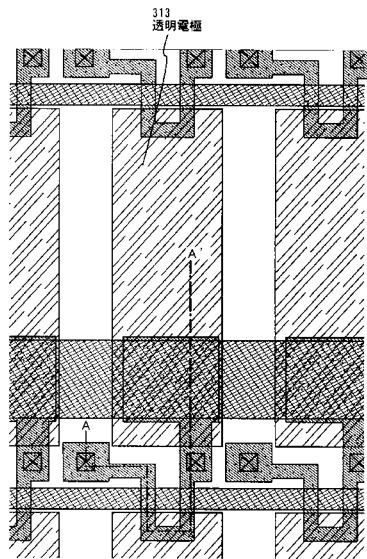
【図4】



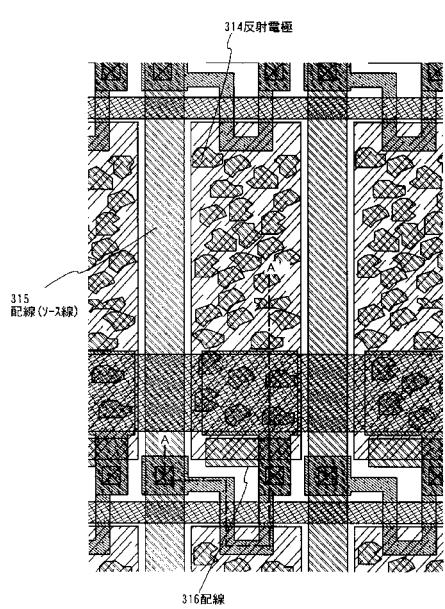
【図5】



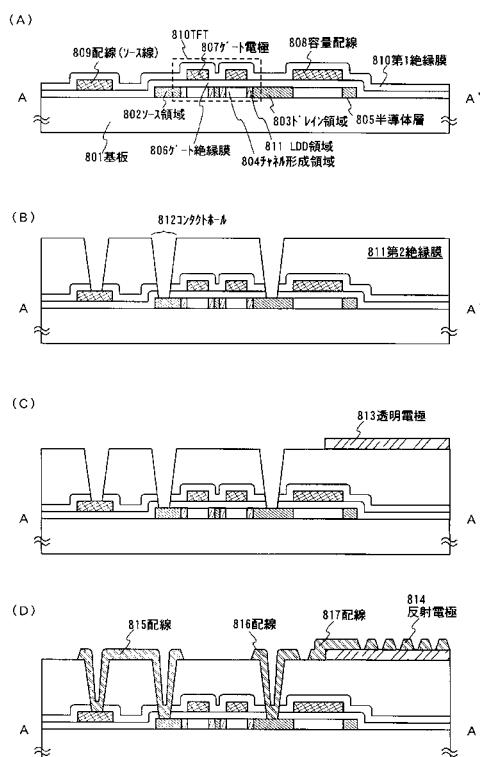
【図6】



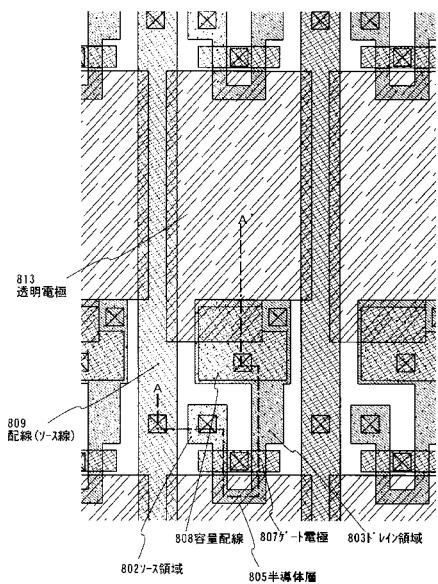
【図7】



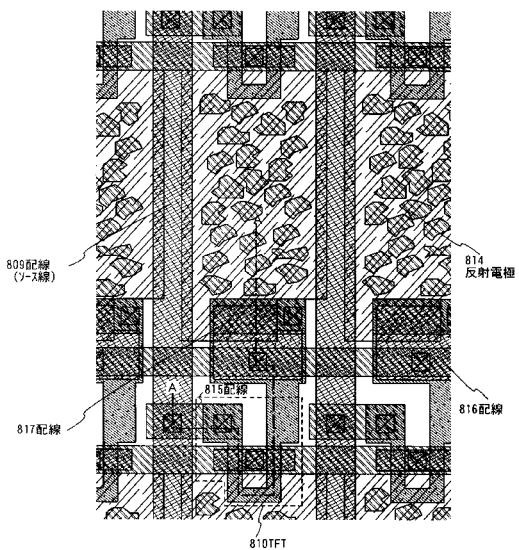
【図8】



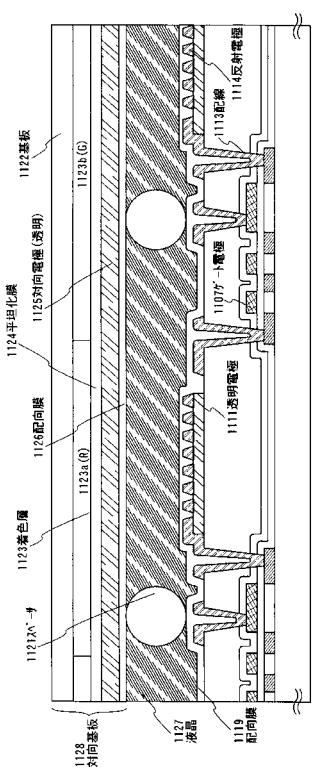
【図9】



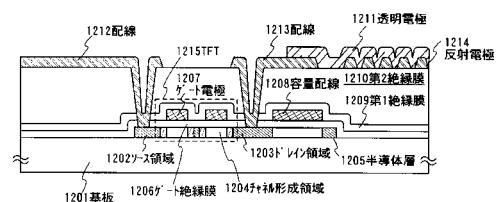
【図10】



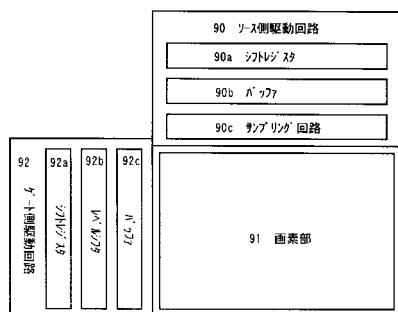
【図11】



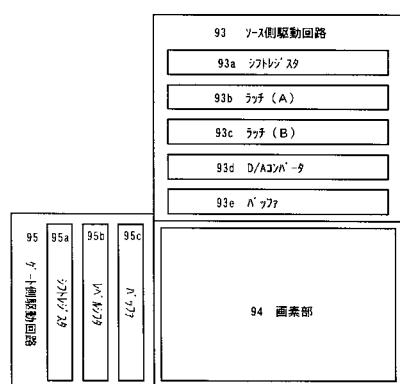
【図12】



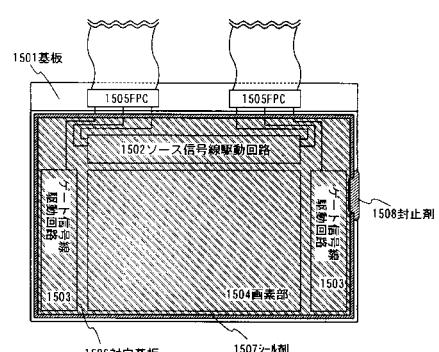
【図13】



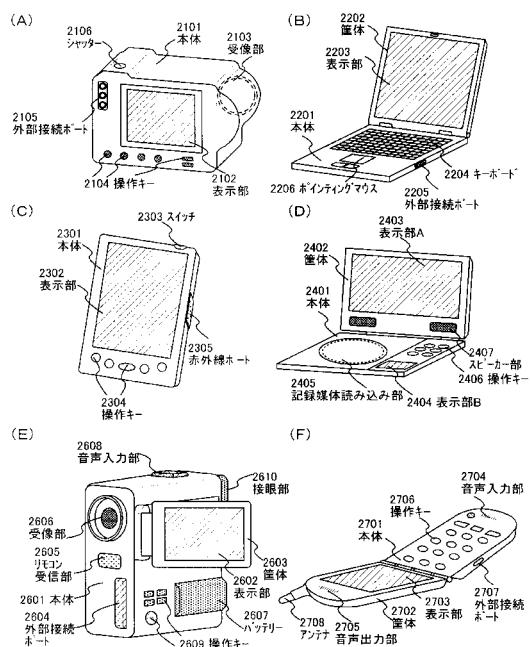
【図14】



【図15】



【図16】



---

フロントページの続き

審査官 金高 敏康

(56)参考文献 特開2001-083494(JP,A)  
特開2000-305099(JP,A)  
特開平07-333598(JP,A)  
特開2002-014337(JP,A)  
特開2001-108984(JP,A)  
特開平04-218977(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343

G02F 1/1335

H01L 21/3205

H01L 21/336

H01L 29/786

专利名称(译)	透射反射型液晶显示装置的制造方法		
公开(公告)号	<a href="#">JP4101533B2</a>	公开(公告)日	2008-06-18
申请号	JP2002055830	申请日	2002-03-01
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
当前申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	山崎舜平 江口晋吾 塙野入豊 藤本悦子		
发明人	山崎 舜平 江口 晋吾 塙野 入豊 藤本 悅子		
IPC分类号	G02F1/1343 G02F1/1335 H01L21/336 H01L29/786 H01L21/3205		
CPC分类号	G02F1/133555 G02F1/134309 G02F1/13439 G02F1/136227 G02F1/1368 G02F2201/123 H01L27 /1255 H01L29/42384		
FI分类号	G02F1/1343 G02F1/1335.520 H01L29/78.612.D H01L21/88.B		
F-TERM分类号	2H091/FA14Y 2H091/FB07 2H091/FB08 2H091/FC02 2H091/FC10 2H091/FC26 2H091/FC29 2H091 /FC30 2H091/FD04 2H091/FD07 2H091/FD12 2H091/FD22 2H091/FD23 2H091/GA06 2H091/GA07 2H091/GA08 2H091/GA13 2H091/HA06 2H091/LA03 2H091/LA11 2H091/LA12 2H091/LA13 2H091 /LA18 2H092/KA04 2H092/KA12 2H092/KA18 2H092/KA22 2H092/KB25 2H092/MA07 2H092/MA14 2H092/MA15 2H092/MA16 2H092/MA18 2H092/MA19 2H092/MA20 2H092/MA29 2H092/MA35 2H092 /MA37 2H092/NA01 2H092/NA25 2H092/NA27 2H092/PA09 2H191/FA02Y 2H191/FA16Y 2H191 /FA34Y 2H191/FB14 2H191/FC36 2H191/FD04 2H191/FD22 2H191/FD26 2H191/GA05 2H191/GA10 2H191/GA19 2H191/LA13 2H191/NA30 2H191/NA34 2H191/NA37 2H291/FA02Y 2H291/FA16Y 2H291 /FA34Y 2H291/FB14 2H291/FC36 2H291/FD04 2H291/FD22 2H291/FD26 2H291/GA05 2H291/GA10 2H291/GA19 2H291/LA13 2H291/NA30 2H291/NA34 2H291/NA37 5F033/GG04 5F033/HH04 5F033 /HH05 5F033/HH06 5F033/HH08 5F033/HH10 5F033/HH14 5F033/HH17 5F033/HH18 5F033/HH19 5F033/HH20 5F033/HH21 5F033/HH22 5F033/HH38 5F033/JJ01 5F033/JJ04 5F033/JJ05 5F033/JJ06 5F033/JJ09 5F033/JJ14 5F033/JJ17 5F033/JJ18 5F033/JJ19 5F033/JJ20 5F033/JJ21 5F033/KK01 5F033/MM19 5F033/PP15 5F033/QQ08 5F033/QQ12 5F033/QQ16 5F033/QQ19 5F033/QQ34 5F033 /RR04 5F033/RR06 5F033/RR08 5F033/RR09 5F033/RR21 5F033/RR22 5F033/SS25 5F033/SS27 5F033/VV00 5F033/VV10 5F033/VV15 5F033/WW00 5F033/XX34 5F110/AA16 5F110/BB02 5F110 /BB03 5F110/BB05 5F110/CC02 5F110/DD01 5F110/DD02 5F110/DD03 5F110/DD13 5F110/DD14 5F110/DD15 5F110/DD25 5F110/EE01 5F110/EE02 5F110/EE03 5F110/EE04 5F110/EE09 5F110 /EE14 5F110/EE28 5F110/FF02 5F110/FF23 5F110/GG02 5F110/GG13 5F110/GG25 5F110/GG32 5F110/GG51 5F110/GG52 5F110/HJ01 5F110/HJ04 5F110/HJ23 5F110/HL02 5F110/HL03 5F110 /HL04 5F110/HL06 5F110/HL08 5F110/HL11 5F110/HL23 5F110/HM15 5F110/NN03 5F110/NN04 5F110/NN22 5F110/NN23 5F110/NN24 5F110/NN27 5F110/NN36 5F110/NN72 5F110/NN73 5F110 /PP01 5F110/PP03 5F110/PP04 5F110/PP05 5F110/PP34 5F110/PP35 5F110/QQ04 5F110/QQ11 5F110/QQ19 5F110/QQ21 5F110/QQ28		
其他公开文献	JP2003255374A JP2003255374A5		

## 摘要(译)

要解决的问题：提供具有高可见度的显示器并提供半透射液晶显示器，在该半透射液晶显示器上形成具有浮雕结构的反射电极而不特别增加工艺。ŽSOLUTION：在制造半透射型液晶显示器的情况下，在形成由透明电极和反射电极组成的电极时，其特征在于通过形成由多个岛构成的反射电极而具有浮雕结构 - 形状图案和由透明导电膜组成的透明电极通过层压它们并通过增强光的散射来增强显示器的可视性。此外，由于可以在布线的同时形成多个岛状图案，所以可以形成浮雕结构而不需要特别增加图案化工艺，仅用于在制造工艺中形成浮雕结构。因此，能够大幅降低成本并提高生产率。Ž

图 3 ■

