

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-193300

(P2007-193300A)

(43) 公開日 平成19年8月2日(2007.8.2)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1335 (2006.01)	GO2F 1/1335 500	2H089
GO2F 1/1333 (2006.01)	GO2F 1/1333	2H091
GO2F 1/1343 (2006.01)	GO2F 1/1343	2H092
GO2F 1/1368 (2006.01)	GO2F 1/1368	

審査請求 未請求 請求項の数 4 O L (全 10 頁)

(21) 出願番号	特願2006-240198 (P2006-240198)	(71) 出願人	000006013
(22) 出願日	平成18年9月5日 (2006.9.5)		三菱電機株式会社
(31) 優先権主張番号	特願2005-371173 (P2005-371173)		東京都千代田区丸の内二丁目7番3号
(32) 優先日	平成17年12月23日 (2005.12.23)	(74) 代理人	100113077
(33) 優先権主張国	日本国 (JP)		弁理士 高橋 省吾
		(74) 代理人	100112210
			弁理士 稲葉 忠彦
		(74) 代理人	100108431
			弁理士 村上 加奈子
		(74) 代理人	100128060
			弁理士 中鶴 一隆
		(72) 発明者	荒木 利夫
			熊本県合志市御代志997番地 メルコ・
			ディスプレイ・テクノロジー株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示素子

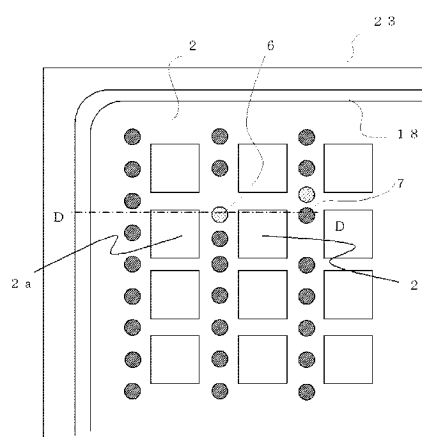
(57) 【要約】

【課題】 フィールドシーケンシャル液晶表示素子のよ
うに、画素領域の液晶層厚さが狭い構造を形成する場合
、従来の方法では基板間にあるシール材を良好に硬化形
成することが困難であった。画素領域内に液晶層厚調整
膜を設けると解決されるが、対向電極と遮光膜との積層
構造が阻害され、対向電極の抵抗の増大による表示不良
が発生する。これら全ての問題を解決する構造を提供す
る。

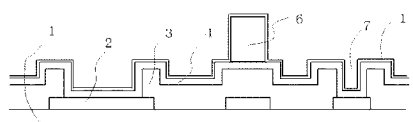
【解決手段】 画素領域内において前基板23内面上に
は、遮光膜19が設けられ、その遮光膜を覆うように液
晶層厚調整膜3が設けられ、その上層にITO膜4から
なる対向電極が設けられており、ITO膜4と遮光膜1
9とは液晶層厚調整膜3に設けられたコンタクトホール
7を介して接続される。

【選択図】 図4

(1)



(2)



【特許請求の範囲】

【請求項 1】

棒状のシール材を介して接合され、前記シール材により囲まれた領域に設けられた液晶層を挟んで対向する一対の基板の互いに向き合う内面のうち、一方の基板の内面の前記シール材により囲まれた領域に、行方向及び列方向にマトリックス状に配列する複数の画素電極と、前記複数の画素電極にそれぞれ接続された複数の薄膜トランジスタと、これらの薄膜トランジスタにゲート信号及びデータ信号を供給する複数のゲート配線及びソース配線とを備えた画素領域が設けられ、他方の基板の内面に、前記シール材で囲まれた領域に少なくとも前記複数の画素電極に対応させて設けられた開口部を有する遮光膜と、前記遮光膜を覆うように設けられた液晶層厚調整膜と、前記液晶層厚調整膜上に形成された透明導電膜からなり前記複数の画素電極と対向する対向電極と、前記透明導電膜上にあって予め定めた高さを有する複数の柱スペーサとが設けられ、前記複数の柱スペーサが前記一方の基板の内面に当接されて、前記複数の画素電極における液晶層厚が規定されることを特徴とする液晶表示素子において、前記遮光膜は電氣的導電性を有し、かつ前記開口部以外の遮光膜のパターンが少なくとも連続的に繋がっている形状となっており、前記液晶層厚調整膜に形成されたコンタクトホールを介して前記対向電極と前記遮光膜とが電氣的に接続される箇所が前記シール材により囲まれた領域内に少なくとも 1 箇所あることを特徴とする液晶表示素子。

10

20

【請求項 2】

前記液晶層厚調整膜に形成されたコンタクトホールを介して前記対向電極と前記遮光膜とが接続される箇所の個数が、前記他方の基板の内面の前記シール材により囲まれた領域に、複数の画素電極の個数以上形成されていることを特徴とする請求項 1 に記載の液晶表示素子。

【請求項 3】

前記コンタクトホールは、前記柱スペーサと重畳しない箇所に形成されていることを特徴とする請求項 1 または 2 に記載の液晶表示素子。

30

【請求項 4】

前記コンタクトホールは、前記一方の基板上に形成された前記ゲート配線と相対していることを特徴とする請求項 1 ～ 3 のいずれかに記載の液晶表示素子。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、液晶表示素子に関するものであり、特に詳しくは、フィールドシーケンシャル方式を用いた液晶表示素子に関するものである。

【背景技術】

【0002】

近年、カラーフィルタが不要なフィールドシーケンシャル用液晶表示素子の開発が進められている。フィールドシーケンシャル方式においては、RGB 3 色の光源を高速で切り替えることによりカラー表示を行うため、通常の液晶表示素子で用いられるカラーフィルタは使用せず、かわりに Cr 膜等からなる遮光膜と透明導電膜からなる対向電極とを備えた対向基板を用いる。ここで、対向電極は画素領域外にまで延在されてアレイ基板上の電極や配線と電氣的に接続されている。

40

【0003】

フィールドシーケンシャル用液晶表示素子には高速応答が求められるため、液晶表示素子を構成する 2 枚の基板間に封入する液晶としては強誘電性液晶を用いる。ここで、液晶を封入するには、例えば液晶を基板上に滴下して、前記 2 枚の基板の周辺部にシール材を

50

塗布し、基板を貼り合わせた後、熱や光によってシール材を硬化させて液晶を封入するという製法が知られている。液晶材料として強誘電性液晶を使用する場合、液晶表示素子を構成する2枚の基板間の液晶層の厚みは通常よりも狭い1～3 μmが最適な範囲となる。そのため、画素領域内における液晶層の厚みを均一に維持するためのスペーサを配置することもある。

【0004】

しかし、液晶層の厚みを通常よりも狭くするには以下の問題がある。上述のように2枚の基板を貼り合わせる工程において、その際の基板間のギャップが狭いと基板間に挟まれているシール材が広がってしまい、シール材の未硬化樹脂等が液晶の封入領域まで広がるため液晶の汚染が生じ、表示不良に至るのである。シール材の粘性を上げるとこの問題は生じないが、この場合は基板を貼り合わせる際にシール材が十分潰れないため、パネル周辺部でのギャップが広がってしまう。そのため、画素領域の周辺部と中央部とで液晶層の厚みが異なってしまい、表示ムラを引き起こすという問題があった。（例えば、特許文献1参照）。

10

【0005】

これらの問題を解決するために、対向基板の周辺部に塗布されたシール材で囲まれた領域において、液晶層の厚みを調整するための液晶層厚調整膜を設けてその上に対向電極を形成することにより、画素領域における液晶層の厚みを狭くした構造とシール材の良好な硬化とを両立させる技術が知られている。（例えば、特許文献2参照）。

【0006】

20

【特許文献1】特開2003-280007号公報（図6）

【特許文献2】特開2004-264606号公報（図4）

【発明の開示】

【発明が解決しようとする課題】

【0007】

上述の手法によれば、シール材の硬化に関する問題を回避するとともに、シール材に囲まれた画素領域における液晶層の厚みを狭くすることが可能であるが、まさにその手段に起因する以下のような問題があった。すなわち、前記の手法を採用すると、対向基板上において遮光膜と対向電極との間に液晶層厚調整膜となる絶縁膜を形成する必要がある。なぜなら、対向電極は液晶に電圧を印加するための電極であり、配向膜を除けば最上層（ガラス基板から最も離れた層）であることがのぞましく、また遮光膜は下地との密着力や反射防止効果の最適化の点でガラス基板上に形成するのがのぞましいからである。

30

【0008】

そして、このような構造では、前述した問題は解決されるが、横クロストークという別の不良が生じてしまうのである。もともと対向電極に用いられている透明導電膜の比抵抗は0.00002 Ωcm程度で、膜厚は0.1 μm程度しかないため、対向電極の抵抗は低抵抗とはいいがたい。そのため、画素領域外でのアレイ基板との接続箇所から離れた箇所、つまり画素領域の中央付近では、アレイ基板との間に対向電極自身の抵抗成分が加わってしまい、横クロストークという表示不良が生じやすい。しかし、通常に対向基板における透明導電膜は、遮光膜のような低抵抗な金属膜と積層されているので、抵抗成分の増大による横クロストーク不良を抑制できるのである。

40

【0009】

しかるに、前述の構造によれば、その解決手段である画素領域内の絶縁膜形成により、画素領域内での対向電極と遮光膜との積層構造が阻害されてしまうために、前記遮光膜の低抵抗な金属膜が対向電極の導電性に充分寄与しない。このため、対向電極が高抵抗となり横クロストーク不良を引き起こしてしまうのである。

【0010】

本発明は、画素領域の周辺部におけるシール形成が良好に行なわれ、画素領域における液晶層の厚みを狭くした構造を有する液晶表示素子において、前述の横クロストーク不良を抑制し、良好な表示特性を有する液晶表示素子を提供するためのものである。

50

【課題を解決するための手段】

【0011】

本発明は、2枚の基板がその画素領域外の周縁部に形成されたシール材によって貼りあわされてその内部に液晶を封入してなる液晶表示素子において、その2枚の基板の一方は、透明絶縁性基板上に形成された金属膜を含む遮光膜と、その遮光膜を覆う液晶層厚調整膜と、前記液晶層厚調整膜上に形成された透明導電膜からなる対向電極とを備えた対向基板であって、画素領域内の前記液晶層厚調整膜には、対向電極と遮光膜とが接続するためのコンタクトホールが少なくとも1つ形成されていることを特徴とするものである。

【発明の効果】

【0012】

この発明に係る液晶表示素子は、対向基板の画素領域内に絶縁膜を形成したうえで、対向電極の透明導電膜と遮光膜との接続箇所を画素領域内に形成することにより、画素領域内における液晶層の厚みを狭くした構造を備えながら、液晶汚染、周辺ギャップ不良、横クロストークが無く良好な表示特性を有するという効果を奏する。

【発明を実施するための最良の形態】

【0013】

本発明の実施の形態に係る液晶表示素子の外観を図1に示す。図1において示される液晶表示素子は、一方の基板であって表示の観察側とは反対側に位置する後基板24と、他方の基板であって表示の観察側に位置する基板である前基板23とが、両基板間に枠状に形成されたシール材18を介して貼り合わされており、シール材18と両基板とで囲まれた領域内には液晶16が封入されている構造を有する。シール材18は画素領域19よりも外側に形成され、画素領域19内の後基板24上の内面には後述するTFT等が形成されている。

【0014】

液晶表示素子におけるシール材18近傍における平面図を図2(1)に示す。また、図2(1)においてB-B線で示した箇所における前基板23と後基板24との断面図を図2(2)に示す。

【0015】

この液晶表示素子は、フィールドシーケンシャル液晶表示素子に用いられるものであり、カラーフィルタは備えていない。この液晶表示素子は、TFTをアクティブ素子とするアクティブマトリクス型液晶表示素子であり、基本的には、一对の透明なガラス基板1がシール材18を介して接合され、シール材18によるシール部で囲まれた領域内には液晶層16が封入されている。一对の透明なガラス基板1の互いに向き合う内面のうち、一方の基板、例えば表示の観察者側とは反対側である、後側の基板(以下、後基板という)24の内面のシール材18の近傍には、後述するTFTの構成要素であるゲート絶縁膜14とパッシベーション膜15、ならびに配向膜17が形成されている。一方、他方の基板、つまり表示の観察者側である前側の基板(以下、前基板と言う)23の内面には、例えば酸化クロム(CrOx: xは正数)と金属クロム(Cr)の積層膜からなる電氣的導電性を有する遮光膜2と、例えば窒化シリコン(SiNx: xは正数)絶縁膜からなる液晶層厚調整膜3と、例えばITOなどからなる透明導電膜4と、配向膜17とが設けられた構成となっており、さらに、シール材18を形成する箇所において液晶層厚調整膜3に抜き部5が形成されている。

【0016】

次に、後基板24の内面に設けられたTFTと画素電極について説明する。TFTが形成された後基板24の内面から見た平面図を図3(1)に示す。そして、図3(1)においてC-C線で示した箇所における後基板24の断面図を図3(2)に示す。図3(1)、(2)を参照して、後基板24の内面に設けられたTFT22は後基板24の基板面に形成された共通CS電極配線13やゲート配線8と、このゲート配線8を覆って基板の略全域に形成された透明なゲート絶縁膜14と、ゲート絶縁膜14の上にゲート配線8と対向させて形成されたi型半導体膜9と、i型半導体膜9の上にn型半導体膜20を介して

10

20

30

40

50

形成されたソース電極 10 及びドレイン電極 11 と、i 型半導体膜 9 及びソース電極 10、ドレイン電極 11 を覆うパッシベーション膜 15 とにより形成されている。パッシベーション膜 15 には T F T コンタクトホール 12 が設けられている。複数の画素電極 21 は、I T O 等の透明導電膜からなっており、パッシベーション膜 15 の上に形成され、その一端側の端部において、T F T コンタクトホール 12 を介して、その画素電極 21 に対応する T F T 22 のドレイン電極 11 に接続されている。さらに、T F T 22 やパッシベーション膜 15 を覆うようにして配向膜 17 が形成されている。また、図 3 (1) の F - F 線上におけるゲート配線 8 上には柱状スペーサ 6 が形成されている。さらに、図 3 (1) の E - E 線上におけるゲート配線 8 上に位置する対向基板 (前基板 23) には後述するようにコンタクトホール 7 (図示せず) が形成されている。

10

【 0 0 1 7 】

次に、前基板 23 について説明する。まず、前基板 23 を内面から見た平面図を図 4 (1) に示す。さらに、図 4 (1) において D - D 線で示した箇所の断面図を図 4 (2) に示す。図 4 (1) において、後基板 24 上の画素電極 21 に対応して概略矩形状にくり抜かれた開口部 2a がマトリックス状に配置された遮光膜 2 上に、図 4 (2) に示すように S i N x 膜等からなる液晶層厚調整膜 3 が被覆するように形成され、さらに液晶層厚調整膜 3 上に対向電極である透明導電性の I T O 膜 4 が設けられている。I T O 膜 4 は液晶層厚調整膜 3 に設けられたコンタクトホール 7 を介して前記遮光膜 2 と電氣的に接続されている。遮光膜 2 のパターンは開口部 2a の領域以外では連続的に繋がった形状となっている。I T O 膜 4 上には感光性樹脂膜からなる柱スペーサ 6 が形成されている。ここで、柱

20

【 0 0 1 8 】

次に、本発明の特徴となる前基板 23 の実施の形態における製造方法について、図 5 (1) ~ (5) を用いて説明する。ここで、図 5 (1) ~ (5) は、図 4 (2) に相当する箇所における工程断面図である。まず、図 5 (1) において透明性ガラス絶縁基板 1 上に、スパッタリング法などを用いて膜厚 10 nm の C r O x、膜厚 150 nm の C r を連続成膜し、写真製版プロセス後、エッチング、レジスト剥離処理を行い、遮光膜 2 のパターンを形成する。なお、遮光膜の密度を上げ、遮光効果を改善するために、C r の代わりに窒化クロム (C r N x) を用いて、C r O x と C r N x との積層構造としてもよい。この場合は、C r に比べて、薄い膜厚で十分な遮光効果を得ることができる。

30

【 0 0 1 9 】

次に図 5 (2) において、S i N x (窒化シリコン) 膜を膜厚 700 nm 成膜し、写真製版プロセス後にエッチング、レジスト剥離処理を行い、液晶層厚調整膜 3 及びコンタクトホール 7 とを形成する。このとき、図 2 (2) に示すように、シール材 18 を形成する位置の直下部の S i N x 膜を除去して抜き部 5 を形成しても良い。

【 0 0 2 0 】

次に、図 5 (3) において、対向電極となる I T O 膜 4 をスパッタリング法などを用いて全面に成膜する。このとき、遮光膜 2 と I T O 膜 4 とがコンタクトホール 7 を介して、導通するように形成することで対向電極の電気抵抗を低くすることができる。ここで、遮光膜 2 と I T O 膜 4 とを接続するコンタクトホール 7 の面積をさらに大きくするため、例えば、遮光膜 2 上の液晶層厚調整膜 3 を全て除去してもよいが、その場合はエッチング時間が増大し生産性が低下する問題がある。一方、本実施の形態のようにコンタクトホール 7 を開口する場合には、エッチングに要する面積を抑制でき、エッチング時間も短縮できるという効果がある。また、通常の場合、対向電極の電気抵抗を低くするという目的には、コンタクトホール 7 を複数個形成するだけで充分である。

40

【 0 0 2 1 】

次に図 5 (4) において、感光性樹脂膜 (図示せず) を膜厚 2 μ m 程度塗布し、写真製版プロセス後に、予め定めた高さ (例えば 1 . 5 μ m) を有する柱スペーサ 6 を形成した

50

。前基板 23 において、表示画素領域内の液晶層厚調整膜 3 には、対向電極である ITO 膜 4 と遮光膜 2 とが電氣的に接続するためのコンタクトホール 7 が少なくとも 1 つは形成されるようにした。最後に図 5 (5) において、配向膜 17 を塗布形成して本発明の実施の形態に係る前基板 23 を完成させた。

【0022】

以上、後基板 24 と前基板 23 について説明を行なったが、ここで、柱スペーサ 6 とシール材 18 を用いて両基板を互に対向させて図 1 や図 2 に示すように貼り合せた場合の、前基板 23 上に形成されたコンタクトホール 7 の形成位置と、後基板 24 上に形成された TFT 22 との位置関係を明確にするために、図 3 (1) の E - E 線で示した箇所における前基板 23 と後基板 24 との断面図を図 6 (1) に示す。図 3 (1) および図 6 (1) に示すように、前基板 23 のコンタクトホール 7 は、後基板 24 において表面形状が歪となる TFT 22 上に相対して形成するよりも、表面が平坦なゲート配線 8 上に相対して形成する方がよい。配向膜 17 のラビング処理による配向制御が確実にできるという効果を奏するからである。

10

【0023】

次に、前基板 23 上の柱スペーサ 6 の形成位置と、TFT 22 との位置関係を明確にするために、図 3 (1) の F - F 線で示した箇所における前基板 23 と後基板 24 との断面図を図 6 (2) に示す。図 3 (1) および図 6 (2) に示すように、前基板 23 の柱スペーサ 6 は、後基板 24 の表面形状が歪な TFT 22 上に相対して形成するよりも、平坦なゲート配線 8 に相対して形成する方がよい。液晶層厚を容易に制御できるという効果を奏するからである。

20

【0024】

さらに、前基板 23 上の遮光膜 2 に形成された開口部 2a と、後基板 24 上の画素電極 21 との位置関係を明確にするために、図 4 (1) の D - D 線で示した箇所における前基板 23 と後基板 24 との断面図を図 7 に示す。前基板 23 と後基板 24 との間には前述の通りシール材 18 が挟持され、柱スペーサ 6 が後基板 24 の内面に当接されて液晶層厚が確保されている。コンタクトホール 7 と柱スペーサ 6 とは別々の位置で重畳しないように形成される。また、後基板 24 上の画素電極 21 の位置は、前基板 23 の遮光膜 2 の開口部 2a に相対する位置に形成されるとともに、この位置において挟持される液晶層 16 の厚さ d (対向する前基板 23 と後基板 24 との内面の距離：ギャップ) は、主にシール材 18 と液晶層厚調整膜 3 を反映した状態で規定される。

30

【0025】

このようにしてコンタクトホール 7 による電氣的接続部を形成した場合の対向電極の電気抵抗を測定したところ、コンタクトホール 7 が無い場合、すなわち対向電極が ITO 膜 4 のみで形成されている場合に比べて、1 / 10 から 1 / 100 程度の低い電気抵抗値が得られた。このように ITO 膜 4 のみで形成されている場合に比べて低い電気抵抗値を得るためには、遮光膜 2 を ITO 膜 4 よりも低い電気抵抗値を有する材料で形成することが好ましい。この前基板 23 と後基板 24 との間に棒状のシール材 18 を形成し、液晶 16 を封入して貼り合わせるにより形成した液晶表示素子においては、液晶汚染や周辺ギャップ不良も、対向電極の電気抵抗が増大することで発生する横クロストーク表示不良も起きなかった。

40

【0026】

また、表示画素領域内の液晶層厚調整膜 3 には、対向電極である ITO 膜 4 と遮光膜 2 とが接続するためのコンタクトホール 7 が少なくとも 1 つは形成されるようにすればよいが、図 4 (1) に示すように、表示画素領域内の複数の画素電極 21 の各々に対応して少なくとも 1 つ以上を形成しておくのがさらに好ましい。この場合は、個々の画素電極 21 に対応した個々の対向電極 2、4 の電気抵抗値を画素表示領域内でほぼ一様とすることができ、前記横クロストーク表示不良のバラツキに起因する表示ムラを抑えることができ、表示不良のマージンを上げることができるという効果を奏する。

【0027】

50

また、本実施の形態においては、液晶層厚調整膜 3 として 700 nm 厚の SiN_x 膜を形成するようにしたが、これに限らず、他の透明性絶縁膜、例えば SiO_x 膜等を用いてもよい。また透明絶縁性の樹脂膜を塗布して形成してもよい。この場合は、液晶層厚調整膜 3 の表面を平坦化することができるので、少なくとも画素電極 21 に対向する領域の液晶層 16 の厚さを均一にすることができるとともに、配向膜 17 のラビングを一様に処理することが可能になるため、表示品質を向上させるという効果を奏する。さらに、感光性を有する樹脂膜を用いることにより、写真製版プロセスを用いて容易にコンタクトホール 7 を形成することができる。

【0028】

本発明に係る液晶表示素子においては、液晶層厚調整膜 3 を形成しているので、画素領域 19 内の液晶層の厚みが狭い場合でもシール材 18 形成に伴う液晶汚染や周辺ギャップ不良が発生しないが、それだけでなく、画素領域 19 内において液晶層厚調整膜 3 に設けたコンタクトホール 7 を介して ITO 膜 4 と遮光膜 2 とを接続する箇所を設けているので、対向電極の抵抗の増大による表示不良も発生しないという効果が得られた。

【図面の簡単な説明】

【0029】

【図 1】本発明の一実施例を示す液晶表示素子の外観である。

【図 2】本発明の一実施例を示す液晶表示素子のシール材近傍における平面図と断面図である。

【図 3】本発明の一実施例を示す液晶表示素子の後基板の平面図と断面図である。

【図 4】本発明の一実施例を示す液晶表示素子の前基板の平面図と断面図である。

【図 5】本発明の一実施例を示す液晶表示素子の前基板の工程断面図である。

【図 6】本発明の一実施例を示す液晶表示素子の前基板と後基板との断面図である。

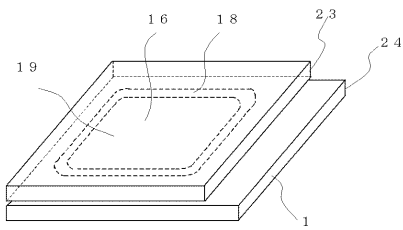
【図 7】本発明の一実施例を示す液晶表示素子の前基板と後基板との断面図である。

【符号の説明】

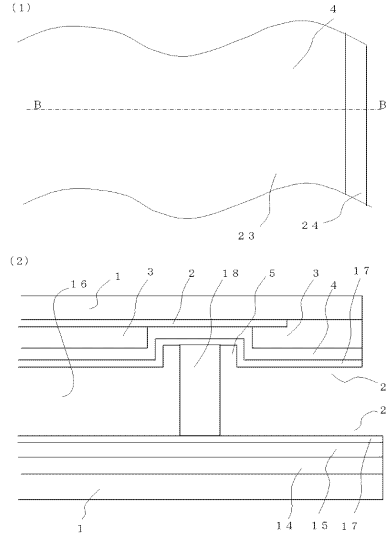
【0030】

- 1 ガラス基板、 2 遮光膜、 2 a 遮光膜の開口部、 3 液晶層厚調整膜、
- 4 ITO 膜、 5 抜き部、 6 柱スペーサ、 7 コンタクトホール、
- 8 ゲート配線、 9 i 型半導体膜、 10 ソース配線、
- 11 ドレイン電極、 12 TFT コンタクトホール、 13 共通 CS 電極配線、
- 14 ゲート絶縁膜、 15 パッシベーション膜、 16 液晶、 17 配向膜、
- 18 シール材、 19 画素領域、 20 n 型半導体膜、
- 21 画素電極、 22 TFT、 23 前基板、 24 後基板

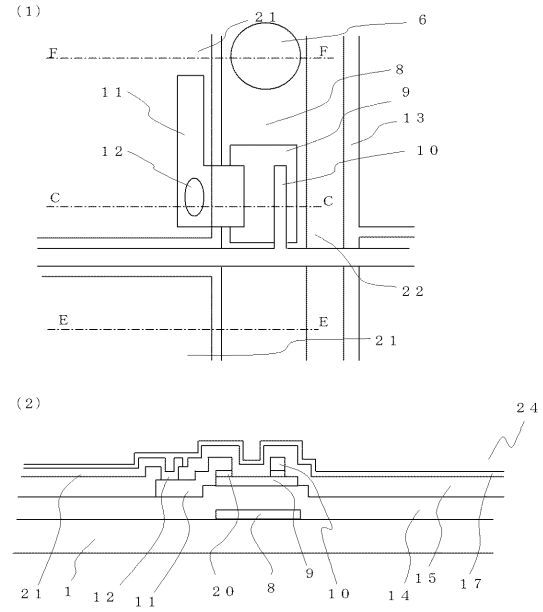
【図 1】



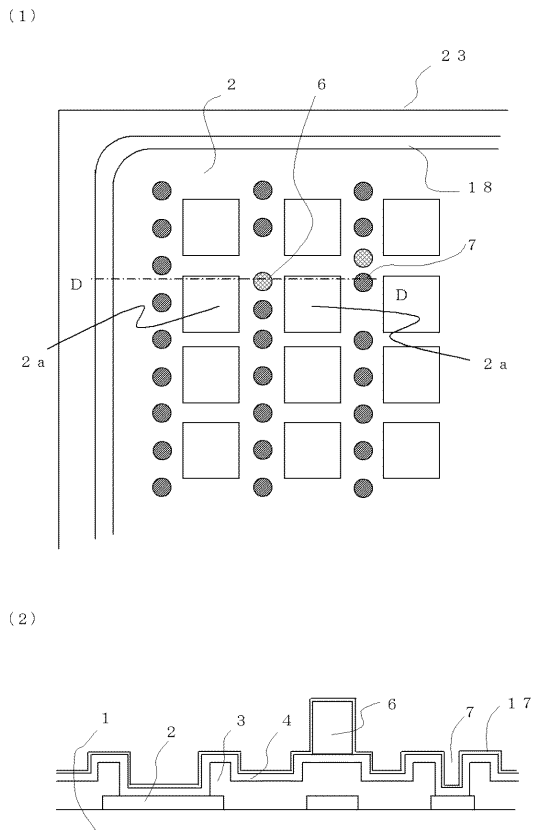
【図 2】



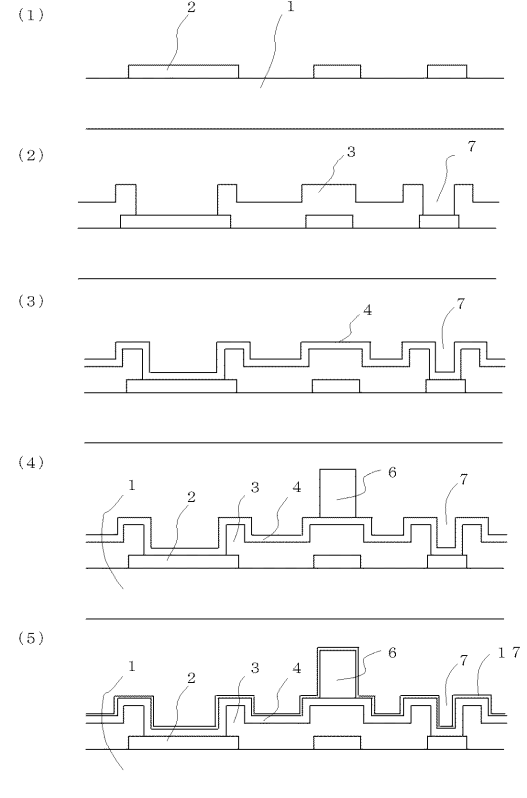
【図 3】



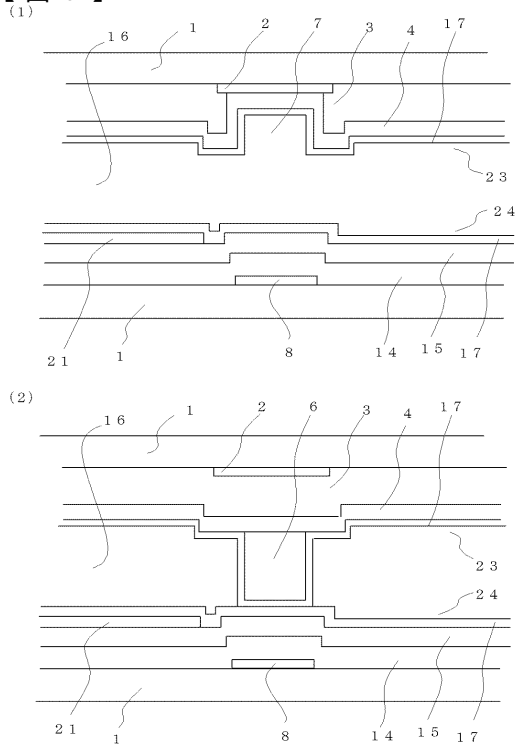
【図 4】



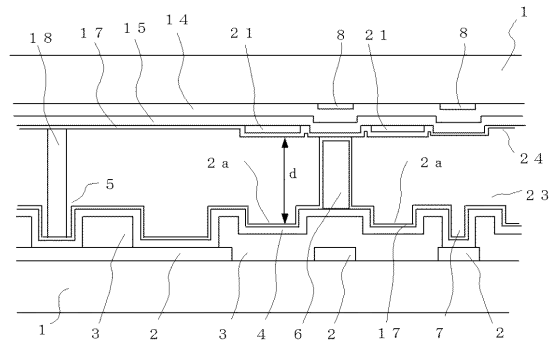
【図 5】



【図 6】



【図 7】



フロントページの続き

(72)発明者 平川 誠

熊本県合志市御代志 9 9 7 番地 メルコ・ディスプレイ・テクノロジー株式会社内

(72)発明者 中村 智樹

東京都千代田区丸の内二丁目 7 番 3 号 三菱電機株式会社内

F ターム(参考) 2H089 HA15 LA09 LA41 NA14 NA22 QA14 QA16 RA13 TA02 TA05
TA09 TA13
2H091 FA34Y FB08 FD04 GA03 GA07 GA08 GA09 GA13 HA12 LA03
LA30
2H092 JA24 JB16 JB54 JB56 MA05 MA13 MA17 NA28 PA03 PA04
PA09 QA13

专利名称(译)	液晶显示元件		
公开(公告)号	JP2007193300A	公开(公告)日	2007-08-02
申请号	JP2006240198	申请日	2006-09-05
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	荒木利夫 平川誠 中村智樹		
发明人	荒木 利夫 平川 誠 中村 智樹		
IPC分类号	G02F1/1335 G02F1/1333 G02F1/1343 G02F1/1368		
CPC分类号	G02F1/1339 G02F1/13394 G02F1/1345		
FI分类号	G02F1/1335.500 G02F1/1333 G02F1/1343 G02F1/1368		
F-TERM分类号	2H089/HA15 2H089/LA09 2H089/LA41 2H089/NA14 2H089/NA22 2H089/QA14 2H089/QA16 2H089/RA13 2H089/TA02 2H089/TA05 2H089/TA09 2H089/TA13 2H091/FA34Y 2H091/FB08 2H091/FD04 2H091/GA03 2H091/GA07 2H091/GA08 2H091/GA09 2H091/GA13 2H091/HA12 2H091/LA03 2H091/LA30 2H092/JA24 2H092/JB16 2H092/JB54 2H092/JB56 2H092/MA05 2H092/MA13 2H092/MA17 2H092/NA28 2H092/PA03 2H092/PA04 2H092/PA09 2H092/QA13 2H189/AA14 2H189/HA14 2H189/HA16 2H189/JA19 2H189/LA03 2H189/LA06 2H189/LA10 2H189/LA15 2H191/FA13Y 2H191/FB14 2H191/FD04 2H191/GA05 2H191/GA10 2H191/GA11 2H191/GA15 2H191/GA19 2H191/HA20 2H191/LA03 2H191/LA40 2H192/AA24 2H192/BC31 2H192/CB05 2H192/CC04 2H192/DA12 2H192/EA23 2H192/EA61 2H192/GD23 2H192/GD25 2H192/GD47 2H192/GD61 2H291/FA13Y 2H291/FB14 2H291/FD04 2H291/GA05 2H291/GA10 2H291/GA11 2H291/GA15 2H291/GA19 2H291/HA20 2H291/LA03 2H291/LA40		
代理人(译)	高桥省吾 稻叶忠彦 村上佳菜子		
优先权	2005371173 2005-12-23 JP		
外部链接	Espacenet		

摘要(译)

解决的问题：当形成诸如像素像素区域中的液晶层厚度较窄的场序液晶显示元件之类的结构时，难以通过常规方法令人满意地固化并在基板之间形成密封材料。通过在像素区域中设置液晶层厚度调节膜可以解决该问题，但是阻碍了对电极和遮光膜的层叠结构，并且由于对电极的电阻增加而导致显示失败。它提供了解决所有这些问题的结构。在前基板（23）的内表面的像素区域中设置有遮光膜（19），以覆盖该遮光膜的方式设置有液晶层厚度调整膜（3），在该遮光膜的上方设有由ITO膜（4）构成的对电极。通过设置在液晶层厚度调整膜3上的接触孔7，设置ITO膜4和遮光膜19。[选择图]图4

