

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-47500
(P2006-47500A)

(43) 公開日 平成18年2月16日(2006.2.16)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 550	5C006
G09G 3/20 (2006.01)	G09G 3/20 623C	5C080
	G09G 3/20 623R	
	G09G 3/20 624D	

審査請求 有 請求項の数 10 O L (全 10 頁) 最終頁に続く

(21) 出願番号	特願2004-225915 (P2004-225915)	(71) 出願人	000002369
(22) 出願日	平成16年8月2日(2004.8.2)		セイコーエプソン株式会社
			東京都新宿区西新宿2丁目4番1号
		(74) 代理人	100085198
			弁理士 小林 久夫
		(74) 代理人	100098604
			弁理士 安島 清
		(74) 代理人	100061273
			弁理士 佐々木 宗治
		(74) 代理人	100070563
			弁理士 大村 昇
		(74) 代理人	100087620
			弁理士 高梨 範夫

最終頁に続く

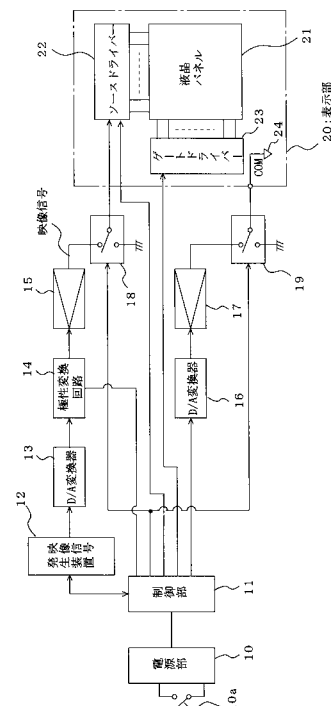
(54) 【発明の名称】 表示パネル駆動回路、表示装置及び電子機器

(57) 【要約】

【課題】 表示パネルの残留電荷を確実に放電させ、残留電荷による表示パネルの劣化を避けることを可能にした表示パネル駆動回路並びにそれを内蔵した表示装置及び電子機器を提供する。

【解決手段】 各画素に対応して薄膜トランジスタを備えた液晶パネル21と、薄膜トランジスタのソース線に映像信号を供給するためのソースドライバ22と、薄膜トランジスタのゲート線にゲート電圧を供給するためのソースドライバ23と、電源オフの指令後又は電源オンの後、前記映像信号に代えて、接地電位をソースドライバ22を介して薄膜トランジスタのソース線に供給するとともに、接地電位を液晶パネルの共通電極24に供給し、少なくとも1垂直期間の間、ソース線の電位と共通電極24の電位とを同一に制御する制御部11とを備えたものである。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

各画素の表示階調が前記各画素の電極間の蓄積電荷によって決まる表示パネルの前記各画素を駆動するアクティブ素子のソース線に対して表示階調に対応した駆動電圧を印加するソースドライバと、

前記ソースドライバにより前記ソース線に印加される駆動電圧と、前記表示パネルの共通電極の電位とを所定の期間だけ同一電位に制御する制御部とを備えたことを特徴とする表示パネル駆動回路。

【請求項 2】

前記制御部は、電源オフの指令後又は電源オンの後、前記ソース線に印加される駆動電圧と表示パネルの共通電極の電位とを同一電位に制御することを特徴とする請求項 1 記載の表示パネル駆動回路。

10

【請求項 3】

前記制御部は、前記ソース線に印加される駆動電圧と前記表示パネルの共通電極の電位とを接地電位に制御することを特徴とする請求項 2 記載の表示パネル駆動回路。

【請求項 4】

表示階調に対応した駆動電圧及び接地電位の何れかを前記ソースドライバに出力する第 1 の切替手段と、

所定の共通電極電位及び接地電位の何れかを表示パネルの共通電極に出力する第 2 の切替手段とを備え、

20

前記制御部は、電源オフの指令後又は電源オンの後、前記第 1 の切替手段及び前記第 2 の切替手段を制御してそれぞれ前記接地電位を出力させることを特徴とする請求項 1 ~ 3 の何れかに記載の表示パネル駆動回路。

【請求項 5】

前記制御部は、少なくとも 1 垂直期間の間、前記ソース線に印加される駆動電圧と前記表示パネルの共通電極の電位とを同一電位に制御することを特徴とする請求項 1 ~ 4 の何れかに記載の表示パネル駆動回路。

【請求項 6】

前記制御部は、少なくとも 1 垂直期間の間、前記ソース線に印加される駆動電圧と前記表示パネルの共通電極の電位とを同一電位に制御すると共に、全てのアクティブ素子をオン制御することを特徴とする請求項 1 ~ 5 の何れかに記載の表示パネル駆動回路。

30

【請求項 7】

前記制御部は、電源オフの指令後、前記ソース線に印加される駆動電圧と前記表示パネルの共通電極の電位とを同一電位に制御した後に、全てのアクティブ素子をオフ制御することを特徴とする請求項 2 ~ 5 の何れかに記載の表示パネル駆動回路。

【請求項 8】

各画素の表示階調が前記各画素の電極間の蓄積電荷によって決まる表示パネルと、請求項 1 ~ 7 の何れかに記載の表示パネル駆動回路とを備えたことを特徴とする表示装置。

【請求項 9】

各画素に対応して薄膜トランジスタを備えた液晶パネルと、

前記薄膜トランジスタのソース線に映像信号を供給するためのソースドライバと、

前記薄膜トランジスタのゲート線にゲート電圧を供給するためのゲートドライバと、

電源オフの指令後又は電源オンの後、前記映像信号に代えて、所定電圧を前記ソースドライバを介して前記薄膜トランジスタのソース線に供給するとともに、前記所定電圧を液晶パネルの共通電極に供給し、少なくとも 1 垂直期間の間、前記ソース線の電位と前記共通電極の電位とを同一に制御する制御部とを備えたことを特徴とする表示装置。

40

【請求項 10】

請求項 8 又は 9 記載の表示装置を搭載したことを特徴とする電子機器。

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示パネルを駆動するための表示パネル駆動回路、その表示パネル駆動装置を内蔵した表示装置及び電子機器に関し、特に、各画素の表示階調が各画素の電極間の蓄積電荷によって決まる表示パネルにおける残留電荷の処理に関する。

【背景技術】

【0002】

表示パネルとして例えば液晶パネルは、その画素の電荷状態を保持するためには保持容量が必要であるが、一方で画素の焼き付き等を回避するために画素に直流電圧をかけ続けることは回避したいという要請がある。通常、液晶表示時には交流駆動を行って液晶画素への直流分の印加を回避しているが、液晶駆動回路の立ち上げ及び停止時には交流駆動が正常に行われず、液晶画素に直流分が印加されたり、保持容量に残った電荷が液晶画素にかかり、直流分が印加されているのと同様になり、液晶の劣化を引き起こす。このため、電源の起動後及び遮断直前の一定期間に映像信号（ビデオ信号）を、画素書き込み期間は直流信号に設定し、画素への直流分の印加を防ぐとともに保持容量の放電を促進させる方法が提案されている（例えば特許文献1）。

10

【特許文献1】特開2003-173172号公報

【発明の開示】

【発明が解決しようとする課題】

20

【0003】

しかしながら、通常、駆動時の共通電極（対向電極）電位は、必ずしも直流信号にした映像信号の電位と同電位とは限らず、その電位差によりわずかな直流分が画素にかかってしまったり、保持容量の放電が十分にできず電荷が残ってしまう、という問題点があった。

【0004】

本発明は、このような問題点を解決するためになされたものであり、表示パネルの残留電荷を確実に放電させ、残留電荷による表示パネルの劣化を避けることを可能にした表示パネル駆動回路並びにそれを内蔵した表示装置及び電子機器を提供することを目的とする。

【課題を解決するための手段】

30

【0005】

本発明に係る表示パネル駆動回路は、各画素の表示階調が各画素の電極間の蓄積電荷によって決まる表示パネルのアクティブ素子のソース線に対して表示階調に対応した駆動電圧を印加するソースドライバと、前記ソースドライバにより前記ソース線に印加される駆動電圧と、前記表示パネルの共通電極の電位とを所定の期間だけ同一電位に制御する制御部とを備えたものである。本発明においては、前記ソースドライバにより前記ソース線に印加される駆動電圧と、前記表示パネルの共通電極の電位とを所定の期間だけ同一電位に制御するようにしたので、各画素の電極間の蓄積電荷が強制的に放電され、蓄積電荷が零になり、画素に直流分が印加されるような事態が避けられる。また、表示パネルが例えば液晶パネルであって、保持容量が形成されているような場合においても、保持容量の放電を十分に行うことができ、電荷が残ってしまうような事態が避けられる。このため、表示パネルの劣化が避けられ、表示品質の向上を図ることができる。

40

【0006】

また、本発明に係る表示パネル駆動回路において、前記制御部は、電源オフの指令後又は電源オンの後、前記ソース線に印加される駆動電圧と表示パネルの共通電極の電位とを同一電位に制御する。本発明においては、電源オフの指令後又は電源オンの後、前記ソース線に印加される駆動電圧と表示パネルの共通電極の電位とを同一電位に制御して蓄積電荷を放電するようにしているので、電源オフ時又は電源オン時における残留電荷が確実に放電される。

【0007】

50

また、本発明に係る表示パネル駆動回路において、前記制御部は、前記ソース線に印加される駆動電圧と表示パネルの共通電極の電位とを接地電位に制御する。本発明においては、前記ソース線に印加される駆動電圧と表示パネルの共通電極の電位とを接地電位に制御することにより、残留電荷が確実に放電される。

【0008】

また、本発明に係る表示パネル駆動回路は、表示階調に対応した駆動電圧及び接地電位の何れかを前記ソースドライバに出力する第1の切替手段と、所定の共通電極電位及び接地電位の何れかを表示パネルの共通電極に出力する第2の切替手段とを備え、前記制御手段は、電源オフの指令後又は電源オンの後、前記第1の切替手段及び前記第2の切替手段を制御してそれぞれ前記接地電位を出力させる。本発明においては、第1の切替手段及び第2の切替手段をそれぞれ切り替えることにより、前記ソース線に印加される駆動電圧と表示パネルの共通電極の電位とを接地電位に制御している。

10

【0009】

また、本発明に係る表示パネル駆動回路において、前記制御部は、少なくとも1垂直期間の間に、前記ソース線に印加される駆動電圧と前記表示パネルの共通電極の電位とを同一電位に制御する。本発明においては、少なくとも1垂直期間（垂直帰線期間の1周期分）の間に、前記ソース線に印加される駆動電圧と前記表示パネルの共通電極の電位とを同一電位に制御しているので、1画面分の全ての画素の電極間の蓄積電荷が放電される。

【0010】

また、本発明に係る表示パネル駆動回路において、前記制御部は、少なくとも1垂直期間の間、前記ソース線に印加される駆動電圧と前記表示パネルの共通電極の電位とを同一電位に制御すると共に、全てのアクティブ素子をオン制御する。本発明においては、少なくとも1垂直期間の間、ソース線に印加される駆動電圧と表示パネルの共通電極の電位とを同一電位に制御すると共に、全てのアクティブ素子をオン制御するので、1画面分の全ての画素の電極間の蓄積電荷がアクティブ素子を介して放電される。

20

【0011】

また、本発明に係る表示パネル駆動回路において、前記制御部は、電源オフ指令の後、前記ソース線に印加される駆動電圧と前記表示パネルの共通電極の電位とを同一電位に制御した後に、全てのアクティブ素子をオフ制御する。本発明においては、通常動作に移行する前に、全てのアクティブ素子をオフ制御することにより、その後の電源遮断に伴う正常でない映像信号の影響が画素にかかるのを防ぐことができる。

30

【0012】

また、本発明に係る表示装置は、各画素の表示階調が各画素の電極間の蓄積電荷によって決まる表示パネルと、上記の表示パネル駆動回路とを備えたものである。本発明においては上記の表示パネル駆動回路を備えたことにより、表示パネルの劣化が避けられ、表示品質の向上を可能にした表示装置が得られる。

【0013】

また、本発明に係る表示装置は、各画素に対応して薄膜トランジスタを備えた液晶パネルと、前記薄膜トランジスタのソース線に映像信号を供給するためのソースドライバと、前記薄膜トランジスタのゲート線にゲート電圧を供給するためのゲートドライバと、電源オフの指令後又は電源オンの後、前記映像信号に代えて、所定電圧を前記ソースドライバを介して前記薄膜トランジスタのソース線に供給するとともに、前記所定電圧を液晶パネルの共通電極に供給し、少なくとも1垂直期間の間、前記ソース線の電位と前記共通電極の電位とを同一にする制御部とを備えたのである。

40

また、本発明に係る電子機器は、上記の表示装置を搭載したものである。

【発明を実施するための最良の形態】

【0014】

実施形態1.

図1は本発明の実施形態1に係る表示装置の構成図である。この表示装置は、例えばPDA等の電子機器に搭載されるものであり、電源部10、制御部11、映像信号発生装置

50

12、D/A変換器13、極性変換回路14、増幅器15、D/A変換器16、増幅器17、切替回路18、19、及び表示部20を備えている。表示部20は、液晶パネル21、ソースドライバ22及びゲートドライバ23を備えている。液晶パネル21は、例えばガラス基板等の透明基板が2枚貼り合わされ、その間に液晶材料が挟持された構造となっており、各画素がアクティブ素子として薄膜トランジスタ(TFT)が設けられている。また、この液晶パネル21は例えば反射板を備え、外部からの入射光を利用して映像の表示を行う。

【0015】

電源部10はそのスイッチ10aが操作されることにより装置全体に駆動電源を供給する。制御部11は、装置全体を制御するものであり、例えば極性変換回路14に対する極性切替信号、切替回路18、19に対する切替信号、後述のスタートパルスX、Y(ソースドライバ用、ゲートドライバ用)、クロックパルスXCL、YCL、共通電極電位(COM電位)等を生成する。また、映像信号発生装置12は制御部11の制御信号に基づいて映像信号を発生し、その映像信号はD/A変換器13によりアナログ信号に変換され、その後、極性変換回路14により例えば1ライン毎に極性変換された後、増幅器14により増幅され、切替回路(第1の切替手段)18に供給される。また、制御部11により生成された共通電極電位(COM電位)は、D/A変換器16によりアナログ信号に変換された後、増幅器17により増幅され、切替回路(第2の切替手段)19に供給される。切替回路18は、増幅器15からの映像信号及び接地電位の何れかを制御部11からの切替信号に基づいて表示部20のソースドライバ22に出力するが、通常の駆動状態では映像信号を選択して表示部20のソースドライバ22に出力する。また、切替回路19は、増幅器17からの共通電極電位(COM電位)及び接地電位の何れかを制御部11からの切替信号に基づいて表示部20の共通電極(対向電極)COM24に供給するが、通常の駆動状態では共通電極電位(COM電位)を選択して表示部20の共通電極COM24に供給する。

【0016】

図2は表示部20の詳細を示した回路図である。ソースドライバ22は、シフトレジスタ31と、シフトレジスタ31により駆動されるスイッチングトランジスタ32-1、32-2、...とから構成されており、ゲートドライバ23はシフトレジスタ33から構成されている。液晶パネル21には、各画素に対応して、薄膜トランジスタ41、薄膜トランジスタ41により駆動される液晶42及び保持容量43が設けられている。なお、液晶42の表示電極42aは薄膜トランジスタ41のドレインに接続されており、対向電極42bは共通電極24に接続されている。このため、対向電極42bと共通電極24とは常に同電位になっており、共通電極24の電位が変化すると、それに伴って対向電極42bの電位も必然的に変化する。

【0017】

ソースドライバ22のシフトレジスタ31にはスタートパルスX(水平同期信号)及びクロックパルスXCLが供給されており、映像信号はスイッチングトランジスタ32のソースに供給されている。シフトレジスタ31にスタートパルスX及びクロックパルスXCLが供給されると、シフトレジスタ31の出力端子Q1、Q2、...から、スタートパルスXがクロックパルスXCLのタイミングに従って順次送り出されて、スイッチングトランジスタ32-1、32-2、...が順次オンとなり、映像信号がソース線44-1、44-2、...に順次印加されることになる。また、シフトレジスタ33にはスタートパルスY(垂直同期信号)及びクロックパルスYCLが供給され、その出力端子Q11、Q12からスタートパルスYがクロックパルスYCLのタイミングに従って順次送り出され、ゲート線45-1、45-2...に順次印加されることになる。液晶パネル21の薄膜トランジスタ41は、ソースドライバ22の駆動によりソース線44-1、44-2、...に映像信号が順次印加され、且つゲートドライバ23によりゲート線45-1、45-2、...にゲート電圧が順次印加されることにより駆動される。このようにして、薄膜トランジスタ41は水平方向及び垂直方向に順次駆動され、液晶42及び保持容量43に映像信号が供給され、液晶4

2 及び保持容量 4 3 に蓄積された電荷に対応した画素表示がなされることにより、液晶パネル 2 1 には映像信号に対応した画像が得られる。

【0018】

上記の動作は通常の駆動状態についての説明であるが、次に、本実施形態に特有な動作について説明する。

【0019】

図 3 は電源オフ時の各部の信号のタイミングチャートである。ここでは、図 1 の表示装置がその液晶パネル 2 1 に画像が表示されている状態において、電源部 1 0 のスイッチ 1 0 a が操作されるとオフ状態になるが、そのオフ状態になる直前の動作について説明する。電源部 1 0 のスイッチ 1 0 a がオフ操作されると、制御部 1 1 はそのオフ操作を検出して切替信号（電荷抜き制御信号）を生成して切替回路 1 8 , 1 9 に出力する。また、この切替信号（電荷抜き制御信号）の発生に伴って、スタートパルス X 及びスタートパルス Y を、少なくとも 2 フレーム分（2 垂直期間）に相当する時間幅のパルスに成形して出力する。切替回路 1 8 は、制御部 1 1 からの切替信号に基づいて、映像信号を切り替えて接地電位（0 V）をソースドライバ 2 2 に出力する。また、切替回路 1 9 は、制御部 1 1 から出力されている共通電極電位（COM 電位）を切り替えて接地電位（0 V）を表示部 2 0 の共通電極 2 4 に供給する。これにより、共通電極 2 4 の電位は接地電位（0 V）になる。

10

【0020】

スタートパルス X 及びスタートパルス Y は、上述のように、少なくとも 2 フレーム分（2 垂直期間）に相当する時間幅のパルスとなっているので、シフトレジスタ 3 1 の出力端子 Q 1 , Q 2 , ... 及びシフトレジスタ 3 3 の出力端子 Q 1 1 , Q 1 2 , ... からはそれぞれの出力が継続して出力し、液晶パネル 2 1 の薄膜トランジスタ 4 1 は、1 フレーム分の時間が経過すると最終的には全てオン状態になり、更に、次の 1 フレーム分の時間でその状態が維持される。このとき、スイッチングトランジスタ 3 2 を介して与えられたソース線 4 4 の電位と共通電極 2 4 の電位（即ち対向電極 4 2 b の電位）とは接地電位（0 V）であり、同一電位であるので、液晶 4 2 及び保持容量 4 3 に蓄積された電荷が薄膜トランジスタ 4 1 を介して確実に放電される。したがって、液晶 4 2 及び保持容量 4 3 の内、最長のものは 2 フレーム分に相当する時間が放電期間となり、最短のものは 1 フレーム分に相当する時間が放電期間となる。この状態で、例えば液晶パネル 2 1 がノーマリホワイトモードの場合には画面全体が白となり、ノーマリブラックモードの場合には画面全体が黒となる。そして、電源部 1 0 がオフになることで全ての処理が終了することになる。

20

30

【0021】

図 4 は電源オン時の各部の信号のタイミングチャートである。電源部 1 0 のスイッチ 1 0 a を操作してオン状態にするときの動作について説明する。電源部 1 0 のスイッチ 1 0 a が操作されてオンになると、制御部 1 1 はその操作を検出して切替信号（電荷抜き制御信号）を成形して切替回路 1 8 , 1 9 に出力する。また、この切替信号（電荷抜き制御信号）の発生に伴って、X スタートパルス及び Y スタートパルスを、少なくとも 2 フレーム分に相当する時間幅のパルスに生成して出力する。切替回路 1 8 は、切替信号に基づいて接地電位（0 V）を選択してソースドライバ 2 2 に出力する。また、切替回路 1 9 は接地電位（0 V）を選択して表示部 2 0 の共通電極 2 4 に供給する。これにより、共通電極 2 4 の電位は接地電位（0 V）になる。そして、ソースドライバ 2 2 及びゲートドライバ 2 3 は上述の例と同様にして動作し、液晶パネル 2 1 の薄膜トランジスタ 4 1 は、1 フレーム分の時間が経過すると、最終的には全てオン状態になり、更に、次の 1 フレーム分の時間でその状態が維持される。このとき、ソース線 4 4 - 1 , 4 4 - 2 ... の電位と共通電極 2 4 の電位とが接地電位（0 V）になり、同一電位になるので、液晶 4 2 及び保持容量 4 3 に蓄積された電荷が薄膜トランジスタ 4 1 を介して流れて放電する。そして、その動作の後に、制御部 1 1 が切替信号をオフにすることにより、切替回路 1 8 は映像信号をソースドライバ 2 2 に出力し、切替回路 1 9 は共通電極電位（COM 電位）を共通電極 2 4 に供給し、X スタートパルス及び Y スタートパルスを通常のパルス形状に戻すことにより、

40

50

液晶パネル 2 1 には映像信号に対応した画像が表示されることになる。

【 0 0 2 2 】

以上のように本実施形態においては、電源部 1 0 のオフ指令又はオン時に液晶パネルのソース線 4 4 - 1 , 4 4 - 2 , ... と共通電極 2 4 とを接地電位 (0 V) にしたので、液晶 4 2 及び保持容量 4 3 に蓄積された電荷を放電して零にすることが可能になっている。また、その放電期間を少なくとも 1 フレーム分に相当する時間にしたので、その放電が確実になされる。

【 0 0 2 3 】

実施形態 2 .

なお、図 3 の例においては、ソース線 4 4 - 1 , 4 4 - 2 , ... と共通電極 2 4 とを接地電位 (0 V) にする書き込み処理の後に電源を遮断する例について説明したが、電源を遮断する前に、全ての薄膜トランジスタ 4 1 をオフ状態にすることにより、その後の電源遮断に伴う正常でない映像信号の影響が画素にかかるのを防ぐことができる。具体的には、X スタートパルス及び Y スタートパルスを少なくとも 1 フレーム分に相当する時間の間、L レベルに設定することにより、薄膜トランジスタ 4 1 が除々にオフになり、最終的には全ての画素の薄膜トランジスタ 4 1 をオフにすることができる。

10

【 0 0 2 4 】

実施形態 3 .

また、上記の実施形態においては、ソース線 4 4 - 1 , 4 4 - 2 , ... と共通電極 2 4 とを接地電位 (0 V) にした例について説明したが、本発明はその例に限定されるものではなく、例えばソース線を共通電極電位にするようにして両者の電位を同一にしたり、ソース線の電位及び共通電極電位を映像信号の直流成分にして両者の電位を同一にしてもよい。また、上記の実施形態においては 1 フレーム分の間、薄膜トランジスタを全てオンにする例について説明したが、本発明においてはそれよりも長く設定してもよい。

20

【 0 0 2 5 】

また、液晶パネル 2 1 として、反射板を備え、外部からの入射光を利用して映像表示を行う反射型の例について説明したが、バックライトの光を利用して映像表示を行う透過型や、表示パネルの内面に半透過板を設け、なおかつバックライトの光により反射型と透過型両方の特性を利用して映像表示を行う半透過反射型にも本発明を適用可能である。更に、各画素の表示階調が前記各画素の電極間の蓄積電荷によって決まる表示パネルの例として薄膜トランジスタを用いた液晶パネル 2 1 の例について説明したが、液晶に限らず、画素がアクティブ素子によって駆動され、画素の電極間に貯まった電荷の量によって映像信号が決定される他の表示パネルについても同様の効果を得ることができる。

30

【 0 0 2 6 】

実施形態 4 .

図 5 は上記の実施形態に係る表示装置を内蔵した P D A の例を示した図である。本発明の電子機器には、P D A の他に、パソコン、携帯電話、液晶プロジェクタ等の各種電子機器においても同様に適用される。

【 図面の簡単な説明 】

【 0 0 2 7 】

40

【 図 1 】 本発明の実施形態 1 に係る表示装置の構成図。

【 図 2 】 表示部の詳細を示した回路図。

【 図 3 】 電源オフ時の各部の信号のタイミングチャート。

【 図 4 】 電源オン時の各部の信号のタイミングチャート。

【 図 5 】 上記の表示装置を内蔵した P D A の例を示した図。

【 符号の説明 】

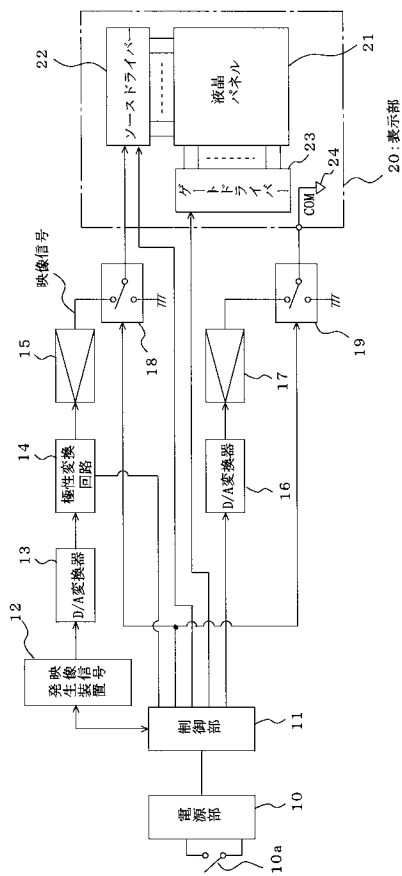
【 0 0 2 8 】

1 0 電源部、1 1 制御部、1 2 映像信号発生装置、1 3 D / A 変換器、1 4 極性変換回路、1 5 増幅器、1 6 D / A 変換器、1 7 増幅器、1 8 , 1 9 切替回路、2 0 表示部、2 1 液晶パネル、2 2 ソースドライバ、2 3 ゲートドライバ、2 4 共通電

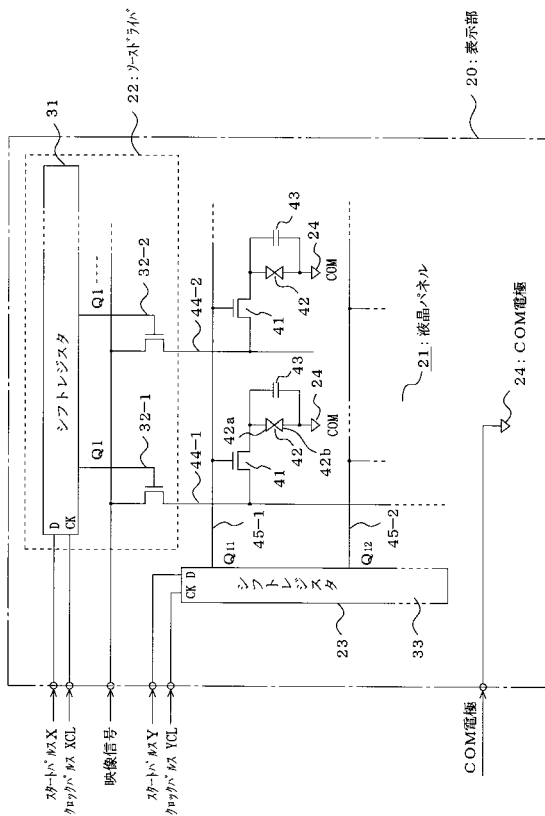
50

極、31 シフトレジスタ、32 スイッチングトランジスタ、33 シフトレジスタ、41 薄膜トランジスタ、42 液晶、43 保持容量。

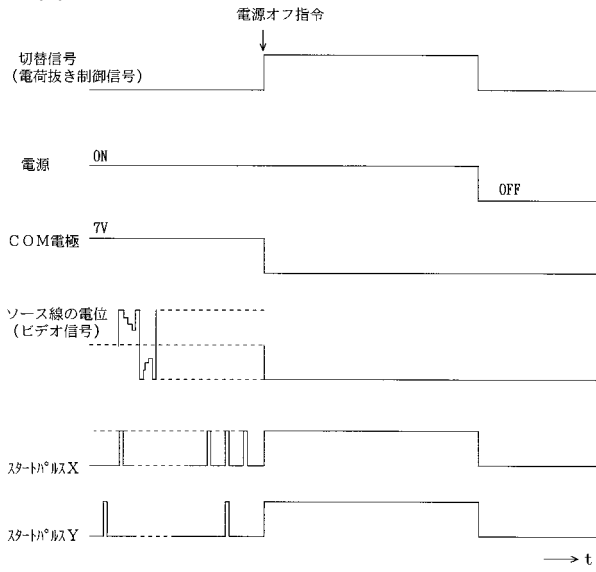
【図1】



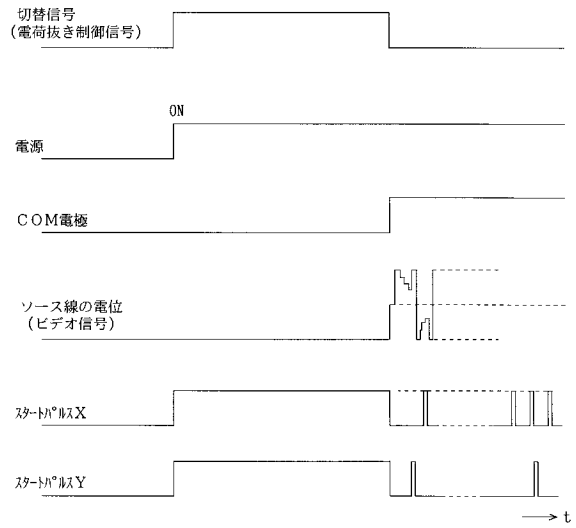
【図2】



【 図 3 】



【 図 4 】



【 図 5 】



フロントページの続き

(51) Int.Cl.	F I	テーマコード(参考)
	G 0 9 G 3/20 6 4 2 A	
	G 0 9 G 3/20 6 7 0 D	
	G 0 9 G 3/20 6 7 0 K	
(72)発明者 佐川 隆博		
長野県諏訪市大和3丁目3番5号	セイコーエプソン株式会社内	
(72)発明者 小山 文夫		
長野県諏訪市大和3丁目3番5号	セイコーエプソン株式会社内	
(72)発明者 伊藤 長徳		
長野県諏訪市大和3丁目3番5号	セイコーエプソン株式会社内	
(72)発明者 小林 靖幸		
長野県諏訪市大和3丁目3番5号	セイコーエプソン株式会社内	
(72)発明者 丸山 康		
長野県諏訪市大和3丁目3番5号	セイコーエプソン株式会社内	
(72)発明者 東 亮介		
長野県諏訪市大和3丁目3番5号	セイコーエプソン株式会社内	
(72)発明者 藤原 勝美		
長野県諏訪市大和3丁目3番5号	セイコーエプソン株式会社内	
F ターム(参考)	2H093 NA16 NA31 NC13 NC18 NC22 NC34 NC35 ND35 ND47	
	5C006 AA16 AC11 AC24 AC25 AF44 AF46 AF51 AF53 AF61 AF67	
	AF71 BB16 BC03 BC11 BC20 BF14 BF24 BF25 FA22 FA34	
	5C080 AA10 BB05 DD05 DD18 DD29 EE28 FF11 JJ02 JJ04	

专利名称(译)	显示面板驱动电路，显示装置和电子设备		
公开(公告)号	JP2006047500A	公开(公告)日	2006-02-16
申请号	JP2004225915	申请日	2004-08-02
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	佐川隆博 小山文夫 伊藤長徳 小林靖幸 丸山康 東亮介 藤原勝美		
发明人	佐川 隆博 小山 文夫 伊藤 長徳 小林 靖幸 丸山 康 東 亮介 藤原 勝美		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3655 G09G3/3614 G09G3/3648 G09G2320/0204 G09G2330/026		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.623.C G09G3/20.623.R G09G3/20.624.D G09G3/20.642.A G09G3/20.670.D G09G3/20.670.K		
F-TERM分类号	2H093/NA16 2H093/NA31 2H093/NC13 2H093/NC18 2H093/NC22 2H093/NC34 2H093/NC35 2H093/ND35 2H093/ND47 5C006/AA16 5C006/AC11 5C006/AC24 5C006/AC25 5C006/AF44 5C006/AF46 5C006/AF51 5C006/AF53 5C006/AF61 5C006/AF67 5C006/AF71 5C006/BB16 5C006/BC03 5C006/BC11 5C006/BC20 5C006/BF14 5C006/BF24 5C006/BF25 5C006/FA22 5C006/FA34 5C080/AA10 5C080/BB05 5C080/DD05 5C080/DD18 5C080/DD29 5C080/EE28 5C080/FF11 5C080/JJ02 5C080/JJ04 2H093/NA80 2H193/ZA04 2H193/ZE31 2H193/ZE33 2H193/ZE38 2H193/ZF59		
代理人(译)	小林久雄 大村登		
外部链接	Espacenet		

摘要(译)

解决的问题：为了提供一种显示面板驱动电路，该显示面板驱动电路能够可靠地释放显示面板的残留电荷并且避免由于残留电荷导致的显示面板的劣化。一种液晶面板，具有与每个像素相对应的薄膜晶体管，用于将视频信号提供给薄膜晶体管的源极线的源极驱动器，以及用于将栅极电压提供给薄膜晶体管的栅极线的源极驱动器。参照图23，在断电命令或通电之后，通过源极驱动器22将地电势代替视频信号提供给薄膜晶体管的源极线，并且将地电势提供给液晶面板的公共电极24。然而，提供了控制单元11，其在至少一个垂直周期内将源极线的电位和公共电极24的电位控制为相同。[选型图]图1

