

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-165311

(P2005-165311A)

(43) 公開日 平成17年6月23日(2005.6.23)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
GO2F 1/1343	GO2F 1/1343	2H090
GO2F 1/1337	GO2F 1/1337 500	2H092
GO2F 1/1368	GO2F 1/1368	

審査請求 有 請求項の数 28 O L (全 16 頁)

(21) 出願番号	特願2004-331308 (P2004-331308)	(71) 出願人	501426046 エルジー・フィリップス エルシーデー カンパニー、リミテッド
(22) 出願日	平成16年11月16日 (2004.11.16)		
(31) 優先権主張番号	2003-086028		大韓民国 ソウル, ヨンドゥンポーク, ヨ イドードン 20
(32) 優先日	平成15年11月29日 (2003.11.29)	(74) 代理人	100064447 弁理士 岡部 正夫
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100085176 弁理士 加藤 伸晃
		(74) 代理人	100106703 弁理士 産形 和央
		(74) 代理人	100094112 弁理士 岡部 譲
		(74) 代理人	100096943 弁理士 臼井 伸一

最終頁に続く

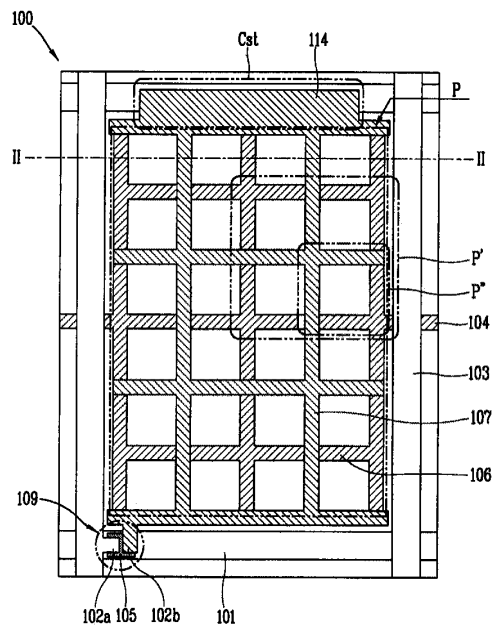
(54) 【発明の名称】 横電界方式の液晶表示素子

(57) 【要約】

【課題】 横電界方式の液晶表示素子に関する。

【解決手段】 第1及び第2基板と、前記第1基板に縦横に配列されて画素を定義するゲートライン及びデータラインと、前記ゲートライン及びデータラインの交差領域に形成されたスイッチング素子と、前記画素内に第1格子構造を有する第1共通電極と、前記画素内に第2格子構造を有する第1画素電極と、前記画素内に前記第1格子構造の第1側及び前記第2格子構造の第2側によって定義される第1領域と、前記第1側を連結する第2共通電極と、前記第2側を連結し、前記第2共通電極と共に前記第1領域内に第2領域を定義する第2画素電極と、前記第1及び第2基板の対向面に形成された第1及び第2配向膜と、前記第1と第2基板との間に形成された液晶層と、から構成される横電界方式の液晶表示素子を提供する。

【選択図】 図1A



【特許請求の範囲】

【請求項 1】

第 1 及び第 2 基板と、
前記第 1 基板に縦横に配列されて画素を定義するゲートライン及びデータラインと、
前記ゲートライン及びデータラインの交差領域に形成されたスイッチング素子と、
前記画素内に第 1 格子構造を有する第 1 共通電極と、
前記画素内に第 2 格子構造を有する第 1 画素電極と、
前記画素内に前記第 1 格子構造の第 1 側及び前記第 2 格子構造の第 2 側によって定義される第 1 領域と、
前記第 1 側を連結する第 2 共通電極と、
前記第 2 側を連結し、前記第 2 共通電極と共に前記第 1 領域内に第 2 領域を定義する第 2 画素電極と、
前記第 1 及び第 2 基板の対向面に形成された第 1 及び第 2 配向膜と、
前記第 1 と第 2 基板との間に形成された液晶層と、
から構成されることを特徴とする横電界方式の液晶表示素子。

10

【請求項 2】

前記第 1 共通電極及び第 2 画素電極は、前記 1 領域内に横電界を発生させることを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

【請求項 3】

前記第 1 画素電極及び第 2 共通電極は、前記第 1 領域内に横電界を発生させることを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

20

【請求項 4】

前記第 1 格子構造及び第 2 格子構造は対称であり、正四角形をなすことを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

【請求項 5】

前記第 1 領域は、正四角形であることを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

【請求項 6】

前記第 2 共通電極及び第 2 画素電極は、相互対称であり、アーク形状をなすことを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

30

【請求項 7】

前記スイッチング素子は、
前記ゲートラインと接続するゲート電極と、
前記ゲート電極上に形成されたゲート絶縁膜と、
前記ゲート絶縁膜上に形成された半導体層と、
前記半導体層上に形成されたソース電極及びドレーン電極と、
から構成されることを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

【請求項 8】

前記第 2 基板は、カラーフィルタ及びブラックマトリックスから構成されることを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

40

【請求項 9】

前記第 1 及び第 2 共通電極と電気的に連結された共通ラインをさらに含むことを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

【請求項 10】

前記第 1 及び第 2 画素電極と連結され、前記ゲートラインと重畳してストレージキャパシタを形成するストレージ電極をさらに含むことを特徴とする請求項 1 に記載の液晶表示素子。

【請求項 11】

前記第 1 及び第 2 配向膜のラビング方向は、前記ゲートラインの方向と同一方向であることを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

50

【請求項 1 2】

前記第 1 及び第 2 配向膜のラビング方向は、前記データラインの方向と同一方向であることを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

【請求項 1 3】

前記第 2 共通電極及び第 2 画素電極は、一定の曲率を有することを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

【請求項 1 4】

前記第 1 画素電極は、1 つまたはそれ以上の切断領域を有することを特徴とする請求項 1 に記載の横電界方式の液晶表示素子。

【請求項 1 5】

前記第 1 共通電極は、1 つまたはそれ以上の切断領域を有することを特徴とする請求項 1 に記載の横電界方式の液晶表示素子

10

【請求項 1 6】

第 1 及び第 2 基板と、
 前記第 1 基板に縦横に配列されて画素を定義するゲートライン及びデータラインと、
 前記ゲートライン及びデータラインの交差領域に形成されたスイッチング素子と、
 前記画素内に第 1 格子構造を有する第 1 共通電極と、
 前記画素内に第 2 格子構造を有する第 1 画素電極と、
 前記画素内に前記第 1 格子構造の第 1 側及び前記第 2 格子構造の第 2 側によって定義される第 1 領域と、
 前記第 1 側を連結するアーク形状の第 2 共通電極と、
 前記第 2 側を連結し、前記第 2 共通電極と共に前記第 1 領域内に第 2 領域を定義するアーク形状の第 2 画素電極と、
 前記第 1 及び第 2 基板の対向面に形成された第 1 及び第 2 配向膜と、
 前記第 1 及び第 2 基板間に形成された液晶層と、
 から構成されることを特徴とする横電界方式の液晶表示素子。

20

【請求項 1 7】

前記第 2 共通電極及び第 2 画素電極は、相互対称であることを特徴とする請求項 1 6 に記載の横電界方式の液晶表示素子。

【請求項 1 8】

前記第 1 画素電極は、1 つまたはそれ以上の切断領域を有することを特徴とする請求項 1 6 に記載の横電界方式の液晶表示素子。

30

【請求項 1 9】

前記第 1 共通電極は、1 つまたはそれ以上の切断領域を有することを特徴とする請求項 1 6 に記載の横電界方式の液晶表示素子

【請求項 2 0】

前記第 1 領域は、それぞれが独立したドメインを有することを特徴とする請求項 1 6 に記載の横電界方式の液晶表示素子。

【請求項 2 1】

第 1 及び第 2 基板と、
 前記第 1 基板に縦横に配列されて画素を定義するゲートライン及びデータラインと、
 前記ゲートライン及びデータラインの交差領域に形成されたスイッチング素子と、
 前記画素内に“逆 L”または“L”字状に配置されて正四角形領域をなす第 1 共通電極及び第 1 画素電極と、
 前記正四角形領域にアーク形状に配置されて、アーク形状領域を定義する第 2 共通電極及び第 2 画素電極と、
 前記第 1 及び第 2 基板間に形成された液晶層と、
 から構成されることを特徴とする横電界方式の液晶表示素子。

40

【請求項 2 2】

前記第 1 共通電極及び第 2 画素電極は、前記正四角形内部で横電界を発生させることを

50

特徴とする請求項 2 1 に記載の横電界方式の液晶表示素子。

【請求項 2 3】

前記第 2 共通電極及び前記第 1 画素電極は、前記正四角形内部で横電界を発生させることを特徴とする請求項 2 1 に記載の横電界方式の液晶表示素子。

【請求項 2 4】

前記第 1 画素電極は、1 つまたはそれ以上の切断領域を有することを特徴とする請求項 2 1 に記載の横電界方式の液晶表示素子。

【請求項 2 5】

前記第 1 共通電極は、1 つまたはそれ以上の切断領域を有することを特徴とする請求項 2 1 に記載の横電界方式の液晶表示素子。

10

【請求項 2 6】

第 1 及び第 2 基板と、

前記第 1 基板上に縦横に配列されて複数の画素を定義するゲートライン及びデータラインと、

前記画素内に配置され、アーク形状領域を定義し、前記アーク形状領域内に横電界を発生させる共通電極及び画素電極と、

前記第 1 及び第 2 基板の対向面にそれぞれ形成され、前記共通電極及び画素電極に印加される電圧が最大駆動電圧以上である時、前記共通電極と画素電極間に発生する横電界の方向と 45 度を維持するラビング方向を有する第 1 及び第 2 配向膜と、

前記第 1 と第 2 基板間に形成された液晶層と、

20

から構成されることを特徴とする横電界方式の液晶表示素子。

【請求項 2 7】

前記第 1 及び第 2 配向膜のラビング方向は、ゲートラインに並んで形成されたことを特徴とする請求項 2 6 に記載の横電界方式の液晶表示素子。

【請求項 2 8】

前記第 1 及び第 2 配向膜のラビング方向は、データラインに並んで形成されたことを特徴とする請求項 2 6 に記載の横電界方式の液晶表示素子。

【発明の詳細な説明】

【技術分野】

【0001】

30

本発明は、横電界方式の液晶表示素子に関し、特に、駆動電圧の増加につれて最大輝度が低下せずに維持され、高輝度を有する横電界方式の液晶表示素子及びその製造方法に関する。

【背景技術】

【0002】

高画質、低電力の平板表示素子としては主に液晶表示素子が使用されている。液晶表示素子は、薄膜トランジスタアレイ基板とカラーフィルタ基板が対向して均一の間隔を有するように合着され、薄膜トランジスタアレイ基板とカラーフィルタ基板との間には液晶層が形成される。

【0003】

40

前記薄膜トランジスタアレイ基板には、画素がマトリックス形態に配列され、その単位画素には、薄膜トランジスタ、画素電極及びキャパシタが形成される。また、前記カラーフィルタ基板には、前記画素電極と共に液晶層に電界を印加する共通電極、実際カラーを具現する R、G、B カラーフィルタ及びブラックマトリックスが形成されている。

【0004】

一方、前記薄膜トランジスタアレイ基板とカラーフィルタ基板の対向面には配向膜が形成され、ラビングが実施されることで前記液晶層が一定の方向に配列される。この時、液晶は、薄膜トランジスタアレイ基板の単位画素別に形成された画素電極とカラーフィルタ基板の全面に形成された共通電極との間に電界が印加される場合、誘電異方性によって回転することにより、単位画素別に光を通過させるかまたは遮断させることで文字または画

50

像を表示する。しかしながら、前記のようなツイストネマティック型液晶表示素子は、視野角が狭いという短所がある。

従って、液晶分子を基板とほぼ横方向に配向して視野角の問題を解決する横電界方式の液晶表示素子(In Plane Switching mode LCD)が最近に活発に研究されている。

【0005】

図9Aは、一般の横電界方式の液晶表示素子の単位画素を概略的に図示した平面図で、図9Bは、図9AのI-I'の断面図である。

図示されたように、横電界方式の液晶表示素子は、透明な第1基板10上にゲートライン1及びデータライン3が縦横に配列されて画素領域を定義する。実際の液晶表示素子では、n個のゲートライン1とm個のデータライン3が交差してn×m個の画素が存在するが、図面には説明を簡単にするために一つの画素のみを表した。

10

【0006】

前記ゲートライン1とデータライン3の交差領域には、ゲート電極1a、半導体層5及びソース/ドレイン電極2a、2bから構成された薄膜トランジスタ(TFT)9が配置され、前記ゲート電極1a及びソース/ドレイン電極2a、2bは、それぞれゲートライン1及びデータライン3に接続される。また、ゲート絶縁膜8は、基板全体にかけて積層されている。

【0007】

画素領域内には、共通ライン4が前記ゲートライン1と平行に配置され、液晶分子をスイッチングさせる少なくとも1対の電極、即ち、共通電極6及び画素電極7がデータライン3と平行に配置される。前記共通電極6は、ゲートライン1と同一層に形成されて共通ライン4に接続され、画素電極7は、ソース/ドレイン電極2a、2bと同一層に形成されて薄膜トランジスタ9のドレイン電極2bと接続される。また、前記ソース/ドレイン電極2a、2bを含む基板全体にかけて保護の膜11が形成されている。また、前記共通ライン4と重畳して形成され、画素電極7と接続される画素電極ライン14は、前記共通ライン4との間に絶縁膜8が介在されてストレージキャパシタ(Cst)を形成する。

20

【0008】

また、第2基板20には、薄膜トランジスタ9、ゲートライン1及びデータライン3に光が漏れることを防止するブラックマトリクス21、及びカラーを実現するためのカラーフィルタ23が形成され、その上にはカラーフィルタ23を平坦化するためのオーバーコート膜25が塗布されている。また、前記第1基板10及び第2基板20の対向面には、液晶の初期配向方向を決定する配向膜12a、12bが塗布されている。

30

また、前記第1基板10と第2基板20の間には、前記共通電極6及び画素電極7に印加される電圧によって光の透過率を調節する液晶層13が形成されている。

【0009】

図1A及び図1Bは、前述したような構造を有する横電界方式の液晶表示素子の駆動原理を示す図であり、2つの電極6、7間に電圧が印加されない場合と電圧が印加される場合に対して液晶分子の駆動を示す。

まず、図1Aに示すように、横電界方式の液晶表示素子において、電圧が印加されない場合は、液晶層内に液晶分子が第1及び第2基板の対向面に塗布された配向膜のラビング方向(図面上の矢印方向)に従って配列されて画面にブラックを表す。

40

一方、図1Bに示すように、共通電極6及び画素電極7に電圧が印加されると、これらの間に電界が発生し、液晶分子は、前記発生した電界によって光を透過させる。

【0010】

図2は、印加電圧による光透過率を示し、図示されたように、共通電極及び画素電極に印加される電圧が増加するにつれて、光の透過率は線形的に増加する。しかしながら、電圧が継続して増加すると、透過率は、放物形を示し、その後、低下する。ここで、最大透過率を示す電圧値をVmaxとする時、前記Vmax値は、液晶分子が配向膜の初期配向方向と45度をなす地点であり、Vmax以上の電圧が印加されると、透過率は低下する。

50

【0011】

しかしながら、グラフに表した透過率は、理想的な場合であり、実際製品では理論値の V_{max} より小さい電圧値で最大輝度を示す。従って、理論値の V_{max} を実際製品に適用する場合、 V_{max} で輝度が低下する問題点が発生する。このような問題点を解決するために、理論値の V_{max} より小さい電圧を実際製品の V_{max} として設定するが、このような場合、製品が最大輝度を発揮し得ない可能性が高くなる。

【0012】

従って、前述したように構成された横電界方式の液晶表示素子は、液晶層13内の液晶分子が常に同一の平面上でスイッチングされ、上下方向及び左右方向の視野角方向から見ると、階調表示が少ないため、視野角が向上するという長所があるが、 V_{max} 以上で透過率が低下するという問題点があった。

10

また、 V_{max} を印加してホワイト状態を表示すべきである場合、液晶分子が一括的に一方向に配列されるので、液晶分子の短軸方向から見る画面は、黄色(yellow shift)に見え、長軸方向から見る画面は、青色(blue shift)に見えるようになり、画質が低下するという問題点があった。

【発明の開示】

【発明が解決しようとする課題】

【0013】

従って、本発明は、前述したような問題点を解決するために提案されたもので、本発明の目的は、最大輝度を表す V_{max} 以上でも透過率が低下しない横電界方式の液晶表示素子及びその製造方法を提供することにある。

20

本発明の他の目的は、画面を見る方向に応じて色が異なって見えるカラーシフト現象を改善して画質を向上し得る横電界方式の液晶表示素子及びその製造方法を提供することにある。

本発明のまた他の目的は、輝度を向上し得る横電界方式の液晶表示素子及びその製造方法を提供することにある。

【課題を解決するための手段】

【0014】

このような目的を達成するための本発明による横電界方式の液晶表示素子は、第1及び第2基板と、前記第1基板に縦横に配列されて画素を定義するゲートライン及びデータラインと、前記ゲートライン及びデータラインの交差領域に形成されたスイッチング素子と、前記画素内に第1格子構造を有する第1共通電極と、前記画素内に第2格子構造を有する第1画素電極と、前記画素内に前記第1格子構造の第1側及び前記第2格子構造の第2側によって定義される第1領域と、前記第1側を連結する第2共通電極と、前記第2側を連結し、前記第2共通電極と共に前記第1領域内に第2領域を定義する第2画素電極と、前記第1及び第2基板の対向面に形成された第1及び第2配向膜と、前記第1と第2基板との間に形成された液晶層と、から構成されることを特徴とする。

30

【0015】

本発明による横電界方式の液晶表示素子は、第1及び第2基板と、前記第1基板に縦横に配列されて画素を定義するゲートライン及びデータラインと、前記ゲートライン及びデータラインの交差領域に形成されたスイッチング素子と、前記画素内に第1格子構造を有する第1共通電極と、前記画素内に第2格子構造を有する第1画素電極と、前記画素内に前記第1格子構造の第1側及び前記第2格子構造の第2側によって定義される第1領域と、前記第1側を連結するアーク形状の第2共通電極と、前記第2側を連結し、前記第2共通電極と共に前記第1領域内に第2領域を定義するアーク形状の第2画素電極と、前記第1及び第2基板の対向面に形成された第1及び第2配向膜と、前記第1及び第2基板間に形成された液晶層と、から構成されることを特徴とする。

40

【0016】

本発明による横電界方式の液晶表示素子は、第1及び第2基板と、前記第1基板に縦横に配列されて画素を定義するゲートライン及びデータラインと、前記ゲートライン及びデ

50

ータラインの交差領域に形成されたスイッチング素子と、前記画素内に“逆L”または“L”字状に配置されて正四角形領域をなす第1共通電極及び第1画素電極と、前記正四角形領域にアーク形状に配置されて、アーク形状領域を定義する第2共通電極及び第2画素電極と、前記第1及び第2基板間に形成された液晶層と、から構成されることを特徴とする。

【0017】

本発明による横電界方式の液晶表示素子は、第1及び第2基板と、前記第1基板上に縦横に配列されて複数の画素を定義するゲートライン及びデータラインと、前記画素内に配置され、アーク形状領域を定義し、前記アーク形状領域内に横電界を発生させる共通電極及び画素電極と、前記第1及び第2基板の対向面にそれぞれ形成され、前記共通電極及び画素電極に印加される電圧が最大駆動電圧以上である時、前記共通電極と画素電極間に発生する横電界の方向と45度を維持するラビング方向を有する第1及び第2配向膜と、前記第1と第2基板間に形成された液晶層と、から構成されることを特徴とする。

10

【発明の効果】

【0018】

本発明は、前記共通電極及び画素電極を90度に折ることで相互対向するように形成することにより、最大電圧以上でも透過率を維持することができる。このように最大輝度が低下せずに維持されることにより、本発明の構造を実際製品に適用する場合、 V_{max} 値を理論値より高く設定することができるため、最大輝度を全て発揮することができる。

【0019】

特に、本発明は、共通電極及び画素電極を目形状(eye-shaped structure)に形成し、前記目形状の構造内に配置された液晶が全て最大輝度を示すようにすることにより、全体的な輝度が向上される。前記目形状を有する共通電極及び画素電極は、90度に折られて相互対向するまた他の共通電極及び画素電極から形成された構造内部に形成されることができる。しかしながら、本発明は、本発明の実施形態に示した構造に限定されず、目形状の構造を有し、その内部にラビング方向と45度をなす電界方向を発生する全ての構造を含む。

20

本発明の基本概念は、画素の内部に目構造を有する画素電極及び共通電極を配置することであり、前記画素電極及び共通電極によって発生する横電界は、ラビング方向と45度方向をなす全ての液晶表示素子を含むことができる。

30

【0020】

このように、本発明は、共通電極及び画素電極を相互垂直に配列することにより、 V_{max} 以上でも最大輝度が低下せずに維持でき、前記共通電極及び画素電極からサブ画素内部に突出される突出電極を備えて液晶分子の駆動領域を増加させることにより、輝度がより向上される。

【発明を実施するための最良の形態】

【0021】

以下、図面を参照して本発明の横電界方式の液晶表示素子及びその製造方法に対して詳細に説明する。

【0022】

図1Aは、本発明による横電界方式の液晶表示素子を示す平面図で、図3Bは、図1AのII-II'の断面図である。

40

図示されたように、本発明による横電界方式の液晶表示素子100は、透明な第1基板110上にゲートライン101及びデータライン103が縦横に配列されて単位画素(P)を定義する。また、前記ゲートライン101とデータライン103の交差点には、スイッチング素子109が形成され、該スイッチング素子109は、ゲートライン101の一部として形成されたゲート電極101aと、該ゲート電極101a上に形成された半導体層105及び前記半導体層105上に所定間隔離隔して形成されたソース/ドレイン電極102a、102bから構成される。

【0023】

50

前記単位画素(P)には、格子構造に形成されて前記単位画素(P)を少なくとも一つ以上の第1分割領域(P')に分ける共通電極106、及び格子構造に形成されて前記第1分割領域(P')を4個の第2分割領域(P'')に分ける画素電極107が形成されている。この時、前記第2分割領域(P'')を定義する共通電極106及び画素電極107は、“逆L”または“L”字状の構造であり、これらは正四角形を形成する。従って、前記第2分割領域(P'')は、正四角形であり、前記共通電極106及び画素電極107によって対角線方向(点線矢印)に電界が形成される。

【0024】

また、前記共通電極106は、画素(P)の外郭に配置されて前記データライン103の信号が画素電極107の信号に及ぼす影響を遮断し、前記ゲートライン101と平行に配置された共通ライン104と連結されて、外部から共通電圧信号を受信する。また、前記画素電極107は、前記ゲートライン101と重畳するストレージ電極114と連結され、該ストレージ電極114は、前記ゲートライン101との重畳領域にゲート絶縁膜108を介在してストレージキャパシタ(Cst)を形成する。

10

あわせて、前記共通電極106及び画素電極107は、これらの間に介在されたゲート絶縁膜108によって電氣的に絶縁され、前記画素電極107を含む基板全面には保護膜が111が塗布される。

【0025】

一方、前記第2基板120には、光が漏れることを防止するブラックマトリックス121及びカラーを実現するためのカラーフィルタ123が形成される。また、前記第1基板110及び第2基板120の対向面には、液晶の初期配向方向を決定する第1及び第2配向膜112a、112bが塗布され、その間には液晶層113が介在される。

20

このように構成された本発明による横電界方式の液晶表示素子100は、前記共通電極106及び画素電極107に印加される電圧の強度に依存して液晶分子を駆動させることで、光透過率を調節する。

【0026】

図2A及び図2Bは、前述したような構造を有する横電界方式の液晶表示素子の駆動原理を示す図であり、共通電極106及び画素電極107間に電圧が印加されない場合と電圧が印加される場合に対して、第2分割領域(P'')内で行われる液晶分子の駆動を示す。

図2Aに示すように、前記共通電極106及び画素電極107に電圧が印加にされない場合、液晶層内に液晶分子113aは、第1及び第2基板の対向面に塗布された配向膜のラビング方向(図面上の点線矢印方向)に沿って配置される。この時、前記配向膜のラビング方向はデータライン103の方向と平行に形成されているため、データライン103方向に並んで液晶分子113aが配列される。従って、画面はブラックを表す。前記ラビング方向は、前記ゲートライン101の方向に並んで形成することもでき、この場合に、前記ゲートライン101の方向に並んで液晶が配列される。

30

【0027】

一方、図2Aに示すように、共通電極106及び画素電極107に電圧が印加されると、これらの間に発生した電界によって液晶分子113aの駆動が行われ、この時に印加される電圧の強度によって液晶分子の光透過能力が決定される。

40

【0028】

図3は、電圧の強度に応じる光透過率を示す図であり、図示されたように、電圧が印加されない場合の光透過率は0であるが、電圧の強度が次第に増加するにつれて透過率がほぼ線形的に増加する。この時、ある程度の電圧以上からは電圧値が継続して増加しても透過率が増加せず、最大透過率そのまま維持され、従来のように(図2を参照)透過率が減少しない。この時、最大透過率が始まる電圧値を V_{max} と定義する。

【0029】

前述したように、 V_{max} 以上でも透過率が低下せず、最大透過率が維持されることは、本発明が有する共通電極及び画素電極の構造のためである。一般的に、光透過率(T)は、以下の式1によって計算される。

50

【数 1】

$$\text{光透過率}(T) = \sin^2(2\alpha) \sin^2(\pi d \Delta n(\lambda) / \lambda) \cdots \cdots \cdots \text{(式 1)}$$

式中、 α は、偏光板と液晶分子の光軸がなす角で、 d はセルギャップで、 λ は、光の波長である。

従って、偏光板とラビング方向が同一である場合、式 1 によって、 α 値、即ち、偏光板と液晶分子の光軸がなす角が 45 度である時、光透過率は最大になる。

【0030】

図 2 B に示す本発明の共通電極 106 及び画素電極 107 の構造を見ると、前記共通電極 106 及び画素電極 107 が“逆 L”または“L”字状に配置され、正四角形の第 2 分割領域 (P'') を定義するので、前記 2 つの電極 106、107 に電圧が印加されると、前記第 2 分割領域 (P'') 内にコーナー部が対向する対角線方向 (実線矢印) に電界が形成される。この時、形成される電界の方向は、垂直方向 (ラビング方向) に対して概略 45 度を越えない。従って、 V_{max} 以上の電圧が印加されても、液晶分子 113a はラビング方向に対して 45 度を越えないので、光透過率が減少しない。

10

【0031】

言い換えると、図 4 に示すように、前記共通電極 106 及び画素電極 107 に V_{max} 電圧が印加されると、液晶分子 113a は、共通電極 106 と画素電極 107 間に発生する電界方向に沿って配列されて、光を透過させる。この時、第 1 分割領域 (P') の中央部に液晶分子の配列状態が相違なる領域間の境界面が形成されるが、前記境界面は、画素電極 107 であり、前記第 1 分割領域 (P') に 4 個のドメインを形成する。即ち、対角方向への液晶分子配列が相互同一であり、境界面を中心に両側の液晶分子配列形態は相互対称をなす。

20

従って、ドメイン境界面 (画素電極) 107 を基準に分けられた第 2 分割領域 (P'') では、液晶が正常に駆動して光を最大に透過させるようになる。

【0032】

また、前述したように対称性を有するマルチドメイン構造によって液晶の複屈折特性による異常光を相互相殺させることでカラーシフト現象を最小化することができる。

即ち、図 5 に示すように、液晶分子が相互対称での配列を有する 2 ドメインの場合、第 1 液晶分子 213a の a_1 の複屈折値は、前記第 1 液晶分子 213a の反対方向に分子配列をする第 2 液晶分子の a_2 の複屈折値が補償し、結果的に、複屈折値は約 0 になる。また、 c_1 の複屈折値は、 c_2 が補償する。従って、液晶の複屈折特性によるカラーシフト現象を最小化するすることにより、視野角による画質の低下を防止することができる。ここで、点線は等電位線である。

30

【0033】

しかしながら、前述したような構造を有する横電界方式の液晶表示素子は、共通電極 106 及び画素電極 107 が相互対向する中心部 (A) では、ラビング方向に対して正確に 45 度方向に電界が形成されて最大透過率を示すが、電極が折られるコーナー領域 (B) では、等電位線の形成によって電界方向がラビング方向と 45 度なすことができない。従って、この領域では、透過率が低下するという問題点がある。

40

【0034】

本発明は、特に、このような問題点を解決するために提案され、本発明の他の実施形態では、前記第 2 分割領域に目形状の構造を有する共通電極及び画素電極を追加することにより、このような問題点を解決する。

【0035】

即ち、共通電極及び画素電極によって定義される第 2 分割領域に目形状の構造の共通電極及び画素電極を追加形成して、最大透過率を示す A 領域を増やし、電界歪曲によって輝度が低下するコーナー領域 (B) を減らすことにより、全体輝度を向上させることができる。

【0036】

50

図 6 A 及び図 6 B は、本発明の他の実施形態であり、第 2 分割領域の中央部に最大透過率を示す面積を最大に増やして輝度を向上し得る横電界方式の液晶表示素子を示す図で、図 6 A は平面図で、図 6 B は図 6 A の III - III' の断面図である。

図示されたように、本発明による横電界方式の液晶表示素子 200 は、透明な第 1 基板 210 上にゲートライン 201 及びデータライン 203 が縦横に配列されて単位画素 (P) を定義する。また、前記ゲートライン 201 とデータライン 203 の交差点には、スイッチング素子 209 が形成され、該スイッチング素子 209 は、ゲートライン 201 の一部として形成されたゲート電極 201a 及び該ゲート電極 201a 上に形成された半導体層 205 及び該半導体層 205 上に所定間隔離隔して形成されたソース/ドレイン電極 202a、202b から構成される。

10

【0037】

前記単位画素 (P) には、格子構造に形成されて前記単位画素 (P) を少なくとも一つ以上の第 1 分割領域 (P') に分ける第 1 共通電極 206a と、格子構造に形成されて前記第 1 分割領域 (P') を 4 個の第 2 分割領域 (P'') に分ける第 1 画素電極 207a が形成されて、前記第 2 分割領域 (P'') には、目形状の構造を有する第 2 共通電極 206b 及び第 2 画素電極 207b が形成されている。

【0038】

また、前記第 1 共通電極 206a は、データライン 203 と隣接する画素 (P) の外郭に配置されて前記データライン 203 の信号が画素電極 207a、207b の信号に及ぼす影響を遮断し、前記ゲートライン 201 と平行に配置された共通ライン 204 と連結されて、外部から共通電圧信号を受信する。さらに、前記第 1 画素電極 207a は、前記ゲートライン 201 と重畳するストレージ電極 214 と連結され、前記ストレージ電極 214 は、重畳領域にゲート絶縁膜 208 を間に置いてストレージキャパシタ (Cst) を形成する。

20

【0039】

あわせて、前記第 1 及び第 2 共通電極 206a、206b 及び第 1 及び第 2 画素電極 207a、207b は、これらの間に介在されたゲート絶縁膜 208 によって電氣的に絶縁され、前記第 1 及び第 2 画素電極 207a、207b を含む基板全面には、保護膜 211 が塗布されている。この時、前記第 1 及び第 2 画素電極 207a、207b を保護膜上に配置することができ、この場合、前記画素電極をインジウム・錫・酸化物 (ITO) またはインジウム・亜鉛・酸化物 (IZO) のような透明な物質によって形成することができるため、開口率をより向上させることができる。

30

【0040】

一方、前記第 2 基板 220 には、光が漏れることを防止するブラックマトリクス 221 及びカラーを実現するためのカラーフィルタ 223 が形成される。また、前記第 1 基板 210 及び第 2 基板 220 の対向面には、液晶の初期配向方向を決定する第 1 及び第 2 配向膜 212a、212b が塗布され、その間には液晶層 213 が介在されている。

前述したように構成された本発明の横電界方式の液晶表示素子 200 は、前記第 1 及び第 2 共通電極 206a、206b 及び第 1 及び第 2 画素電極 207a、207b に印加される電圧の強度に依存して液晶分子を駆動させることで、光透過率を調節する。

40

【0041】

図 7 A 及び図 7 B は、前述したような構造を有する本発明の横電界方式の液晶表示素子の駆動原理を示す図である。即ち、図 7 A 及び図 7 B は、第 2 分割領域 (P'') において第 1 及び第 2 共通電極 206a、206b 及び第 1 及び第 2 画素電極 207a、207b 間に電圧が印加されない場合と電圧が印加される場合に対して液晶分子の駆動を示す図で、以前実施形態 (図 2 A、図 2 B) と駆動原理は同一である。

【0042】

即ち、図 7 A に示すように、第 1 及び第 2 共通電極 206a、206b 及び第 1 及び第 2 画素電極 207a、207b に電圧が印加されない場合、液晶層内に液晶分子 213a は、配向膜のラビング方向 (図面上の矢印方向) に沿って配列される。この時、前記配向

50

膜のラビング方向は、データライン 203 の方向と平行に形成されているため、データライン 203 方向に並んで液晶分子 213 a が配列される。従って、画面は、ブラックを表すようになる。前記ラビング方向は、前記データライン 203 及び垂直のゲートライン 201 の方向に並んで形成することもでき、この場合は、前記ゲートライン 206 に並んで液晶が配列される。

【0043】

一方、図 7 B に示すように、第 1 及び第 2 共通電極 206 a、206 b 及び第 1 及び第 2 画素電極 207 a、207 b に電圧が印加されると、これらの間に発生した電界によって液晶分子 213 a の駆動が行われ、この時に印加される電圧の強度によって液晶分子の光透過能力が決定され、以前の実施形態と同様に、最大透過率を示す V_{max} 以上でも透過率は減少せず、最大透過率がそのまま維持される。

10

【0044】

このように、 V_{max} 以上でも透過率が低下せずに、最大透過率が維持されることは、共通電極及び画素電極の構造のためである。即ち、前記第 1 及び第 2 共通電極 206 a、206 b 及び第 1 及び第 2 画素電極 207 a、207 b の構造を見ると、前記第 1 共通電極 206 a 及び第 1 画素電極 207 a の構造がそれぞれ 90 度に折られた構造に形成され、それぞれ折られた領域が対向する正四角形をなしている。また、前記第 1 共通電極 206 a 及び第 1 画素電極 207 a によって定義された正四角形領域内部には、目形状の構造 (D) の第 2 共通電極 206 b 及び第 2 画素電極 207 b が配置され、該第 2 共通電極 206 b 及び第 2 画素電極 207 n によって発生する電界方向は、ラビング方向に対して最大 45 度を越えることができない。

20

【0045】

ここで、説明の便宜のために、前記第 2 共通電極 206 b 及び第 2 画素電極 207 b によって定義される目形状の構造の領域を C 領域と定義し、第 1 共通電極 206 a 及び第 1 画素電極 207 a の折られた領域を D 領域と定義すると、前記 C 領域で発生する電界は、最大電圧以上でもラビング方向に対して 45 度方向を維持するので、最大透過率を示す。反面、前記 D 領域で発生する電界は、ラビング方向に対して正確に 45 度をなしてはいないが、以前の実施形態に比べて光透過率は向上する。即ち、以前には (図 4 を参照)、コーナー領域に形成される等電位線を見ると、電極構造に沿って形成され、電極間の距離があまり遠いため、コーナー領域 (B 領域) では電界の歪曲がひどく発生する。一方、本実施形態において、コーナー領域 (D 領域) に形成された電界は、第 1 共通電極 206 a 及び第 2 画素電極 207 b または第 2 共通電極 206 b 及び第 1 画素電極 207 a によって形成されたもので、以前の実施形態に比べて電極間の距離を減らすことで、電界歪曲を最小化することができる。従って、コーナー領域の輝度を向上させることができる。

30

【0046】

あわせて、本実施形態では、最大光透過率を示す領域 (C 領域) の電極間距離が以前の実施形態に比べて近いので、この領域に形成される電界は、以前の実施形態に比べて強く形成される。よって、液晶の応答速度が速くなり、最大輝度を示す V_{max} を低くすることができる。

【0047】

また、本実施形態は、液晶が非正常的に駆動するコーナー領域を減らし、最大光透過領域を増加させることにより、全体的な輝度向上を図ることができる。即ち、液晶が正常に駆動する (C 領域) 2 つの電極 206 b、207 b 間の距離 (a) を遠くすると、最大光透過領域は増加する。従って、全体輝度が向上する。

40

【0048】

図 8 は、本発明のまた他の実施形態を示す図で、第 2 画素電極の構造を除いた全ての構成要素が以前の実施形態と同一である。同一の構成にて同一符号を使用し、その説明は省略する。

即ち、図示されたように、本実施形態による液晶表示素子 300 は、目形状の構造を有し、その内部にラビング方向と 45 度をなす横電界を発生させる第 2 共通電極 206 b 及

50

び第2画素電極207bが配置され、さらに、コーナー領域に形成された第1画素電極207a'の構造が不連続的な“+”形状を形成する。即ち、データライン203に並んで形成された第1画素電極207a'の一部が切断されて、90度折られた領域が形成される。この時、切断領域がゲートライン201と並んで形成されることもでき、第1画素電極207a'の代わりに、第1共通電極206aが不連続的に形成されることもできる。

【図面の簡単な説明】

【0049】

【図1A】本発明の第1実施形態による横電界方式の液晶表示素子を示す図である。

【図1B】図1AのII-II'の断面図である。

【図2A】本発明の第1実施形態による液晶表示素子の駆動原理を示す図である。 10

【図2B】本発明の第1実施形態による液晶表示素子の駆動原理を示す図である。

【図3】本発明による液晶表示素子の駆動電圧に応じる光透過率特性を示す図である。

【図4】第1分割領域の等電位線を示す図である。

【図5】2ドメインにおける液晶の複屈折(birefringence)特性に応じる異常光の相殺を示す図である。

【図6A】本発明の第2実施形態による横電界方式の液晶表示素子を示す図である。

【図6B】図6AのIII-III'の断面図である。

【図7A】本発明の第2実施形態による横電界方式の液晶表示素子の駆動原理を示す図である。

【図7B】本発明の第2実施形態による横電界方式の液晶表示素子の駆動原理を示す図である。 20

【図8】本発明の第3実施形態による横電界方式の液晶表示素子を示す図である。

【図9A】一般的な横電界方式の液晶表示素子を示す図である。

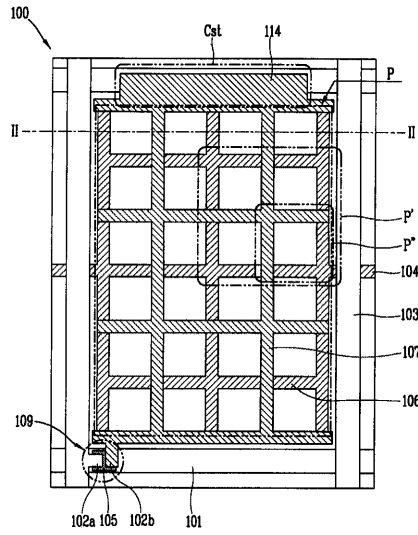
【図9B】図9AのI-I'の断面図である。

【図10A】一般的な横電界方式の液晶表示素子の駆動原理を示す図である。

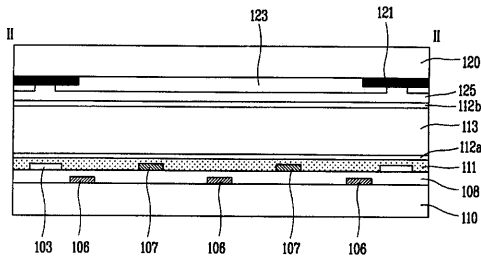
【図10B】一般的な横電界方式の液晶表示素子の駆動原理を示す図である。

【図11】従来技術による横電界方式の液晶表示素子の駆動電圧に応じる光透過率特性を示す図である。

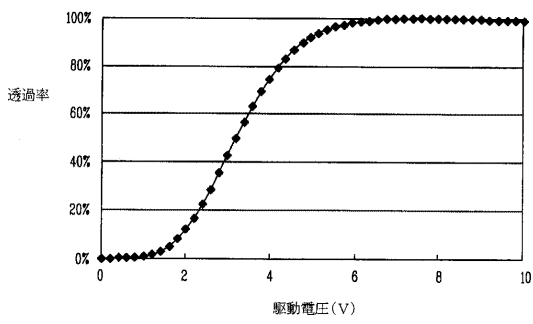
【図 1 A】



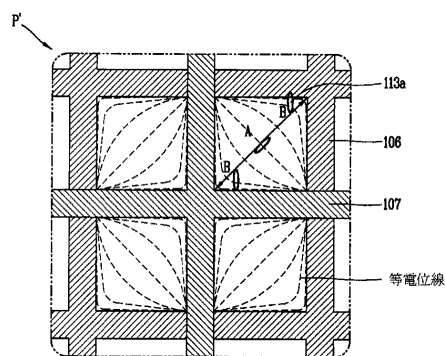
【図 1 B】



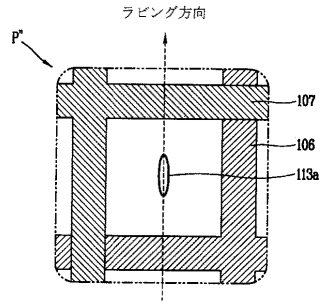
【図 3】



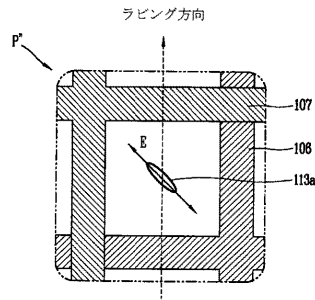
【図 4】



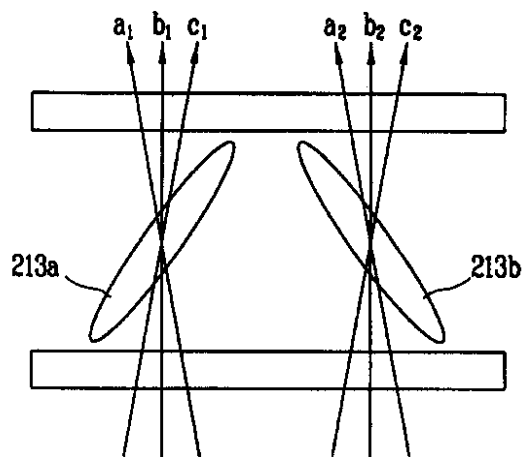
【図 2 A】



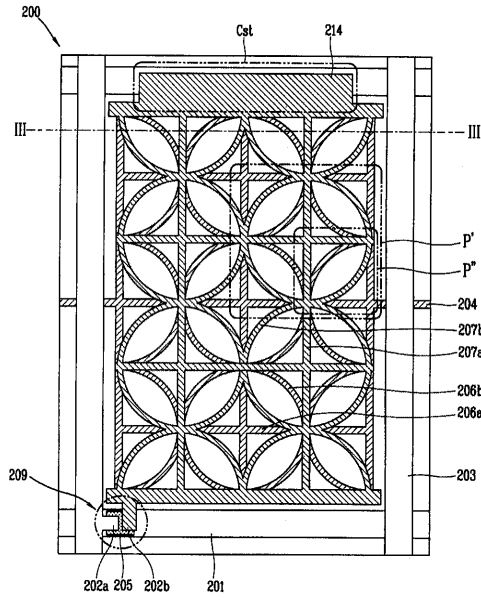
【図 2 B】



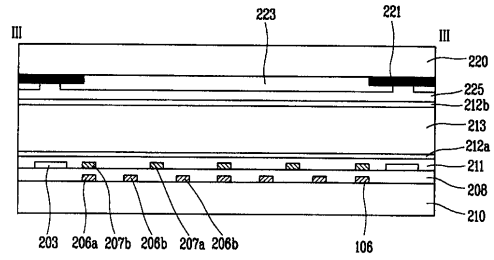
【図 5】



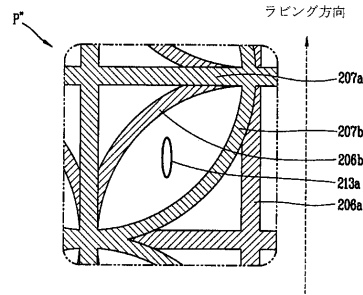
【図 6 A】



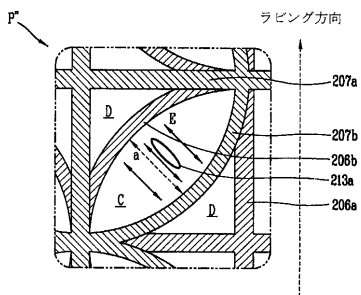
【図 6 B】



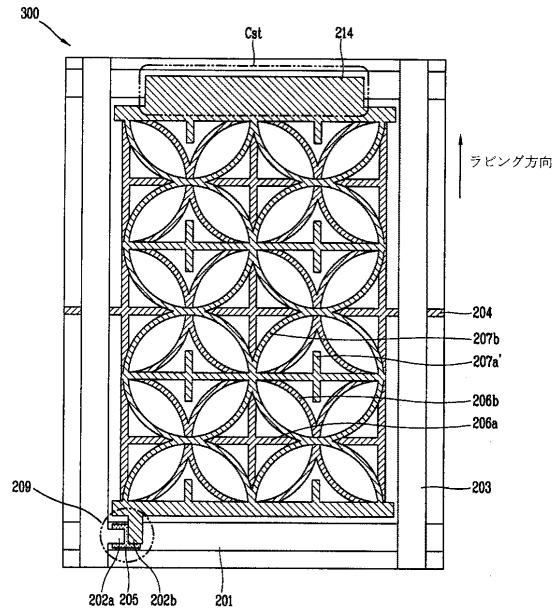
【図 7 A】



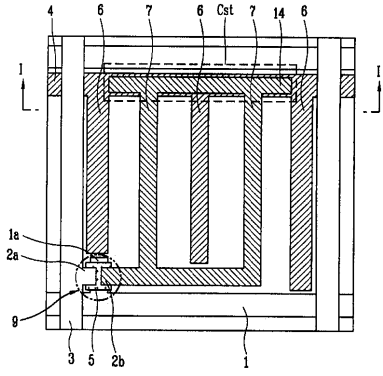
【図 7 B】



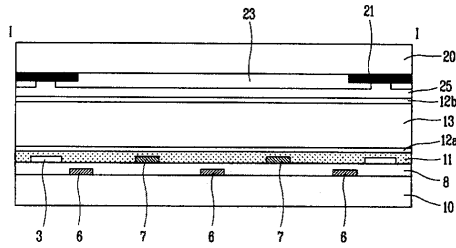
【図 8】



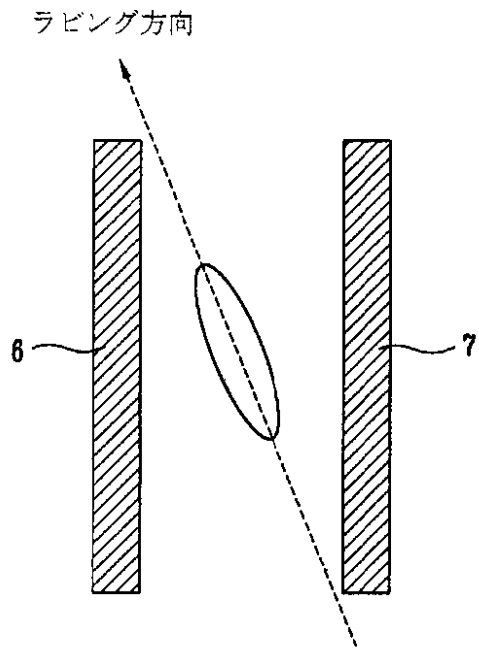
【図 9 A】



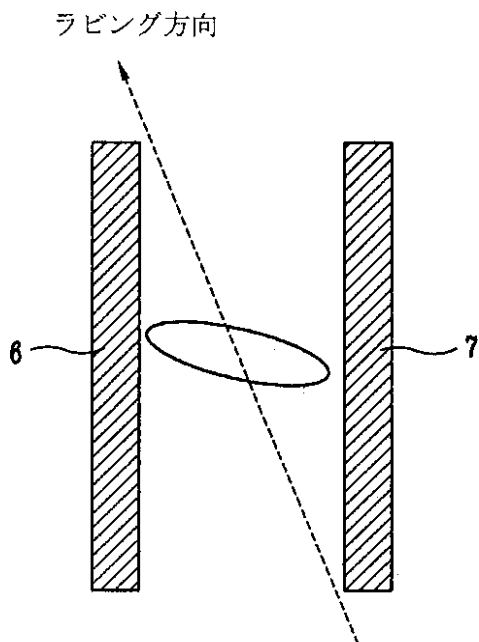
【図 9 B】



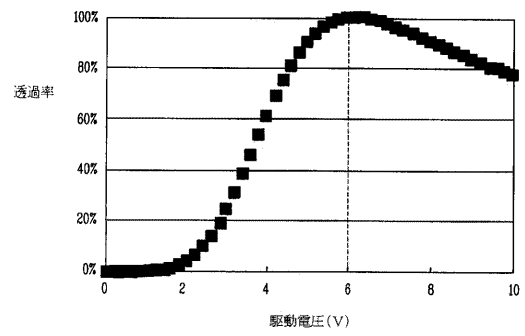
【図 10 A】



【図 10 B】



【図 11】



フロントページの続き

(74)代理人 100101498

弁理士 越智 隆夫

(74)代理人 100096688

弁理士 本宮 照久

(74)代理人 100104352

弁理士 朝日 伸光

(74)代理人 100128657

弁理士 三山 勝巳

(72)発明者 朴 貴 福

大韓民国 京畿道 軍浦市 山本洞 1 1 4 5 世宗 住公 アパート 6 4 1 - 6 0 3

(72)発明者 崔 相 好

大韓民国 京畿道 軍浦市 五禁洞 退溪 2次 アパート 3 6 0 - 1 3 0 3

Fターム(参考) 2H090 KA04 LA01 LA04 MA07 MB01

2H092 GA14 JA24 JB05 JB13 JB62 MA10 NA01 PA02 QA06 QA07

专利名称(译)	面内切换型液晶显示元件		
公开(公告)号	JP2005165311A	公开(公告)日	2005-06-23
申请号	JP2004331308	申请日	2004-11-16
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji.菲利普斯杜天公司, 有限公司		
[标]发明人	朴貴福 崔相好		
发明人	朴貴福 崔相好		
IPC分类号	G02F1/1337 G02F1/133 G02F1/1343 G02F1/136 G02F1/1368 H01L29/786		
CPC分类号	G02F1/134363 G02F1/133784		
FI分类号	G02F1/1343 G02F1/1337.500 G02F1/1368		
F-TERM分类号	2H090/KA04 2H090/LA01 2H090/LA04 2H090/MA07 2H090/MB01 2H092/GA14 2H092/JA24 2H092/JB05 2H092/JB13 2H092/JB62 2H092/MA10 2H092/NA01 2H092/PA02 2H092/QA06 2H092/QA07 2H192/AA24 2H192/BB02 2H192/BB52 2H192/CB05 2H192/CC04 2H192/DA02 2H192/EA22 2H192/EA43 2H192/GD12 2H192/JA33 2H290/AA73 2H290/BA04 2H290/BB64 2H290/BF13 2H290/CA42 2H290/CA46		
代理人(译)	白井伸一 朝日 伸光		
优先权	1020030086028 2003-11-29 KR		
其他公开文献	JP4126616B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种横向电场型液晶显示装置，即使在表示最大亮度的Vmax以上也不会降低透射率，并且可以通过改善颜色偏移现象来改善其图像质量，其中根据方向看不同的颜色其中观看屏幕及其制造方法。解决方案：横向电场型液晶显示装置包括第一和第二基板，栅极线和数据线，水平和垂直地布置在第一基板上并限定像素，开关装置形成在栅极线的每个交叉区域和数据线，在像素中具有第一栅格结构的第一公共电极，具有设置在像素中的第二栅格结构的第一像素电极，由第一栅格结构的第一侧面和第二侧面限定的像素区域中的第一区域第二栅极结构，连接第一侧的第二公共电极，连接第二侧的第二像素电极，第二区域中的第二区域与第二公共电极，第一取向膜和面对面的第二取向膜第一和第二基板之间形成液晶层，以及在第一和第二基板之间形成的液晶层。Z

