

(51)Int.Cl ⁷	識別記号	F I	テーマコード [*] (参考)
H 0 1 L 29/786		G 0 2 F 1/133	505 2 H 0 9 2
G 0 2 F 1/133	505	1/1368	2 H 0 9 3
1/1368		H 0 1 L 27/06	311 A 5 F 0 3 8
H 0 1 L 21/822			311 C 5 F 0 4 8
21/8234		27/08	331 E 5 F 1 1 0
審査請求 未請求 請求項の数 4 OL (全 9 数) 最終頁に続く			

(21)出願番号	特願2002－94476(P2002－94476)	(71)出願人	501286657 株式会社 液晶先端技術開発センター 神奈川県横浜市戸塚区吉田町292番地
(22)出願日	平成14年3月29日(2002.3.29)	(72)発明者	中崎 能彰 神奈川県横浜市戸塚区吉田町292番地 株式 会社液晶先端技術開発センター内
		(74)代理人	100075753 弁理士 和泉 良彦 (外1名)

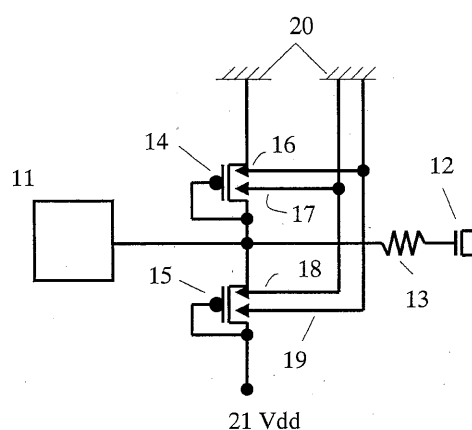
最終頁に続く

(54) 【発明の名称】 液晶表示装置の入出力保護回路

(57) 【要約】

【課題】より安定な入出力保護機能を有する液晶表示装置の入出力保護回路を提供する。

【解決手段】入出力端子パッド１１と、入出力初段ＴＦＴ１２との間に設けた抵抗１３と、入出力端子パッド１１と抵抗１３とを接続する配線と、グランド端子２０と電源端子２１との間に直列に接続した２個の入出力保護ＴＦＴ１４、１５とを有し、これらの２個の入出力保護ＴＦＴ１４、１５の接続部に、前記配線が接続され、２個の入出力保護ＴＦＴ１４、１５はそれぞれ、チャンネル層に接続されたＰ型基板電位固定端子１６、１８およびＮ型基板電位固定端子１７、１９を有し、Ｐ型基板電位固定端子１６、１８およびＮ型基板電位固定端子１７、１９をグランド端子２０に接続した構成。



- 1 1…入出力端子パッド
- 1 2…入出力初段 T F T
- 1 3…入出力保護用の抵抗
- 1 4、1 5…入出力保護 T F T
- 1 6…入出力保護 T F T 1 4 の N 型基板電位固定端子
- 1 7…入出力保護 T F T 1 4 の P 型基板電位固定端子
- 1 8…入出力保護 T F T 1 5 の N 型基板電位固定端子
- 1 9…入出力保護 T F T 1 5 の P 型基板電位固定端子
- 2 0…グランド端子
- 2 1…電源端子

図1 本発明の実施の形態1の入出力保護回路の回路図

【特許請求の範囲】

【請求項1】 チャネル層に接続されたP型基板電位固定端子およびN型基板電位固定端子を有する入出力保護薄膜トランジスタを備え、前記P型基板電位固定端子および前記N型基板電位固定端子をグランド端子に接続したことを特徴とする液晶表示装置の入出力保護回路。

【請求項2】 入出力端子パッドと、入出力初段薄膜トランジスタとの間に設けた抵抗と、前記入出力端子パッドと前記抵抗とを接続する配線と、グランド端子と電源端子との間に直列に接続した2個の入出力保護薄膜トランジスタとを有し、前記2個の入出力保護薄膜トランジスタの接続部に、前記配線が接続され、前記2個の入出力保護薄膜トランジスタはそれぞれ、チャネル層に接続されたP型基板電位固定端子およびN型基板電位固定端子を有し、前記P型基板電位固定端子および前記N型基板電位固定端子をグランド端子に接続したことを特徴とする液晶表示装置の入出力保護回路。

【請求項3】 前記入出力初段薄膜トランジスタは、チャネル層に接続されたP型基板電位固定端子およびN型基板電位固定端子を有し、前記P型基板電位固定端子および前記N型基板電位固定端子を基板バイアス発生回路に接続したことを特徴とする請求項2記載の液晶表示装置の入出力保護回路。

【請求項4】 前記入出力保護薄膜トランジスタの降伏電圧、ホールド電圧が、入出力初段薄膜トランジスタ、もしくは前記液晶表示装置の画素駆動用スイッチング素子の薄膜トランジスタの降伏電圧、ホールド電圧よりそれぞれ低く構成されていることを特徴とする請求項1、2または3記載の液晶表示装置の入出力保護回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、液晶パネルの入出力初段薄膜トランジスタに対して、電流サージや電圧ノイズに関する静電気対策として入出力保護機能を持たせた液晶表示装置の入出力保護回路に関する。

【0002】

【従来の技術】 従来の低温で製造する多結晶シリコン層（ポリシリコン層）で構成された薄膜トランジスタ（以下、薄膜トランジスタをTFTと記す）を用いた液晶表示装置において、各画素位置に設けたスイッチング用のTFT、液晶パネルの駆動回路、および入出力保護回路は、Nチャネル・ライトロ・ドープト・ドレインTFT（LDD MOS TFT）で構成されている。

【0003】 図5は、従来の液晶表示装置の入出力保護回路の等価回路図である。

【0004】 図5に示すように、入出力端子パッド41を介して、対向電極等へ供給する電圧がこの入出力保護回路に印加される。

【0005】 この入出力保護回路は、入出力保護TFT

42と、入力抵抗R1と、入出力保護TFT42のゲートGとドレインD間に接続された抵抗R2とを有し、その出力部に入出力初段TFT43と、抵抗R3、R4、R5とが設けられている。入出力保護TFT42および入出力初段TFT43は、LDD構造を持つTFTである。入出力保護TFT42の拡散層から構成されるソースSは、電源 V_{ss} に接続されている。入出力初段TFT43は、液晶パネルの対向電極に電圧（電流）を与えるバッファであり、そのドレインDは、抵抗R3を介してゲートGに接続されると共に、電源 V_{dd} に接続されている。また、入出力初段TFT43のソースSは、抵抗R4を介して電源 V_{ss} に接続されると共に、入出力保護TFT42のドレインDに共通接続され、抵抗R5を介して入力回路に接続されている。

【0006】 入出力保護TFT42および入出力初段TFT43は、一般の半導体素子のように、シリコン（Si）などの半導体基板上に構成されたものではなく、ガラス基板上にフォトリソグラフィ法を用いて多結晶シリコンにより形成されたTFTである。液晶表示装置のTFTにおいては、チャネル層は真性半導体（ノンドーパのSi）で構成されるので、基板に対し、すなわち、チャネル層に対して基準となる電位が与えられていない場合が多い。

【0007】

【発明が解決しようとする課題】 しかしながら、上記の構成では、入出力保護回路に流れ込んだ電流の逃げ道が十分確保されていないため、結果的に入出力保護回路を構成する入出力保護TFTの絶縁膜または接合部において静電破壊が生じ、入出力保護回路の本来の役割が果たせなくなるという問題がある。

【0008】 ここで、MOSTFTのスナップバック（snapback）現象について、図6および図7を用いて説明する。

【0009】 図6に示す構造のMOSTFTにおいては、酸化絶縁膜51上に多結晶シリコン層57が形成され、その上にゲート絶縁膜52が形成され、その上にゲート電極53が形成されている。このゲート電極53のパターンを用いて不純物が多結晶シリコン層57にドーパされて、ドレイン領域54とソース領域55が形成され、それらの中間領域がチャネル領域56である。このようなLDD構造のTFTにおいて、ソース領域55を電源 V_{ss} に接続し、ドレイン領域54とゲート電極53とを共通接続し、制御電圧 V_{cnt} を与えるようにする。

【0010】 制御電圧 V_{cnt} を可変にすることにより、ドレイン領域54とソース領域55間の印加電圧 V_{ds} を制御し、ドレイン領域54とソース領域55に流れる電流 I_{ds} の変化を調べた。この結果、印加電圧 V_{ds} と電流 I_{ds} との関係は、図7の実線のように変化する。ここで、印加電圧 V_{ds} を一旦、降伏電圧（プレ

ークアウト電圧) BV_{ds} 以上にすると、電流 I_{ds} が急に流れ始め、印加電圧 V_{ds} を降伏電圧 BV_{ds} 以下にしても電流 I_{ds} は減少しなくなる。そして、より低い印加電圧 V_{ds} で電流 I_{ds} が増加するという2次降伏が生じる。このような現象をスナップバックと呼ぶ。

【0011】電圧電流特性において、図中のP点における電圧をホールド (Hold) 電圧と呼び、電流をホールド電流と呼ぶ。このようなスナップバック特性は、MOS T F T のバイポーラアクションと言われている。T F T のドレインと基板 (すなわち、チャンネル) との不純物濃度差が大きいと、図中、実線から破線のように特性が変化10する。つまり、降伏電圧 BV_{ds} は低くなり、ホールド電圧も低くなる。このようなタイプのT F Tを、ここではノンLDD T F Tと呼ぶ。

【0012】このような降伏電圧 BV_{ds} とホールド電圧とを高くしたものを、液晶パネルの駆動用T F Tとして用いることは最適であるが、入出力保護用T F Tとして使用するには不向きである。一方、液晶表示装置で用いられているT F Tでは、基板電位を固定できないので、基板側の下地膜、半導体層やゲート絶縁膜に存在す20る固定電荷等の影響で、基板電位が変化するため、T F Tの特性が不安定になるという問題点もあった。

【0013】また、前述のように、従来の液晶表示装置の入出力保護回路では、入出力保護回路に流れ込んだ電流の逃げ道がないため、液晶パネルの各画素の駆動に用いるスイッチング素子あるいは入出力初段T F TをLDDのT F Tで構成し、このLDD T F Tの降伏電圧 BV_{ds} およびスナップバック時のホールド電圧よりそれぞれ低いノンLDD T F Tで保護用T F Tで構成することはできなかった。

【0014】本発明は、上記のような従来の問題点に鑑みてなされたもので、より安定な入出力保護機能を有する液晶表示装置の入出力保護回路を提供することを目的とする。

【0015】

【課題を解決するための手段】上記課題を解決するため、本発明においては特許請求の範囲に記載するような構成をとる。

【0016】すなわち、請求項1記載の液晶表示装置の入出力保護回路は、チャンネル層に接続されたP型基板電位固定端子およびN型基板電位固定端子を有する入出力保護T F Tを備え、前記P型基板電位固定端子および前記N型基板電位固定端子をグランド端子に接続したことを特徴とする。

【0017】また、請求項2記載の液晶表示装置の入出力保護回路は、入出力端子パッドと、入出力初段T F Tとの間に設けた抵抗と、前記入出力端子パッドと前記抵抗とを接続する配線と、グランド端子と電源端子との間に直列に接続した2個の入出力保護T F Tとを有し、前記2個の入出力保護T F Tの接続部に、前記配線が接続30

され、前記2個の入出力保護T F Tはそれぞれ、チャンネル層に接続されたP型基板電位固定端子およびN型基板電位固定端子を有し、前記P型基板電位固定端子および前記N型基板電位固定端子をグランド端子に接続したことを特徴とする。

【0018】また、請求項3記載の液晶表示装置の入出力保護回路は、請求項2記載の液晶表示装置の入出力保護回路において、前記入出力初段T F Tは、チャンネル層に接続されたP型基板電位固定端子およびN型基板電位固定端子を有し、前記P型基板電位固定端子および前記N型基板電位固定端子を基板バイアス発生回路に接続したことを特徴とする。

【0019】また、請求項4記載の液晶表示装置の入出力保護回路は、請求項1、2または3記載の液晶表示装置の入出力保護回路において、前記入出力保護T F Tの降伏電圧、ホールド電圧が、入出力初段T F T、もしくは前記液晶表示装置の画素駆動用スイッチング素子のT F Tの降伏電圧、ホールド電圧よりそれぞれ低く構成されていることを特徴とする。

【0020】

【発明の実施の形態】以下、図面を用いて本発明の実施の形態について詳細に説明する。なお、以下で説明する図面で、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

【0021】実施の形態1

図1は、本発明の実施の形態1の液晶表示装置の入出力保護回路の回路図、図2は、図1の回路に対応する本実施の形態1の液晶表示装置の入出力保護回路の構造を示す平面図である。

【0022】図1、図2において、11は入出力端子パッド、12は入出力初段T F T、13は入出力保護用の抵抗、14、15は入出力保護T F T、16は入出力保護T F T 14のチャンネル層に接続されたN型基板電位固定端子 (すなわち、チャンネル層に接続される領域に形成したN型不純物領域上に接続した金属電極からなる基板 (チャンネル層) 電位固定用電極端子)、17は同様に入出力保護T F T 14のチャンネル層に接続されたP型基板電位固定端子、18は同様に入出力保護T F T 15のチャンネル層に接続されたN型基板電位固定端子、19は同様に入出力保護T F T 15のチャンネル層に接続されたP型基板電位固定端子、20はグランド端子 (アース端子)、21は電源端子である。

【0023】入出力初段T F T 12以降の構成については、公知であるので、図示省略する。

【0024】入出力端子パッド11と入出力初段T F T 12との間には、例えば拡散層 (例えばソース領域、ドレイン領域等で使用するのと同様の高濃度N型層) で構成された抵抗13 (例えば、抵抗値約300Ωから2.0kΩ) が設けてある。なお、抵抗は、2個以上設けてもよい (例えば、入出力端子パッド11と抵抗13とを

接続する配線の2個の入出力保護薄膜トランジスタ14、15との接続部と、入出力端子パッド11との間)。この抵抗13は、サージ電流が入出力初段TFT12(入出力回路の一部を構成する)や、それにつながる入出力回路に流れる前に、当該入出力保護回路に流れるよう、当該入出力保護回路に対して、応答特性を悪くするために導入している。

【0025】この抵抗13と入出力端子パッド11との間に、入出力保護TFT14、15が接続してある。この入出力保護TFT14、15の降伏電圧 BV_{ds} およびスナップバック特性におけるホールド電圧は、入出力初段TFT12(もしくは前記液晶表示装置の画素駆動用スイッチング素子であるTFT)より小さく設定されている。つまり、入出力回路がオン動作する前に、入出力保護回路が動作するようになっている。そして、大電流のサージに対して破壊が起こらないように、入出力保護TFT14、15のゲート幅は、入出力初段TFT12のゲート幅より大きいものが使用されている。ゲート幅は、電力によって決まるが、100 μm 以上が望ましい。

【0026】この入出力保護TFT14は、プラス側のサージノイズに対する保護TFTであり、図1に示すように、ソースはグランド端子20に接続されている。また、入出力保護TFT14のチャンネル層には、N型基板電位固定端子16、P型基板電位固定端子17が接続されている。すなわち、N型基板電位固定端子16、P型基板電位固定端子17は、図2に示すように、入出力保護TFT14のチャンネル層に接続される領域に形成したN型不純物領域、およびP型不純物領域(図示省略)上に接続した金属電極により構成される。

【0027】入出力保護TFT15は、マイナス側のサージノイズに対する保護TFTであり、ソースは電源(V_{dd})端子21に接続されている。また、TFT14はN型基板電位固定端子16、P型基板電位固定端子17に接続されている。また、入出力保護TFT15のチャンネル層には、N型基板電位固定端子18、P型基板電位固定端子19が接続されている。すなわち、N型基板電位固定端子18、P型基板電位固定端子19は、図2に示すように、入出力保護TFT15のチャンネル層に接続される領域に形成したN型不純物領域、およびP型

【0028】また、入出力端子パッド11は、金属、例えばTi(下層)/Al(上層)(上下は逆でもよい)で構成されている。

【0029】入出力初段TFT12は、ゲート電極である金属、例えばMoW、Alなどに対して、N型半導体層であるSiから構成されたソースとドレインを有している。この入出力初段TFTは、絶縁膜で分離され、ソース、ドレインはコンタクトホールによってAl等のの

金属膜につながっている。

【0030】抵抗13は、例えばN型Si層で構成されているが、P型Si層や他の材料でもかまわない。

【0031】入出力保護TFT14、15も、入出力初段12とゲート、ソース、ドレインの構造は同じである。ただし、これらのゲート電極下の真性半導体層(I層)に対して、それぞれN型基板電位固定端子16、P型基板固定端子17を有している。同様に、入出力保護TFT15も、これらのゲート電極下の真性半導体層(I層)に対して、それぞれN型基板電位固定端子18、P型基板固定端子19を有している。これらの基板電位固定端子16、17、18、19は、図2に示すように、例えばゲート電極材料からなる配線によって1つにまとめられ、コンタクトホールを介してグランド端子20に接続されている。

【0032】このように、入出力保護TFT14は、基板(すなわち、チャンネル層)の電位が、N型基板電位固定端子16、P型基板電位固定端子17によって固定される。また、入出力保護TFT15は、基板電位が、N型基板電位固定端子18、P型基板電位固定端子19によって固定される。

【0033】これらのN型基板電位固定端子16、P型基板電位固定端子17、N型基板電位固定端子18、P型基板電位固定端子19によって、入出力保護TFT14、15の特性を安定化させると共に、サージ電流が流れる場合において、これらのN型基板電位固定端子16、P型基板電位固定端子17、N型基板電位固定端子18、P型基板電位固定端子19にも電流が流れることにより、入出力保護TFT14、15が一度のサージノイズによって破壊するのを防ぐことができる。

【0034】さらに、入出力保護TFT14、15にそれぞれ2つのN型基板電位固定端子16、18、P型基板電位固定端子17、19を設けたので、界面準位とバルク準位の切り分け評価が難しいTFTの評価において、通常の縦方向のN型(若しくはP型)TFTに対して横方向にPINダイオードを設けることにより、ソース、ドレイン、ゲート電極の3端子に加えて、合計5端子の構造にする。これによって、縦方向TFTの特性評価を行うと同時に、横方向のPINダイオード評価を可能にすることができる。

【0035】上記のように、本実施の形態1の液晶表示装置の入出力保護回路は、チャンネル層に接続されたP型基板電位固定端子16、18およびN型基板電位固定端子17、19を有する入出力保護TFT14、15を備え、P型基板電位固定端子16、18およびN型基板電位固定端子17、19をグランド端子20に接続したことを特徴とする(請求項1に対応)

また、本実施の形態1の液晶表示装置の入出力保護回路は、入出力端子パッド11と、入出力初段TFT12との間に設けた抵抗13と、入出力端子パッド11と抵抗

13とを接続する配線と、グランド端子20と電源端子21との間に直列に接続した2個の入出力保護TF T 14、15とを有し、これらの2個の入出力保護TF T 14、15の接続部に、前記配線が接続され、2個の入出力保護TF T 14、15はそれぞれ、チャンネル層に接続されたP型基板電位固定端子16、18およびN型基板電位固定端子17、19を有し、P型基板電位固定端子16、18およびN型基板電位固定端子17、19をグランド端子20に接続したことを特徴とする（請求項2に対応）。

【0036】また、本実施の形態1の液晶表示装置の入出力保護回路は、入出力保護TF T 14、15の降伏電圧、ホールド電圧が、入出力初段TF T 12、もしくは当該液晶表示装置の画素駆動用スイッチング素子のTF Tの降伏電圧、ホールド電圧よりそれぞれ低く構成されていることを特徴とする（請求項4に対応）。

【0037】実施の形態2

図3は、本発明の実施の形態2の液晶表示装置の入出力保護回路の回路図である。図4は、図3の回路に対応する本実施の形態2の液晶表示装置の入出力保護回路の構造を示す平面図である。

【0038】図3、図4において、22は入出力初段TF T 12のチャンネル層に接続されたN型基板電位固定端子（すなわち、チャンネル層に接続される領域に形成したN型不純物領域上に接続した金属電極からなる基板電位固定用電極端子）、23は同様に入出力初段TF T 12のチャンネル層に接続されたP型基板電位固定端子、24は入出力初段TF T 12のチャンネル層に接続されたN型基板電位固定端子22とP型基板電位固定端子23が接続された基板バイアス発生回路（基板電位発生回路、基板バイアス補正回路）である。

【0039】前記実施の形態1を示した図1、図2と本実施の形態2を示す図3、図4とは、入出力端子パッド11から入出力保護回路がつながっているグランド端子20までの構造は同じであるので説明は省略する。

【0040】図3、図4において、入出力初段TF T 12に対して、P型基板電位固定端子23、およびN型基板電位固定端子22を配置し、これらのP型基板電位固定端子23、およびN型基板電位固定端子22が基板バイアス発生回路24に接続されている。基板バイアス発生回路24から所定の電圧を印加する。これによって、入出力保護TF T 14、15よりも、入出力初段TF T 12の降伏電圧 BV_{ds} を高く設定することで、入出力保護TF T 14、15が安定に働くようにする。なお、基板バイアス発生回路24には、例えば、図3に示すように、容量の前に例えばヒューズ等からなる抵抗を設けて基板電位を調整できるようになっている。

【0041】このように、本実施の形態2においても、入出力保護TF T 14、15の基板電位が固定されていないことによる不安定性に対して、N型基板電位固定端

*子16、18、P型基板電位固定端子17、19を設けて、特性を安定にすることと、また、サージノイズ電流がソース側だけでなく、基板側へも流れ込むことにより、入出力保護TF T 14、15が一度のサージノイズで破壊するのを防ぐ構造を有している。

【0042】また、本実施の形態2においては、入出力初段TF T 12のチャンネル層に対しても、これらのP型基板電位固定端子22、N型基板電位固定端子23を接続し、この入出力初段TF T 12に、調整した基板電位を基板バイアス発生回路24から印加することで、入出力保護回路の降伏電圧 BV_{ds} に比べて必ず入出力初段TF T 12の降伏電圧 BV_{ds} が大きくなるように設定することができる。

【0043】さらに、入出力保護TF T 14、15、および入出力初段TF T 12にそれぞれ2つのN型基板電位固定端子16、18、22、P型基板電位固定端子17、19、23を設けたので、界面準位とバルク準位の切り分け評価が難しいTF Tの評価において、通常の縦方向のN型（若しくはP型）TF Tに対して横方向にPINダイオードを設けることにより、ソース、ドレイン、ゲート電極の3端子に加えて、合計5端子の構造にする。これによって、縦方向TF Tの特性評価を行うと同時に、横方向のPINダイオード評価を可能にすることができる。

【0044】上記のように、本実施の形態2の液晶表示装置の入出力保護回路は、入出力初段TF T 12は、チャンネル層に接続されたP型基板電位固定端子22およびN型基板電位固定端子23を有し、これらのP型基板電位固定端子22およびN型基板電位固定端子23を基板バイアス発生回路24に接続したことを特徴とする（請求項3に対応）。

【0045】以上本発明を実施の形態に基づいて具体的に説明したが、本発明は上記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

【0046】

【発明の効果】以上説明したように、本発明によれば、より安定な入出力保護機能を有する液晶表示装置の入出力保護回路を提供することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1の液晶表示装置の入出力保護回路の回路図である。

【図2】図1の回路に対応する本実施の形態1の液晶表示装置の入出力保護回路の構造を示す平面図である。

【図3】本発明の実施の形態2の液晶表示装置の入出力保護回路の回路図である。

【図4】図3の回路に対応する本実施の形態2の液晶表示装置の入出力保護回路の構造を示す平面図である。

【図5】従来の液晶表示装置の入出力保護回路の等価回路図である。

【図6】MOS FETにおけるスナップバック特性の測定方法を示す接続図である。

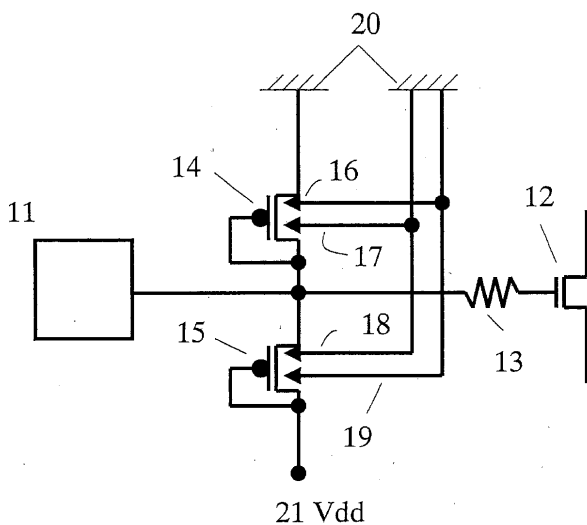
【図7】MOS FETのスナップバック特性を示す図である。

【符号の説明】

- 1 1…入出力端子パッド
 1 2…入出力初段T F T
 1 3…入出力保護用の抵抗
 1 4、1 5…入出力保護T F T
 1 6…入出力保護T F T 1 4のN型基板電位固定端子
 1 7…入出力保護T F T 1 4のP型基板電位固定端子
 1 8…入出力保護T F T 1 5のN型基板電位固定端子
 1 9…入出力保護T F T 1 5のP型基板電位固定端子
 2 0…グランド端子
 2 1…電源端子
 2 2…入出力初段T F T 1 2のN型基板電位固定端子
 2 3…入出力初段T F T 1 2のP型基板電位固定端子 *

- * 2 4…基板バイアス発生回路
 4 1…入出力端子パッド
 4 2…入出力保護T F T
 4 3…入出力初段T F T
 R 1、R 2、R 3、R 4、R 5…抵抗
 G…ゲート
 S…ソース
 D…ドレイン
 V_{dd} 、 V_{ss} …電源
 10 5 1…酸化絶縁膜
 5 2…ゲート絶縁膜
 5 3…ゲート電極
 5 4…ドレイン領域
 5 5…ソース領域
 5 6…チャンネル領域
 5 7…多結晶シリコン層
 V_{cnt} …制御電圧

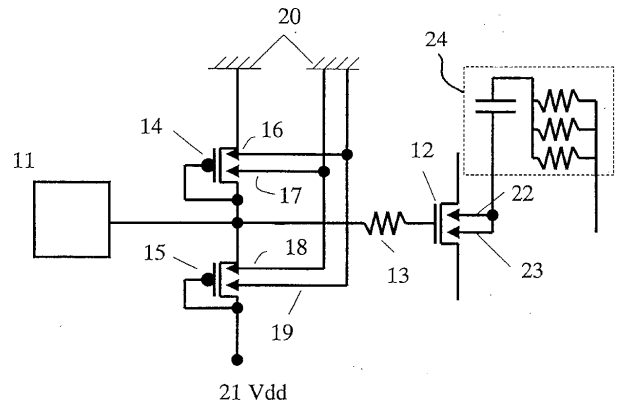
【図1】



- 1 1…入出力端子パッド
 1 2…入出力初段T F T
 1 3…入出力保護用の抵抗
 1 4、1 5…入出力保護T F T
 1 6…入出力保護T F T 1 4のN型基板電位固定端子
 1 7…入出力保護T F T 1 4のP型基板電位固定端子
 1 8…入出力保護T F T 1 5のN型基板電位固定端子
 1 9…入出力保護T F T 1 5のP型基板電位固定端子
 2 0…グランド端子
 2 1…電源端子

図1 本発明の実施の形態1の入出力保護回路の回路図

【図3】



- 2 2…入出力初段T F T 1 2のN型基板電位固定端子
 2 3…入出力初段T F T 1 2のP型基板電位固定端子
 2 4…基板バイアス発生回路

図3 本発明の実施の形態2の入出力保護回路の回路図

【図2】

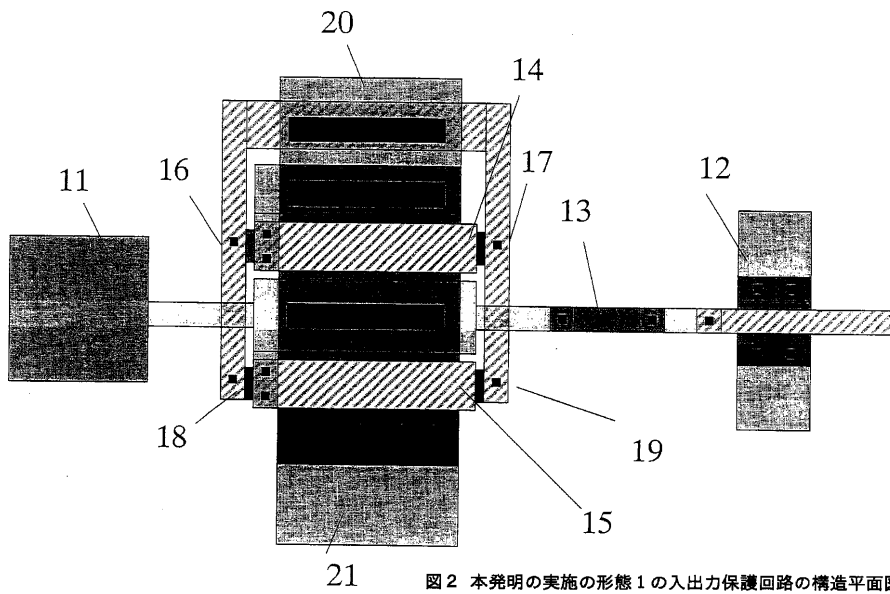


図2 本発明の実施の形態1の入出力保護回路の構造平面図

【図4】

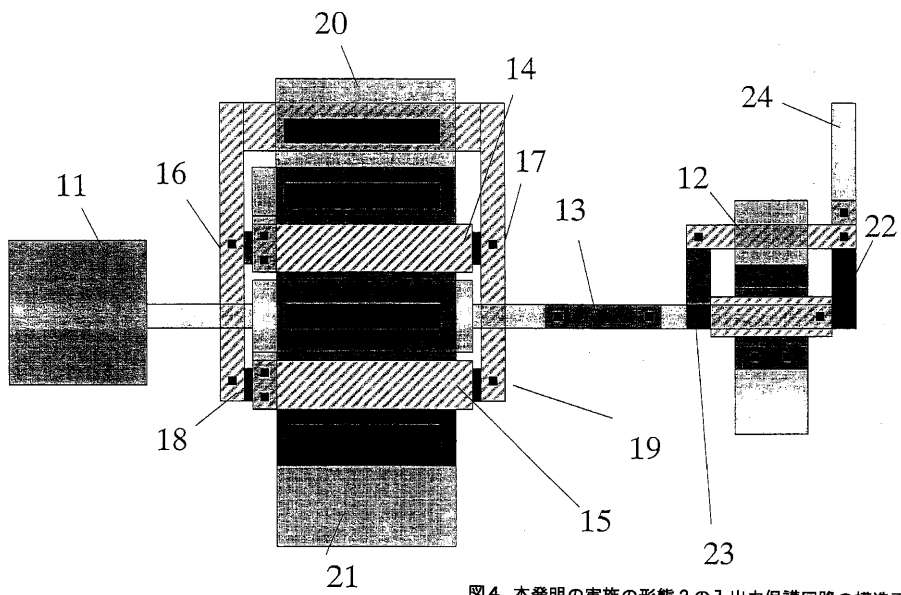


図4 本発明の実施の形態2の入出力保護回路の構造平面図

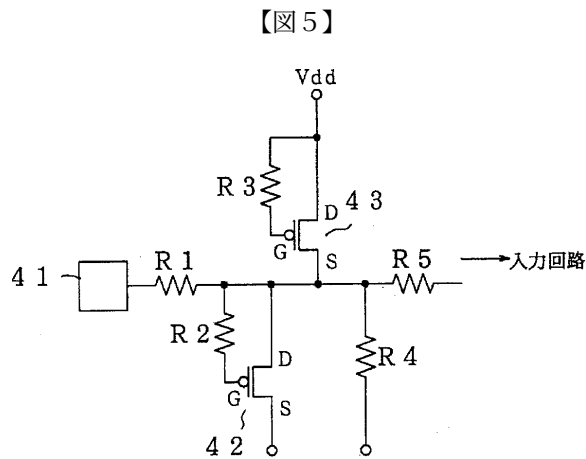


図5 従来の液晶表示装置の入出力保護回路の等価回路図

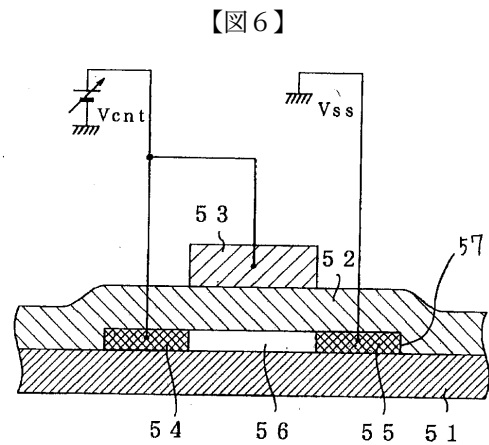


図6 MOS FETにおけるスナップバック特性の測定方法を示す接続図

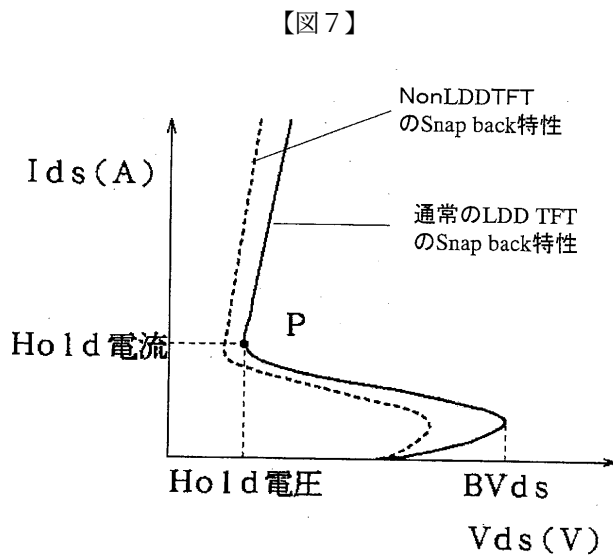


図7 MOS FETのスナップバック特性を示す図

フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
H 0 1 L 27/04		H 0 1 L 29/78	6 2 3 Z
27/06	3 1 1	27/04	H
27/08	3 3 1	27/08	1 0 2 F
27/088			

Fターム(参考) 2H092 GA64 JB79 NA14
2H093 NA79 NC51 NC62 ND40
5F038 AR09 BE07 BH02 BH07 BH13
CD04 EZ06 EZ20
5F048 AA02 AB08 AC01 AC04 BA16
BC06 BC16 BE09 CC04 CC09
CC11 CC13 CC15 CC18
5F110 AA22 BB01 BB04 CC02 EE03
EE06 GG02 GG35 GG60 HL03
NN71 NN72

