

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2002 - 350893

(P2002 - 350893A)

(43)公開日 平成14年12月4日(2002.12.4)

(51)Int.Cl.⁷

識別記号

F I

テ-マコ-ト* (参考)

G 0 2 F 1/1368

G 0 2 F 1/1368

2 H 0 9 2

審査請求 未請求 請求項の数 3 O L (全 5 数)

(21)出願番号 特願2001 - 161780(P2001 - 161780)

(22)出願日 平成13年5月30日(2001.5.30)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 田 畠 弘志

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 100105809

弁理士 木 森 有 平

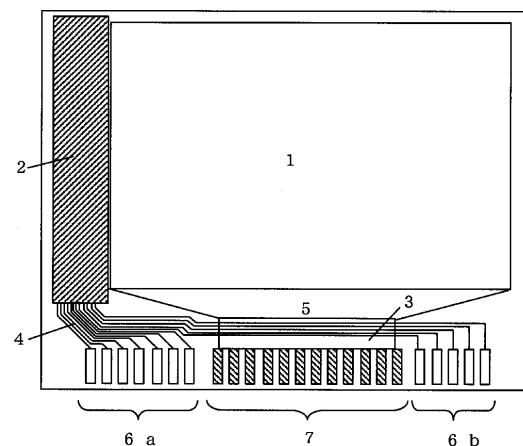
F タ-ム (参考) 2H092 GA40 GA60 JA24 KA03 KA04
NA25 PA06

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 低温多結晶シリコンTFTからなる集積回路とCOG実装されたICを有する液晶表示装置において、取り出し電極端子部の非表示領域が広くなることを防止するものである。

【解決手段】 低温多結晶シリコンTFTからなる内蔵集積回路2の入力信号配線4を液晶表示装置にCOG実装されたIC3の領域に配置することで、低温多結晶シリコン集積回路用取り出し電極端子6をIC用取り出し電極端子7の両隣に配置し、取り出し電極端子に必要な非表示領域を狭くする。



- 1 表示領域
- 2 低温多結晶シリコンTFTからなる内蔵集積回路領域
- 3 COG実装された単結晶シリコンIC
- 4 低温多結晶シリコンTFTからなる内蔵集積回路用の
入力信号配線
- 5 単結晶ICより出力される画素TFT駆動用信号配線
- 6 a , 6 b ... 低温多結晶シリコン集積回路駆動用の取り出し電極端子
- 7 IC駆動用の取り出し電極端子

【特許請求の範囲】

【請求項 1】 多結晶シリコン T F T からなる集積回路を内蔵させ、なおかつ単結晶シリコンからなる I C を C O G 実装する構成の T F T を用いた T F T アレイ基板を有する液晶表示パネルを備え、前記多結晶シリコン T F T からなる内蔵集積回路の入力信号配線を前記液晶表示パネルに C O G 実装された I C の領域に配置することを特徴とする液晶表示装置。

【請求項 2】 多結晶シリコン T F T からなる内蔵集積回路の入力信号配線を多結晶シリコン T F T 基板アレイ基板上に導電性膜で形成することを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】 多結晶シリコン T F T からなる内蔵集積回路の入力信号配線を C O G 実装する I C に内蔵されたバスラインをバイパスして接続することを特徴とする請求項 1 記載の液晶表示装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、多結晶シリコン T F T からなる集積回路を内蔵させ、なおかつ単結晶シリコンからなる I C を C O G 実装する構成の T F T を用いた液晶表示装置に関する。

【0002】

【従来の技術】 現在の液晶表示装置は、携帯電話やポケット P C (Personal Computer) などに代表されるように高精細・小型化が進んでおり、特に非表示領域のサイズの縮小化が進んでいる。図 4 (a) (b) に従来の液晶表示装置の構成図を示す。1 は表示領域、2 は低温多結晶シリコン T F T (Thin Film Transistor) からなる内蔵集積回路、3 は単結晶シリコン I C、4 は低温多結晶シリコン集積回路駆動用の入力信号配線、5 は単結晶 I C より出力される画素 T F T 駆動用信号配線、6 は低温多結晶シリコン集積回路駆動の入力信号用取り出し電極端子、7 は単結晶シリコン I C 駆動用取り出し電極端子である。低温多結晶シリコン T F T からなる集積回路を内蔵し、なおかつ単結晶シリコンからなる I C を C O G (chip on glass) 実装する構成では、画素 T F T 駆動信号配線には単結晶シリコン I C 3 を使用し、画素 T F T 駆動走査線には多結晶シリコン T F T からなる集積回路 2 を使用する構成としている。

【0003】

【発明が解決しようとする課題】 低温多結晶シリコン T F T からなる集積回路を内蔵し、なおかつ単結晶シリコンからなる I C を C O G 実装する構成では、単結晶シリコン I C 及び多結晶シリコン内蔵集積回路にはそれぞれを駆動する外部入力信号が必要であり、I C 駆動用の取り出し電極端子の隣に低温多結晶シリコン T F T からなる内蔵集積回路用の取り出し電極端子を配置することになる。電極端子部に必要な非表示領域は総端子数・端子の配置ピッチ及び I C の C O G 実装位置によって決定す

る。図 4 (a) は多結晶シリコン T F T からなる集積回路を内蔵させ、なおかつ単結晶シリコンからなる I C を C O G 実装する構成での I C を表示領域のセンターに縦方向にて (Y 軸にて) 単結晶シリコン I C のセンターを合わせた位置に配置した構成図を示す。I C 駆動用の取り出し電極端子 7 を I C 入力信号用の C O G 実装端子近傍に配置した場合、液晶表示装置中央付近に I C 駆動用の取り出し電極端子 7 が配置され、低温多結晶シリコン T F T からなる集積回路 2 をパネル左側に配置した場合、I C 駆動用取り出し電極端子 7 の左隣の領域に低温多結晶シリコン内蔵集積回路用の取り出し電極端子 6 を配置することになり、端子ピッチが広く、かつ端子数が多い場合は左横方向に多くの領域が必要になり、非表示領域が横方向に広がる問題がある。

【0004】 図 4 (b) に、多結晶シリコン T F T からなる集積回路を内蔵させ、なおかつ単結晶シリコンからなる I C を C O G 実装する構成での I C を表示領域センターに対して縦方向にて (Y 軸にて) 右方向にオフセットさせた位置に配置した構成図を示す。単結晶シリコン I C をオフセットさせることで、オフセットさせた方向と逆側にて自動配線ピッチが狭くなることを防ぐ為に I C から表示領域までの自動配線領域が縦方向に多く必要になる。前記自動配線領域が縦方向に多く必要になることで、非表示領域が縦方向に広がる問題がある。これらはパネルサイズの小さい液晶表示装置の場合に特に問題である。

【0005】 そこで本発明の目的は、前記の問題点を解決するものであり、液晶表示装置の表示領域を確保し非表示領域の狭くすることにある。

【0006】

【課題を解決するための手段】 上記目的を達成する為、本発明は多結晶シリコン T F T からなる集積回路を内蔵させ、なおかつ単結晶シリコンからなる I C を C O G 実装する構成の T F T を用いた液晶表示装置で、前記多結晶シリコン T F T からなる内蔵集積回路の入力信号配線を前記液晶表示装置のガラスに C O G 実装された I C の領域に配置し、低温多結晶シリコン集積回路が内蔵されているパネルの辺と逆の辺にて、I C の領域に低温多結晶シリコン集積回路駆動用の入力信号配線をバイパスさせることで、I C 駆動用の取り出し電極の両隣に低温多結晶シリコン集積回路駆動用の取り出し電極端子を配置する構造にしたものであり、液晶表示装置の表示領域を確保し非表示領域の狭くすることが得られる。

【0007】 すなわち、本発明の請求項 1 記載の発明は、多結晶シリコン T F T からなる集積回路を内蔵させ、なおかつ単結晶シリコン T F T からなる I C を C O G 実装する構成の T F T を用いた液晶表示パネルで、前記多結晶シリコン T F T からなる内蔵集積回路の入力信号配線を前記液晶表示パネルに C O G 実装された I C の領域に配置することを特徴とするもので、I C の領域に

低温多結晶シリコン集積回路駆動用の入力信号配線をバイパスさせることで、ＩＣ駆動用の取り出し電極の両隣に低温多結晶シリコン集積回路駆動用の取り出し電極を配置する構造にしたものであり、液晶表示装置の表示領域を確保し非表示領域の狭くすることができるという作用を有するものである。

【０００８】また、請求項２に記載の発明は、請求項１の多結晶シリコンＴＦＴからなる内蔵集積回路の入力信号配線を多結晶シリコンＴＦＴ基板上に導電性膜で形成することを特徴とするもので、ＩＣの領域に低温多結晶シリコン集積回路駆動用の入力信号配線をバイパスさせることで、ＩＣ駆動用の取り出し電極の両隣に低温多結晶シリコン集積回路駆動用の取り出し電極を配置する構造にしたものであり、液晶表示装置の表示領域を確保し非表示領域の狭くすることができるという作用を有するものである。

【０００９】また、請求項３に記載の発明は、請求項１の多結晶シリコンＴＦＴからなる内蔵集積回路の入力信号配線をＣＯＧ実装するＩＣに内蔵されたバスラインをバイパスして接続することを特徴とするもので、ＩＣの領域に低温多結晶シリコン集積回路駆動用の入力信号配線をバイパスさせることで、ＩＣ駆動用の取り出し電極の両隣に低温多結晶シリコン集積回路駆動用の取り出し電極を配置する構造にしたものであり、液晶表示装置の表示領域を確保し非表示領域の狭くすることができるという作用を有するものである。

【００１０】

【発明の実施の形態】

【００１１】以下、本発明の実施の形態について図面を参照にしながら説明する。

【００１２】（第１の実施の形態）図１は本発明の第１の実施の形態における多結晶シリコンＴＦＴからなる集積回路を内蔵させ、なおかつ単結晶シリコンＴＦＴからなるＩＣをＣＯＧ実装する構成図を示す。１は表示領域、２は低温多結晶シリコンからなる内蔵集積回路、３は単結晶シリコンＩＣ、４は低温多結晶シリコン集積回路駆動用の入力信号配線、５は単結晶ＩＣより出力される画素ＴＦＴ駆動用信号配線、６ａ、６ｂは低温多結晶シリコン集積回路用の取り出し電極端子、７は単結晶シリコンＩＣ駆動用の取り出し電極端子である。ＣＯＧ実装されたＩＣ３の領域に低温多結晶シリコン駆動用の入力信号配線４を配置しＣＯＧ実装されたＩＣ３の領域をバイパスさせる構成としている。つまり、取り出し電極端子６をＩＣ駆動用の取り出し電極７の左右に分散して、分散した各々に入力信号配線４を接続させている。低温多結晶シリコンＴＦＴからなる内蔵集積回路用の取り出し電極端子６ａ、６ｂをＩＣ駆動用取り出し電極端子７の両隣に配置する構造にして、取り出し電極に必要な非表示領域を横方向縦方向に狭くすることを可能にする。

【００１３】（第２の実施の形態）図２（ａ）（ｂ）は本発明の第２の実施の形態における、前記液晶表示装置にて、ＩＣの領域に配置する低温多結晶シリコン集積回路駆動用の入力信号配線を低温多結晶シリコンＴＦＴ基板上に導電性膜にて作成し、ＣＯＧ実装されたＩＣ３の領域をバイパスさせる構成図を示す。図２（ａ）は低温多結晶シリコンＴＦＴ基板膜面より見た図であり、図２（ｂ）はＩＣの短辺方向より見た断面図である。８はアレイ基板、９は導電膜にて形成した低温多結晶シリコン集積回路駆動用の入力信号配線、１０は絶縁膜、１１ａ、１１ｂは単結晶シリコンＩＣのＣＯＧ実装端子である。ＣＯＧ実装されたＩＣ領域でＣＯＧ実装端子１１とクロスしないように、もしくはＣＯＧ実装端子１１ａ、１１ｂのＮＣ端子（no-connect端子）とクロスし、ＣＯＧ実装されたＩＣ３の領域を導電膜で形成された入力信号配線をバイパスさせることで、低温多結晶シリコンＴＦＴからなる内蔵集積回路用の取り出し電極端子６ａ、６ｂをＩＣ駆動用取り出し電極端子７の両隣に配置する構造にして、取り出し電極に必要な非表示領域を横方向と縦方向に狭くすることを可能にする（図１）。

【００１４】（第３の実施の形態）図３（ａ）（ｂ）は本発明の第３の実施の形態における、前記液晶表示装置にて、ＣＯＧ実装された単結晶シリコンＩＣ３の領域に配置する低温多結晶シリコン集積回路駆動用の入力信号配線４を、単結晶シリコンＩＣ３内に内蔵されたバイパス配線１２を利用しバイパスさせる構成図を示す。図３（ａ）は低温多結晶シリコンＴＦＴ基板膜面より見た図であり、図３（ｂ）はＩＣ３の長辺方向より見た断面図である。９ａ、９ｂは導電膜にて形成した低温多結晶シリコン集積回路駆動用の入力信号配線、１１ｃ、１１ｄは中継端子であり、１２はＩＣ内のバイパス配線であり、ＣＯＧ実装されたＩＣ領域で、ＩＣ３内のバイパス配線１２と繋がっている一方のＩＣ実装端子（中継端子１１ｃ）に、低温多結晶シリコン集積回路からの入力信号配線９ａを接続し、ＩＣ内のバイパス配線１２のもう一方と繋がっているＩＣ実装端子（中継端子１１ｄ）に取り出し電極端子からの入力信号配線９ｂを接続する。このことで、低温多結晶シリコンからなる内蔵集積回路用の取り出し電極端子６ａ、６ｂをＩＣ駆動用取り出し電極端子７の両隣に配置する構造にして（図１）、取り出し電極に必要な非表示領域を横方向と縦方向に狭くすることを可能にする。

【００１５】

【発明の効果】以上説明したように本発明は、多結晶シリコンＴＦＴからなる集積回路を内蔵させ、なおかつ単結晶シリコンからなるＩＣをＣＯＧ実装する構成のＴＦＴを用いた液晶表示パネルで、前記多結晶シリコンＴＦＴからなる内蔵集積回路の入力信号配線を液晶表示パネルのガラスにＣＯＧ実装されたＩＣの領域に配置することで、低温多結晶シリコン集積回路が内蔵されているパ

ネルの辺と逆の辺に、前記 IC の領域に低温多結晶シリコン集積回路駆動用信号配線及び電源線をバイパスさせることで、IC 駆動用の取り出し電極の両隣に低温多結晶シリコン集積回路駆動用の取り出し電極を配置する構造にしたものであり、取り出し電極に必要な非表示領域を横方向縦方向に狭くすることを可能にする。非表示領域を狭くすることで、携帯電話やポケット PC でパネルサイズに制約がある場合、表示領域を大きくとれ、また表示領域が同サイズである場合、非表示領域が狭くなることでパネルサイズが小さくなり、商品価値を高めることが可能である。また、表示領域が同サイズの場合非表示領域が狭くなることで、低温多結晶シリコン TFT 基板での取れ数が多くなり、コストダウンをすることが可能である。

【0016】

【図面の簡単な説明】

【図 1】本発明の第 1 の実施の形態における液晶表示装置の構成図

【図 2】本発明の第 2 の実施の形態における液晶表示装置の構成図

【図 3】本発明の第 3 の実施の形態における液晶表示装

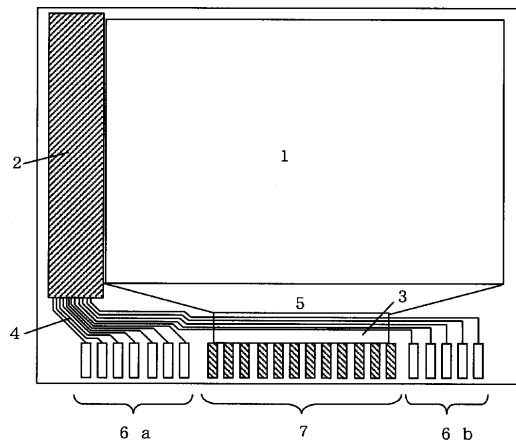
置の構成図

【図 4】従来の液晶表示装置の構成図

【符号の説明】

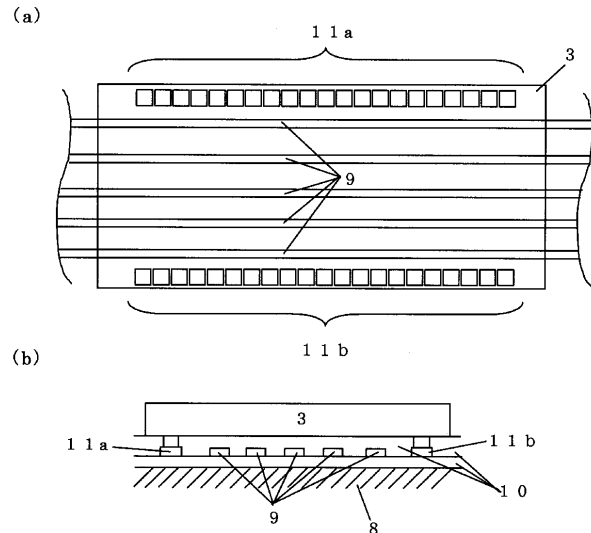
- 1 表示領域
- 2 低温多結晶シリコン TFT からなる内蔵集積回路領域
- 3 COG 実装された単結晶シリコン IC
- 4 低温多結晶シリコン TFT からなる内蔵集積回路用の入力信号配線
- 5 単結晶 IC より出力される画素 TFT 駆動用信号配線
- 6 a, 6 b 低温多結晶シリコン集積回路駆動用の取り出し電極端子
- 7 IC 駆動用の取り出し電極端子
- 8 低温多結晶シリコン TFT 基板
- 9, 9 a, 9 b 導電膜にて形成した低温多結晶シリコン TFT 集積回路駆動用の入力信号配線
- 10 絶縁膜
- 11 a, 11 b 単結晶シリコン IC の COG 実装端子
- 20 12 IC 内のバイパス配線

【図 1】



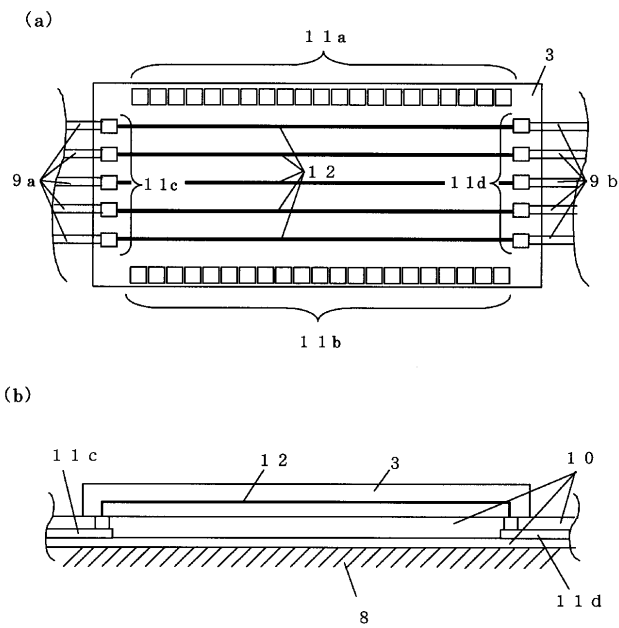
- 1 表示領域
- 2 低温多結晶シリコン TFT からなる内蔵集積回路領域
- 3 COG 実装された単結晶シリコン IC
- 4 低温多結晶シリコン TFT からなる内蔵集積回路用の入力信号配線
- 5 単結晶 IC より出力される画素 TFT 駆動用信号配線
- 6 a, 6 b ... 低温多結晶シリコン集積回路駆動用の取り出し電極端子
- 7 IC 駆動用の取り出し電極端子

【図 2】



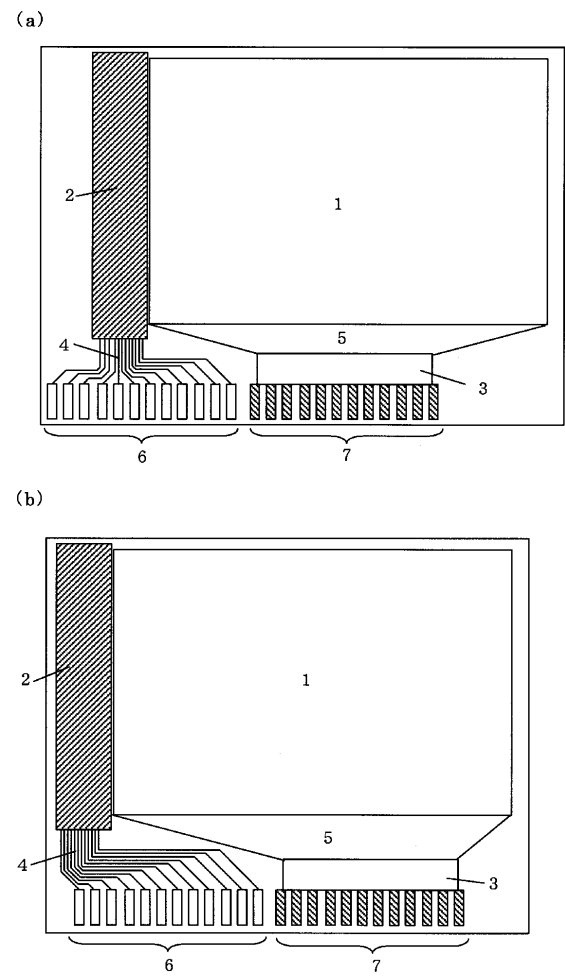
- 3 COG 実装された単結晶シリコン IC
- 8 低温多結晶シリコン TFT 基板
- 9 導電膜にて形成した低温多結晶シリコン TFT 集積回路駆動用の入力信号配線
- 10 絶縁膜
- 11 a, 11 b ... 単結晶シリコン IC の COG 実装端子

【図3】



- 3 COG実装された単結晶シリコンIC
 8 低温多結晶シリコンTFT基板
 9 a, 9 b 導電膜にて形成した低温多結晶シリコンTFT集積回路駆動用の入力信号配線
 10 絶縁膜
 11 a, 11 b 単結晶シリコンICのCOG実装端子
 12 IC内のバイパス配線

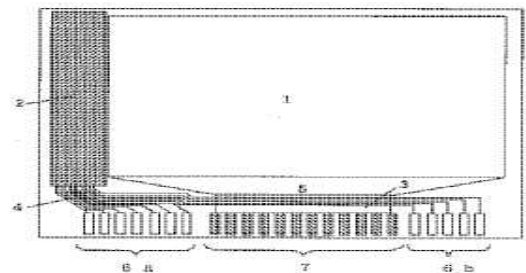
【図4】



专利名称(译)	液晶表示装置		
公开(公告)号	JP2002350893A	公开(公告)日	2002-12-04
申请号	JP2001161780	申请日	2001-05-30
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	田畠弘志		
发明人	田畠 弘志		
IPC分类号	G02F1/1368		
FI分类号	G02F1/1368 G02F1/1345		
F-TERM分类号	2H092/GA40 2H092/GA60 2H092/JA24 2H092/KA03 2H092/KA04 2H092/NA25 2H092/PA06 2H192/AA24 2H192/CB34 2H192/FA32 2H192/FA35 2H192/FA52 2H192/FA73 2H192/FB02 2H192/FB27		
其他公开文献	JP5010070B2		
外部链接	Espacenet		

摘要(译)

解决的问题：在具有由低温多晶硅TFT和COG安装的IC构成的集成电路的液晶显示装置中，为了防止取出电极端子部的非显示区域扩大。 解决方案：通过将由低温多晶硅TFT制成的内置集成电路2的输入信号线4布置在液晶显示器上安装在COG中的IC 3中的IC 3的区域中，提供用于低温多晶硅集成电路的取出电极端子6。 布置在IC取出电极端子7的两侧，以缩小取出电极端子所需的非显示区域。



- 1 表示領域
- 2 低温多結晶シリコンTFTからなる内蔵集積回路領域
- 3 COG実装された単結晶シリコンIC
- 4 低温多結晶シリコンTFTからなる内蔵集積回路用の入力信号配線
- 5 単結晶ICより出力される低温TFT駆動用信号配線
- 6 a, 6 b 低温多結晶シリコン集積回路駆動用の取り出し電極端子
- 7 IC駆動用の取り出し電極端子