

(51) Int.Cl. ⁷	識別記号	F I	テ-マコ-ト* (参考)
G 0 2 F 1/133	550	G 0 2 F 1/133	550 2 H 0 9 3
G 0 9 G 3/20	624	G 0 9 G 3/20	624 C 5 C 0 0 6
	660		660 V 5 C 0 8 0
3/36		3/36	

審査請求 未請求 請求項の数 8 O L (全 8 数)

(21)出願番号	特願2001 - 153590(P2001 - 153590)	(71)出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22)出願日	平成13年5月23日(2001.5.23)	(72)発明者	川村 哲也 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(74)代理人	100084364 弁理士 岡本 宜喜

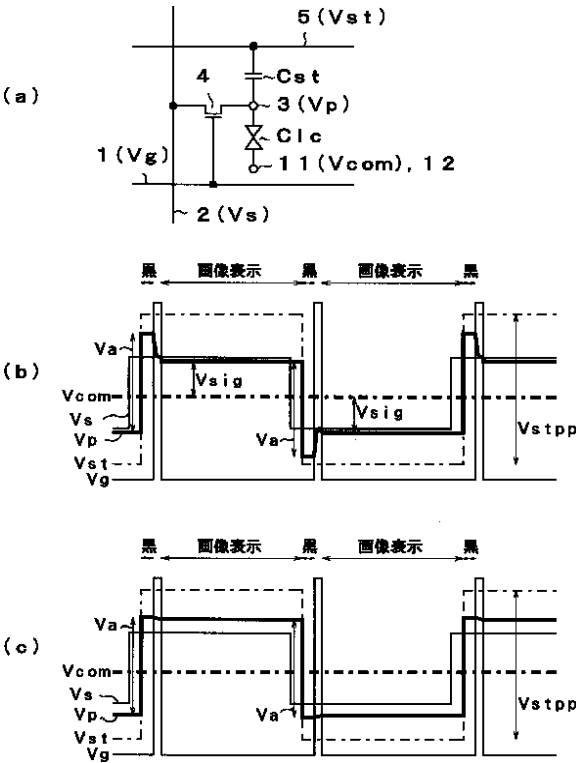
最終頁に続く

(54)【発明の名称】 液晶表示装置及びその駆動方法並びに画像表示応用機器

(57)【要約】

【課題】 ノーマリーホワイト表示を行なう場合の「輝点不良」に対して、黒挿入駆動のための回路構成を簡略化すること。

【解決手段】 画素T F T 4 がオフ期間中に、黒表示データを画素T F T を介さずに、容量結合で各画素電極3に発生させる。第1の方法では画素T F T がオンする直前に発生させ、第2の方法ではT F T のオフ期間の適当なタイミングで発生させる。



【特許請求の範囲】

【請求項 1】 第 1 の基板上に画素電極と走査線と画像信号線とに接続された薄膜トランジスタを有し、前記画素電極と容量用配線間に信号保持用容量が設けられ、且つ第 2 の基板上に作られた対向電極と前記第 1 の基板上の画素電極との間に液晶を挟み、前記液晶に電圧を印加しないときその部分が白表示となる液晶表示装置の駆動方法であって、

前記対向電極の電位を V_{com} 、前記容量用配線の電位を V_{st} としたとき、前記薄膜トランジスタのオフ期間中に前記 V_{com} と前記 V_{st} の電位差 ($V_{com} - V_{st}$) を変化させて前記画素電極に黒表示相当の電位を発生させ、前記薄膜トランジスタのオン期間に前記画素電極に画像信号を書き込むことを特徴とする液晶表示装置の駆動方法。

$$|\Delta(V_{com} - V_{st})| * C_{st} / (C_{lc} + C_{st}) > 2 \cdot V_b$$

・・・ (1)

を満たす条件で前記 V_{com} と前記 V_{st} の電位を変化させ、且つ $\Delta(V_{com} - V_{st})$ の極性を前記薄膜トランジスタのオフ期間毎に反転することを特徴とする請求項 2 記載の液晶表示装置の駆動方法。

【請求項 4】 前記薄膜トランジスタのオフ期間に前記 V_{com} と前記 V_{st} の電位差を ($V_{com} - V_{st}$) とするとき、

前記電位差 ($V_{com} - V_{st}$) を変化させて画素電極に黒表示相当の電位を発生させるタイミングを、前記薄膜トランジスタのオン期間の前記画素電極に画像信号を*

$$|\Delta(V_{com} - V_{st})| * C_{st} / (C_{lc} + C_{st}) > V_b$$

・・・ (2)

を満たす条件で前記 V_{com} と前記 V_{st} の電位を変化させ、且つ $\Delta(V_{com} - V_{st})$ の極性を前記薄膜トランジスタのオフ期間毎に反転することを特徴とする請求項 4 記載の液晶表示装置の駆動方法。

【請求項 6】 請求項 1 ～ 5 の何れか 1 項記載の液晶表示装置の駆動方法により駆動されることを特徴とする液晶表示装置。

【請求項 7】 前記 $\Delta(V_{com} - V_{st})$ の信号をポリシリコン薄膜トランジスタによる回路を介して印加することを特徴とする請求項 6 記載の液晶表示装置。

【請求項 8】 請求項 6 又は 7 記載の液晶表示装置を搭載したことを特徴とする画像表示応用機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜トランジスタを用いた液晶表示装置、特にポリシリコン薄膜トランジスタによる周辺駆動回路を内蔵した液晶表示装置とその駆動方法、並びにこの液晶表示装置を搭載した画像表示応用機器に関する。

【0002】

【従来の技術】薄膜トランジスタ（以下、TFTとい

*【請求項 2】 前記薄膜トランジスタのオフ期間に前記 V_{com} と前記 V_{st} の電位差 ($V_{com} - V_{st}$) を変化させて画素電極に黒表示相当の電位を発生させるタイミングを、前記薄膜トランジスタのオン期間の前記画素電極に画像信号を書き込む直前に行うことにより、前記薄膜トランジスタがオープン不良の画素電極を概ね黒表示にすることを特徴とする請求項 1 記載の液晶表示装置の駆動方法。

【請求項 3】 前記薄膜トランジスタのオフ期間中に前記 V_{com} と前記 V_{st} の電位差を変化させる際の電位差変化を $\Delta(V_{com} - V_{st})$ とし、前記信号保持用容量を C_{st} とし、前記画素電極と対向電極間の液晶による容量を C_{lc} とし、液晶を黒表示にするための必要な電位差を V_b としたとき、次の (1) 式

*書き込んだ後の前記薄膜トランジスタのオフ期間における一定期間の後に行うことにより、表示画像に黒挿入を行うことを特徴とする請求項 1 記載の液晶表示装置の駆動方法。

【請求項 5】 前記薄膜トランジスタのオフ期間中に前記 V_{com} と前記 V_{st} の電位差を変化させる際の電位差変化を $\Delta(V_{com} - V_{st})$ とし、信号保持用容量を C_{st} とし、前記画素電極と対向電極間の液晶による容量を C_{lc} とし、かつ液晶を黒表示にするために必要な電位差を V_b としたとき、次の (2) 式

う)を用いた従来の液晶表示装置の構成図を図 4 に示し、またその駆動方法の代表例を図 5 に示す。

【0003】図 4 において、基板 10 上に液晶表示装置の画面部 6 があり、画面部 6 には走査線 1 と画像信号線 2 とがマトリクス状に配置され、各マトリクス位置に画素電極 3 と画素用薄膜トランジスタ 4 (以下、画素 TFT という) が配置されている。画素 TFT 4 のゲート配線は走査線 1 に接続され、ソース配線は画像信号線 2 に接続され、ドレイン配線は画素電極 3 に接続されている。

【0004】画素電極 3 は容量用配線 5 との間に絶縁層を挟むことにより、信号保持用容量 C_{st} にも接続されている。また走査線 1 は走査信号回路 7 に接続されており、画像信号線 2 には画像信号回路 8 から画像信号が書き込まれる構成になっている。ここでは走査信号回路 7 の内部構成や回路図、画像信号回路 8 の内部構成や回路図は図示していない。

【0005】走査信号回路 7 や画像信号回路 8 は、これらの回路を構成する IC を基板 10 に直接実装 (COG 法: チップオンガラス法) したり、又は TFT に高移動度のポリシリコン薄膜トランジスタを用いて基板 10 上

に直接形成することによって画面部 6 に接続される。

【0006】上記の画素電極 3 を有する基板 10 と、対向電極 11 を有する対向基板 12 との間に、配向処理をした液晶を封じ込め、実装電極 9 を介してさらに外部回路と接続することにより、液晶表示パネルを製造する。このような液晶表示パネルに対してバックライトや偏光板といった周辺部材と、入力信号を整形する外部回路及びその結線部材等を取り付け、液晶表示装置が出来上がる。

【0007】図 5 (a) は図 4 で示した液晶表示装置における 1 つの画素の構成を示す回路図である。以下、走査線 1 の電位を V_g 、画像信号線 2 の電位を V_s 、画素電極 3 の電位を V_p 、容量用配線 5 の電位を V_{st} 、対向電極 11 の電位を V_{com} 、信号保持用容量を C_{st} 、画素電極 3 と対向電極 11 間の液晶層の容量を C_{lc} と定義する。

【0008】図 5 (b) は、ある画素に着目したときの各信号の電位の関係を示す波形図である。画素 TFT 4 に n 型 TFT を用いた場合、走査線 1 に正のパルスが印加されたときに画素 TFT はオン状態となり、画像信号線 2 に印加された信号 (V_s) が画素電極 3 に書き込まれる。画素 TFT 4 がオフする際に画素 TFT 4 の寄生容量に伴う若干の変動が発生するものの、対向電極 11 (電位 V_{com}) と画素電極 3 (電位 V_p) の間の電位差 V_{sig} で液晶が駆動される。液晶は通常図 5 (b) に示すように交流駆動される。即ち V_{sig} の極性反転が周期的に行われる。

【0009】

【発明が解決しようとしている課題】まず本願発明が解決しようとする第 1 の課題について説明する。TFT を用いた多くの液晶表示装置では、液晶層に電圧を印加しないときに白表示となるモード (ノーマリーホワイト表示) が用いられている。そして TFT タイプの液晶表示装置の製造時における歩留まり課題として、輝点欠陥不良がある。これはノーマリーホワイト表示の場合、画素電極に画像信号が伝達されない場合、又は極めて伝達されにくい場合に生じる。これは、暗い画面や単色表示の場合に非常に目立つ表示欠陥であり、最近では輝点欠陥が 1 つでもあれば、液晶表示装置が不良として処理されることがある。

【0010】そこで従来は上記の輝点欠陥に対して、大変な労力を注ぎ込んで黒点化、例えばレーザーレスキュー (レーザーによる加工) を行い、輝点の無いパネルの生産を行っていた。何故なら、黒点に関しては目立たないため、輝点を黒点化することで良品率が格段に向上するからである。

【0011】図 5 (c) は画素 TFT が十分働かない場合 (画素 TFT オープンモードという) の駆動波形図である。画素電極の電位 V_p がほとんど対向電極の電位 V_{com} に近い値となり、液晶に電圧が殆ど印加されない

ため、その部分は「輝点」となる。本願発明者の経験では、多くの輝点欠陥はこのモードによるものであり、加工形状の異常を伴わないことも多く、レーザーレスキュー工程の形状検査では、つかみにくいモードである。

【0012】次に、本願発明が解決しようとする第 2 の課題について説明する。液晶表示装置を用いて動画画像表示を行う際、1 秒間に何枚もの画面を表示する。この際 1 枚 1 枚の画面表示の間に黒表示の画面を挿入することにより、より臨場感のある動画が得られることが報告されている。またフィールドシーケンシャル法による表示などでも、この黒表示挿入が有効であることが報告されている。

【0013】しかるに今まで考えられている方法では、黒表示を行う際には画素 TFT を一旦オン状態にして黒データを画素電極に書き込む必要があった。そのため駆動上の制約が大きくなる。例えば通常画面と黒画面を交互に書き込むために、通常の倍の速度で画像データを各画素に書きこむことが必要となったり、データを倍の速度で処理するために、画像メモリを新たに必要とするという問題があった。

【0014】本発明は、このような従来の問題点を鑑みてなされたものであって、TFT オープンモードの輝点不良を、容量用配線の電位変化により視認できにくいものにしたたり、又は黒画面表示の挿入を倍速駆動で行わなくて済む液晶表示装置とその駆動方法を実現し、この液晶表示装置を搭載した画像表示応用機器を提供することを目的としている。

【0015】

【課題を解決するための手段】本願の請求項 1 の発明は、第 1 の基板上に画素電極と走査線と画像信号線とに接続された薄膜トランジスタを有し、前記画素電極と容量用配線間に信号保持用容量が設けられ、且つ第 2 の基板上に作られた対向電極と前記第 1 の基板上の画素電極との間に液晶を挟み、前記液晶に電圧を印加しないときその部分が白表示となる液晶表示装置の駆動方法であって、前記対向電極の電位を V_{com} 、前記容量用配線の電位を V_{st} としたとき、前記薄膜トランジスタのオフ期間中に前記 V_{com} と前記 V_{st} の電位差 ($V_{com} - V_{st}$) を変化させて前記画素電極に黒表示相当の電位を発生させ、前記薄膜トランジスタのオン期間に前記画素電極に画像信号を書き込むことを特徴とする。

【0016】本願の請求項 2 の発明は、請求項 1 の液晶表示装置の駆動方法において、前記薄膜トランジスタのオフ期間に前記 V_{com} と前記 V_{st} の電位差 ($V_{com} - V_{st}$) を変化させて画素電極に黒表示相当の電位を発生させるタイミングを、前記薄膜トランジスタのオン期間の前記画素電極に画像信号を書き込む直前に行うことにより、前記薄膜トランジスタがオープン不良の画素電極を概ね黒表示にすることを特徴とする。

【0017】本願の請求項 3 の発明は、請求項 2 の液晶

表示装置の駆動方法において、前記薄膜トランジスタのオフ期間中に前記 V_{com} と前記 V_{st} の電位差を変化させる際の電位差変化を $\Delta(V_{com} - V_{st})$ とし、前記信号保持用容量を C_{st} とし、前記画素電極と対向*

$$|\Delta(V_{com} - V_{st})| * C_{st} / (C_{lc} + C_{st}) > 2 \cdot V_b$$

・・・ (1)

を満たす条件で前記 V_{com} と前記 V_{st} の電位を変化させ、且つ $\Delta(V_{com} - V_{st})$ の極性を前記薄膜トランジスタのオフ期間毎に反転することを特徴とする。

【0018】本願の請求項4の発明は、請求項1の液晶表示装置の駆動方法において、前記薄膜トランジスタのオフ期間中に前記 V_{com} と前記 V_{st} の電位差を $(V_{com} - V_{st})$ とするとき、前記電位差 $(V_{com} - V_{st})$ を変化させて画素電極に黒表示相当の電位を発生させるタイミングを、前記薄膜トランジスタのオン期間の前記画素電極に画像信号を書き込んだ後の前記薄膜ト

$$|\Delta(V_{com} - V_{st})| * C_{st} / (C_{lc} + C_{st}) > V_b$$

・・・ (2)

を満たす条件で前記 V_{com} と前記 V_{st} の電位を変化させ、且つ $\Delta(V_{com} - V_{st})$ の極性を前記薄膜トランジスタのオフ期間毎に反転することを特徴とする。

【0020】本願の請求項6の液晶表示装置は、請求項1～5の何れか1項記載の液晶表示装置の駆動方法により駆動されることを特徴とする。

【0021】本願の請求項7の発明は、請求項6の液晶表示装置において、前記 $\Delta(V_{com} - V_{st})$ の信号をポリシリコン薄膜トランジスタによる回路を介して印加することを特徴とする。

【0022】本願の請求項8の画像表示応用機器は、請求項6又は7記載の液晶表示装置を搭載したことを特徴とする。

【0023】

【発明の実施の形態】以下、本発明の各実施の形態における液晶表示装置とその駆動方法について、図面を参照しつつ説明する。

【0024】(実施の形態1) 本願発明に関わる液晶表示装置の基本的な構成を図3に示す。図3において、基板10上に液晶表示装置の画面部6があり、画面部6には走査線1と画像信号線2とがマトリクス状に配置され、各マトリクス位置に画素電極3と画素TFT4とが配置されている。画素TFT4のゲートは走査線1と接続され、ソースは画像信号線2と接続され、ドレインは画素電極3と接続されている。走査線1は走査信号回路7に接続されており、画像信号線2には画像信号回路8から画像信号が書き込まれる構成になっていることは、従来例と同様である。

【0025】従来例と異なる点は容量用配線5が周辺駆動回路20に接続されており、画面の各行の容量用配線5に別々の信号を印加できるようになっていることである。

*電極間の液晶による容量を C_{lc} とし、液晶を黒表示にするための必要な電位差を V_b としたとき、次の(1)式

ランジスタのオフ期間における一定期間の後に行うことにより、表示画像に黒挿入を行うことを特徴とする。

【0019】本願の請求項5の発明は、請求項4の液晶表示装置の駆動方法において、前記薄膜トランジスタのオフ期間中に前記 V_{com} と前記 V_{st} の電位差を変化させる際の電位差変化を $\Delta(V_{com} - V_{st})$ とし、信号保持用容量を C_{st} とし、前記画素電極と対向電極間の液晶による容量を C_{lc} とし、かつ液晶を黒表示にするために必要な電位差を V_b としたとき、次の(2)式

【0026】実施の形態1は、前述した第1の課題に対する駆動方法を実現するものである。図1は本実施の形態における液晶表示装置の駆動方法に関する説明図であり、(a)は液晶表示装置における1つの画素構成を示す回路図である。基本的な構造は従来例の図5(a)と同じであるが、図3に示すように容量用配線5の電位 V_{st} は各行(走査線)ごとに独立して周辺駆動回路20より印加されるようになっている。図5と同様、走査線1の電位を V_g 、画像信号線2の電位を V_s 、画素電極3の電位を V_p 、容量用配線5の電位を V_{st} 、対向電極11の電位を V_{com} 、信号保持用容量を C_{st} 、画素電極3と対向電極11との間の液晶層の容量を C_{lc} と定義する。

【0027】図1(b)は、ある画素に着目したときの各信号の電位の関係を示す波形図である。画素TFT4にn型TFTを用いた場合、走査線1に正のパルスが印加されたときに画素TFT4はオン状態となり、画像信号線2に印加された信号(V_s)が画素電極3に書き込まれる。画素TFT4がオフする際に、画素TFT4の寄生容量に伴う若干の変動が発生するものの、対向電極11の電位 V_{com} と画素電極3の電位 V_p との間の電位差 V_{sig} で液晶が駆動される。

【0028】次に従来例の図5と異なる点について説明する。本実施の形態では図1(b)及び(c)に示すように、画素TFT4がオンする直前に容量用配線5の電位 V_{st} を画像信号の電位 V_s と同位相で V_{stpp} の振幅で変位させる。このとき画素電極3の電位は振幅 V_a で変化する。このとき V_a が黒表示に必要な電位差の2倍程度になるよう V_{stpp} を設定しておく。黒表示を行う期間は図1(b)、(c)では画素TFT4がオンする直前であり、画像表示期間の1/10程度の期間を設定したが、これより短くてもかまわない。

【0029】このとき従来例の図5(c)のように、画素TFT4のオープンモードの輝点欠陥であっても画素TFT4のオン電流は必要としないので、図1(c)のように容量用配線5の電位変化(V_{stpp})に伴って正常部と同様に画素電極3の電位が V_a だけ変化する。このため画素電極3と対向電極11の間には黒表示に必要な電位差が発生する。また画素TFT4にオン信号が入っても不良TFTはほとんど電流を流さないで、そのまま黒表示の電位が保たれる。従って従来の駆動方法では「輝点欠陥」となっていた画素が、本実施の形態の駆動方法により「黒点欠陥」に変わることになる。従って画素TFTのレスキュー工程を必要とせず、液晶表示装置としての良品率が格段に向上する。

【0030】以下に、具体的に必要な V_{stpp} の値を算出する。尚、この値は実験的にも求めることもでき*

$$V_{stpp} * C_{st} / (C_{st} + C_{lc}) > 2 \cdot V_b \cdots (B)$$

【0032】更に対向電極11の電位が一定でない一般の場合、即ち V_{st} と V_{com} 両方を変化させる場合には、対向電極11の電位 V_{com} と容量用配線5の電位*

$$|\Delta(V_{com} - V_{st})| * C_{st} / (C_{lc} + C_{st}) > 2 \cdot V_b \cdots (1)$$

【0033】(実施の形態2)次に本発明の実施の形態2における液晶表示装置とその駆動方法について説明する。本実施の形態の駆動方法は、前述した第2の課題、即ち黒表示画面の挿入方法を実現するものである。本実施の形態の液晶表示装置の構成は図3に示すものと同一であり、その駆動方法を図2に示す。

【0034】図2(a)は液晶表示装置における1つの画素構成を示す回路図であり、図1の場合と同様に容量用配線5の電位 V_{st} は各行(走査線)ごとに独立して印加されるようになっている。図2(b)は、ある画素に着目したときの各信号の電位の関係を示す波形図である。

【0035】ここでは、画素TFT4のオフ期間の約1/3のタイミングで、容量用配線5の電位を V_{stpp} だけ変化させ、画素電極3に V_c の電位変化を発生させ、黒表示を行っている。これにより1枚1枚の画面表示の間に画素TFT4をオンすることなく、倍速駆動や*

$$V_{stpp} * C_{st} / (C_{st} + C_{lc}) > V_b \cdots (D)$$

【0038】更に対向電極の電位が一定でない一般の場合には、対向電極11の電位 V_{com} と容量用配線5の電位 V_{st} の電位差の変化量を $\Delta(V_{com} - V_{st})$

$$|\Delta(V_{com} - V_{st})| * C_{st} / (C_{lc} + C_{st}) > V_b \cdots (2)$$

【0039】尚、実施の形態1及び実施の形態2で示した駆動方法を、図3の構造の液晶表示装置で実現したが、走査信号回路7、画像信号回路8、周辺駆動回路20を、画素TFTと共に高移動度の特性を有するポリシリコンTFTで作製すれば、合理的な液晶表示装置が得られる。

*る。液晶を黒表示にするために必要な V_{sig} の電位差を V_b としたとき、図1で V_a の値が V_b の2倍以上であれば黒表示に必要な電位となる。そこで $V_a > 2 \cdot V_b$ なる値を発生させるための V_{stpp} を求める。図1のように対向電極11の電位が一定の場合には、次の(A)式の条件を満たせばよい。実際に使用する場合は各パラメータの値に多少誤差があっても概ね黒になればよいので、荒い値で良い。

$$V_{stpp} * C_{st} / C_{tot} > 2 \cdot V_a \cdots (A)$$

ここで C_{tot} は画素電極に関わる容量の総和である。

【0031】 C_{tot} の主要成分は C_{st} と C_{lc} であるので(A)式は次の(B)式で近似代用しても差し支えない。但し C_{lc} は液晶の誘電異方性を考えて黒表示のときの値を用いる。

* V_{st} の電位差の変化量を $\Delta(V_{com} - V_{st})$ とすれば、 $C_{tot} = C_{st} + C_{lc}$ の近似下では、次の(1)式の値を満たすよう電位変化を与えればよい。

*メモリを使わずに黒表示の画面を挿入することができる。このため、より臨場感のある動画表示やフィールドシーケンシャル法による表示を行うことができる。

【0036】この場合は液晶の極性を同方向で設定できるので、図2で発生する電位変化が V_b 以上であれば、黒表示に必要な電位が得られる。図2に示すように対向電極11の電位が一定の場合には、次の(C)式の条件を満たせばよい。この場合も実際に使用する場合は、各パラメータの値に多少誤差があっても概ね黒になればよいので、荒い値で良い。また実験的に条件を求めても良い。

$$V_{stpp} * C_{st} / C_{tot} > V_a \cdots (C)$$

【0037】 C_{tot} の主要成分は C_{st} と C_{lc} であるので、実施の形態1と同様に(C)式は次の(D)式で近似代用しても差し支えない。但し C_{lc} は液晶の誘電異方性を考えて黒表示のときの値を用いる。

とすれば、 $C_{tot} = C_{st} + C_{lc}$ の近似下では、次の(2)式の値を満たす電位変化を与えればよい。

【0040】又本実施の形態では画素TFTにn型のものをを用いたが、p型のものをを用いてももちろんかまわない。この場合には画素TFTをオンさせるパルスを負パルスに変えるだけでよい。

【0041】以上のような液晶表示装置を情報携帯端末機器を含む画像表示応用機器に用いることができる。画

像表示応用機器の低価格化に伴い、液晶表示装置のコスト低減が急務である。液晶表示装置の製造コストはその歩留り率に大きく依存している。この場合、一定数以下の薄膜トランジスタのオープン不良を持つ液晶表示装置に対し、上記のような駆動方法を採用すると、液晶表示装置の実質的な不良率が大幅に削減でき、そのコストを下げることができる。

【0042】尚、オープン不良を伴わない薄膜トランジスタに対しては、本発明の駆動方法を用いても正常に動作をし、画像信号回路 8 から出力された画像信号を何ら 10 変化させることなく表示することができる。

【0043】

【発明の効果】以上述べたように本発明によれば、薄膜トランジスタのオープンモードによる輝点不良が存在する場合、この部分の駆動を制御することにより黒表示に変換し、画素欠陥が視認されにくくすることができる。このため液晶表示装置の製造歩留が大幅に向上する。また薄膜トランジスタのオフ期間における定期間の後に容量用配線の電位を変化させることにより、黒画面表示の挿入を倍速駆動で行わなくてすみ、臨場感のある動画表 20 示やフィールドシーケンシャルへの展開が容易となる。

【図面の簡単な説明】

【図 1】本発明の実施の形態 1 における液晶表示装置の駆動方法の説明図

【図 2】本発明の実施の形態 2 における液晶表示装置の駆動方法の説明図

【図 3】本発明の実施の形態 1 及び 2 による液晶表示装

置の構成図

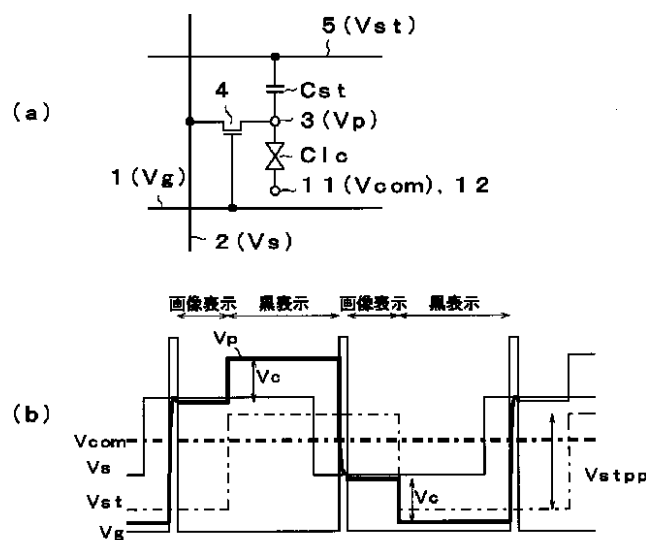
【図 4】従来の液晶表示装置の構成図

【図 5】従来の液晶表示装置の駆動方法の説明図

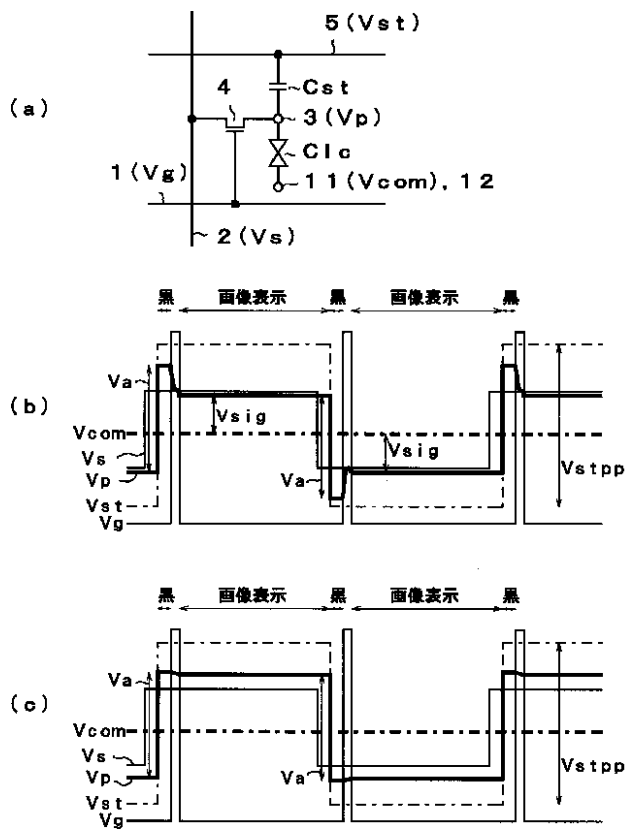
【符号の説明】

- 1 走査線
- 2 画像信号線
- 3 画素電極
- 4 画素 TFT (薄膜トランジスタ)
- 5 容量用配線
- 6 画面部
- 7 走査信号回路
- 8 画像信号回路
- 9 実装電極
- 10 基板
- 11 対向電極
- 12 対向基板
- 20 周辺駆動回路
- V_g 走査線の信号電位
- V_s 画像信号線の信号電位
- V_p 画素電極の電位
- V_{st} 容量用配線の電位
- V_{com} 対向電極の電位
- C_{lc} 1画素毎の液晶層の容量
- C_{st} 信号保持用容量
- V_a、V_c 容量結合により発生させる画素電極電位の変化

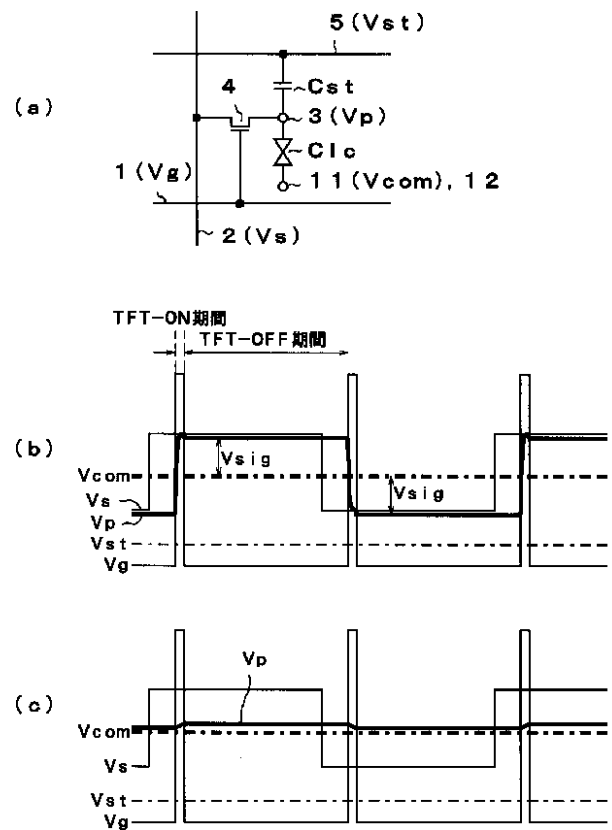
【図 2】



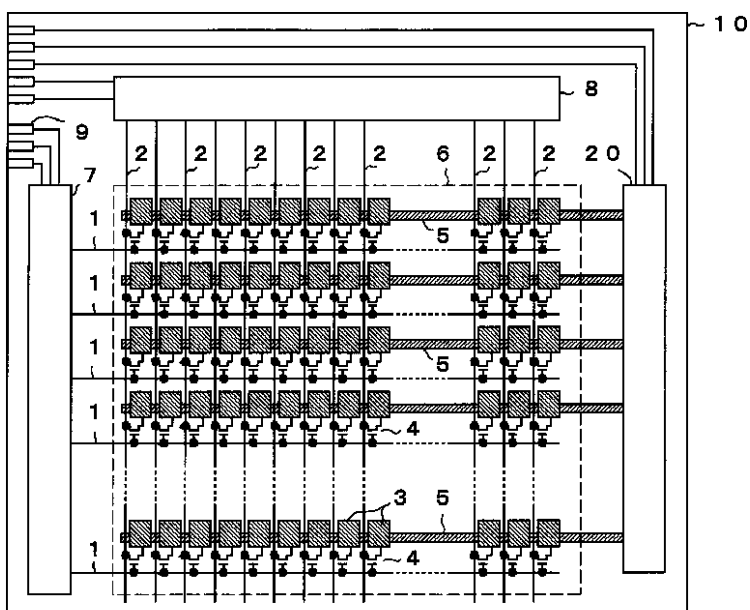
【図1】



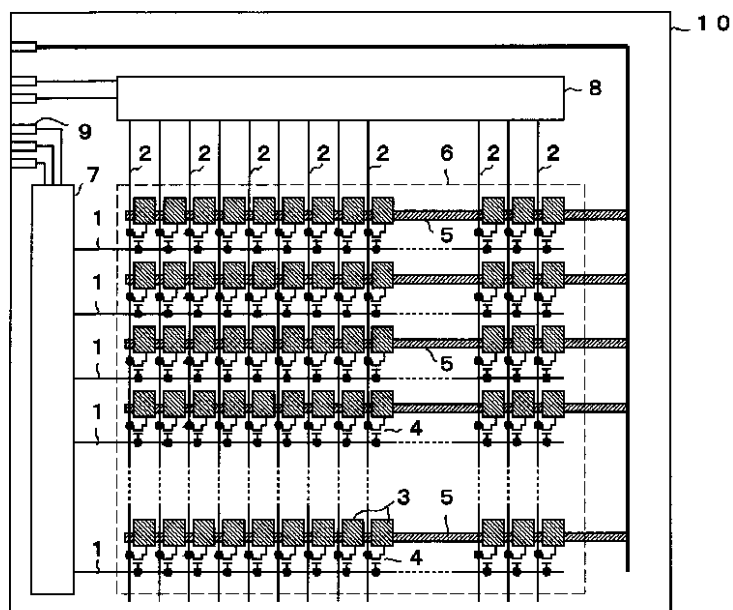
【図5】



【図3】



【図4】



フロントページの続き

F ターム(参考) 2H093 NA18 NA31 NA34 NA36 NA61
 NA79 NC16 ND01 ND23 ND34
 ND53
 5C006 AC11 AC25 BB16 EB04 GA02
 5C080 AA10 BB05 DD30 EE19 EE32
 FF11 JJ02 JJ04

专利名称(译)	液晶显示装置及其驱动方法和图像显示应用装置		
公开(公告)号	JP2002350810A	公开(公告)日	2002-12-04
申请号	JP2001153590	申请日	2001-05-23
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	川村 哲也		
发明人	川村 哲也		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
FI分类号	G02F1/133.550 G09G3/20.624.C G09G3/20.660.V G09G3/36		
F-TERM分类号	2H093/NA18 2H093/NA31 2H093/NA34 2H093/NA36 2H093/NA61 2H093/NA79 2H093/NC16 2H093/ND01 2H093/ND23 2H093/ND34 2H093/ND53 5C006/AC11 5C006/AC25 5C006/BB16 5C006/EB04 5C006/GA02 5C080/AA10 5C080/BB05 5C080/DD30 5C080/EE19 5C080/EE32 5C080/FF11 5C080/JJ02 5C080/JJ04 2H193/ZA04 2H193/ZA07 2H193/ZB14 2H193/ZB46 2H193/ZC20 2H193/ZD01 2H193/ZE02 2H193/ZG34 5C080/EE30		
外部链接	Espacenet		

摘要(译)

要解决的问题：针对显示正常白色时出现的“亮点缺陷”，简化黑色插入驱动器的电路配置。 SOLUTION：在像素TFT 4处于关闭状态时，通过电容耦合在每个像素电极3中生成黑色显示数据，而无需通过像素TFT。在第一种方法中，它是在像素TFT导通之前立即生成的，而在第二种方法中，它是在TFT关闭周期中的适当时间生成的。

