

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002 - 90772

(P2002 - 90772A)

(43)公開日 平成14年3月27日 (2002.3.27)

(51) Int. Cl ⁷	識別記号	F I	テ-マ-ト-ド* (参考)
G 0 2 F 1/1345		G 0 2 F 1/1345	2 H 0 9 2
G 0 9 F 9/00	346	G 0 9 F 9/00	5 G 4 3 5
	348		348 L
	352		352

審査請求 未請求 請求項の数 11 O L (全 5 数)

(21)出願番号 特願2001 - 202748(P2001 - 202748)

(22)出願日 平成13年7月3日(2001.7.3)

(31)優先権主張番号 2000/P37978

(32)優先日 平成12年7月4日(2000.7.4)

(33)優先権主張国 韓国(KR)

(71)出願人 591024111

株式会社ハイニックスセミコンダクター

大韓民国京畿道利川市夫鉢邑牙美里山136 - 1

(72)発明者 高 永 イク

大韓民国 京畿道 利川市 大月面 巴東里 現代電子社員アパート 109 - 304

(72)発明者 金 旻 燮

大韓民国 京畿道 利川市 大月面 巴東里 182 - 1 ソンチャンアパート 2 - 106

(74)代理人 100093399

弁理士 瀬谷 徹 (外 1 名)

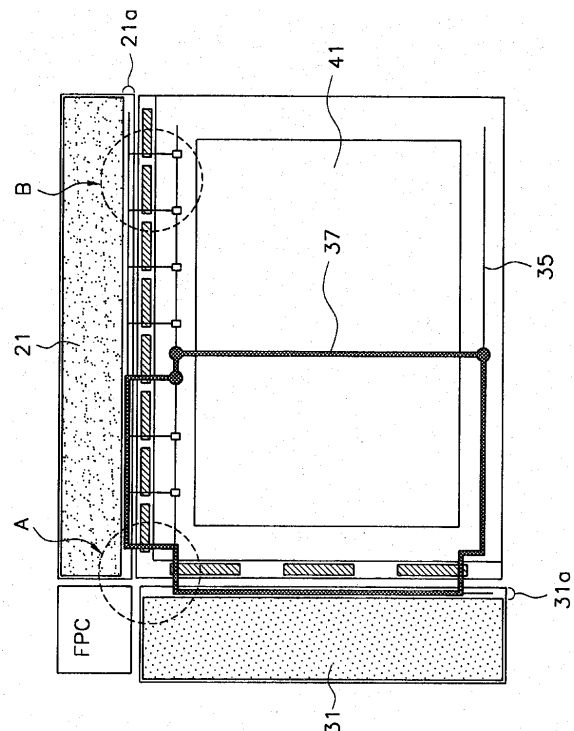
最終頁に続く

(54)【発明の名称】 液晶表示装置及びその製造方法

(57)【要約】

【課題】 補修冗長線とPCB内の接地 (ground) との間で発生する寄生キャパシタを除去し、補修を効果的に改善できる液晶表示装置及びその製造方法を提供する。

【解決手段】 データパッド部21aを有するデータ印刷回路基板及びゲートパッド部31aを有するゲート印刷回路基板と、前記データ印刷回路基板とゲート印刷回路基板上にそれぞれ形成されたデータダミーパッド50a及びゲートダミーパッド50bと、前記ゲートパッド部及びデータパッド部に形成され、これらの間に冗長線通路を形成する補修冗長線35とを含んでなる。



【特許請求の範囲】

【請求項 1】 データパッド部を有するデータ印刷回路基板及びゲートパッド部を有するゲート印刷回路基板と、

前記データ印刷回路基板とゲート印刷回路基板上にそれぞれ形成されたデータダミーパッド及びゲートダミーパッドと、

前記ゲートパッド部及びデータパッド部上に形成され、これらの間に冗長線通路を形成する補修冗長線とを含んでなることを特徴とする液晶表示装置。

【請求項 2】 前記補修冗長線は、信号線断線時の不良を解決するために前記データ印刷回路基板及びゲート印刷回路基板上で接地パターンが形成されない外縁に形成され、TCP (Tape Carrier Package) を介してこれら印刷回路基板内に連結できるように前記データ印刷回路基板及びゲート印刷回路基板上に一つ又は複数個形成されていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】 前記補修冗長線の電流通路は、データ印刷回路基板のデータパッド部に形成されたデータダミーパッドを介して連結されることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 4】 各々の印刷回路基板の内部に形成された前記補修冗長線は、接地とのキャパシタを除去するため、各々の印刷回路基板の外縁に形成されていることを特徴とする請求項 3 記載の液晶表示装置。

【請求項 5】 前記電流通路は、データ印刷回路基板と結合されるデータダミーパッドと、ゲート印刷回路基板と結合されるゲートダミーパッドとを介して形成されることを特徴とする請求項 3 記載の液晶表示装置。

【請求項 6】 データパッド部を有するデータ印刷回路基板とゲートパッド部を有するゲート印刷回路基板上に、データダミーパッド及びゲートダミーパッドをそれぞれ形成する段階と、

前記ゲートパッド部にデータダミーパッドと冗長線通路を形成する第 1 補修冗長線を形成する段階と、

アレイ基板上に絶縁膜と薄膜トランジスタを形成する段階と、

前記データパッド部に前記ゲートダミーパッドと前記冗長線通路を形成する第 2 補修冗長線を形成する段階と、前記薄膜トランジスタを含む全体構造上に保護膜を形成する段階と、

全体構造上に前記第 1 及び第 2 補修冗長線を相互連結させる電流通路を形成する段階とを含んでなることを特徴とする液晶表示装置の製造方法。

【請求項 7】 前記第 1 及び第 2 補修冗長線は、一つ又は複数個形成することを特徴とする請求項 6 記載の液晶表示装置の製造方法。

【請求項 8】 前記第 1 及び第 2 補修冗長線は、信号線断線時の不良を解決するために前記データ印刷回路基板*

*とゲート印刷回路基板上の活性領域 (active area) の外縁に形成され、TCP を介して各々の印刷回路基板内に連結できるように前記各々の印刷回路基板内に一つ又は複数個形成されていることを特徴とする請求項 6 記載の液晶表示装置の製造方法。

【請求項 9】 前記第 1 及び第 2 補修冗長線の電流通路は、データパッド部のデータダミーパッドを介して連結されることを特徴とする請求項 6 記載の液晶表示装置の製造方法。

10 【請求項 10】 前記印刷回路基板内に形成された前記第 1 及び第 2 補修冗長線は、接地とのキャパシタを除去するため前記印刷回路基板の外縁に形成されていることを特徴とする請求項 6 または 8 記載の液晶表示装置の製造方法。

【請求項 11】 前記第 1 及び第 2 補修冗長線の電流通路は、データ印刷回路基板と結合されるデータダミーパッドと、ゲート印刷回路基板と結合されるゲートダミーパッドとを介して形成されることを特徴とする請求項 6 または 9 記載の液晶表示装置の製造方法。

20 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置に関し、特に、薄膜トランジスタ液晶表示素子の信号線配線の断線による不良をアレイ基板と印刷回路基板 (Printed Circuit Board 以下、PCB とする) の補修線 (repair line) を効果的に配線し、信号線断線の問題を改善して収率を向上させることができる液晶表示装置及びその製造方法に関するものである。

30 【0002】

【従来の技術】従来技術に係る液晶表示装置及びその製造方法を、図 1 を参照して説明すれば以下の通りである。図 1 は、従来の補修冗長線が形成された PCB を示す図面である。

【0003】従来技術に係る能動液晶表示装置においては、図 1 に示したように、信号線配線の断線が発生すれば、PCB を介して補修冗長線 (repair redundancy line) 15 を形成し不良を除去する技術が提案された。

40 【0004】しかし、このような従来技術においては、PCB 内の冗長線と接地の間にキャパシタが形成され補修線の遅延 (delay) の原因になることにより、補修有効領域が減少するという問題点があった。

【0005】

【発明が解決しようとする課題】そこで、本発明は上記従来の液晶表示装置及びその製造方法における問題点を鑑みてなされたものであって、補修冗長線と PCB 内の接地 (ground) との間で発生する寄生キャパシタを除去し、補修を効果的に改善できる液晶表示装置及びその製造方法を提供することにその目的がある。

【0006】

【発明を解決するための手段】上記目的を達成するためになされた本発明による液晶表示装置は、データパッド部を有するデータ印刷回路基板及びゲートパッド部を有するゲート印刷回路基板と、前記データ印刷回路基板とゲート印刷回路基板上にそれぞれ形成されたデータダミーパッド及びゲートダミーパッドと、前記ゲートパッド部及びデータパッド部に形成され、これらの間に冗長線通路を形成する補修冗長線とを含んでなることを特徴とする。

【0007】また、前記補修冗長線は、信号線断線時の不良を解決するために前記データ印刷回路基板及びゲート印刷回路基板上で接地パターンが形成されない外縁に形成され、TCP (Tape Carrier Package) を介してこれら印刷回路基板内に連結できるように前記データ印刷回路基板及びゲート印刷回路基板上に一つ又は複数個形成されていることを特徴とする。

【0008】また、前記補修冗長線の電流通路は、データ印刷回路基板のデータパッド部に形成されたデータダミーパッドを介して連結されることを特徴とする。

【0009】また、各々の印刷回路基板の内部に形成された前記補修冗長線は、接地とのキャパシタを除去するため、各々の印刷回路基板の外縁に形成されていることを特徴とする。

【0010】また、前記電流通路は、データ印刷回路基板と結合されるデータダミーパッドと、ゲート印刷回路基板と結合されるゲートダミーパッドとを介して形成されることを特徴とする。

【0011】さらに、上記目的を達成するためになされた本発明による液晶表示装置の製造方法は、データパッド部を有するデータ印刷回路基板とゲートパッド部を有するゲート印刷回路基板上に、データダミーパッド及びゲートダミーパッドをそれぞれ形成する段階と、前記ゲートパッド部にデータダミーパッドと冗長線通路を形成する第1補修冗長線を形成する段階と、アレイ基板上に絶縁膜と薄膜トランジスタを形成する段階と、前記データパッド部に前記ゲートダミーパッドと前記冗長線通路を形成する第2補修冗長線を形成する段階と、前記薄膜トランジスタを含む全体構造上に保護膜を形成する段階と、全体構造上に前記第1及び第2補修冗長線を相互連結させる電流通路を形成する段階とを含んでなることを特徴とする。

【0012】

【発明の実施の形態】次に、本発明にかかる液晶表示装置及びその製造方法の実施の形態の具体例を図面を参照しながら説明する。

【0013】本発明に係る液晶表示装置の製造方法において、図2に示したように、補修冗長線35は従来技術に係る図1に示した補修冗長線15とは別に形成されている。

【0014】さらに、図3に示したように、図面符号17は従来技術に係る補修冗長線の電流通路を示し、図面符号37は本発明に係る補修冗長線の電流通路を示す。

【0015】なお、図4に示したように、印刷回路基板内に接地とのキャパシタが形成されない部分内に補修冗長線35が形成されている。

【0016】一方、本発明に係る液晶表示装置の製造方法は、アレイ基板上にアドレス配線を形成するとともに、ゲートダミーパッドにデータダミーパッドと冗長線通路を形成できる補修線を形成する。その次に、既に形成されたアレイ基板上に絶縁膜を形成し、薄膜トランジスタのチャンネル層の役割が可能なa-Si層を形成する。

【0017】次いで、信号線配線の形成時、データダミーパッドにゲートダミーパッドと冗長線通路を形成できる補修線を形成する。その次に、薄膜トランジスタの保護のためSiNxのような物質で薄膜トランジスタの配列上に保護膜を形成する。次いで、ITO物質で画素電極を形成するとともに補助キャパシタを形成し、補修線を相互連結できる電流通路を形成する。

【0018】上記のように形成した本発明の液晶表示素子は、一方の基板上に薄膜表示素子が形成されており、他の一方の基板上にはカラーフィルタが形成され、薄膜表示素子は信号線の断線時に補修できるようにパネル内の活性領域の外縁に補修冗長線35が形成されている。

【0019】さらに、活性領域の外縁に形成される補修冗長線35は、一つ又は複数個が形成できる。なお、信号線断線時の不良を解決するため、パネル内の活性領域41の外縁に形成された補修冗長線35がTCP80を介して印刷回路基板(PCB)内に連結できるように、印刷回路基板内に一つ又は複数個が形成することもできる。

【0020】なお、補修冗長線35の電流通路37がデータパッドのダミーパッドを介して連結され、印刷回路基板内に形成された補修冗長線35は接地とのキャパシタを除去するため印刷回路基板の外縁に形成される。

【0021】さらに、補修冗長線35は、従来の図1のように電流通路17をFPC (Flexible Printed Circuit) 90によりゲート印刷回路基板(PCB)に形成せず、データ印刷回路基板(PCB)と結合するデータダミーパッドと、ゲート印刷回路基板と結合するゲートダミーパッド50を介して電流通路37が形成される。

【0022】一方、図2及び図3のように、データPCB21からゲートPCB21に移る最も近いゲートパッド部31a、及びデータパッド部21aのゲートダミーパッド50bとデータダミーパッド50aとに補修冗長線35を形成する。ここで、ゲートパッド31及びデータパッド21の金属形成工程が相違するため、ビアホール(Via hole)を形成しITO形成過程で相互

連結して電流通路 37 を形成する。

【0023】若し、従来でのようにデータ PCB 及びゲート PCB が FPC 90 により相互連結することになれば、接地と補修線との間にキャパシタが形成されて補修線遅延 (repair line delay) の原因になることがあり、キャパシタが形成されないよう補修電流通路 37 を形成することになれば、X 及び Y、PCB 設計が複雑になり得る問題点が生じる。

【0024】しかし、本実施例では、図 4 に示したように、PCB 基板上の PCB パッド外縁に補修冗長通路が形成できる程度の空間に、接地を形成する代りに複数個の補修冗長線を形成する。若し、補修冗長通路が形成できる程度の空間に接地パターンが形成されると、キャパシタが形成されて補修線遅延の原因になるため、必ず PCB 形成過程中接地パターンを形成してはならない。

【0025】
【発明の効果】上述したように本発明においては、PCB 上への接地パターンが形成されない外縁に補修冗長線を形成して電流通路を形成することにより、接地と補修冗長線との間にキャパシタが存在しないため、補修線遅延の影響を及ぼす可能性のある因子を除去することができる。

【0026】さらに、電流通路を FPC により形成せずセル内に形成することにより、補修冗長線により複雑に*

*なり得る PCB 内の回路パターンを単純化できる効果がある。

【図面の簡単な説明】

【図 1】従来の補修冗長線が形成された PCB を示す図面である。

【図 2】本発明に係る液晶表示装置及びその製造方法において、補修冗長線が形成された PCB を示す図面である。

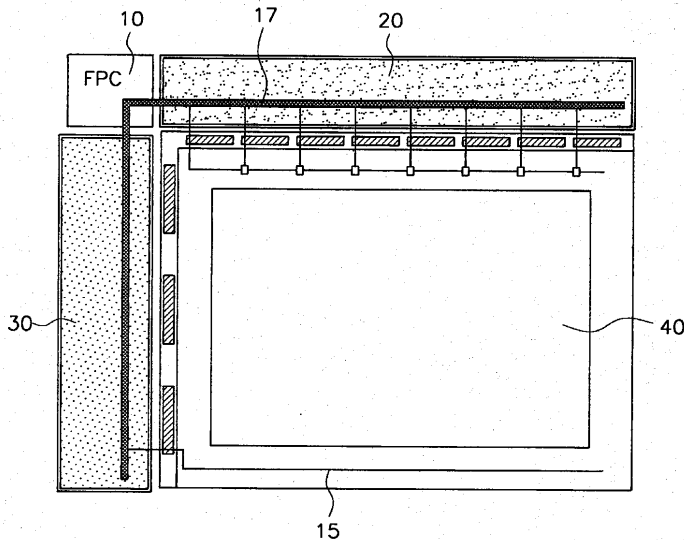
【図 3】図 2 の A 部分の詳細図である。

【図 4】図 2 の B 部分の詳細図である。

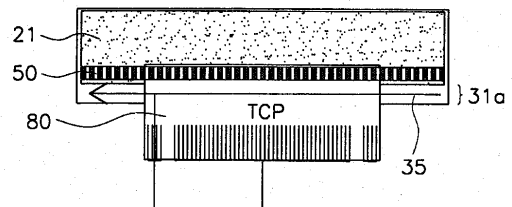
【符号の説明】

- 15、35 補修冗長線
- 17、37 電流通路
- 21 データ印刷回路基板
- 21a データパッド部
- 31 ゲート印刷回路基板
- 31a ゲートパッド部
- 41 活性領域
- 50、50b ゲートダミーパッド
- 50a データダミーパッド
- 80 TCP (Tape Carrier Package)
- 90 FPC (Flexible Printed Circuit)

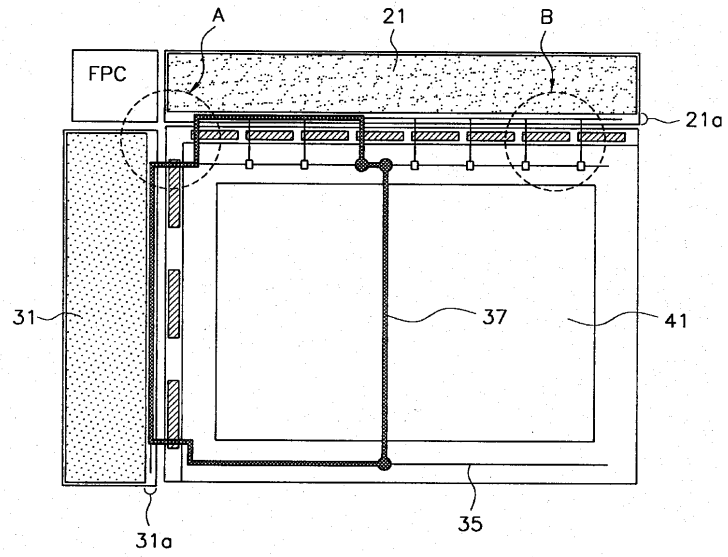
【図 1】



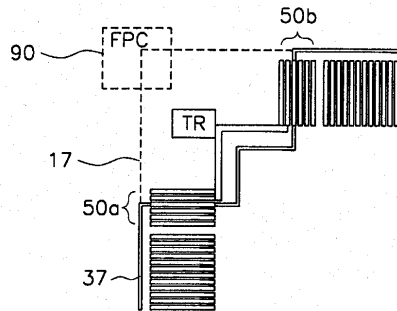
【図 4】



【図2】



【図3】



フロントページの続き

Fターム(参考) 2H092 GA50 HA04 JA24 NA12 NA23
NA27 NA29 NA30 PA08
5G435 AA16 AA17 BB12 CC09 EE32
EE37 EE42 EE47 HH12 HH14
KK09

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	JP2002090772A	公开(公告)日	2002-03-27
申请号	JP2001202748	申请日	2001-07-03
[标]申请(专利权)人(译)	海力士半导体有限公司		
申请(专利权)人(译)	有限公司海力士半导体		
[标]发明人	高永イク 金旻燮		
发明人	高永イク 金旻燮		
IPC分类号	G02F1/1345 G02F1/13 G02F1/136 G09F9/00 G09F9/30		
CPC分类号	G02F1/13452 G02F1/1309		
FI分类号	G02F1/1345 G09F9/00.346.D G09F9/00.348.L G09F9/00.352 G09F9/00.348.Z G09F9/30.330 G09F9/30.330.Z		
F-TERM分类号	2H092/GA50 2H092/HA04 2H092/JA24 2H092/NA12 2H092/NA23 2H092/NA27 2H092/NA29 2H092/NA30 2H092/PA08 5G435/AA16 5G435/AA17 5G435/BB12 5G435/CC09 5G435/EE32 5G435/EE37 5G435/EE42 5G435/EE47 5G435/HH12 5G435/HH14 5G435/KK09 5C094/AA13 5C094/AA32 5C094/AA42 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA15 5C094/DB10 5C094/EA01		
优先权	2000/P37978 2000-07-04 KR		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种液晶显示装置及其制造方法，该液晶显示装置能够通过去除在PCB中的维修冗余线和地之间产生的寄生电容器来有效地改善维修。一种数据印刷电路板，其具有数据焊盘部分（21a）和具有栅极焊盘部分（31a）的栅极印刷电路板，以及分别形成在数据印刷电路板和栅极印刷电路板上的数据虚设焊盘（50a）和栅极虚设。它包括焊盘50b和形成在栅极焊盘部分和数据焊盘部分上并在其间形成冗余线通道的修复冗余线35。

