

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2001 - 56474

(P2001 - 56474A)

(43)公開日 平成13年2月27日(2001.2.27)

(51)Int.Cl ⁷	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/1343			G 0 2 F 1/1343	
H 0 1 L 21/3205			H 0 1 L 21/88	N
29/786				R
21/336			29/78	612 Z
				617 L
審査請求 未請求 請求項の数 12 O L (全 6 数) 最終頁に続く				

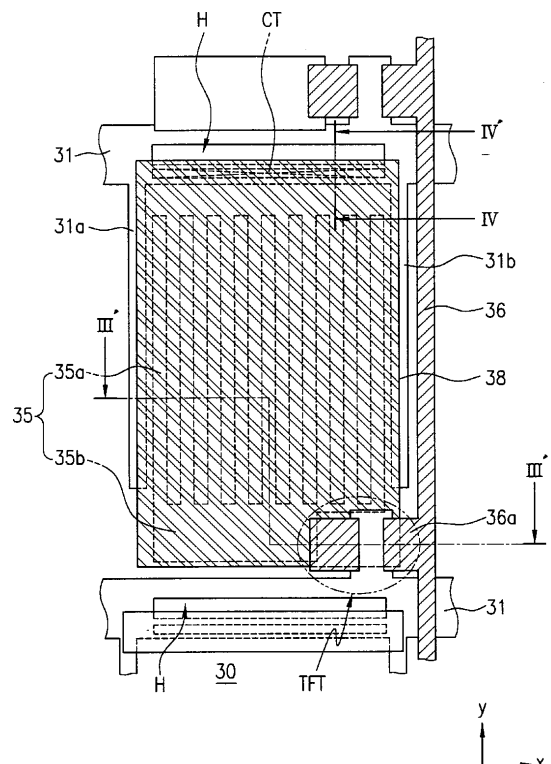
(21)出願番号	特願2000 - 190088(P2000 - 190088)	(71)出願人	591024111 現代電子産業株式会社 大韓民国京畿道利川市夫鉢邑牙美里山136 - 1
(22)出願日	平成12年6月23日(2000.6.23)	(72)発明者	閔 泰 ヨブ 大韓民国 ソウル 麻浦区 城山 2洞 1 65 - 44
(31)優先権主張番号	1999/P24179	(72)発明者	李 承 駿 大韓民国 ソウル 東大門区 里門 2洞 257 - 290
(32)優先日	平成11年6月25日(1999.6.25)	(74)代理人	100093399 弁理士 瀬谷 徹 (外 1 名)
(33)優先権主張国	韓国(KR)		
(31)優先権主張番号	1999/P25222		
(32)優先日	平成11年6月29日(1999.6.29)		
(33)優先権主張国	韓国(KR)		
		最終頁に続く	

(54)【発明の名称】 フリンジフィールド駆動液晶表示装置及びその製造方法

(57)【要約】

【目的】 カウンタ電極または画素電極形成の際、ゲートバスラインの損傷を防止できるフリンジフィールド駆動液晶表示装置及びその製造方法を提供する。

【構成】 下部基板；前記下部基板上に所定方向に延長された多数のゲートバスライン；前記ゲートバスラインと交差するように下部基板上に配置されて単位画素を限定する多数のデータバスライン；前記ゲートバスライン及びデータバスライン間を絶縁させるゲート絶縁膜；前記ゲートバスラインとデータバスラインの交差部に各々配置された薄膜トランジスタ；前記ゲート絶縁膜上に形成され、薄膜トランジスタとコンタクトされ、前記単位画素空間に各々配置される画素電極；前記画素電極上にオーバーラップされ、前記画素電極と共にカウンタ電極及び画素電極上に液晶分子を全て動作させるフリンジフィールドを形成するカウンタ電極；及び前記画素電極及びカウンタ電極間に介在される保護膜を含み、前記画素電極及びカウンタ電極は透明導電体で形成され、前記ゲートバスラインはアルミニウムを含む金属膜で形成する。



【特許請求の範囲】

【請求項 1】 下部基板；前記下部基板上に所定方向に延長された多数のゲートバスライン；前記ゲートバスラインと交差するように下部基板上に配置されて単位画素を限定する多数のデータバスライン；前記ゲートバスライン及びデータバスライン間を絶縁させるゲート絶縁膜；前記ゲートバスラインとデータバスラインの交差部に各々配置された薄膜トランジスタ；前記ゲート絶縁膜上に形成され、薄膜トランジスタとコンタクトされ、前記単位画素空間に各々配置される画素電極；前記画素電極上にオーバーラップされ、前記画素電極と共にカウンタ電極及び画素電極上に液晶分子を全て動作させるフリンジフィールドを形成するカウンタ電極；及び、前記画素電極及びカウンタ電極間に介在される保護膜を含み、前記画素電極及びカウンタ電極は透明導電体で形成され、前記ゲートバスラインはアルミニウムを含む金属膜で形成されることを特徴とするフリンジフィールド駆動液晶表示装置。

【請求項 2】 前記アルミニウムを含む金属膜は Al / Mo または AlNd / Mo 膜であることを特徴とする請求項 1 記載のフリンジフィールド駆動液晶表示装置。

【請求項 3】 前記カウンタ電極は該単位画素を選択するゲートバスラインの前段のゲートバスラインと所定部分コンタクトされることを特徴とする請求項 1 記載のフリンジフィールド駆動液晶表示装置。

【請求項 4】 前記画素電極とデータバスラインとの間には、前記データバスラインと平行でありながら、画素電極とデータバスラインとの間の空間を遮蔽する遮蔽部がさらに形成されることを特徴とする請求項 1 記載のフリンジフィールド駆動液晶表示装置。

【請求項 5】 前記遮蔽部は該画素を選択するゲートバスラインの前段のゲートバスラインとコンタクトされることを特徴とする請求項 4 記載のフリンジフィールド駆動液晶表示装置。

【請求項 6】 前記ゲートバスラインは各単位画素当たり一つの切断溝を備えることを特徴とする請求項 1 記載のフリンジフィールド駆動液晶表示装置。

【請求項 7】 下部基板；前記下部基板上に所定方向に延長された多数のゲートバスライン；前記ゲートバスラインと交差するように下部基板上に配置されて単位画素を限定する多数のデータバスライン；前記ゲートバスライン及びデータバスライン間を絶縁させるゲート絶縁膜；前記ゲートバスラインとデータバスラインの交差部に各々配置された薄膜トランジスタ；前記ゲート絶縁膜上に形成され、薄膜トランジスタとコンタクトされ、前記単位画素空間に各々配置される画素電極；前記画素電極上にオーバーラップされ、前記画素電極と共にカウンタ電極及び画素電極上に液晶分子を全て動作させるフリ

ンジフィールドを形成するカウンタ電極；及び、前記画素電極及びカウンタ電極間に介在される保護膜を含み、前記ゲートバスラインは前記データバスラインと平行でありながら、画素電極とデータバスラインとの間に各々配置される一対の遮蔽部を含み、前記画素電極及びカウンタ電極は透明導電体で形成され、前記ゲートバスラインはアルミニウムを含む金属膜で形成されることを特徴とするフリンジフィールド駆動液晶表示装置。

【請求項 8】 前記アルミニウムを含む金属膜は Al / Mo または AlNd / Mo 膜であることを特徴とする請求項 7 記載のフリンジフィールド駆動液晶表示装置。

【請求項 9】 前記カウンタ電極は該単位画素を選択するゲートバスラインの前段のゲートバスラインと所定部分コンタクトされることを特徴とする請求項 8 記載のフリンジフィールド駆動液晶表示装置。

【請求項 10】 前記ゲートバスラインは各単位画素当たり一つの切断溝を備えることを特徴とする請求項 7 記載のフリンジフィールド駆動液晶表示装置。

【請求項 11】 下部基板上の所定部分にゲートバスライン及び遮蔽部を形成する段階；前記下部基板上にゲート絶縁膜、非晶質シリコン層及びドーフト半導体層を蒸着する段階；前記ドーフト半導体層及び非晶質シリコン層を所定部分パターニングして、オーミック層及びチャンネル層を形成する段階；前記チャンネル層の一侧のゲート絶縁膜上に透明導電層で画素電極を形成する段階；前記チャンネル層両側にソース、ドレイン電極を形成すると同時に、前記ゲートバスラインと直交するようにデータバスラインを形成する段階；前記データバスライン及び画素電極の形成されたゲート絶縁膜上に保護膜を形成する段階；前記ゲートバスラインの所定部分が露出するように保護膜をエッチングする段階；及び、前記露出したゲートバスライン部分とコンタクトされるように保護膜上に透明導電層でカウンタ電極を形成する段階を含み、前記ゲートバスライン及び遮蔽部はアルミニウムを含む金属膜で形成されることを特徴とするフリンジフィールド駆動液晶表示装置の製造方法。

【請求項 12】 前記アルミニウムを含む金属膜は Al / Mo、AlNd / Mo であることを特徴とする請求項 11 記載のフリンジフィールド駆動液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はフリンジフィールド駆動液晶表示装置及びその製造方法に関し、詳しくは、カウンタ電極または画素電極形成の際に、ゲートバスラインの損傷を防止できるフリンジフィールド駆動液晶表

示装置及びその製造方法に関する。

【0002】

【従来の技術】一般に、フリンジフィールド駆動液晶表示装置（以下、FFS-LCD）は、IPS（inplane switching）-LCDの低い開口率及び透過率を改善するために提案されたものであり、これに対する大韓民国特許出願第98-9243号が出願されている。

【0003】このような、FFS-LCDは、所定セルギャップを有して離れた上部及び下部基板、上部及び下部基板間に介在された液晶層、並びに下部基板の内側面に形成されたカウンタ電極及び画素電極を含む。カウンタ電極及び画素電極は、透明電導体で形成され、カウンタ電極と画素電極との間隔はセルギャップより狭い。これにより、電極間及び電極上にフリンジフィールドが形成される。

【0004】図1はFFS-LCDの下部基板の断面図である。図1を参照して、第1ITO（indium tin oxide）が下部基板11上に形成された後、所定部分パターニングされてカウンタ電極12が形成される。ゲートバスライン用金属膜は、カウンタ電極12が形成された下部基板11上に形成された後、所定部分がパターニングされてゲートバスライン13及び共通電極線（不図示）が形成される。ゲート絶縁膜15は、カウンタ電極12、ゲートバスライン13及び共通電極線の形成された下部基板11上に所定厚さで蒸着される。非晶質シリコン層及びドーパド非晶質シリコン層はゲート絶縁膜15上に順次蒸着され、ゲートバスライン13の所定部分を含むようにパターニングされて、チャンネル層17及びオーミック層18が形成される。その後、データバスライン用金属膜がチャンネル層17及びオーミック層18が形成されたゲート絶縁膜15上に形成された後、所定部分パターニングされてソース、ドレイン電極19a、19b及びデータバスライン（不図示）が形成される。保護膜20は、ソース、ドレイン電極19a、19b及びデータバスライン（不図示）が形成されたゲート絶縁膜15上に蒸着され、ドレイン電極19bの所定部分が開口するように所定部分エッチングされる。その後、第2ITOは露出したドレイン電極19bとコンタクトされるように保護膜20上に蒸着され、カウンタ電極12とオーバーラップされるように櫛歯形状でパターニングされて画素電極21が形成される。

【0005】

【発明が解決しようとする課題】従来のフリンジフィールド駆動液晶表示装置のゲートバスライン13及び共通電極線（不図示）はカウンタ電極12と同一の平面に形成され、特に共通電極線はカウンタ電極12と直接コンタクトされる。よって、ゲートバスライン13及び共通電極線の材料としては、カウンタ電極の材料であるITO物質とエッチング速度が類似しているAl物質が適している。すなわち、ゲートバスライン13がアルミニウ

ム金属層で形成されると、ゲートバスライン13形成時、カウンタ電極12がゲートバスラインをエッチングするためのエッチング液にアタックされる。また、アルミニウム膜とITO層が直接接触すれば、接触した部位の抵抗が非常に高まる。

【0006】このため、従来はゲートバスライン13及び共通電極線の材料として、ITO物質と反応性の少ないMoWを主に利用した。しかし、MoWはAlを含む金属膜より信号遅延が大きいので、MoW膜でゲートバスライン及び共通電極線を形成すれば、ラインの線幅が増大するという問題点を有する。

【0007】また、カウンタ電極12と画素電極21との間にゲート絶縁膜15及び保護膜20が積層されるため、電極間の距離が増大する。これにより、補助キャパシタンスが低下する。

【0008】本発明は前記問題点を解決するめに創案されたものであり、その目的は、開口率を改善させることにある。また、他の目的は、カウンタ電極または画素電極形成の際、ゲートバスラインの損傷を防止することにある。さらに、他の目的は、補助容量キャパシタンスを増大させることにある。

【0009】

【課題を解決するための手段】前記目的を達成するために、本発明は、下部基板；前記下部基板上に所定方向に延長された多数のゲートバスライン；前記ゲートバスラインと交差するように下部基板上に配置されて単位画素を限定する多数のデータバスライン；前記ゲートバスライン及びデータバスライン間を絶縁させるゲート絶縁膜；前記ゲートバスラインとデータバスラインの交差部に各々配置された薄膜トランジスタ；前記ゲート絶縁膜上に形成され、薄膜トランジスタとコンタクトされ、前記単位画素空間に各々配置される画素電極；前記画素電極上にオーバーラップされ、前記画素電極と共にカウンタ電極及び画素電極上に液晶分子を全て動作させるフリンジフィールドを形成するカウンタ電極；及び前記画素電極及びカウンタ電極間に介在される保護膜を含み、前記画素電極及びカウンタ電極は透明電導体で形成され、前記ゲートバスラインはアルミニウムを含む金属膜で形成される。

【0010】また、本発明は、下部基板；前記下部基板上に所定方向に延長された多数のゲートバスライン；前記ゲートバスラインと交差するように下部基板上に配置されて単位画素を限定する多数のデータバスライン；前記ゲートバスライン及びデータバスライン間を絶縁させるゲート絶縁膜；前記ゲートバスラインとデータバスラインの交差部に各々配置された薄膜トランジスタ；前記ゲート絶縁膜上に形成され、薄膜トランジスタとコンタクトされ、前記単位画素空間に各々配置される画素電極；前記画素電極上にオーバーラップされ、前記画素電極と共にカウンタ電極及び画素電極上に液晶分子を全て

動作させるフリンジフィールドを形成するカウンタ電極；及び前記画素電極及びカウンタ電極間に介在される保護膜を含み、前記ゲートバスラインは前記データバスラインと平行でありながら、画素電極とデータバスラインとの間に各々配置される一対の遮蔽部を含み、前記画素電極及びカウンタ電極は透明導電体で形成され、前記ゲートバスラインはアルミニウムを含む金属膜で形成される。

【0011】更にまた、本発明は、下部基板上の所定部分にゲートバスライン及び遮蔽部を形成する段階；前記下部基板上にゲート絶縁膜、非晶質シリコン層及びドーブト半導体層を蒸着する段階；前記ドーブト半導体層及び非晶質シリコン層を所定部分パターニングして、オーミック層及びチャンネル層を形成する段階；前記チャンネル層の一侧のゲート絶縁膜上に透明導電層で画素電極を形成する段階；前記チャンネル層両側にソース、ドレイン電極を形成すると同時に、前記ゲートバスラインと直交するようにデータバスラインを形成する段階；前記データバスライン及び画素電極の形成されたゲート絶縁膜上に保護膜を形成する段階；前記ゲートバスラインの所定部分が露出するように保護膜をエッチングする段階；及び前記露出したゲートバスライン部分とコンタクトされるように保護膜上に透明導電層でカウンタ電極を形成する段階からなり、前記ゲートバスライン及び遮蔽部はアルミニウムを含む金属膜で形成されることを特徴とする。

【0012】

【発明の実施の形態】以下、添付図面に基づき、本発明の好適実施例を詳細に説明する。本実施例のFFS-LCDは、下部基板、下部基板と所定距離をおいて対向する上部基板、並びに上部及び下部基板間に介在される液晶層を含む。本実施例では下部基板構造について説明する。上部基板、液晶層及びその他の光学的素子(element)は一般のFFS-LCDと同様である。

【0013】先ず、図2を参照して、ゲートバスライン31は、図のx方向に延長され、データバスライン36は、ゲートバスライン31と実質的に垂直なy方向に延長されて、矩形の単位画素空間が限定される。ゲートバスライン31は、MoWまたはCrより電導特性が優秀なアルミニウムを含む金属層、例えばAl/Mo、またはAlNd/Mo膜で形成される。しかも、ゲートバスライン31は、データバスライン36と平行に一つの画素当たり一対ずつ延長される遮蔽部31a、31bを含む。ここで、遮蔽部31a、31bは、データバスラインと、以後形成される画素電極間のクロストークを防止する役割を行なう。合わせて、遮蔽部31a、31b及びゲートバスライン31は、本発明の補助容量電極の役割も兼ねる。また、ゲートバスライン31に欠陥が発生した際に、該ゲートバスライン31を切断するための溝Hが、一対のデータバスライン36間のゲートバスライ

ン31部分に形成されている。ゲートバスライン31とデータバスライン36との間にはゲート絶縁膜(不図示)が介在されて、互いに電氣的に絶縁される。合わせて、ゲートバスライン31はゲート絶縁膜の底部に形成され、データバスライン36はゲート絶縁膜上に形成される。ゲートバスライン31とデータバスライン36が交点する近傍には薄膜トランジスタ(TFT)が各々配置される。

【0014】画素電極35は単位画素空間に各々形成される。ここで、画素電極35はゲート絶縁膜上に形成される。画素電極35はデータバスライン36と平行でかつ等間隔に形成された櫛歯部35aと、この櫛歯部35a等の一端を連結しながら薄膜トランジスタ(TFT)の所定部分とコンタクトするバー35bとを含む。画素電極35は透明導電体、例えばITO層で形成される。

【0015】カウンタ電極38は、画素電極35とオーバーラップするように単位画素空間に各々形成される。ここで、画素電極35とカウンタ電極38の間には保護膜(不図示)が介在され、カウンタ電極38は保護膜上に形成される。カウンタ電極38も透明導電体で形成され、画素電極35と共にフリンジフィールドを形成するように板状または櫛歯状で形成される。合わせて、カウンタ電極38は補助容量電極の役割をする前段ゲートバスラインと所定部分コンタクトされる。未説明符号“CT”はコンタクト部を示す。

【0016】また、本実施例において、画素電極35とカウンタ電極38は両電極間にフリンジフィールドが形成されるように、両電極間の間隔がセルギャップ(上部及び下部基板間の距離)より狭く形成される。カウンタ電極及び画素電極の線幅は、フリンジフィールドによって電極上の液晶分子が十分に動くことができる程度である。

【0017】以下、フリンジフィールド駆動液晶表示装置の製造方法を説明する。図2乃至図4を参照して、アルミニウムを含む金属層、例えばAl/MoまたはAlNd金属膜が下部基板30上に所定厚さで蒸着される。その後、アルミニウムを含む金属層は所定部分パターニングされ、遮蔽部31a、31bを含むゲートバスライン31が形成される。その後、ゲート絶縁膜32はゲートバスライン31が形成された下部基板上に蒸着される。ここで、ゲート絶縁膜32は、シリコン酸化膜とシリコン窒素酸化膜の積層膜からなる。非晶質シリコン層及びドーブト半導体層は、ゲート絶縁膜32上に順次積層された後、ゲートバスライン31の所定部分を含むようにパターニングされてチャンネル層33及びオーミック層34が形成される。第1ITO層は、チャンネル層33及びオーミック層34が形成されたゲート絶縁膜32上に蒸着される。続いて、第1ITO層はチャンネル層33の一侧の単位画素空間に配置されるように所定部分パターニングされて画素電極35が形成される。このと

き、画素電極 35 は、多数の櫛歯 35a を含むようにパターンニングされる。次に、データバスライン用金属膜、例えば Mo / Al / Mo 膜が、画素電極 35 が形成されたゲート絶縁膜 32 上に蒸着される。その後、データバスライン用金属膜は所定部分パターンニングされ、チャンネル層 33 両側に配置されるソース、ドレイン電極 36a、36b 及びゲートバスライン 31 と直交するデータバスライン 36 が形成される。このとき、ドレイン電極 36b は画素電極 35 のパー 35b 部分とコンタクトされる。その後、ソース、ドレイン電極 36a、36b の形態で露出したオーミック層 34 がパターンニングされる。これにより、薄膜トランジスタ (TFT) が完成する。ここで、画素電極 35 を形成する段階と、ソース、ドレイン電極及びデータバスラインを形成する段階は変更実施できる。保護膜 37 は薄膜トランジスタ TFT 及び画素電極 35 が形成されたゲート絶縁膜 32 上に所定厚さで形成される。その後、ゲートバスライン 31 の所定部分を開口できるように、保護膜 37 及びゲート絶縁膜 32 は所定部分エッチングされる。次に、露出したゲートバスライン 31 とコンタクトされるように保護膜 37 上に第 2 ITO 層が蒸着される。第 2 ITO 層は各单位画素空間に各々位置するようにパターンニングされてカウンタ電極 38 が形成される。このとき、カウンタ電極 38 は上述したように、前段ゲートバスラインと各々コンタクトされる。

【0018】なお、本発明は前記実施例に限定されない。本実施例においては、画素電極は櫛歯状で形成され、カウンタ電極は板状で形成されるが、画素電極及びカウンタ電極はフリンジフィールドを形成できる全ての形状、例えば画素電極が板状、カウンタ電極が櫛歯状、
30
或いは画素電極及びカウンタ電極とも櫛歯状で形成することもできる。

【0019】

【発明の効果】以上説明の本発明にかかるフリンジフィ

*ールド駆動液晶表示装置は次の様な効果を奏する。

(1) カウンタ電極 38 が、ゲートバスライン 31 と同一の平面上に形成されず、保護膜 37 上に形成されるため、ゲートバスライン 31 がアルミニウムを含む金属層で形成される。これにより、ゲートバスラインの信号遅延特性が大きく改善されて、その線幅を減少させることができ、したがって、開口率が改善される。

【0020】(2) ゲートバスライン用金属膜として Al / Mo、AlNd / Mo 等のモリブデン積層膜を用いるために、ゲートバスラインとカウンタ電極のコンタクト時に、Al と ITO が直接コンタクトされない。これにより、接触抵抗特性が改善される。

【0021】(3) 画素電極 35 とカウンタ電極 38 との間に保護膜 37 のみが存在するので、画素電極 35 とカウンタ電極 38 との間の距離が減少する。これにより、補助キャパシタンスが増大する。

【図面の簡単な説明】

【図 1】従来技術による FFS - LCD の断面図である。

【図 2】本発明による FFS - LCD の平面図である。

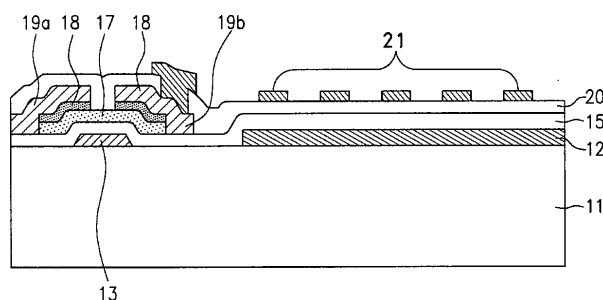
【図 3】図 2 に示す III - III' 線に沿う断面図である。

【図 4】図 2 に示す IV - IV' 線に沿う断面図である。

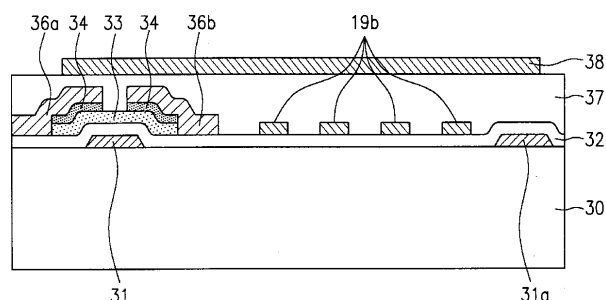
【符号の説明】

- 30 下部基板
- 31 ゲートバスライン
- 32 ゲート絶縁膜
- 33 チャンネル層
- 34 オーミック層
- 35 画素電極
- 36 データバスライン
- 36a ソース電極
- 36b ドレイン電極
- 37 保護膜
- 38 カウンタ電極

【図 1】



【図 3】



专利名称(译)	边缘场驱动液晶显示装置及其制造方法		
公开(公告)号	JP2001056474A	公开(公告)日	2001-02-27
申请号	JP2000190088	申请日	2000-06-23
[标]申请(专利权)人(译)	海力士半导体有限公司		
申请(专利权)人(译)	现代电子工业有限公司		
[标]发明人	閔泰ヨブ 李承駿 李升ヒ 朴印哲 鄭然鶴		
发明人	閔泰ヨブ 李承駿 李升ヒ 朴印哲 鄭然鶴		
IPC分类号	G02F1/1343 G02F1/1368 H01L21/3205 H01L21/336 H01L23/52 H01L29/786		
CPC分类号	G02F1/134363 G02F2001/134372		
FI分类号	G02F1/1343 H01L21/88.N H01L21/88.R H01L29/78.612.Z H01L29/78.617.L H01L29/78.617.M G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/GA17 2H092/JA24 2H092/JA34 2H092/JA37 2H092/JB24 2H092/JB51 2H092/JB56 2H092/NA07 2H092/NA15 2H092/NA28 2H192/AA24 2H192/BB13 2H192/BB73 2H192/CB05 2H192/CB83 2H192/CC32 2H192/CC72 2H192/DA02 2H192/DA74 2H192/EA04 2H192/EA17 5F033/HH08 5F033/HH20 5F033/MM05 5F033/MM08 5F033/PP19 5F033/QQ37 5F033/VV06 5F033/VV15 5F033/XX27 5F110/AA26 5F110/BB01 5F110/CC07 5F110/EE03 5F110/EE04 5F110/EE06 5F110/EE14 5F110/FF02 5F110/FF03 5F110/FF09 5F110/GG02 5F110/GG15 5F110/HK03 5F110/HK04 5F110/HK08 5F110/HK22 5F110/HL07 5F110/NN02 5F110/NN73		
优先权	1999/P24179 1999-06-25 KR 1999/P25222 1999-06-29 KR		
其他公开文献	JP3742837B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种能够在形成对电极或像素电极时防止对栅极总线造成损坏的边缘场驱动液晶显示装置及其制造方法。下基板；在下基板上沿预定方向延伸的多个栅极总线；在下基板上与栅极总线相交并限定单位像素的多个数据总线；以及在该基板上形成的多个数据总线。用于在栅极总线 and 数据总线之间进行绝缘的栅极绝缘膜；布置在栅极总线 and 数据总线的每个交叉点处的薄膜晶体管；形成在栅极绝缘膜上并与薄膜晶体管接触；像素电极布置在像素空间中；与像素电极交叠，形成边缘场，以使对电极和像素电极上的所有液晶分子与像素电极以及像素电极和对电极一起工作。包括介于电极之间的保护膜，像素电极和对电极是透明的 由导体形成，栅极总线由含有铝的金属膜形成。

