

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-309857

(P2008-309857A)

(43) 公開日 平成20年12月25日(2008.12.25)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1339 (2006.01)	G02F 1/1339 500	2H089
G02F 1/1368 (2006.01)	G02F 1/1368	2H091
G02F 1/1335 (2006.01)	G02F 1/1335 500	2H092
		2H191

審査請求 未請求 請求項の数 7 O L (全 13 頁)

(21) 出願番号	特願2007-155039 (P2007-155039)	(71) 出願人	302020207
(22) 出願日	平成19年6月12日 (2007. 6. 12)		東芝松下ディスプレイテクノロジー株式会社
			東京都港区港南4-1-8
		(74) 代理人	100083806
			弁理士 三好 秀和
		(74) 代理人	100100712
			弁理士 岩▲崎▼ 幸邦
		(74) 代理人	100100929
			弁理士 川又 澄雄
		(74) 代理人	100095500
			弁理士 伊藤 正和
		(74) 代理人	100101247
			弁理士 高橋 俊一

最終頁に続く

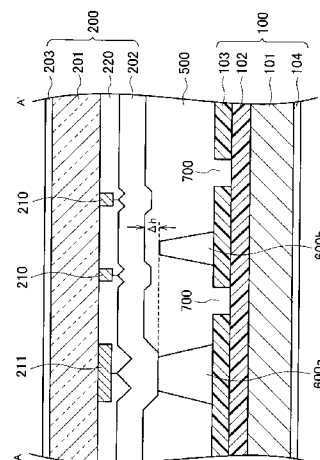
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】液晶表示装置において、製造コストを抑制しつつ均一なセルギャップにおける低温気泡を抑制しガラスの面押し強度向上させることを課題とする。

【解決手段】対向基板200上において線状に形成された遮光層210を部分的にその線幅よりも大きな幅を有する幅大部211とする一方で、アレイ基板100上では第1のスペーサー600aを幅大部211に対向して配置する。遮光層の幅大部211では線状の遮光層よりもカラーフィルタ220の着色層の積層量が多くなり対向基板200上に段差が生じ第1のスペーサー600aの実効的な高さが Δh だけ高くなる。これにより、第1のスペーサー600aではセルギャップの均一性を維持しつつ低温気泡の発生を制御し、第2のスペーサー600bでは基板面に対する面押し強度を制御することができる。

【選択図】 図4



【特許請求の範囲】**【請求項 1】**

アレイ基板と、

このアレイ基板上に設けられた複数の信号線、複数の走査線、複数の補助容量配線と、
前記信号線と走査線に接続されたスイッチング素子と、
前記スイッチング素子と接続された画素電極及び補助容量層と、
前記スイッチング素子と前記画素電極及び補助容量層のそれぞれに接続するためのコンタクトホールと、
前記アレイ基板に対向配置されている対向基板と、
前記対向基板上に形成されている対向電極と、
前記アレイ基板の液晶層側に配置された複数のスペーサーと、を備え、
前記複数のスペーサーは、前記信号線、走査線、補助容量配線上のいずれかに配置される第 1 のスペーサーと、前記コンタクトホール内に設けられている第 2 のスペーサーからなることを特徴とする液晶表示装置。

10

【請求項 2】

前記第 2 のスペーサーは、前記スイッチング素子と前記画素電極とを接続するためのコンタクトホール内に設けられていることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】

前記対向基板上の液晶層側に線状に形成され、且つ、この線幅よりも大きな幅の形状を部分的に有する遮光層と、

20

前記遮光層に部分的に積層して形成された着色層と、を更に備え、

前記第 1 のスペーサーは、前記大きな幅の遮光層部分に対向して配置されていることを特徴とする請求項 1 または 2 記載の液晶表示装置。

【請求項 4】

前記第 1 のスペーサーの密度は、前記第 2 のスペーサーの密度よりも小さいことを特徴とする請求項 1 乃至 3 のいずれかに記載の液晶表示装置。

【請求項 5】

前記第 1 のスペーサーの断面積は、前記第 2 のスペーサーの断面積よりも大きいことを特徴とする請求項 1 乃至 3 のいずれかに記載の液晶表示装置。

30

【請求項 6】

前記第 1 及び第 2 のスペーサーは前記画素電極毎に配置されることを特徴とする請求項 1 乃至 3 のいずれかに記載の液晶表示装置。

【請求項 7】

前記アレイ基板及び対向基板は、

その両基板の間に前記表示領域を囲むように切れ目なく配置された接着剤により貼り合わせられることを特徴とする請求項 1 乃至 6 のいずれかに記載の液晶表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、液晶表示装置に関し、特に基板上に均一な高さのスペーサーが配置された液晶表示装置に関する。

40

【背景技術】**【0002】**

近年、高密度かつ大容量でありながら、高性能、高精細な表示が可能な液晶表示装置の実用化が進められている。このような液晶表示装置としては各種の方式があるが、中でも隣接する画素間でのクロストークが小さく、高コントラストの表示が得られ、透過型表示が可能かつ大面積化も容易などの理由から、アクティブマトリクス型の液晶表示装置が多く用いられている。この液晶表示装置は、互いに交差するように配線された複数の走査線と複数の信号線の各交差部においてスイッチング素子として薄膜トランジスタ（TFT：Thin Film Transistor）及び画素電極をアレイ基板上に備える。

50

【 0 0 0 3 】

一般的に、液晶表示装置は、アレイ基板とそれに対向する対向基板とのギャップを均一にするためのスペーサーが配置されている。スペーサーは球状と柱状のものがあり、球状スペーサーは両基板を貼り合わせる製造工程で散布される。柱状スペーサーはアレイ基板あるいは、対向基板の製造工程において、フォトリソグラフィ法により基板上に一体的に形成される。柱状スペーサーは画素電極に重ならないように走査線と信号線の交点付近に配置できるので、良好な表示品位を得ることが可能である。また、柱状スペーサーを配置する領域についてはセルギャップの均一性を保つため、アレイ基板、対向基板共に安定した平坦度を確保できる領域を選び、各画素の同一位置に配置する。（例えば、特許文献 1、2 参照。）

10

スペーサーの密度は液晶表示装置の基本特性に大きな影響を与える。セルギャップの均一性を保つためには一定の密度が必要となるのに加え、ガラスの面押しに対して高い耐久性を必要とする場合はスペーサーの密度を高くする必要がある。一方で、スペーサー密度を高くすると、低温時に表示装置表面に圧力がかかった場合、液晶の収縮にスペーサーの弾性変形が追従できないため表示装置内部に空洞（以下、低温気泡と呼ぶ）が発生して表示品位が著しく損なわれる。これに対し、最近では基板上に高さの異なる 2 種類のスペーサーを形成して低温気泡の発生を防止しつつ外部からの局所的な加圧にも耐えうるようにする技術が開示されている。（例えば、特許文献 3 参照）。

【 0 0 0 4 】

上記以外においても、基板上に高さの異なる 2 種類の柱状スペーサーの配置構造には、様々な提案がなされている。（例えば、特許文献 4 参照）。

20

【特許文献 1】特許第 3 6 8 0 7 3 0 号

【特許文献 2】特開 2 0 0 4 - 2 4 5 9 5 2 号公報

【特許文献 3】特開 2 0 0 5 - 1 8 9 6 6 2 号公報

【特許文献 4】特許第 3 3 3 8 0 2 5 号

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 5 】

しかしながら、ガラスの面押しに対して高い耐久性を有するためには、スペーサーの密度を高くする必要がある、均一なセルギャップを得るためにも、一定値以上のスペーサー密度が必要となる。一方で、低温気泡に対する性能を改善するためにはスペーサー密度を低くする必要がある。このためガラスの面押しと低温気泡の性能を同時に改善することは非常に困難であるという問題がある。

30

【 0 0 0 6 】

上記問題点に対し、基板上に高さの異なるスペーサーを形成する構成とした場合には製造工程数が増加するため製造コストが高くなってしまいう問題が新たに生じる。

【 0 0 0 7 】

本発明は、上記に鑑みてなされたものであり、液晶表示装置において、製造コストを抑制しつつ均一なセルギャップにおける低温気泡を抑制しガラスの面押し強度向上させることを課題とする。

40

【課題を解決するための手段】

【 0 0 0 8 】

本発明に係る液晶表示装置は、アレイ基板と、このアレイ基板上に設けられた複数の信号線、複数の走査線、複数の補助容量配線と、前記信号線と走査線に接続されたスイッチング素子と、前記スイッチング素子と接続された画素電極及び補助容量層と、前記スイッチング素子と前記画素電極及び補助容量層のそれぞれに接続するためのコンタクトホールと、前記アレイ基板に対向配置されている対向基板と、前記対向基板上に形成されている対向電極と、前記アレイ基板上の液晶層側に配置された複数のスペーサーと、を備え、前記複数のスペーサーは、前記信号線、走査線、補助容量配線上のいずれかに配置される第 1 のスペーサーと、前記コンタクトホール内に設けられている第 2 のスペーサ

50

一からなることを特徴とする。

【発明の効果】

【0009】

本発明の液晶表示装置によれば、製造コストを抑制しつつ均一なセルギャップにおける低温気泡を抑制しガラスの面押し強度向上させることが可能となる。

【発明を実施するための最良の形態】

【0010】

以下、本発明の一実施の形態について図面を用いて説明する。

【0011】

図1の平面図は、一実施の形態に係る液晶表示装置のアレイ基板の構成を概略的に示している。アレイ基板100上には点線で示した表示領域300が設けられる。ここでは表示領域300を囲むように接着剤120が切れ目なく配置される。これにより、接着剤120の内壁で囲まれた領域では液晶が領域外に漏れ出すことがないので、液晶滴下注入法により所定量の液晶を滴下してアレイ基板100と対向する基板とを貼り合わせることが可能となる。

10

【0012】

表示領域300には、m本の走査線Y1～Ym（以下ではYと総称する）及びn本の信号線X1～Xn（以下ではXと総称する）が交差して配線される。その各交差部にスイッチング素子である薄膜トランジスタ140（以下、画素TF Tと称する）と、透明な画素電極131と、補助容量150とが配置される。画素TF T140にはアモルファスシリコン（a-Si）を半導体層としたTF Tを使用する。具体的には、画素TF T140のソース端子が信号線Xに接続され、ドレイン端子が補助容量150及び画素電極131に並列に接続され、ゲート端子が走査線Yに接続される。液晶層500を挟んで全ての画素電極131に対向して対向電極173が配置される。複数のスペーサー600が画素電極131毎に配置される。

20

表示領域300の周辺の領域には走査線駆動回路121と、信号線駆動回路122と、対向電極駆動回路123とが配置される。走査線駆動回路121は走査線Yに接続され各走査線を順次駆動する。信号線駆動回路122は信号線Xに接続され映像信号を供給する。対向電極駆動回路123は各補助容量150及び対向電極173に接続され所定の電位を供給する。

30

【0013】

以下、本実施の形態による液晶表示装置について、実施例を用いてより具体的に説明する。

【0014】

[実施例1]

以下において、本実施の形態の実施例1による液晶表示装置について説明する。

【0015】

図2、図3を用いて対向基板200の構成について説明する。図2の平面図に示すように、表示領域300では遮光層210が線状に形成される。周辺の領域では遮光層210は額縁状に形成される。遮光層210の間にはカラーフィルタ220が形成される。図3の平面図に示すように、カラーフィルタ220の着色層は、遮光層210に部分的に積層して形成される（同図では点線で示している）。着色層は赤色（R）、緑色（G）、青色（B）の順番で繰り返し形成される。ここで遮光層210は、線幅W1よりも大きな幅W2の形状211（以下では幅大部211と称する）を部分的に有する。ここで線幅W1は例えば5μmとし、幅大部211の形状は例えば1辺の長さW2が15μmの正方形とする。

40

【0016】

図4は、図3のA-A'部に対応した液晶表示装置の断面を示している。液晶表示装置は、対向して配置されたアレイ基板100および対向基板200と、両基板の間に挟持された液晶層500とを備える。

50

【 0 0 1 7 】

アレイ基板 1 0 0 では、ガラス基板 1 0 1 上に第 1 の絶縁層 1 0 2 及び第 2 の絶縁層 1 0 3 が形成される。また同図では省略したが、これら絶縁層には例えば画素 T F T に接続されたポリシリコンからなる補助容量層及び透明電極等が形成される。第 1 の絶縁層 1 0 2 及び第 2 の絶縁層 1 0 3 の上には柱状のスペーサー 6 0 0 が液晶層 5 0 0 側に形成される。ここではスペーサー 6 0 0 としての柱状の突起が例えばフォトリソグラフィ法により基板上に均一な高さで一体的に形成される。これにより、高さの異なる突起を形成する場合と比べて、アレイ基板の製造時における製造工程数を削減することができ製造コストを抑制することができる。また、スペーサー 6 0 0 は第 2 の絶縁層 1 0 3 に設けられたコンタクトホール 7 0 0 を避けて、第 2 の絶縁層 1 0 3 上の平坦な領域に配置される。ガラス基板 1 0 1 上の液晶層 5 0 0 と反対側には偏光板 1 0 4 が配置されている。アレイ基板 1 0 0 の背面側には表示の際に表示領域 3 0 0 に光を照射する図示しないバックライトが配置される。

10

【 0 0 1 8 】

対向基板 2 0 0 では、液晶層 5 0 0 と反対側のガラス基板 2 0 1 上に偏光板 2 0 3 が配置される。ガラス基板 2 0 1 上の液晶層 5 0 0 側に遮光層 2 1 0 が形成される。遮光層 2 1 0 の線と線の間にはカラーフィルタ 2 2 0 が形成される。ここでは着色層のパターニング精度に起因して光漏れや混色が起きることを防止するために、着色層は線状の遮光層 2 1 0 及び遮光層の幅大部 2 1 1 に部分的に積層している。更に、遮光層 2 1 0、幅大部 2 1 1、およびカラーフィルタ 2 2 0 を覆うようにして平坦化のためにオーバーコート層 2 0 2 が積層される。また、同図では省略したが、オーバーコート層 2 0 2 の上に対向電極が形成される。

20

【 0 0 1 9 】

遮光層の幅大部 2 1 1 では線状の遮光層 2 1 0 よりも着色層の積層量が多くなるので、対向基板上に段差が生じる。ここでは、複数のスペーサーのうちのいくつかを第 1 のスペーサー 6 0 0 a として遮光層の幅大部 2 1 1 に対向してアレイ基板 1 0 0 上に配置する。一方で遮光層の幅大部 2 1 1 に対向しないスペーサーを第 2 のスペーサー 6 0 0 b として例えば遮光層 2 1 0 が着色層に重ならないカラーフィルタ 2 2 0 領域に対向して配置する。

【 0 0 2 0 】

第 1 のスペーサー 6 0 0 a は対向基板 2 0 0 に接触し、第 2 のスペーサー 6 0 0 b は対向基板 2 0 0 に接触しないので、第 1 のスペーサー 6 0 0 a の実効的な高さは第 2 のスペーサー 6 0 0 b の高さとは比べて Δh だけ高くなる。ここで例えば第 1 のスペーサー 6 0 0 a と第 2 のスペーサー 6 0 0 b の実効的な高さの差 Δh は $0.5 \mu m$ とする。

30

【 0 0 2 1 】

このような構成としたことで、第 1 のスペーサー 6 0 0 a ではセルギャップの均一性を維持しつつ低温気泡の発生を制御することができると共に、第 2 のスペーサー 6 0 0 b では基板面に対する面押し強度を制御することができる。

【 0 0 2 2 】

図 5 の平面図は、液晶表示装置の表示領域 3 0 0 におけるスペーサーの密度を概略的に示している。同図では表示領域を構成する画素をマトリクス状に示し、第 1 のスペーサー 6 0 0 a が配置された画素を斜線で示し、第 2 のスペーサー 6 0 0 b が配置された画素を白で示している。ここでは第 1 のスペーサー 6 0 0 a を 1 2 画素に 1 個の割合で配置し、第 2 のスペーサー 6 0 0 b を 1 2 画素に 1 1 個の割合で配置している。その結果、第 1 のスペーサー 6 0 0 a の密度は、第 2 のスペーサー 6 0 0 b の密度よりも 5 倍強小さくなる。

40

【 0 0 2 3 】

このように第 1 のスペーサー 6 0 0 a の密度を、第 2 のスペーサー 6 0 0 b の密度よりも小さくすることで、第 1 のスペーサーにより均一なセルギャップを得るために必要最低限度な密度を維持して低温気泡の発生頻度を大幅に減少させることが可能となる。一方で

50

、第2のスペーサーを配置可能な上限だけ配置して最大限密度を大きくしてガラスの面押し強度も大幅に増強させることが可能となる。

【0024】

尚、第1のスペーサー600aの基板と平行な方向の断面積を、第2のスペーサー600bの断面積よりも約2倍大きくして効率良くスペーサーを配置している。このような構成とすることで、第1のスペーサー600aの寸法ばらつきを高い精度で管理すると共に個数を少なくして必要最低限密度を維持し、第2のスペーサー600bの個数をより多く配置して高密度を維持することが可能となる。

【0025】

したがって、本実施例によれば、対向基板200上において線状に形成された遮光層210を部分的にその線幅よりも大きな幅を有する幅大部211とする一方で、アレイ基板100上では第1のスペーサー600aを幅大部211に対向して配置する。遮光層の幅大部211では線状の遮光層よりもカラーフィルタ220の着色層の積層量が多くなり対向基板200上に段差が生じ第1のスペーサー600aの実効的な高さが Δh だけ高くなる。これにより、第1のスペーサー600aではセルギャップの均一性を維持しつつ低温気泡の発生を制御し、第2のスペーサー600bでは基板面に対する面押し強度を制御することができる。尚、アレイ基板100上には均一な高さでスペーサーを配置するので、高さの異なる2種類のスペーサーを配置する構成と比べて製造工程数を削減することができる。

【0026】

また、本実施例によれば、表示領域300において第1のスペーサー600aの密度を、第2のスペーサー600bの密度よりも小さくすることで、第1のスペーサー600aにより均一なセルギャップを得るために必要最低限密度を維持して低温気泡の発生頻度を大幅に減少させることが可能となる。一方で、第2のスペーサー600bを配置可能な上限だけ配置して最大限密度を大きくしてガラスの面押し強度も大幅に増強させることが可能となる。

【0027】

更に、本実施例によれば、表示領域300において第1のスペーサー600aの1個あたりの断面積を、第2のスペーサー600bの1個あたりの断面積よりも大きくすることで、第1のスペーサー600aの寸法ばらつきを高い精度で管理すると共に個数を少なくして必要最低限密度を維持し、第2のスペーサー600bの個数をより多く配置して

【0028】

尚、本実施例では、第1のスペーサー600aと第2のスペーサー600bの実効的な高さの差 Δh は $0.5\mu m$ としたが、これに限られるものではない。例えば、 Δh は $0.3\mu m$ 以上 $1.0\mu m$ 以下の範囲内であれば、本実施例と同様な効果を奏することが可能である。 Δh を上記範囲の値とするためには、例えば遮光層の幅大部211の面積、オーバーコート塗布する条件などを調整することが有効である。更には、第2のスペーサー600bを線状の遮光層210に対向して配置し、対向基板上に小さな段差を設けて Δh の値を $0.5\mu m$ (本実施例の Δh)よりも小さな値となるように調整してもよい。

【0029】

また、本実施例では遮光層に部分的に設けられた幅大部211の形状は、正方形としたが、これに限られるものではない、少なくともその線幅よりも大きな幅の形状であれば、幅大部211の形状は、例えば長方形などの矩形であってもよいし、ひし形、円形などでもよい。

【0030】

[実施例2]

次に、本実施の形態の実施例2による液晶表示装置について説明する。尚、実施例1と同一部分には同一符号を付して、その説明は省略する。

【0031】

図6、図7を用いて対向基板200の構成について説明する。図6の平面図に示すよう

10

20

30

40

50

に、表示領域 300 では遮光層 210 が線状に形成される。周辺の領域では遮光層 210 は額縁状に形成される。実施例 1 と異なる点は、本実施例では、遮光層 210 において、線幅 W1 よりも大きな幅 W2 の形状 211 (幅大部 211) 部分が無いことである。図 7 は、図 6 の表示領域 300 の任意の箇所の拡大図である。図 7 に示すとおり、遮光層 210 の線幅は W1 のみである。

【0032】

図 8 は、B - B' 部に対応した液晶表示装置の断面を示している。液晶表示装置は、対向して配置されたアレイ基板 100 および対向基板 200 と、両基板の間隙に挟持された液晶層 500 とを備える。ここで、液晶層 500 の厚みは、3 μ m である。

【0033】

アレイ基板 100 では、ガラス基板 101 上に第 1 の絶縁層 102 及び第 2 の絶縁層 103 が形成される。これら絶縁層上には、図示しない画素電極が形成されている。また、これら絶縁層には、画素 TFT 140 のドレイン電極 59 と画素電極とを接続するためのコンタクトホール 700 が設けられている。このコンタクトホールの深さは、約 2 μ m 程度である。

【0034】

第 1 の絶縁層 102 及び第 2 の絶縁層 103 の上には第 1 のスペーサー 600c が液晶層 500 側に形成される。

【0035】

更に、第 2 のスペーサー 600d は、コンタクトホール 700 の内部に埋設して形成される。尚、第 1 のスペーサー 600c と第 2 のスペーサー 600d は同一工程で形成される。これにより、高さの異なる突起を別工程で形成する場合と比べて、アレイ基板の製造時における製造工程数を削減することができ製造コストを抑制することができる。

【0036】

図 9 は、アレイ基板 100 の平面図であり、特に、図 7 の対向基板 200 B - B' 部分の対向配置されたアレイ基板 100 の平面図である。また、図 1 で説明した表示領域 300 の任意の画素 TFT 140 の部分および近傍付近のアレイ基板 100 の概略図でもある。

【0037】

画素 TFT 140 は、ソース電極 58、ゲート電極 56、ドレイン電極 59 から構成されている。このドレイン電極 59 は、コンタクトホール 700 を介して画素電極と接続されている。また、ドレイン電極 59 は、別のコンタクトホール 800 を介してポリシリコンからなる補助容量層 160 にも接続されている。そして、この補助容量層 160 と補助容量配線 155 とにより補助容量 150 を構成する。

【0038】

第 1 のスペーサー 600c は、信号線 Xn - 1 と補助容量配線 155 との交差部に配置されている。また、第 2 のスペーサー 600d は、ドレイン電極 59 と画素電極とを接続するためのコンタクトホール 700 内に埋設して配置されている。

【0039】

図 9 に示す本実施例のスペーサーの断面形状において、第 1 のスペーサー 600c の断面積は第 2 のスペーサー 600d の断面積よりも大きくしている。

【0040】

このようにすれば、表示領域において第 1 のスペーサーの断面積を、第 2 のスペーサーの断面積よりも大きくすることで、第 1 のスペーサーの寸法ばらつきを高い精度で管理すると共に個数を少なくして必要最低限密度を維持し、第 2 のスペーサーの個数をより多く配置して高密度を維持することが可能となる。

【0041】

尚、第 1 のスペーサー 600c の断面積と第 2 のスペーサー 600d の断面積は同一であっても良い。

【0042】

10

20

30

40

50

上述のように、絶縁層上に形成された第1のスペーサー600cと、コンタクトホール700に形成された第2のスペーサー600dによって、第1のスペーサー600cと第2のスペーサー600dの実効的な高さの差 Δh は、コンタクトホールの深さに起因し、本実施例では、 $0.5\mu\text{m}$ となる。言い換えれば、本実施例では、スペーサー形成工程において、スペーサー材を基板に一樣に塗布した際に、コンタクトホールの窪みによって、この塗布材に凹部ができる。そして、これを露光して柱状スペーサーを形成することによって、自ずと高さの異なる第1の柱状スペーサー600c及び第2の柱状スペーサー600dが形成される。

【0043】

したがって、このような構成としたことで、実施例1と同様に、第1のスペーサー600cではセルギャップの均一性を維持しつつ低温気泡の発生を制御することができると共に、第2のスペーサー600dでは基板面に対する面押し強度を制御することができる。

【0044】

また、第1のスペーサー600cにより均一なセルギャップを得るために必要最低限密度を維持して低温気泡の発生頻度を大幅に減少させることが可能となる。一方で、第2のスペーサー600dを配置可能な上限だけ配置して最大限密度を大きくしてガラスの面押し強度も大幅に増強させることが可能となる。

【0045】

更に、本実施例では、従来のスペーサーの配置位置である絶縁層上加え、コンタクトホール内部に配置するのみであるため、従来の製造工程において、容易にスペーサーの実効的な高さの差 Δh を作り出すことができる。また、第1のスペーサーと第2のスペーサーの密度を容易に変更することができるので設計の自由度が向上する。

【0046】

尚、上述のコンタクトホールは、画素TFTと画素電極の接続用途であるが、これに限定されるものではない。例えば、画素TFTと補助容量配線とを接続するためのコンタクトホールであっても良い。

【0047】

また、対向基板側の遮光層の形状を図2、図3のようにすることによって、更に実効的な高さの差 Δh を調整することが可能となる。

【0048】

カラーフィルタ220の着色層は、遮光層210に部分的に積層して形成される。着色層は赤色(R)、緑色(G)、青色(B)の順番で繰り返し形成される。ここで遮光層210は、線幅W1よりも大きな幅W2の形状211(以下では幅大部211と称する)を部分的に有する。ここで線幅W1は例えば $5\mu\text{m}$ とし、幅大部211の形状は例えば1辺の長さW2が $15\mu\text{m}$ の正方形とする。

【0049】

そして、遮光層の幅大部211では線状の遮光層210よりも着色層の積層量が多くなるので、対向基板上に段差が生じる。この段差は、 $0.5\mu\text{m}$ である。

【0050】

したがって、本実施例において、図2のような対向基板側の遮光層の形状を用いることによって、元々の第1のスペーサー600cと第2のスペーサー600dの実効的な高さの差 Δh $0.5\mu\text{m}$ に、上記段差 $0.5\mu\text{m}$ を加え、実効的な高さの差 Δh を $1.0\mu\text{m}$ とすることができる。

【0051】

上述のようにすれば、実効的な高さの差 Δh は $0.3\mu\text{m}$ 以上 $1.0\mu\text{m}$ 以下の範囲にすることができ、低温気泡の発生を抑制しつつ基板面に対する面押し強度を増し、更に、製造コストを抑制しつつ容易に実現することができる。

【0052】

尚、第1のスペーサー600c及び第2のスペーサー600dは画素電極毎に配置されることが望ましい。また、上記液晶表示装置におけるアレイ基板及び対向基板は、その両

10

20

30

40

50

基板の間に表示領域を囲むように切れ目なく配置された接着剤により貼り合わせられる。これにより、接着剤の内壁で囲まれた領域では液晶が領域外に漏れ出すことがないので、液晶滴下注入法により所定量の液晶を滴下すると共に、基板面に対して均一な圧力をかけて両基板を貼り合わせることが可能となる。

【図面の簡単な説明】

【 0 0 5 3 】

【図 1】一実施の形態に係る液晶表示装置のアレイ基板の構成を概略的に示した平面図である。

【図 2】実施例 1 に係る液晶表示装置の対向基板の構成を概略的に示した平面図である。

【図 3】実施例 1 に係る対向基板を一部拡大して示した平面図である。

10

【図 4】上記平面図の A - A' 部に対応した液晶表示装置の断面図である。

【図 5】実施例 1 に係る液晶表示装置の表示領域におけるスペーサーの密度を概略的に示した平面図である。

【図 6】実施例 2 に係る液晶表示装置の対向基板の構成を概略的に示した平面図である。

【図 7】実施例 2 に係る対向基板を一部拡大して示した平面図である。

【図 8】上記平面図の B - B' 部に対応した液晶表示装置の断面図である。

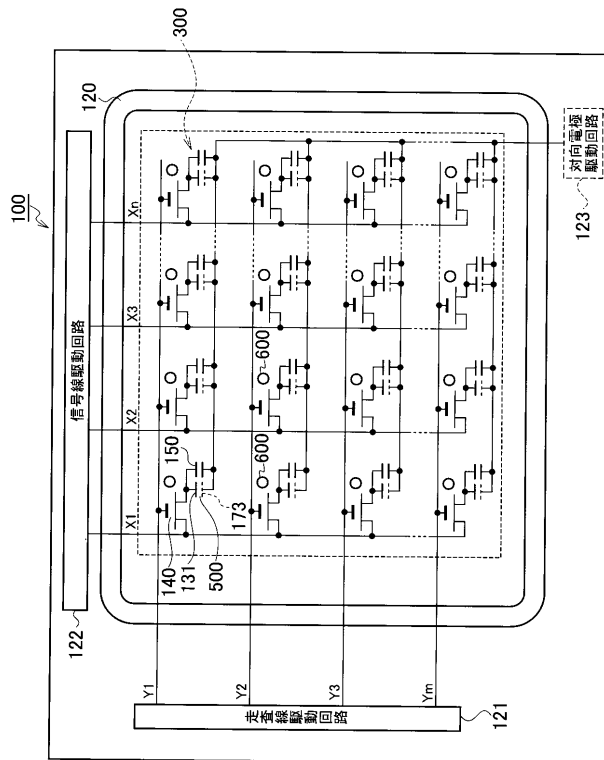
【図 9】実施例 2 に係る液晶表示装置のアレイ基板の構成を示す平面図である。

【符号の説明】

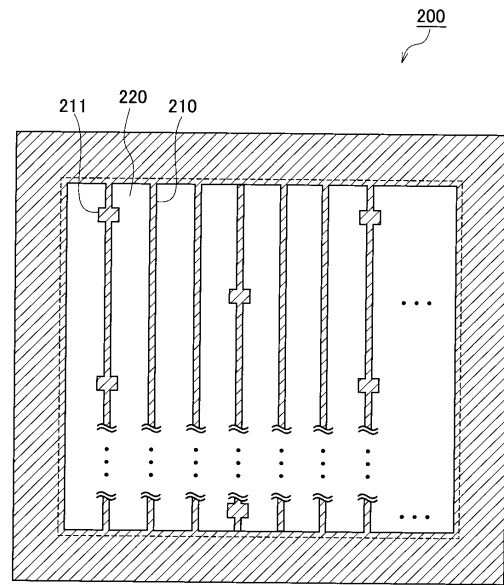
【 0 0 5 4 】

1 0 0 ... アレイ基板	20
1 0 1 ... ガラス基板	
1 0 2 ... 第 1 の絶縁層	
1 0 3 ... 第 2 の絶縁層	
1 0 4 ... 偏光板	
1 2 0 ... 接着剤	
1 2 1 ... 走査線駆動回路	
1 2 2 ... 信号線駆動回路	
1 2 3 ... 対向電極駆動回路	
1 3 1 ... 画素電極	
1 4 0 ... T F T	30
1 5 0 ... 補助容量	
1 7 3 ... 対向電極	
2 0 0 ... 対向基板	
2 0 1 ... ガラス基板	
2 0 2 ... オーバーコート層	
2 0 3 ... 偏光板	
2 1 0 ... 遮光層	
2 1 1 ... 幅大部 (遮光層)	
2 2 0 ... カラーフィルタ	
3 0 0 ... 表示領域	40
5 0 0 ... 液晶層	
6 0 0 ... 柱状スペーサー	
6 0 0 a、6 0 0 c ... 第 1 のスペーサー	
6 0 0 b、6 0 0 d ... 第 2 のスペーサー	
7 0 0、8 0 0 ... コンタクトホール	
X : X 1 ~ X n ... 信号線	
Y : Y 1 ~ Y m ... 走査線	

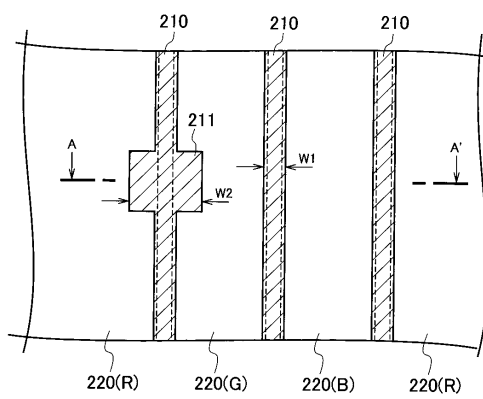
【図 1】



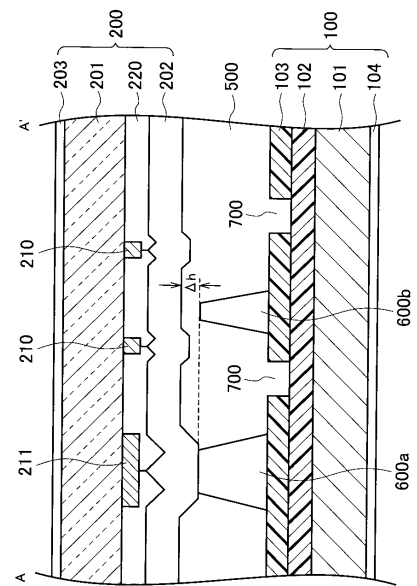
【図 2】



【図 3】



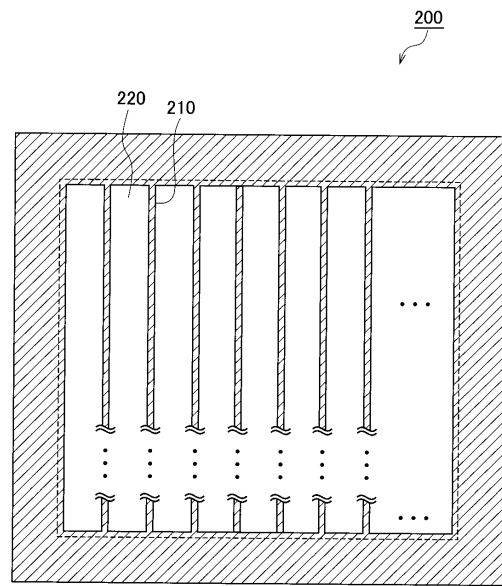
【図 4】



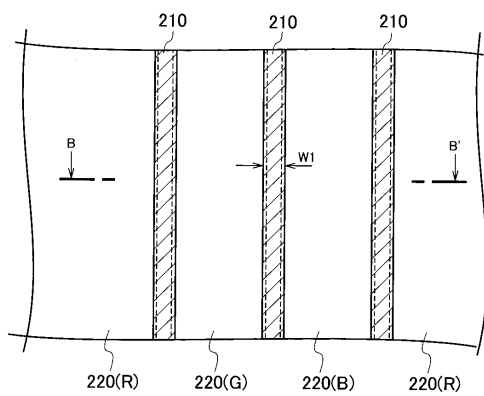
【図 5】



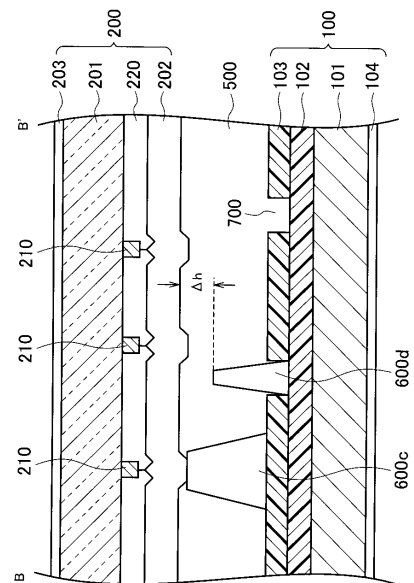
【図 6】



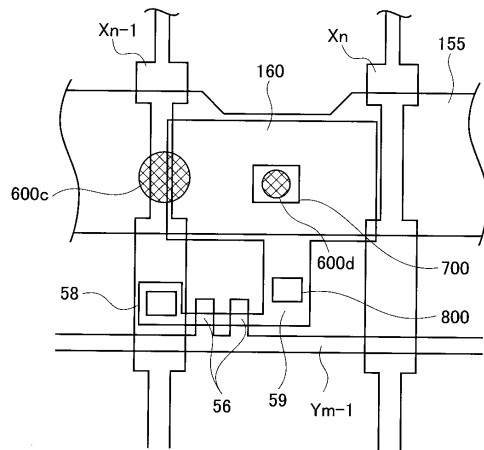
【図 7】



【図 8】



【 図 9 】



フロントページの続き

(74)代理人 100098327

弁理士 高松 俊雄

(72)発明者 福岡 暢子

東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

(72)発明者 武田 有広

東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

(72)発明者 飯塚 哲也

東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

(72)発明者 森本 浩和

東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内

F ターム(参考) 2H089 HA15 LA04 LA09 LA16 LA19 LA20 NA14 NA22 NA32 QA04

QA06 QA14 QA16 TA09 TA12 TA13

2H091 FA03Y FA34Y FD04 FD06 GA08 GA13 JA03 LA02 LA05 LA30

2H092 JA26 JA46 JB65 JB69 NA11 NA25 PA03 PA04 PA08 PA09

2H191 FA05Y FA13Y FD04 FD07 GA11 GA19 JA03 LA02 LA05 LA40

专利名称(译)	液晶表示装置		
公开(公告)号	JP2008309857A	公开(公告)日	2008-12-25
申请号	JP2007155039	申请日	2007-06-12
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	福岡 暢子 武田 有広 飯塚 哲也 森本 浩和		
发明人	福岡 暢子 武田 有広 飯塚 哲也 森本 浩和		
IPC分类号	G02F1/1339 G02F1/1368 G02F1/1335		
CPC分类号	G02F1/13394 G02F1/136227 G02F2001/13396 G02F2201/50 G02F2203/60		
FI分类号	G02F1/1339.500 G02F1/1368 G02F1/1335.500		
F-TERM分类号	2H089/HA15 2H089/LA04 2H089/LA09 2H089/LA16 2H089/LA19 2H089/LA20 2H089/NA14 2H089/NA22 2H089/NA32 2H089/QA04 2H089/QA06 2H089/QA14 2H089/QA16 2H089/TA09 2H089/TA12 2H089/TA13 2H091/FA03Y 2H091/FA34Y 2H091/FD04 2H091/FD06 2H091/GA08 2H091/GA13 2H091/JA03 2H091/LA02 2H091/LA05 2H091/LA30 2H092/JA26 2H092/JA46 2H092/JB65 2H092/JB69 2H092/NA11 2H092/NA25 2H092/PA03 2H092/PA04 2H092/PA08 2H092/PA09 2H191/FA05Y 2H191/FA13Y 2H191/FD04 2H191/FD07 2H191/GA11 2H191/GA19 2H191/JA03 2H191/LA02 2H191/LA05 2H191/LA40 2H189/DA07 2H189/DA19 2H189/DA32 2H189/DA39 2H189/DA43 2H189/DA45 2H189/DA48 2H189/FA16 2H189/FA23 2H189/FA61 2H189/HA02 2H189/HA12 2H189/HA14 2H189/LA06 2H189/LA15 2H192/AA24 2H192/BC34 2H192/CC57 2H192/DA12 2H192/EA22 2H192/EA32 2H192/EA43 2H192/GD23 2H291/FA05Y 2H291/FA13Y 2H291/FD04 2H291/FD07 2H291/GA11 2H291/GA19 2H291/JA03 2H291/LA02 2H291/LA05 2H291/LA40		
代理人(译)	三好秀 伊藤雅一 高桥俊 高松俊夫		
外部链接	Espacenet		

摘要(译)

要解决的问题：降低制造成本并抑制液晶显示装置中均匀单元间隙中的低温气泡，以提高玻璃的表面推力。在对向基板上线性形成的光屏蔽层具有宽度大于光屏蔽层的线宽的宽度大部分，并且在阵列基板100上具有第一间隔物600a。布置成面向大宽度部分211。在遮光层的大宽度部分211中，滤色器220的着色层的层叠量大于线性屏蔽层的层叠量，从而在对向基板200上形成台阶，使得第一间隔物600a的有效高度增加 Δh 。结果，在第一隔离物600a中，可以在保持单元间隙的均匀性的同时控制低温气泡的产生，并且可以在第二隔离物600b中控制相对于基板表面的表面推动强度。点域4

