(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号

特開2008-65308

(P2008-65308A)

(43)公開日　平成20年3月21日(2008.3.21)

(51)Int.Cl.		F I			テーマコード（参考）
G09G 3/36	(2006.01)	G09G	3/36		2H093
G09G 3/20	(2006.01)	G09G	3/20	641C	5C006
G02F 1/133	(2006.01)	G09G	3/20	623D	5C080
		G09G	3/20	623C	
		G09G	3/20	641Q	

審査請求 未請求　請求項の数 9　ＯＬ　（全 24 頁）　最終頁に続く

(21)出願番号　特願2007-152425 (P2007-152425)

(22)出願日　平成19年6月8日 (2007.6.8)

(31)優先権主張番号　特願2006-214189 (P2006-214189)

(32)優先日　平成18年8月7日 (2006.8.7)

(33)優先権主張国　日本国(JP)

(71)出願人　000002369

セイコーエプソン株式会社

東京都新宿区西新宿２丁目４番１号

(74)代理人　100095728

弁理士　上柳　雅誉

(74)代理人　100107261

弁理士　須澤　修

(74)代理人　100127661

弁理士　宮坂　一彦

(72)発明者　小澤　徳郎

長野県諏訪市大和３丁目３番５号　セイコーエプソン株式会社内

最終頁に続く

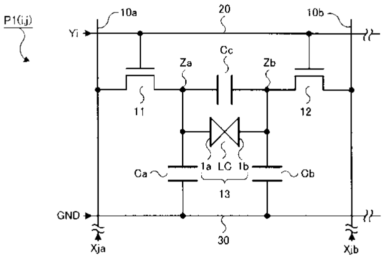
(54)【発明の名称】電気光学素子の駆動方法、画素回路、電気光学装置および電子機器

(57)【要約】

【課題】液晶を理想的に交流駆動する。

【解決手段】走査信号Ｙｉがハイレベルになると、トランジスタ１１がオン状態となり、第１電極１ａに第１電位Ｘｊａを供給される一方、トランジスタ１２がオン状態となり、第２電極１ｂに第２電位Ｘｊｂが供給される。第１フレーム期間では、第１電位Ｘｊａは表示すべき階調に応じた電位となり、第２電位Ｘｊｂは接地電位ＧＮＤとなる。また、第２フレーム期間では、第１電位Ｘｊａは接地電位ＧＮＤとなり、第２電位Ｘｊｂは表示すべき階調に応じた電位となる。これによって、電気光学素子１３の液晶ＬＣは理想的に交流駆動される。

【選択図】図２



【特許請求の範囲】
【請求項１】
第１電極、第２電極、並びに、前記第１電極および前記第２電極の間に設けられ印加電圧に応じて光学特性が変化する電気光学物質を有する電気光学素子を駆動する電気光学素子の駆動方法であって、
第１期間において、前記第１電極に固定電位を印加すると共に前記第２電極に表示すべき階調に応じたデータ電位を印加し、
第２期間において、前記第２電極に前記データ電位を印加すると共に前記第１電極に前記固定電位を印加し、
前記第１期間の駆動と前記第２期間の駆動とを交互に繰り返す、
ことを特徴とする電気光学素子の駆動方法。
【請求項２】
表示すべき階調を示す入力画像信号を、前記電気光学物質の光学特性に応じて人の視感度特性に合うように補正して前記データ電位を生成するガンマ補正を施し、
当該ガンマ補正において、前記第１期間の前記データ電位と前記第２期間のデータ電位とを同一の処理で生成する、
ことを特徴とする請求項１に記載の電気光学素子の駆動方法。
【請求項３】
第１電極、第２電極、並びに、前記第１電極および前記第２電極の間に設けられ印加電圧に応じて光学特性が変化する電気光学物質を有する電気光学素子と、
第１期間において固定電位が供給され第２期間において表示すべき階調に応じたデータ電位が供給される第１データ線と前記第１電極との間に設けられ、オン・オフが制御される第１スッチング素子と、
前記第１期間において前記データ電位が供給され前記第２期間において前記固定電位が供給される第２データ線と前記第２電極との間に設けられ、前記第１スイッチング素子がオン状態のときオン状態となり、前記第１スイッチング素子がオフ状態のときオフ状態となるように制御される第２スッチング素子と、
を備えることを特徴とする画素回路。
【請求項４】
前記第１スイッチング素子と前記第２スイッチング素子とは同一の導電型のトランジスタで構成され、同一の制御信号によってオン・オフが制御されることを特徴とする請求項３に記載の画素回路。
【請求項５】
第１電極、第２電極、並びに、前記第１電極および前記第２電極の間に設けられ印加電圧に応じて光学特性が変化する電気光学物質を有する電気光学素子と、
表示すべき階調に応じたデータ電位が供給される第１データ線と前記第１電極との間に設けられ、第１期間においてオン状態となり第２期間においてオフ状態となる第１スイッチング素子と、
前記データ電位が供給される第２データ線と前記第２電極との間に設けられ、前記第１期間においてオフ状態となり前記第２期間においてオン状態となる第２スイッチング素子と、
固定電位が供給される電位線と前記第１電極との間に設けられ、前記第１期間においてオフ状態となり前記第２期間においてオン状態となる第３スイッチング素子と、
前記電位線と前記第２電極との間に設けられ、前記第１期間においてオン状態となり前記第２期間においてオフ状態となる第４スイッチング素子と、
を備えることを特徴とする画素回路。
【請求項６】
前記第１スイッチング素子、前記第２スイッチング素子、前記第３スイッチング素子、および前記第４スイッチング素子は同一の導電型のトランジスタで構成されることを特徴とする請求項５に記載の画素回路。

【請求項７】
複数の走査線と、
複数のデータ線と、
前記複数の走査線と前記複数のデータ線との交差に対応して設けられた複数の画素回路と、
複数のデータ線の各々は、第１データ線と第２データ線との組からなり、第１期間において、前記複数のデータ線の各々において、前記第１データ線と前記第２データ線との組のうち、一方に表示すべき階調に応じたデータ電位を供給すると共に他方に固定電位を供給し、第２期間において、前記データ電位と前記固定電位とを入れ替えて前記第１データ線と前記第２データ線とに電位を供給するデータ線駆動手段とを備え、
前記複数の画素回路の各々は、
第１電極、第２電極、並びに、前記第１電極および前記第２電極の間に設けられ印加電圧に応じて光学特性が変化する電気光学物質を有する電気光学素子と、
前記第１データ線と前記第１電極との間に設けられ、前記走査線を介して供給される走査信号に従って前記第１期間においてオン状態となり前記第２期間にオフ状態となる第１スッチング素子と、
前記第２データ線と前記第２電極との間に設けられ、前記走査線を介して供給される走査信号に従って前記第１期間においてオン状態となり前記第２期間にオフ状態となる第２スッチング素子とを備える、
ことを特徴とする電気光学装置。
【請求項８】
ｍ（ｍは、２以上の自然数）組の走査線と、
ｎ＋１（ｎは、２以上の自然数）本のデータ線と、
前記データ線と前記走査線との交差に対応して設けられたｍ×ｎ個の画素回路と、
第１期間において、奇数番目のデータ線に表示すべき階調に応じたデータ電位を供給すると共に偶数番目のデータ線に固定電位を供給し、第２期間において、前記奇数番目のデータ線に前記固定電位を供給すると共に前記偶数番目のデータ線に前記データ電位を供給するデータ線駆動手段と、
１組の走査線は第１走査線と第２走査線とからなり、前記第１走査線に第１走査信号を供給し、前記第２走査線に第２走査信号を供給し、前記第１期間において、前記ｍ組の走査線を順次選択し、１組の走査線を選択する際に前記第１走査信号と前記第２走査信号とのうち一方を有効とし他方を無効とし、前記第２期間において、前記ｍ組の走査線を順次選択し、１組の走査線を選択する際に前記第１走査信号と前記第２走査信号のうち前記第１期間で有効とした信号を無効とし、無効とした信号を有効とする走査線駆動手段とを備え、
前記ｍ×ｎ個の画素回路の各々は、
左側のデータ線と前記第１電極との間に設けられ、前記第１走査信号に従ってオン・オフが制御される第１スイッチング素子と、
右側のデータ線と前記第２電極との間に設けられ、前記第２走査信号に従ってオン・オフが制御される第２スイッチング素子と、
固定電位が供給される電位線と前記第１電極との間に設けられ、前記第２走査信号に従ってオン・オフが制御される第３スイッチング素子と、
前記電位線と前記第２電極との間に設けられ、前記第２走査信号に従ってオン・オフが制御される第４スイッチング素子とを備える、
ことを特徴とする電気光学装置。
【請求項９】
請求項７または８に記載の電気光学装置を備えた電子機器。
【発明の詳細な説明】
【技術分野】
【０００１】

本発明は、液晶などの電気光学素子を駆動する技術に関する。

【背景技術】

【０００２】

液晶装置において、光の射出方向の縦電界を液晶に印加する駆動方法と、光の射出方向と直交する方向の横電界を液晶に印加する駆動方法とが知られている。液晶に直流電圧を印加すると、焼き付きなどの画質劣化を招くため、いずれの駆動方法においても液晶に交流電圧を印加する交流駆動が用いられる。

縦電界を液晶に印加する駆動方法では、例えば、図２２に示す画素回路が用いられる。この画素回路では、走査信号Ｙがハイレベルになると、トランジスタＴｒがオン状態となり、データ線１０を介して供給されるデータ電位Ｖdataが液晶素子５に印加されると共に保持容量Ｃに保持される。液晶素子５は画素電極５ａと共通電極５ｂとの間に液晶ＬＣが挟持して構成される。トランジスタＴｒおよび画素電極５ａは素子基板に形成され、共通電極５ｂは対向基板に形成される。そして、素子基板と対向基板とは間隙を持って貼り合わせられており、それらの間に液晶が注入されている。対向基板に形成された共通電極５ｂは複数の画素回路で兼用されており、そこには共通電位ＶＣＯＭが供給される。このような回路構成において、共通電位ＶＣＯＭを基準としてデータ電位Ｖdataの電位を高電位とする期間と低電位とする期間を交互に繰り返して液晶ＬＣに交流電圧を印加する。

【０００３】

横電界の駆動方法が適用される画素回路では、スイッチング用のトランジスタが形成される素子基板において、第１電極と第２電極とが形成される。そして、固定電位に対して正極性および負極性の映像信号であって絶対値が等しい信号を第１電極と第２電極とに各々印加する技術が知られている（例えば、特許文献１）。

【０００４】

【特許文献１】特開２００３－１４９６５４号公報（段落番号００３３）

【発明の開示】

【発明が解決しようとする課題】

【０００５】

ところで、図２２に示す画素回路において、走査信号Ｙがハイレベルからローレベルに切り替わるタイミングでは、液晶ＬＣの印加電圧が低下するプッシュダウン現象が発生する。プッシュダウン現象は、走査線２０に印加される走査信号Ｙが、トランジスタＴｒをオン状態にする電圧レベルから、オフ状態にする電圧レベルに変化する瞬間に、走査線２０と液晶ＬＣとの結合容量によって、液晶素子５に書き込まれた電荷が走査線２０へ逃げることに起因する。結合容量は、主に、トランジスタＴｒのゲート電極と液晶ＬＣとの間の容量成分Ｃgd、並びに走査線２０と画素電極５ａとの間の容量成分Ｃgd’からなる。このうち、容量成分Ｃgdはゲート電極とドレイン電極との間に印加される電圧Ｖgdによって変化し、ゲート電極とドレイン電極との間に印加される電圧Ｖgdが上がるに従って、容量成分Ｃgdは増加する。そして、結合容量が大きいほど、液晶ＬＣの印加電圧の低下が大きくなる。

【０００６】

図２３を参照してプッシュダウン現象による印加電圧の降下を具体的に説明する。例えば、図２２に示す画素回路において、第１フレーム期間Ｆ１においては共通電位ＶＣＯＭを基準として正極性のデータ電位Ｖdataを第１電極に印加し、第２フレーム期間Ｆ２においては共通電位ＶＣＯＭを基準として負極性のデータ電位Ｖdataを第１電極に印加する。この場合、トランジスタＴｒのゲート・ドレイン電圧Ｖgdに応じて液晶ＬＣの印加電圧が減少する。この例の液晶ＬＣはノーマリホワイトであり、ΔＶ１＜ΔＶ２＜ΔＶ３＜ΔＶ４となる。例えば、黒レベルを表示する場合、第１フレーム期間Ｆ１では液晶ＬＣの印加電圧がΔＶ１だけ減少し、第２フレーム期間Ｆ２では液晶ＬＣの印加電圧がΔＶ４だけ増加する。すなわち、第１フレーム期間Ｆ１では液晶ＬＣの印加電圧が白側にシフトし、第２フレーム期間Ｆ２では液晶ＬＣの印加電圧が黒側にシフトする。

【０００７】

このため、図２２に示す画素回路を採用する場合には、液晶ＬＣの印加電圧のシフトを補正するために共通電位ＶＣＯＭを調整して液晶ＬＣに直流電圧が印加されるのを防止する必要があった。さらに、ガンマ補正処理を印加電圧の極性に応じて切り替える必要があった。くわえて、横電界の駆動方法が適用される画素回路においても、固定電位に対して正極性および負極性の映像信号であって絶対値が等しい信号を第１電極と第２電極とに各々印加するので、同様の問題があった。

【課題を解決するための手段】

【０００８】

本発明は、上記課題の少なくとも一部を解決するためになされたものであり、以下の形態又は適用例として実現することが可能である。

【０００９】

［適用例１］本適用例にかかる電気光学素子の駆動方法は、第１電極、第２電極、並びに、前記第１電極および前記第２電極の間に設けられ印加電圧に応じて光学特性が変化する電気光学物質を有する電気光学素子を駆動する方法であって、第１期間（例えば、実施形態の第１フレーム期間Ｆ１）において、前記第１電極に固定電位（例えば、接地電位ＧＮＤ）を印加すると共に前記第２電極に表示すべき階調に応じたデータ電位を印加し、第２期間（例えば、実施形態の第１フレーム期間Ｆ１）において、前記第２電極に前記データ電位を印加すると共に前記第１電極に前記固定電位を印加し、前記第１期間の駆動と前記第２期間の駆動とを交互に繰り返すことを特徴とする。

【００１０】

この方法によれば、第１期間において電気光学素子の一方の電極に固定電位を供給すると共に他方の電極にデータ電位を供給し、第２期間において電気光学素子の他方の電極に固定電位を供給すると共に一方の電極にデータ電位を供給するので、電気光学素子を交流駆動することができる。この駆動方式は、固定電位を基準としてデータ電位を高電位または低電位の一方に設定するので、従来の駆動方法のように所定電位を基準として極性を反転させたデータ電位を電気光学素子に供給する必要がない。極性を反転させたデータ電位を供給する場合には、電気光学素子の印加電圧がプッシュダウン現象の影響を受けてデータ電位の極性に応じて変化するため、直流成分が電気光学素子に印加される。これに対して、この駆動方法は、電気光学素子のいずれか一方の電極には固定電位が供給されるので、プッシュダウン現象によって印加電圧が減少しても直流成分が電気光学素子に印加されることがない。

【００１１】

［適用例２］上記適用例にかかる電気光学素子の駆動方法において、表示すべき階調を示す入力画像信号を、前記電気光学物質の光学特性に応じて人の視感度特性に合うように補正して前記データ電位を生成するガンマ補正を施し、当該ガンマ補正において、前記第１期間の前記データ電位と前記第２期間のデータ電位とを同一の処理で生成することが好ましい。従来の駆動方法では、電気光学素子の印加電圧がプッシュダウン現象の影響を受けてデータ電位の極性に応じて変化するため、データ電位の極性に応じてガンマ補正を設定する必要がある。これに対して、この駆動方法は、電気光学素子のいずれか一方の電極には固定電位が供給されるので、プッシュダウン現象によって印加電圧が減少してもガンマ補正を切り替える必要がないので、処理を簡略化することができる。

【００１２】

［適用例３］本適用例にかかる画素回路（例えば、第１実施形態の画素回路Ｐ１）は、第１電極、第２電極、並びに、前記第１電極および前記第２電極の間に設けられ印加電圧に応じて光学特性が変化する電気光学物質を有する電気光学素子と、第１期間において固定電位が供給され第２期間において表示すべき階調に応じたデータ電位が供給される第１データ線と前記第１電極との間に設けられ、オン・オフが制御される第１スッチング素子（例えば、トランジスタ１１）と、前記第１期間において前記データ電位が供給され前記第２期間において前記固定電位が供給される第２データ線と前記第２電極との間に設けられ、前記第１スイッチング素子がオン状態のときオン状態となり、前記第１スイッチング

素子がオフ状態のときオフ状態となるように制御される第２スッチング素子（例えば、トランジスタ１２）とを備えることを特徴とする。この構成によれば、第１期間において電気光学素子の一方の電極に固定電位を供給すると共に他方の電極にデータ電位を供給し、第２期間において電気光学素子の他方の電極に固定電位を供給すると共に一方の電極にデータ電位を供給することができる。これにより、プッシュダウン現象によって電気光学素子の印加電圧が減少しても電気光学素子に直流成分を印加することなく、理想的な交流駆動を実現することができる。しかも、電気光学素子の印加電圧の極性に応じてガンマ補正を切り替える必要もない。

【００１３】

［適用例４］上記適用例にかかる画素回路において、前記第１スイッチング素子と前記第２スイッチング素子とは同一の導電型のトランジスタで構成され、同一の制御信号によってオン・オフが制御されることが好ましい。この構成によれば、同一の導電型のトランジスタを用いるので、画素回路の製造工程を簡略化できる。

【００１４】

［適用例５］本適用例にかかる画素回路（例えば、第２実施形態の画素回路Ｐ２）は、第１電極、第２電極、並びに、前記第１電極および前記第２電極の間に設けられ印加電圧に応じて光学特性が変化する電気光学物質を有する電気光学素子と、表示すべき階調に応じたデータ電位が供給される第１データ線と前記第１電極との間に設けられ、第１期間においてオン状態となり第２期間においてオフ状態となる第１スイッチング素子と、前記データ電位が供給される第２データ線と前記第２電極との間に設けられ、前記第１期間においてオフ状態となり前記第２期間においてオン状態となる第２スイッチング素子と、固定電位が供給される電位線と前記第１電極との間に設けられ、前記第１期間においてオフ状態となり前記第２期間においてオン状態となる第３スイッチング素子と、前記電位線と前記第２電極との間に設けられ、前記第１期間においてオン状態となり前記第２期間においてオフ状態となる第４スイッチング素子とを備えることを特徴とする。この構成によれば、第１期間において電気光学素子の一方の電極に固定電位を供給すると共に他方の電極にデータ電位を供給し、第２期間において電気光学素子の他方の電極に固定電位を供給すると共に一方の電極にデータ電位を供給することができる。これにより、プッシュダウン現象によって電気光学素子の印加電圧が減少しても電気光学素子に直流成分を印加することなく、理想的な交流駆動を実現することができる。しかも、電気光学素子の印加電圧の極性に応じてガンマ補正を切り替える必要もない。

【００１５】

［適用例６］上記適用例にかかる画素回路において、前記第１スイッチング素子、前記第２スイッチング素子、前記第３スイッチング素子、および前記第４スイッチング素子は同一の導電型のトランジスタで構成することが、画素回路の製造工程を簡略化する観点から好ましい。

【００１６】

［適用例７］本適用例にかかる電気光学装置（例えば、第１実施形態）は、複数の走査線と、複数のデータ線と、前記複数の走査線と前記複数のデータ線との交差に対応して設けられた複数の画素回路と、複数のデータ線の各々は、第１データ線（例えば、図１に示す１０ａ）と第２データ線（例えば、図１に示す１０ｂ）との組からなり、第１期間において、前記複数のデータ線の各々において、前記第１データ線と前記第２データ線との組のうち、一方に表示すべき階調に応じたデータ電位を供給すると共に他方に固定電位を供給し、第２期間において、前記データ電位と前記固定電位とを入れ替えて前記第１データ線と前記第２データ線とに電位を供給するデータ線駆動手段とを備え、前記複数の画素回路の各々は、第１電極、第２電極、並びに、前記第１電極および前記第２電極の間に設けられ印加電圧に応じて光学特性が変化する電気光学物質を有する電気光学素子と、前記第１データ線と前記第１電極との間に設けられ、前記走査線を介して供給される走査信号に従って前記第１期間においてオン状態となり前記第２期間にオフ状態となる第１スッチング素子と、前記第２データ線と前記第２電極との間に設けられ、前記走査線を介して供給

される走査信号に従って前記第１期間においてオン状態となり前記第２期間にオフ状態となる第２スッチング素子とを備えることを特徴とする。

【００１７】

この構成によれば、画素回路内の第１スイッチング素子と第２スイッチング素子とを同一の走査信号によって制御するので、複数種類の走査線を用意する必要がない。そして、第１データ線および第２データ線に供給するデータ電位と固定電位とを第１期間と第２期間とで入れ替える。この場合、固定電位が基準となって電気光学素子の印加電圧が定まるので、直流成分が重畳することなく、理想的な交流駆動を実現できる。しかも、電気光学素子の印加電圧の極性に応じてガンマ補正を切り替える必要もない。

【００１８】

［適用例８］本適用例にかかる電気光学装置（例えば、第２実施形態）は、ｍ（ｍは、２以上の自然数）組の走査線と、ｎ＋１（ｎは、２以上の自然数）本のデータ線と、前記データ線と前記走査線との交差に対応して設けられたｍ×ｎ個の画素回路と、第１期間において、奇数番目のデータ線に表示すべき階調に応じたデータ電位を供給すると共に偶数番目のデータ線に固定電位を供給し、第２期間において、前記奇数番目のデータ線に前記固定電位を供給すると共に前記偶数番目のデータ線に前記データ電位を供給するデータ線駆動手段と、１組の走査線は第１走査線と第２走査線とからなり、前記第１走査線に第１走査信号（例えば、図１０のＹｉａ）を供給し、前記第２走査線に第２走査信号（例えば、図１０のＹｉｂ）を供給し、前記第１期間において、前記ｍ組の走査線を順次選択し、１組の走査線を選択する際に前記第１走査信号と前記第２走査信号とのうち一方を有効とし他方を無効とし、前記第２期間において、前記ｍ組の走査線を順次選択し、１組の走査線を選択する際に前記第１走査信号と前記第２走査信号のうち前記第１期間で有効とした信号を無効とし、無効とした信号を有効とする走査線駆動手段とを備え、前記ｍ×ｎ個の画素回路の各々は、左側のデータ線と前記第１電極との間に設けられ、前記第１走査信号に従ってオン・オフが制御される第１スイッチング素子（例えば、図１０の１５）と、右側のデータ線と前記第２電極との間に設けられ、前記第２走査信号に従ってオン・オフが制御される第２スイッチング素子（例えば、図１０の１６）と、固定電位が供給される電位線と前記第１電極との間に設けられ、前記第２走査信号に従ってオン・オフが制御される第３スイッチング素子（例えば、図１０の１７）と、前記電位線と前記第２電極との間に設けられ、前記第２走査信号に従ってオン・オフが制御される第４スイッチング素子（例えば、図１０の１８）とを備えることを特徴とする。

この構成によれば、列方向に隣接する画素回路の間でデータ線を共用するので、データ線の本数を削減することが可能となる。また、固定電位が基準となって電気光学素子の印加電圧が定まるので、直流成分が重畳することなく、理想的な交流駆動を実現できる。しかも、電気光学素子の印加電圧の極性に応じてガンマ補正を切り替える必要もない。

【００１９】

［適用例９］本適用例にかかる電子機器は上述した電気光学装置を備えることを特徴とする。この電子機器としては、例えばパーソナルコンピュータ、携帯電話機、および情報携帯端末等が含まれる。

【発明を実施するための最良の形態】

【００２０】

＜１．第１実施形態＞

本発明の第１実施形態に係る電気光学装置は、電気光学材料として液晶を用いる。電気光学装置１は、主要部として液晶パネルＡＡ（電気光学パネルの一例）を備える。液晶パネルＡＡは、スイッチング素子として薄膜トランジスタ（Thin Film Transistor：以下、「ＴＦＴ」と称する）を形成した素子基板と対向基板とを互いに電極形成面を対向させて、かつ、一定の間隙を保って貼付し、この間隙に液晶が挟持されている。

【００２１】

図１は第１実施形態に係る電気光学装置１の全体構成を示すブロック図である。この電気光学装置１は、液晶パネルＡＡ、制御回路３００、および画像処理回路４００を備える

。この液晶パネルＡＡは透過型であるが、半透過型であってもよいしあるいは反射型であってもよい。液晶パネルＡＡは、その素子基板上に画像表示領域Ａ、走査線駆動回路１００、およびデータ線駆動回路２００を備える。制御回路３００は、Ｘ転送開始パルスＤＸ、Ｘクロック信号ＸＣＫおよび第１フレーム信号Ｓｆ１を生成してデータ線駆動回路２００に供給すると共に、Ｙ転送開始パルスＤＹおよびＹクロック信号ＹＣＫを生成して走査線駆動回路１００に供給する。画像表示領域Ａには、複数の画素回路Ｐ１がマトリクス状に形成されており、画素回路Ｐ１ごとに透過率を制御することができる。バックライト（図示略）からの光は、画素回路Ｐ１を介して射出される。これによって、光変調による階調表示が可能となる。また、画像処理回路４００は入力画像データDinに画像処理を施して出力画像データDoutを生成し、これをデータ線駆動回路２００に出力する。

【００２２】
次に、画像表示領域Ａについて説明する。画像表示領域Ａには、ｍ（ｍは２以上の自然数）本の走査線２０が、Ｘ方向に沿って平行に配列して形成される一方、ｎ（ｎは２以上の自然数）組の第１データ線１０ａおよび第２データ線１０ｂが、Ｙ方向に沿って平行に配列して形成されている。くわえて、接地電位ＧＮＤを供給する電位線（図示略）がＸ方向に沿って平行に配列して形成される。そして、走査線２０と第１データ線１０ａおよび第２データ線１０ｂとの交差に対応して、ｍ（行）×ｎ（列）個の画素回路Ｐ１が配置される。

【００２３】
ｎ本の第１データ線１０ａには第１電位Ｘ１ａ～Ｘｎａが各々供給され、ｎ本の第２データ線１０ｂには第２電位Ｘ１ｂ～Ｘｎｂが各々供給される。また、各走査線２０には、走査信号Ｙ１、Ｙ２、…、Ｙmが、パルス的に線順次で印加される。ｉ（ｉは１≦ｉ≦mの自然数）行、ｊ（ｊは１≦ｊ≦ｎの自然数）列の画素回路Ｐ１(i,j)は、ｉ行の走査線２０の走査信号Ｙｉがアクティブになると、第１データ線１０ａを介して供給される第１電位Ｘｊａおよび第２データ線１０ｂを介して供給される第２電位Ｘｊｂを取り込む。

【００２４】
図２にｉ行ｊ列の画素回路Ｐ１(i,j)の回路図を示す。なお、他の画素回路Ｐ１も同様に構成されている。この図に示すように画素回路Ｐ１(i,j)は、導電型がｎチャネルのトランジスタ１１および１２、第１保持容量Ｃａ、第２保持容量Ｃｂ、第３保持容量Ｃｃ、並びに電気光学素子１３を備える。

電気光学素子１３は、第１電極１ａと第２電極１ｂの間に電気光学物質を挟持して構成される。電気光学物質は、印加電圧に応じて光学特性が変化するものであればいかなるものであってもよいが、この例では、液晶ＬＣを用いる。

【００２５】
電気光学素子１３の第１電極１ａは第１ノードＺａに接続される一方、その第２電極１ｂが第２ノードＺｂに接続される。また、第１ノードＺａと電位線３０との間には第１保持容量Ｃａが設けられ、第２ノードＺｂと電位線３０との間には第２保持容量Ｃｂが設けられる。さらに、電気光学素子１３と並列に第３保持容量Ｃｃが設けられる。ここで、第１乃至第３保持容量Ｃａ、Ｃｂ、およびＣｃの一部または全部は、容量素子として形成してもよいし、あるいは、第１電極１ａと第２電極１ｂとの間に付随する寄生容量や第１ノードＺａまたは第２ノードＺｂと電位線３０との間に発生する寄生容量であってもよい。

【００２６】
また、トランジスタ１１は第１ノードＺａと第１データ線１０ａとの間に設けられており、トランジスタ１２は第２ノードＺｂと第２データ線１０ｂとの間に設けられている。さらに、トランジスタ１１および１２のゲートは走査線２０と接続される。走査信号Ｙｉがハイレベル（アクティブ）になると、トランジスタ１１および１２は共にオン状態となる。すると、第１電位Ｘｊａが電気光学素子１３の第１電極１ａに印加されると共に第１保持容量Ｃａによって保持される。また、第２電位Ｘｊｂが電気光学素子１３の第２電極１ｂに印加されると共に第２保持容量Ｃｂによって保持される。これによって、電気光学物質たる液晶に電圧が印加され、透過率が制御される。

【００２７】
図３は、電気光学装置の一例としてＦＦＳ（Fringe Field Switching）モードの液晶装置の構造の一部分を拡大して示す模式図である。（ａ）は、液晶装置の一部の構造を示す模式平面図である。（ｂ）は、（ａ）に示す液晶装置の一部を示す模式断面図である。以下、ＦＦＳモードの液晶装置の構造を、図３を参照しながら説明する。
【００２８】
図３（ａ）に示すように、液晶装置の画素回路Ｐ１には、走査線２０と第１データ線１０ａ及び第２データ線１０ｂとが交差するように配置されている。走査線２０と第１データ線１０ａとの交差に対応する位置には、トランジスタ１１が形成されている。一方、走査線２０と第２データ線１０ｂとの交差に対応する位置には、トランジスタ１２が形成されている。トランジスタ１１には、スリットが設けられていない第１電極１ａが電気的に接続されている。ここで、第１電極１ａは、略長方形となっている。また、トランジスタ１２には、スリット状の第２電極１ｂが電気的に接続されている。以下、第２電極１ｂと接続されているトランジスタ１２の構造を主体に、図３（ｂ）を参照しながら説明する。
【００２９】
図３（ｂ）に示すように、ガラス基板２１上には、下地絶縁膜２２が形成され、その上には、半導体層２３ａが積層されている。半導体層２３ａは、例えば、ポリシリコン層から構成することができ、走査線２０からの電界によりチャネルが形成されるチャネル領域２４と、これを挟むソース領域２５及びドレイン領域２６とを有して構成される。また、リーク電流をさらに低減させるために、半導体層２３ａは、ソース領域２５及びドレイン領域２６の一部に低濃度領域を設けたＬＤＤ（Lightly Doped Drain）構造とすることが好ましい。
【００３０】
半導体層２３ａの上層には、酸化シリコン等からなるゲート絶縁膜２７を挟んで、チタン、クロム、タングステン、タンタル、モリブデン等の高融点金属又はこれらを含む合金等からなる走査線２０が積層されている。走査線２０は、ゲート電極として機能する。走査線２０は、Ｕ字状に形成された半導体層２３ａと２箇所で対向するように配置されている。従って、トランジスタ１２は、ダブルゲート構造を有している。トランジスタ１２は、半導体層２３ａ、ゲート絶縁膜２７、走査線２０を含んで構成される。
【００３１】
走査線２０の上層には、酸化シリコン等からなる層間絶縁膜２８を挟んで第２データ線１０ｂが積層されている。第２データ線１０ｂは、アルミニウム、クロム、タングステン等の金属又はこれらを含む合金等から構成されている。第２データ線１０ｂは、図３（ａ）に示すように、走査線２０と直交するように配置され、半導体層２３ａの一端側と電気的に接続されている。詳述すると、第２データ線１０ｂは、ゲート絶縁膜２７及び層間絶縁膜２８を貫通して設けられたコンタクトホール２９ａを介して、半導体層２３ａのソース領域２５と電気的に接続されている。
【００３２】
第２データ線１０ｂと同一層には、第２データ線１０ｂと同一の材料からなる中継電極３１が形成されている。中継電極３１は、ゲート絶縁膜２７及び層間絶縁膜２８を貫通して設けられたコンタクトホール２９ｂを介して、半導体層２３ａのドレイン領域２６と電気的に接続されている。
【００３３】
第２データ線１０ｂ及び中継電極３１の上層には、酸化シリコン等からなる層間絶縁膜３２を挟んで透光性を有するＩＴＯ（Indium Tin Oxide）からなる第１電極１ａが積層されている。第１電極１ａは、画素回路Ｐ１ごとに独立して設けられている。第１電極１ａは、コンタクトホールを介して、図示しないトランジスタ１１のドレイン領域に電気的に接続されている。なお、トランジスタ１１は、上記したトランジスタ１２と同様の構成になっている。
【００３４】

第１電極１ａの上層には、酸化シリコン等からなる層間絶縁膜３３を挟んでＩＴＯからなる透光性を有する第２電極１ｂが形成されている。第２電極１ｂには、第１電極１ａに重なる部分において、多数のスリットが形成されている。各スリットは、互いに平行であり、一定の間隔をおいて配置されている。第２電極１ｂは、画素回路Ｐ１ごとに独立して設けられている。第２電極１ｂは、層間絶縁膜３２，３３を貫通して設けられたコンタクトホール２９ｃを介して中継電極３１に接続されている。対向配置された第１電極１ａ及び第２電極１ｂと、その間に配置された層間絶縁膜３３とによって、第３保持容量Ｃｃが構成される。

【００３５】

なお、第２電極１ｂの各スリットは、互いに平行であり、一定の間隔をおいて配置されているが、この形状に限られず、第１電極１ａと第２電極１ｂとの間の斜め方向の電界により、液晶ＬＣ内の液晶分子が制御されるように形成されていればよい。例えば、第２電極１ｂの各スリットは、図３のように第１データ線１０ａもしくは第２データ線１０ｂの延在方向に沿って設けられていてもよいし、走査線２０の延在方向に沿って設けられていてもよい。また、第２電極１ｂの各スリットは、走査線２０の延在方向に対し、所定の角度を持つように設けられていてもよいし、走査線２０の延在方向に対し、第１の角度を持つように設けられた第１スリットと、第２の角度を持つように設けられた第２スリットとが有していてもよい。

【００３６】

第２電極１ｂ上には、図示しないポリイミドからなる配向膜が積層されている。配向膜は、図示しない液晶に接する部材であり、配向膜をラビングすることで、駆動無印加時（すなわち電界の非印加時）に、液晶をラビング方向に沿って配向させることができる。

【００３７】

また、走査線２０と同一層には、走査線２０と平行して定電位線３５が配置されている。定電位線３５の電位は、例えば、接地電位ＧＮＤに保たれている。半導体層２３ａの他端（ドレイン領域２６側）は、ゲート絶縁膜２７を挟んで定電位線３５と重なる領域まで延在して形成されている。ここで、定電位線３５と半導体層２３ａとによって挟まれたゲート絶縁膜２７は、第２保持容量Ｃｂの役割りを果たす。

【００３８】

同様にトランジスタ１１の半導体層２３ｂにおける他端（ドレイン領域側）は、ゲート絶縁膜２７を挟んで定電位線３５と重なる領域まで延在して形成されている。そして、定電位線３５と半導体層２３ｂとによって挟まれたゲート絶縁膜２７は、第１保持容量Ｃａの役割りを果たす。

【００３９】

また、第１データ線１０ａは、図３（ｂ）に図示しないが、上記した第２データ線１０ｂと同一層に形成されている。第１データ線１０ａは、ゲート絶縁膜２７及び層間絶縁膜２８を貫通して設けられたコンタクトホール（図示せず）を介して、半導体層２３ｂのソース領域（図示せず）と電気的に接続されている。

【００４０】

上記した半導体層２３ａ，２３ｂ及び定電位線３５を用いて保持容量Ｃａ，Ｃｂを作ることにより、半導体層２３ａ，２３ｂや走査線２０を形成するのに合わせて同時に形成することが可能となり、製造工程を増やすことなく作ることができる。また、対向配置された第１電極１ａ及び第２電極１ｂと、その間に配置された層間絶縁膜３３とによって、第３保持容量Ｃｃが構成されるため、別途保持容量を形成する必要がなく、第２電極１ｂと同等の面積の保持容量を形成できる。この第３保持容量Ｃｃにより、第１電極１ａと第２電極１ｂとの間の電位差を保持することができる。

【００４１】

このような構成において、第１電極１ａと第２電極１ｂとの間に駆動電圧を印加すると、これらの電極の形状に応じた電界が生じる。より詳しくは、第２電極１ｂの上面から出て第２電極１ｂのスリットを通り第１電極１ａの上面に至る電気力線を有する電界が発生

する。このとき、第２電極１ｂの上方（すなわち液晶が配置されている領域）における電界は、ガラス基板２１に平行な成分を有する横電界となる。液晶分子は、この横電界によって駆動され、ガラス基板２１に平行な面内で配向方向を変える。ＦＦＳモードの液晶装置によれば、上記のように液晶分子が常にガラス基板２１に対して平行な状態で駆動されることに起因して、広い視野角が得られる。

【００４２】

図４にデータ線駆動回路２００の構成を示す。データ線駆動回路２００は、ｎ列の画素回路Ｐ１に対応したｎ個の処理ユニットＵ１～Ｕｎ、インバータＩＮＶ、基準電位発生回路２１０、および画像データ分配回路２２０を備える。このうち、画像データ分配回路２２０は、ｎ段のシフトレジスタとラッチ回路を備える。シフトレジスタはＸ転送開始パルスＤＸをＸクロック信号ＸＣＫに従って順次転送してｎ個のサンプリングパルスを順次生成する。ラッチ回路は、サンプリングパルスを用いて出力画像データDoutをサンプリングしたデータをラッチする。さらに、ラッチ回路は、ラッチして得たデータを画像データＤ１～Ｄｎとして各処理ユニットＵ１～Ｕｎに出力する。画像データＤ１～Ｄｎはｋ（ｋは２以上の自然数）個の階調を指定する。また、基準電位発生回路２１０は、接地電位ＧＮＤとｋ個の階調に対応した基準電位Ｖ１～Ｖｋを生成する。各基準電位Ｖ１～Ｖｋはガンマ補正を考慮して設定されている。また、第１フレーム信号Ｓｆ１は第１フレーム期間Ｆ１においてハイレベルなり、第２フレーム期間Ｆ２においてローレベルとなる。インバータＩＮＶは第１フレーム信号Ｓｆ１を反転して第２フレーム信号Ｓｆ２を生成する。第２フレーム信号Ｓｆ２は第２フレーム期間Ｆ２においてハイレベルとなる一方、第１フレーム期間Ｆ１においてローレベルとなる。

【００４３】

図５に処理ユニットＵｊの構成を示す。なお、他の処理ユニットも同様に構成されている。処理ユニットＵｊはＤＡ変換回路２５０とスイッチＳａ１、Ｓａ２、Ｓｂ１およびＳｂ２を備える。ＤＡ変換回路２５０は、ｋ入力１出力のデマルチプレクサによって構成されており、画像データＤｊの示す階調に応じて基準電位Ｖ１～Ｖｋの中から一つを選択して出力する。これによって、画像データＤｊをデジタル信号からアナログ信号に変換することができる。

【００４４】

スイッチＳａ１は第１フレーム期間Ｆ１でオン状態となり、ＤＡ変換回路２５０から出力されるデータ電位Vdataを第１電位Ｘｊａとして第１データ線１０ａに供給する。また、スイッチＳａ２は第２フレーム期間Ｆ２でオン状態となり、接地電位ＧＮＤを第１電位Ｘｊａとして第１データ線１０ａに供給する。一方、スイッチＳｂ１は第１フレーム期間Ｆ１でオン状態となり、接地電位ＧＮＤを第２電位Ｘｊｂとして第２データ線１０ｂに供給する。また、スイッチＳｂ２は第２フレーム期間Ｆ２でオン状態となり、データ電位Vdataを第２電位Ｘｊｂとして第２データ線１０ｂに供給する。この結果、第１フレーム期間Ｆ１において、第１電位Ｘｊａはデータ電位Vdata、第２電位Ｘｊｂは接地電位ＧＮＤとなる。第２フレーム期間Ｆ２において、第１電位Ｘｊａは接地電位ＧＮＤ、第２電位Ｘｊｂはデータ電位Vdataとなる。データ電位Vdataは表示すべき階調に応じた電位である。

【００４５】

ところで、液晶ＬＣの透過率と印加電圧との関係は、液晶ＬＣの材料によって区々である。さらに、画像データＤｊの示す階調値と人間の視感度特性を調整する必要もある。そこで、これらの点を考慮して液晶ＬＣに印加する電圧を調整するガンマ補正を施す必要がある。本実施形態では、基準電位Ｖ１～Ｖｋを調整することによってガンマ補正を施している。より具体的には、基準電位発生回路２１０に抵抗ラダーを設け、抵抗ラダーを構成する抵抗値を調整すればよい。あるいは、基準電位発生回路２１０に不揮発性のメモリを設け、当該メモリに基準電位Ｖ１～Ｖｋを指定する指定データを記憶し、指定データをメモリから読み出し、これをＤＡ変換して基準電位Ｖ１～Ｖｋを生成してもよい。

【００４６】

仮に、共通電位ＶＣＯＭを中心として正極性の電位と負極性の電位を発生させる場合には、プッシュダウン現象の影響を受けて、液晶ＬＣの印加電圧がシフトするため、正極性用の基準電位の他に負極性用の基準電位を別途生成する必要がある。これに対して、本実施形態では、第１電極１ａと第２電極１ｂの一方に接地電位ＧＮＤ（固定電位）を供給し、他方に表示すべき階調に応じたデータ電位Ｖdataを供給し、これを入れ替えることによって液晶ＬＣに交流電圧を印加する。このため、プッシュダウン現象によって液晶ＬＣの印加電圧が減少しても極性によって印加電圧の大きさを一定にすることができる。この結果、印加電圧の極性に応じてガンマ補正を切り替える必要がなくなるので、基準電位発生回路２１０を簡易に構成することができる。すなわち、本実施形態では、第１フレーム期間Ｆ１と第２フレーム期間Ｆ２とで同じガンマ補正を施して、データ電位Ｖdataを同一の処理で生成する。

【００４７】

図６に電気光学装置１の動作を説明するためのタイミングチャートを示す。この図に示すように、第１フレーム期間Ｆ１（第１期間）の第ｉ番目の水平走査期間Ｈｉにおいて、走査信号Ｙｉがアクティブになる。すると、画素回路Ｐ１(i,j)のトランジスタ１１および１２がオン状態となり、第１電極１ａに第１電位Ｘｊａが印加され、第２電極１ｂに第２電位Ｘｊｂが印加される。このとき、第１電位Ｘｊａは表示すべき階調に応じたデータ電位Ｖdataとなり、第２電位Ｘｊｂは接地電位ＧＮＤ（固定電位）となる。そして、第１保持容量Ｃａによって階調に応じた電位が保持され、第２保持容量Ｃｂに接地電位ＧＮＤが保持される。この結果、第１フレーム期間Ｆ１では、第１電極１ａの電位が第２電極１ｂの接地電位ＧＮＤを基準として高電位となる。

【００４８】

第２フレーム期間Ｆ２（第２期間）の第ｉ番目の水平走査期間Ｈｉでも画素回路Ｐ１(i,j)のトランジスタ１１および１２がオン状態となり、第１電極１ａに第１電位Ｘｊａが印加され、第２電極１ｂに第２電位Ｘｊｂが印加される。但し、第２フレーム期間Ｆ２における第１電位Ｘｊａおよび第２電位Ｘｊｂの関係は、第１フレーム期間Ｆ１と逆転している。即ち、第２フレーム期間Ｆ２では、第１電位Ｘｊａが接地電位ＧＮＤとなり第２電位Ｘｊｂがデータ電位Ｖdataとなる。したがって、第２フレーム期間Ｆ２では、第２電極１ｂの電位が第１電極１ａの接地電位ＧＮＤを基準として高電位となる。

【００４９】

このように第１フレーム期間Ｆ１と第２フレーム期間Ｆ２とで電気光学素子１３に印加される電圧の向きを反転させることによって、交流電圧を液晶ＬＣに印加することができる。交流駆動の方式としては、以下に述べる各種の方式がある。なお、以下の説明では、液晶ＬＣに印加される電圧の極性を、第１電極１ａの電位が第２電極１ｂの電位よりも高電位となる場合を正極性と称し、第１電極１ａの電位が第２電極１ｂの電位よりも低電位となる場合を負極性と称する。

【００５０】

Ｖ反転方式は、あるフレーム（垂直走査）期間中は全ての第１電極１ａに高電位を供給すると共に第２電極１ｂに接地電位ＧＮＤを供給し、次のフレーム期間中は全ての第１電極１ａに接地電位ＧＮＤを供給すると共に第１電極１ａに高電位を供給する反転方式である。Ｖ反転方式では、全ての画素回路Ｐ１において液晶ＬＣに印加する電圧の極性が共通し、隣接するフレーム間で印加電圧の極性が反転する。

【００５１】

Ｓ反転方式は、あるフレーム期間においてデータ線毎に（列毎に）第１電極１ａに高電位と接地電位ＧＮＤとを交互に供給して、列毎に液晶ＬＣに印加する電圧の極性を反転させる。そして、次のフレーム期間では前のフレーム期間で高電位を供給した第１電極１ａには接地電位ＧＮＤを供給し、接地電位ＧＮＤを供給した第１電極１ａには高電位を供給する。このようにＳ反転方式では、列毎に液晶ＬＣに印加する電圧の極性を反転し、隣接するフレーム間で液晶ＬＣに印加する電圧の極性を反転する。

【００５２】

Ｈ反転方式は、あるフレーム期間中に走査線毎に（行毎に）第１電極１ａに高電位と接地電位ＧＮＤとを交互に供給して、列毎に液晶ＬＣに印加する電圧の極性を反転させる。そして、次のフレーム期間では前のフレーム期間で高電位を供給した第１電極１ａには接地電位ＧＮＤを供給し、接地電位ＧＮＤを供給した第１電極１ａには高電位を供給する。このようにＨ反転方式では、行毎に液晶ＬＣに印加する電圧の極性を反転し、隣接するフレーム間で液晶ＬＣに印加する電圧の極性を反転する。

【００５３】

ドット反転方式は、Ｓ反転方式とＨ反転方式とを組み合わせたものである。ドット反転方式は、あるフレーム期間中において走査線およびデータ線毎に（すなわち画素単位毎に）第１電極１ａに高電位と接地電位ＧＮＤとを交互に供給して、行および列毎に液晶ＬＣに印加する電圧の極性を反転させる。そして、次のフレーム期間では前のフレーム期間で高電位を供給した第１電極１ａには接地電位ＧＮＤを供給し、接地電位ＧＮＤを供給した第１電極１ａには高電位を供給する。このようにドット反転方式は、行および列毎に液晶ＬＣに印加する電圧の極性を反転し、隣接するフレーム間で液晶ＬＣに印加する電圧の極性を反転する。

【００５４】

本実施形態の電気光学装置１は、上述した各種の方式のいずれを採用することもできるが、この例では、Ｓ反転方式を採用する。図６に示すように、第１フレーム期間Ｆ１のｉ番目の水平走査期間Ｈｉにおいて、画素回路Ｐ１(i,j)では、第１電極１ａに第１電位Ｘｊａとしてデータ電位Ｖdataが供給される一方、第２電極１ｂに第２電位Ｘｊｂとして接地電位ＧＮＤが供給される。したがって、第１フレーム期間Ｆ１において画素回路Ｐ１(i,j)の液晶ＬＣに印加される電圧の極性は正極性となる。次に、第１フレーム期間Ｆ１のｉ＋１番目の水平走査期間Ｈｉ+1において、画素回路Ｐ１(i+1,j)では、第２電極１ｂに第２電位Ｘｊｂとしてデータ電位Ｖdataが供給される一方、第１電極１ａに第１電位Ｘｊａとして接地電位ＧＮＤが供給される。したがって、第１フレーム期間Ｆ１において画素回路Ｐ１(i+1,j)の液晶ＬＣに印加される電圧の極性は負極性となる。

【００５５】

また、第２フレーム期間Ｆ２のｉ番目の水平走査期間Ｈｉにおいて、画素回路Ｐ１(i,j)では、第２電極１ｂに第２電位Ｘｊｂとしてデータ電位Ｖdataが供給される一方、第１電極１ａに第１電位Ｘｊａとして接地電位ＧＮＤが供給される。したがって、第２フレーム期間Ｆ２において画素回路Ｐ１(i,j)の液晶ＬＣに印加される電圧の極性は負極性となる。次に、第２フレーム期間Ｆ２のｉ＋１番目の水平走査期間Ｈｉ+1において、画素回路Ｐ１(i+1,j)では、第１電極１ａに第１電位Ｘｊａとしてデータ電位Ｖdataが供給される一方、第２電極１ｂに第２電位Ｘｊｂとして接地電位ＧＮＤが供給される。したがって、第２フレーム期間Ｆ２において画素回路Ｐ１(i+1,j)の液晶ＬＣに印加される電圧の極性は正極性となる。

【００５６】

この結果、図７に示すように第１フレーム期間Ｆ１および第２フレーム期間Ｆ２において、画素回路Ｐ１(i,j)の液晶ＬＣと画素回路Ｐ１(i+1,j)の液晶ＬＣに印加される電圧の極性は反転し、且つ、フレーム間で画素回路Ｐ１(i,j)の液晶ＬＣおよび画素回路Ｐ１(i+1,j)の液晶ＬＣに印加される電圧の極性が反転する。

【００５７】

ところで、走査信号Ｙｉがアクティブから非アクティブに切り替わるタイミングでは、液晶ＬＣの印加電圧がシフトするプッシュダウン現象が発生する。この点について、図８を参照して説明する。図８に示すようにプッシュダウン現象によって黒レベルではΔＶａ、白レベルではΔＶｂの電圧降下が発生する。しかしながら、本実施形態では、接地電位ＧＮＤを中心とした極性反転ではないので、第１フレーム期間Ｆ１と第２フレーム期間Ｆ２とで同様の電圧降下が発生する。したがって、ガンマ補正を切り替える必要がなく、さらに、固定電位としての接地電位ＧＮＤを極性反転に応じて調整する必要もない。この結果、電気光学装置１の構成を簡略化することができ、さらに固定電位の調整工程を省略す

ることができる。
【００５８】
＜２．第２実施形態＞
次に、第２実施形態に係る電気光学装置は、画像表示領域Ａの詳細な構成、走査線駆動回路およびデータ線駆動回路の詳細な構成を除いて、図１に示す第１実施形態の電気光学装置と同様に構成されている。
図９に第２実施形態に係る電気光学装置における画像表示領域Ａの構成を示す。この図に示すように、画像表示領域Ａには、ｍ行ｎ列の画素回路Ｐ２が形成されている。この例では、第１走査線２０ａと第２走査線２０ｂとの組が各行に配列され、ｎ＋１本のデータ線１０ａｂが列方向に配列されている。ｍ本の第１走査線２０ａには第１走査信号Ｙ１ａ～Ｙｍａが供給される一方、ｍ本の第２走査線２０ｂには第２走査信号Ｙ１ｂ～Ｙｍｂが供給される。
【００５９】
図１０にｉ行ｊ列目の画素回路Ｐ２（i,j）とｉ行ｊ+１列目の画素回路Ｐ２（i,j+1）の回路図を示す。なお、他の画素回路Ｐ２も同様に構成されている。また、以下の説明では、左端のデータ線１０ａｂを「１０１」、中央のデータ線１０ａｂを「１０２」、右端のデータ線１０ａｂを「１０３」と称する。
【００６０】
画素回路Ｐ２（i,j）において、第１電極１ａとデータ線１０１との間にはトランジスタ１５が設けられており、そのゲートは第１走査線２０ａに接続される。また、第２電極１ｂとデータ線１０２との間にはトランジスタ１６が設けられており、そのゲートは第２走査線２０ｂに接続される。さらに、第１電極１ａと電位線３０との間にはトランジスタ１７が設けられており、そのゲートは第２走査線２０ｂに接続される。また、第２電極１ｂと電位線３０との間にはトランジスタ１８が設けられており、そのゲートは第１走査線２０ａに接続される。
【００６１】
第１電極１ａは第１ノードＺａに接続され、第２電極１ｂは第２ノードに接続される。また、第１ノードＺａと電位線３０との間には第１保持容量Ｃａが設けられており、第２ノードＺｂと電位線３０との間には第２保持容量Ｃｂが設けられており、第１ノードＺａと第２ノードＺｂの間には第３保持容量Ｃｃが設けられている。
【００６２】
以上の構成において、トランジスタ１５および１８は同時にオン状態となり、トランジスタ１６および１７は同時にオン状態となる。画素回路Ｐ２（i,j）において、トランジスタ１５および１８がオン状態になると、第１電極１ａにはデータ線１０１を介してデータ電位Ｘｉが供給される一方、第２電極１ｂには接地電位ＧＮＤが供給される。また、トランジスタ１５および１８がオン状態になると、第１電極１ａには接地電位ＧＮＤが供給される一方、第２電極１ｂにはデータ線１０２を介してデータ電位Ｘｉ+1が供給される。
【００６３】
図１１および図１２は、第２実施形態の電気光学装置の動作を説明するためのタイミングチャートである。図１１に示すように、第１フレーム期間Ｆ１において、走査信号はＹ１ａ→Ｙ２ｂ→Ｙ３ａ→Ｙ４ｂ…Ｙｉａ→Ｙｉ＋１ｂ→…→Ｙｍａの順にハイレベルとなり、第２フレーム期間Ｆ２において、走査信号はＹ１ｂ→Ｙ２ａ→Ｙ３ｂ→Ｙ４ａ…Ｙｉｂ→Ｙｉ＋１ａ→…→Ｙｍｂの順にハイレベルとなる。第２フレーム期間Ｆ２では、各行において、第１走査線２０ａと第２走査線２０ｂの組のうち第１フレーム期間Ｆ１で選択した走査線以外の走査線が選択される。すなわち、本実施形態の走査線駆動回路１００は、第１フレーム期間Ｆ１において、ｍ組の走査線を順次選択し、１組の走査線を選択する際に第１走査信号Ｙ１ａ～Ｙｍａと第２走査信号Ｙ１ｂ～Ｙｍｂとのうち一方を有効とし他方を無効とし、第２フレーム期間Ｆ２において、ｍ組の走査線を順次選択し、１組の走査線を選択する際に第１走査信号Ｙ１ａ～Ｙｍａと第２走査信号Ｙ１ｂ～Ｙｍｂとのうち第１フレーム期間Ｆ１で有効とした信号を無効とし、無効とした信号を有効とする。

【００６４】
　また、図１２に示す例では、第１フレーム期間Ｆ１のｉ番目の水平走査期間Ｈｉにおいて、第１走査信号Ｙｉａがハイレベルとなり、第２走査信号Ｙｉｂはローレベルを維持する。このとき、図１３に示すようにトランジスタ１５および１８がオン状態となり、トランジスタ１６および１７がオフ状態となる。したがって、画素回路Ｐ２(i,j)においては、データ線１０１を介して供給されるデータ電位Ｘｊが第１電極１ａに印加される一方、第２電極１ｂが電位線３０に接続される。また、画素回路Ｐ２(i,j+1)においては、データ線１０２を介して供給されるデータ電位Ｘj+1が第１電極１ａに印加される一方、第２電極１ｂが電位線３０に接続される。
【００６５】
　次に、第２フレーム期間Ｆ２のｉ番目の水平走査期間Ｈｉにおいて、第２走査信号Ｙｉｂがハイレベルとなり、第１走査信号Ｙｉａはローレベルを維持する。このとき、図１４に示すようにトランジスタ１６および１７がオン状態となり、トランジスタ１５および１８がオフ状態となる。したがって、画素回路Ｐ２(i,j)においては、データ線１０２を介して供給されるデータ電位Ｘj+1が第２電極１ｂに印加される一方、第１電極１ａが電位線３０に接続される。また、画素回路Ｐ２(i,j+1)においては、データ線１０３介して供給されるデータ電位Ｘj+1が第２電極１ｂに印加される一方、第１電極１ａが電位線３０に接続される。
　すなわち、この例のデータ線駆動回路２００は、第１フレーム期間Ｆ１において、奇数番目のデータ線１０１、１０３に表示すべき階調に応じたデータ電位Ｖdataを供給すると共に偶数番目のデータ線１０２に接地電位ＧＮＤを供給し、第２フレーム期間Ｆ２において、奇数番目のデータ線１０１、１０３に接地電位ＧＮＤを供給すると共に偶数番目のデータ線１０２にデータ電位Ｖdataを供給する。このように、データ線１０２は、画素回路Ｐ２（i,j）および画素回路Ｐ２（i,j+1）で兼用されるので、データ線１０ａｂの本数を約１／２に削減できる。
【００６６】
　＜３．第３実施形態＞
　次に、第３実施形態に係る電気光学装置は、画像表示領域Ａの詳細な構成、走査線駆動回路およびデータ線駆動回路の詳細な構成を除いて、図１に示す第１実施形態の電気光学装置と同様に構成されている。
　図１５に第３実施形態に係る電気光学装置における画像表示領域Ａの構成を示す。この図に示すように、画像表示領域Ａには、ｍ行ｎ列の画素回路Ｐ３が形成されている。この例では、第１走査線２０ｎと第２走査線２０ｐとの組が各行に配列され、ｎ本の第１データ線１０ａとｎ本の第２データ線１０ｂが列方向に配列されている。ｍ本の第１走査線２０ｎには第１走査信号Ｙ１ｎ～Ｙｍｎが供給される一方、ｍ本の第２走査線２０ｐには第２走査信号Ｙ１ｐ～Ｙｍｐが供給される。さらに、ｎ本の第１データ線１０ａには第１電位Ｘ１ａ～Ｘｎａが供給され、ｎ本の第２データ線１０ｂには第２電位Ｘ１ｂ～Ｘｎｂが供給される。
【００６７】
　図１６にｉ行ｊ列目の画素回路Ｐ３（i,j）の回路図を示す。なお、他の画素回路Ｐ３も同様に構成されている。画素回路Ｐ３（i,j）は、ｎチャネル型のトランジスタＴｒｎ、Ｐチャネル型のトランジスタＴｒｐ、保持容量Ｃｃ、および電気光学素子１３を備える。トランジスタＴｒｎのゲートは第１走査線２０ｎと接続され、トランジスタＴｒｐのゲートは第２走査線２０ｐと接続される。また、トランジスタＴｒｎは第１データ線１０ａと第１ノードＺａとの間に設けられており、トランジスタＴｒｐは第２データ線１０ｂと第２ノードＺｂとの間に設けられている。
【００６８】
　図１７は、第３実施形態の電気光学装置の動作を説明するためのタイミングチャートである。図１７に示すように、第１走査信号Ｙ１ｎ～Ｙｍｎは順次アクティブ（ハイレベル）となる。一方、第２走査信号Ｙ１ｐ～Ｙｍｐは第１走査信号Ｙ１ｎ～Ｙｍｎを反転した

ものである。したがって、各行が順次選択され、選択された行の各画素回路Ｐ３において、第１電位Ｘ１ａ～Ｘｎａと第２電位Ｘ１ｂ～Ｘｎｂとが書き込まれる。

【００６９】

第１フレーム期間Ｆ１のｉ番目の水平走査期間Ｈｉにおいて、第１走査信号Ｙｉａがローレベルからハイレベルに遷移し、第２走査信号Ｙｉｂがハイレベルからローレベルに遷移すると、画素回路Ｐ３(i,j)において、トランジスタＴｒｎとトランジスタＴｒｐがオン状態になる。このとき、第１電極１ａには第１電位Ｘｊａが供給され、第２電極１ｂには第２電位Ｘｊｂが供給され、液晶ＬＣに電圧が印加されると共に、保持容量Ｃｃによって印加電圧が保持される。この例では、第１電位Ｘｊａと第２電位Ｘｊｂは、振幅中心を基準として互いに極性が相違し、且つ、１水平走査期間毎、および１フレーム期間毎に極性が反転する。この結果、画素回路Ｐ３(i,j)では、第１フレーム期間Ｆ１において第１電極１ａの電位が第２電極１ｂの電位と比較して高く、第２フレーム期間Ｆ２において第１電極１ａの電位が第２電極１ｂの電位と比較して低い。これにより、液晶ＬＣの印加電圧の極性を反転することができる。なお、この例では、交流駆動の方式としてドット反転を採用したが、Ｖ反転方式、Ｓ反転方式、Ｈ反転方式を採用することもできる。また、第３実施形態の画素回路Ｐ３によれば、第１電位Ｘｊａと第２電位Ｘｊｂとの電位差によって液晶ＬＣに電圧を印加するので、第１電位Ｘｊａおよび第２電位Ｘｊｂの振幅を小さくすることができる。この結果、データ線駆動回路２００および走査線駆動回路１００を低電圧化することが可能となる。

【００７０】

＜４．電子機器＞

次に、上述した実施形態に係る電気光学装置１を適用した電子機器について説明する。図１８に、電気光学装置１を適用したモバイル型のパーソナルコンピュータの構成を示す。パーソナルコンピュータ２０００は、表示ユニットとしての電気光学装置１と本体部２０１０を備える。本体部２０１０には、電源スイッチ２００１およびキーボード２００２が設けられている。

図１９に、電気光学装置１を適用した携帯電話機の構成を示す。携帯電話機３０００は、複数の操作ボタン３００１およびスクロールボタン３００２、並びに表示ユニットとしての電気光学装置１を備える。スクロールボタン３００２を操作することによって、電気光学装置１に表示される画面がスクロールされる。

図２０に、電気光学装置１を適用した情報携帯端末（ＰＤＡ：Personal Digital Assistants）の構成を示す。情報携帯端末４０００は、複数の操作ボタン４００１および電源スイッチ４００２、並びに表示ユニットとしての電気光学装置１を備える。電源スイッチ４００２を操作すると、住所録やスケジュール帳といった各種の情報が電気光学装置１に表示される。

なお、電気光学装置１が適用される電子機器としては、図１８～図２０に示すものの他、デジタルスチルカメラ、液晶テレビ、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、ＰＯＳ端末、タッチパネルを備えた機器等などが挙げられる。そして、これらの各種電子機器の表示部として、前述した電気光学装置１が適用可能である。

【００７１】

なお、実施形態は上記に限定されず、以下のような形態で実施することもできる。

【００７２】

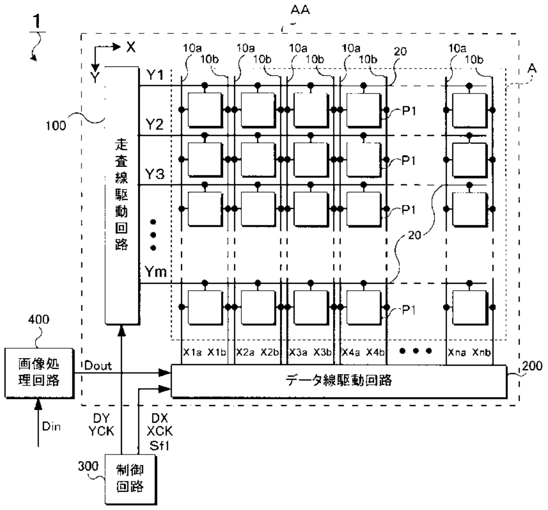
（変形例１）

上記した電気光学装置１の適用例として、ＦＦＳモードの液晶装置に限定されず、例えば、ＩＰＳ（In Plane Switching）モードの液晶装置に適用するようにしてもよい。図２１は、ＩＰＳモードの液晶装置の一部分を拡大して示す模式図である。（ａ）は、液晶装置の構造の一部を示す模式平面図である。（ｂ）は、（ａ）に示す液晶装置の一部を示す模式断面図である。以下、ＩＰＳモードの液晶装置の構造を、ＦＦＳモードの液晶装置と

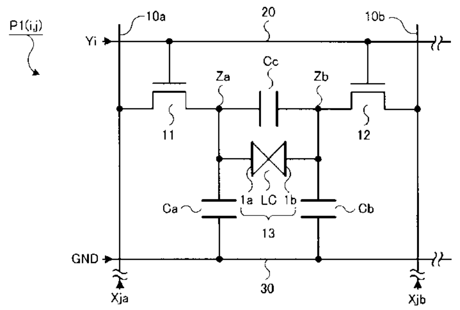
異なる部分を主体に、図２１を参照しながら説明する。
【００７３】
画素回路Ｐ１には、走査線２０と第１データ線１０ａ及び第２データ線１０ｂとが交差するように配置されている。走査線２０と第１データ線１０ａとの交差に対応する位置には、トランジスタ１１が形成されている。一方、走査線２０と第２データ線１０ｂとの交差に対応する位置には、トランジスタ１２が形成されている。トランジスタ１１には、第１電極１ａが電気的に接続されている。また、トランジスタ１２には、第２電極１ｂが電気的に接続されている。以下、第１電極１ａと接続されているトランジスタ１１の構造を主体に、図２１（ｂ）を参照しながら説明する。
【００７４】
第１データ線１０ａ及び中継電極３１の上層には、層間絶縁膜３２を挟んで定電位線３５が積層されている。また、定電位線３５の上層には、層間絶縁膜３３を挟んで、透光性を有するＩＴＯ（Indium Tin Oxide）からなる第１電極１ａ及び第２電極１ｂが積層されている。第１電極１ａ及び第２電極１ｂは、共に櫛歯状の電極であり、互いの櫛歯が平行に互い違いに入り込むようにして配置されている。
【００７５】
第１電極１ａは、層間絶縁膜３２，３３を貫通して設けられたコンタクトホール２９ｃ、中継電極３１及びコンタクトホール２９ｂを介して、トランジスタのドレイン領域２６と電気的に接続されている。また、第２電極１ｂは、コンタクトホールを介して、図示しないトランジスタ１２のドレイン領域と電気的に接続されている。
【００７６】
第１電極１ａと定電位線３５とによって挟まれた層間絶縁膜３３は、第１保持容量Ｃａの役割りを果たす。また、第２電極１ｂと定電位線３５とによって挟まれた層間絶縁膜３３は、第２保持容量Ｃｂの役割りを果たす。なお、第１保持容量Ｃａ及び第２保持容量Ｃｂは、ＦＦＳモードの液晶装置で説明した、定電位線３５と半導体層２３ａ，２３ｂとによって構成するようにしてもよい。
【００７７】
トランジスタ１１のドレイン電極とトランジスタ１２のドレイン電極は、図２１（ａ）中の領域３６まで延設されている。より詳しくは、トランジスタ１１のドレイン電極とトランジスタ１２のドレイン電極は、領域３６において異なる層に延設され、かつガラス基板２１の法線方向から見て互いに重なるように配置されている。領域３６において対向配置されたトランジスタ１１のドレイン電極とトランジスタ１２のドレイン電極とによって、第３保持容量Ｃｃが構成される。
【００７８】
このような構成において、第１電極１ａと第２電極１ｂとの間に駆動電圧を印加すると、これらの電極の形状に応じた電界が生じる。より詳しくは、第１電極１ａの表面から出て第２電極１ｂの表面に至る電気力線を有する電界が発生する。このとき、第１電極１ａ及び第２電極１ｂの上方（すなわち液晶が配置されている領域）における電界は、ガラス基板２１に平行な成分を有する横電界となる。液晶分子は、この横電界によって駆動され、ガラス基板２１に平行な面内で配向方向を変える。ＩＰＳモードの液晶装置によれば、上記のように液晶分子が常にガラス基板２１に対して平行な状態で駆動されることに起因して、広い視野角が得られる。
【図面の簡単な説明】
【００７９】
【図１】第１実施形態に係る電気光学装置の全体構成を示すブロック図である。
【図２】同装置の画素回路の構成例を示す回路図である。
【図３】同装置の一例として液晶装置の構造を示す模式図であり、（ａ）は模式平面図、（ｂ）は模式断面図である。
【図４】同装置のデータ線駆動回路の構成を示すブロック図である。
【図５】同回路に用いる処理ユニットの詳細な構成を示すブロック図である。

【図６】同装置の画像表示領域の構成例を示す回路図である。
【図７】第１フレーム期間および第２フレーム期間における印加電圧の極性を説明するための概念図である。
【図８】同装置におけるプッシュダウン現象を説明するための説明図である。
【図９】本発明の第２実施形態に係る電気光学装置における画像表示領域の構成を示すブロック図である。
【図１０】同装置に用いる画素回路の回路図である。
【図１１】同装置の動作を説明するためのタイミングチャートである。
【図１２】同装置の動作を説明するためのタイミングチャートである。
【図１３】同装置の画素回路における信号の流れを説明するための説明図である。
【図１４】同装置の画素回路における信号の流れを説明するための説明図である。
【図１５】本発明の第３実施形態に係る電気光学装置における画像表示領域の構成を示すブロック図である。
【図１６】同装置に用いる画素回路の回路図である。
【図１７】同装置の動作を説明するためのタイミングチャートである。
【図１８】電気光学装置を適用した電子機器の一例たるパーソナルコンピュータの構成を示す斜視図である。
【図１９】電気光学装置を適用した電子機器の一例たる携帯電話の構成を示す斜視図である。
【図２０】電気光学装置を適用した電子機器の一例たる携帯情報端末の構成を示す斜視図である。
【図２１】液晶装置の変形例を示す模式図であり、（ａ）は平面図、（ｂ）は断面図である。
【図２２】従来の画素回路の構成を示す回路図である。
【図２３】プッシュダウン現象を説明するための説明図である。
【符号の説明】
【００８０】
１…電気光学装置、１０ａ…第１データ線、１０ｂ…第２データ線、１０ａｂ…データ線、２０…走査線、Ｐ１，Ｐ２，Ｐ３…画素回路、１１，１２，１５～１８…トランジスタ、１ａ…第１電極、１ｂ…第２電極、１３…電気光学素子、ＬＣ…液晶、１００…走査線駆動回路、２００…データ線駆動回路、Ｆ１…第１フレーム期間、Ｆ２…第２フレーム期間、ＧＮＤ…接地電位、２１…ガラス基板、２２…下地絶縁膜、２３ａ，２３ｂ…半導体層、２４…チャネル領域、２５…ソース領域、２６…ドレイン領域、２７…ゲート絶縁膜、２８…層間絶縁膜、２９ａ，２９ｂ…コンタクトホール、３１…中継電極、３２…層間絶縁膜、３３…層間絶縁膜。

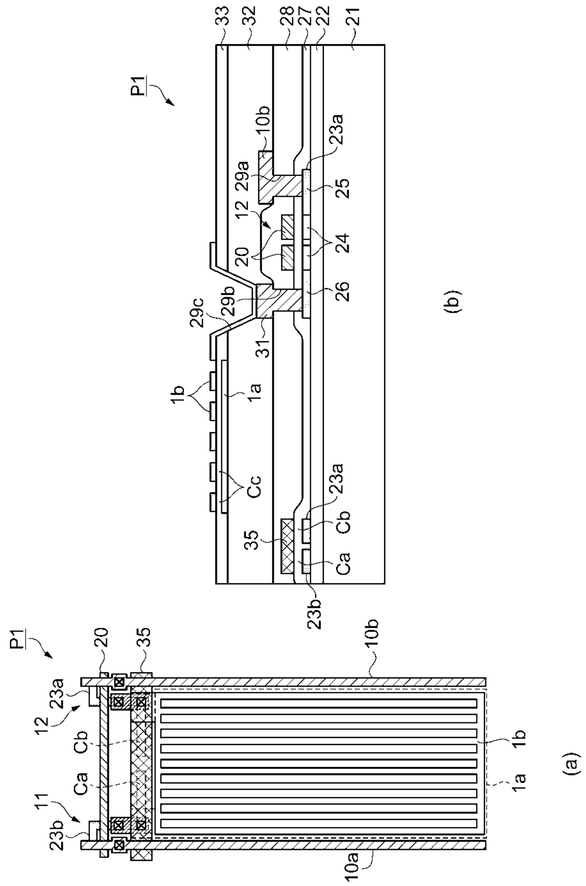
【図１】



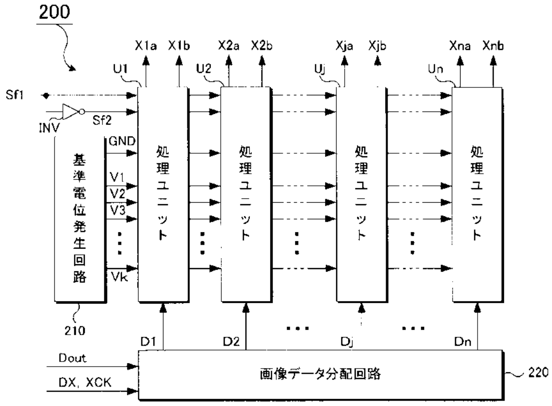
【図２】



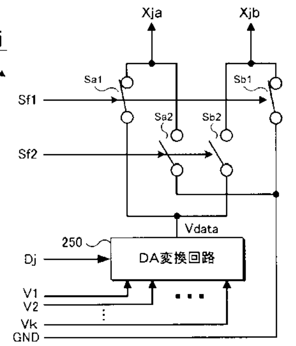
【図３】



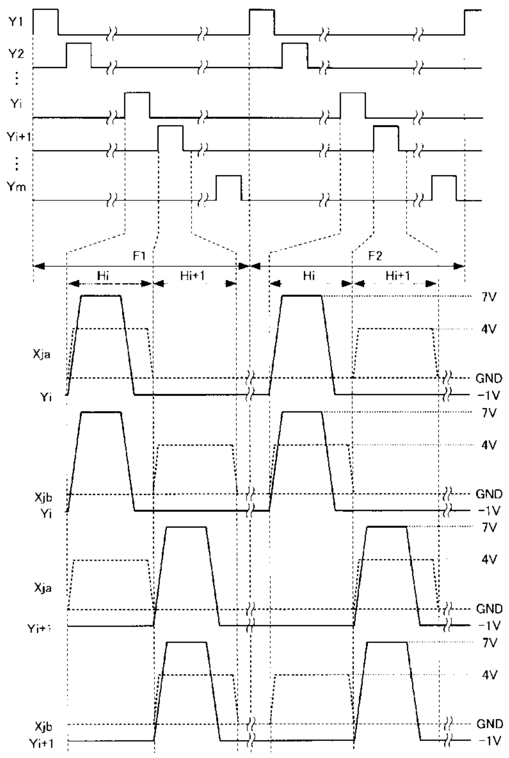
【図４】



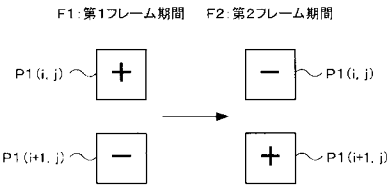
【図５】



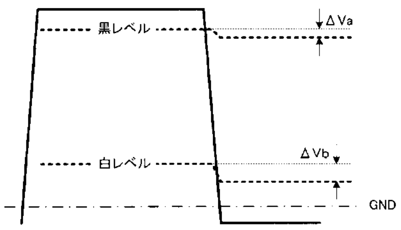
【図６】



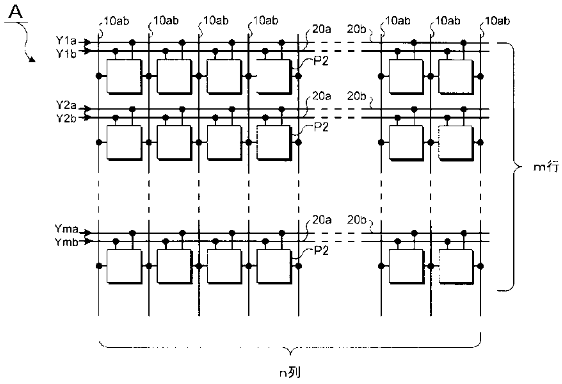
【図７】



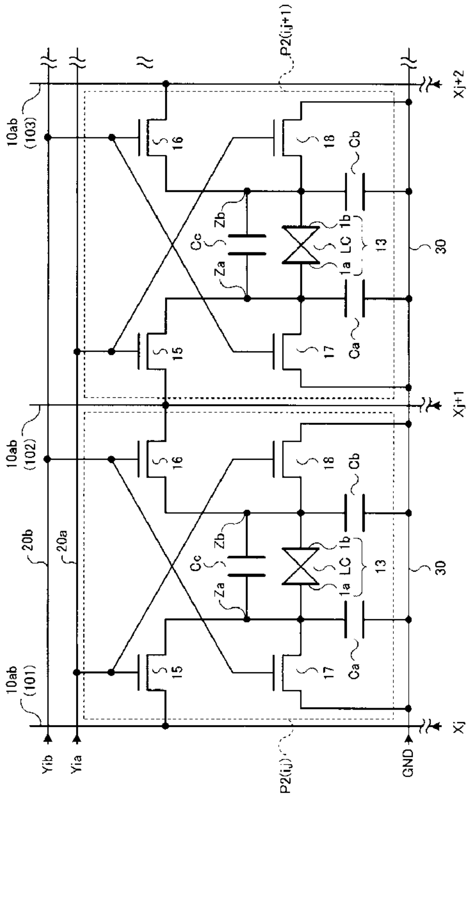
【図８】



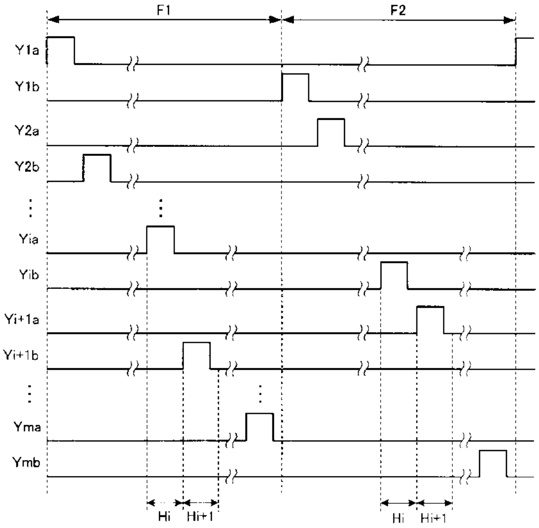
【図９】



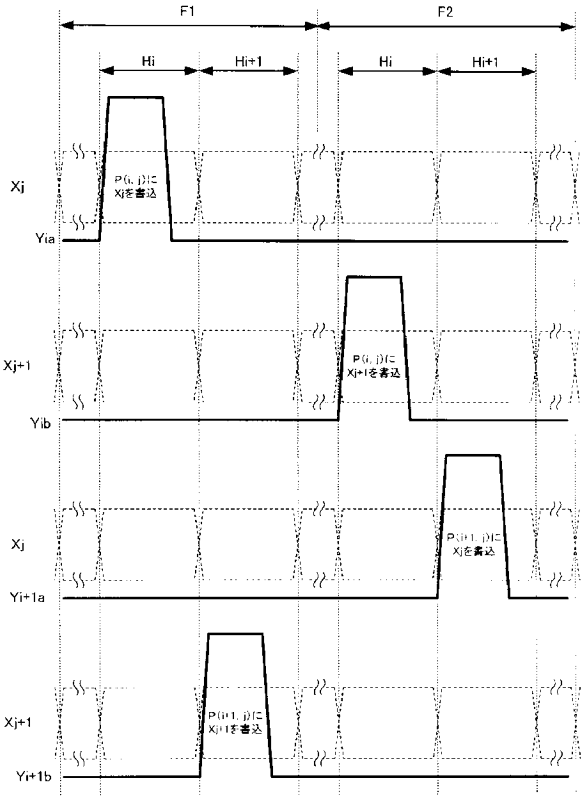
【図１０】



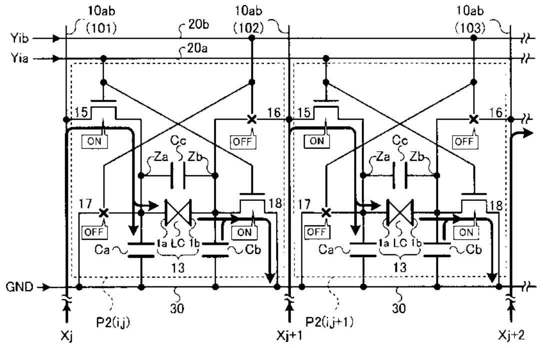
【図１１】



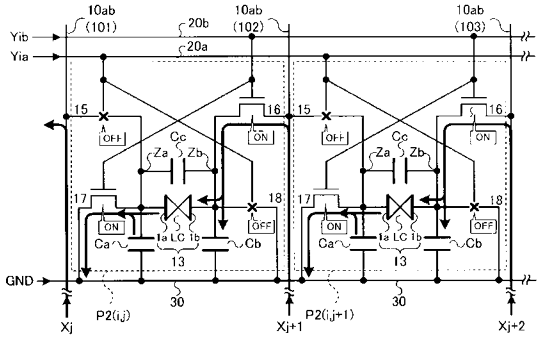
【図１２】



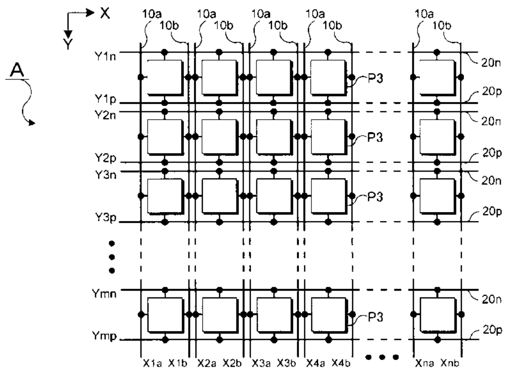
【図１３】



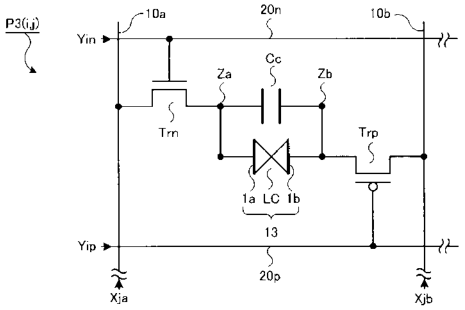
【図１４】



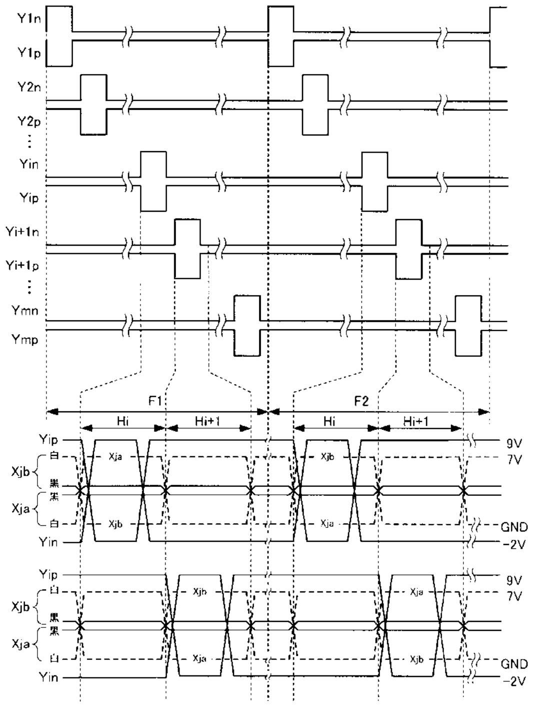
【図１５】



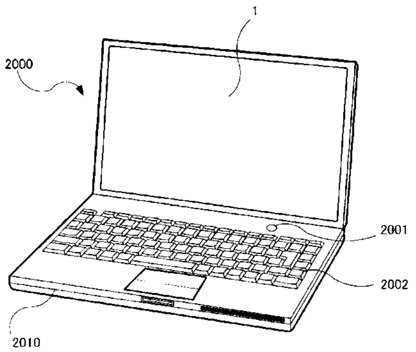
【図１６】



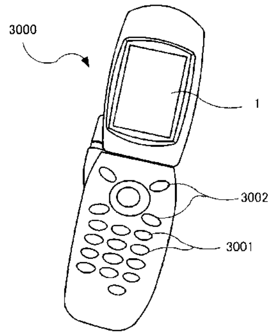
【図１７】



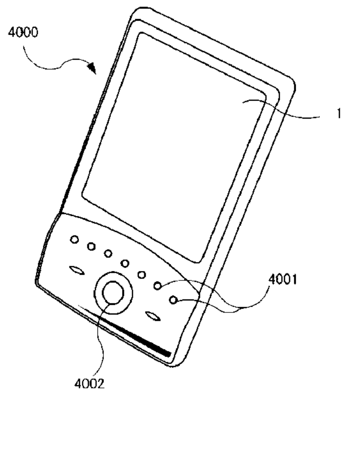
【図１８】



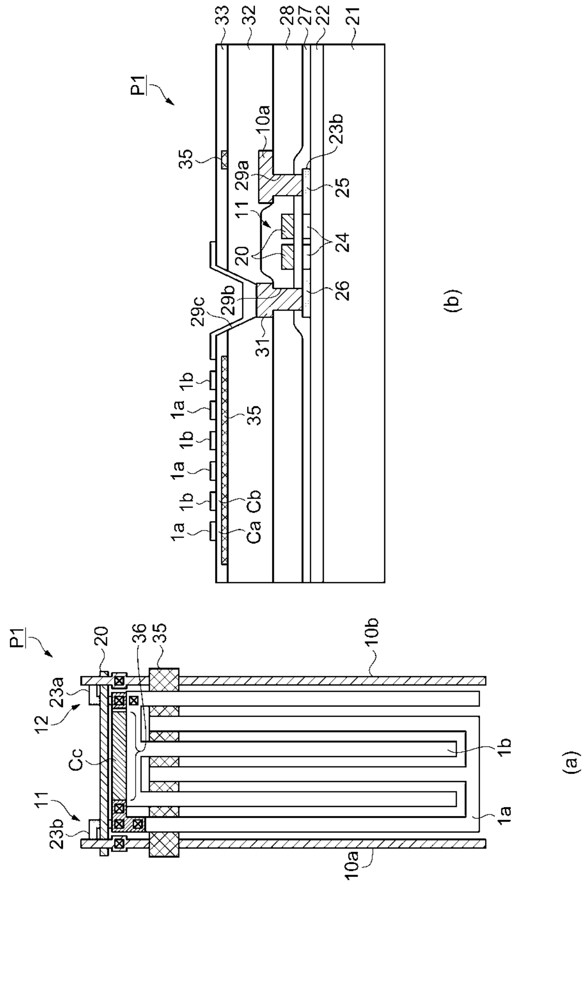
【図１９】



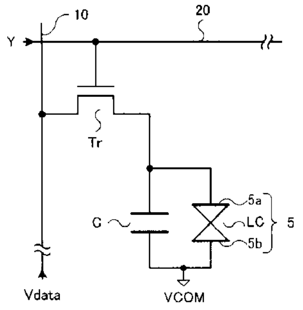
【図２０】



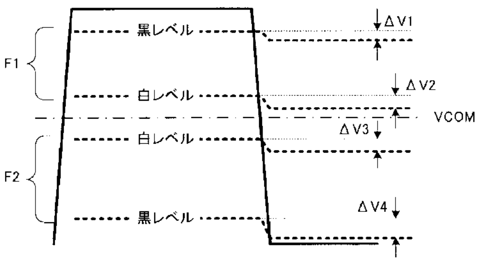
【図２１】



【図２２】


10
20
Y
Tr
C
5a
LC
5b
5
Vdata
VCOM

【図２３】


F1
F2
黒レベル
白レベル
白レベル
黒レベル
ΔV1
ΔV2
ΔV3
ΔV4
VCOM

フロントページの続き

(51)Int.Cl.	ＦＩ			テーマコード（参考）
	Ｇ０９Ｇ	3/20	６２４Ｂ	
	Ｇ０９Ｇ	3/20	６２３Ｗ	
	Ｇ０９Ｇ	3/20	６２２Ｋ	
	Ｇ０９Ｇ	3/20	６１１Ｊ	
	Ｇ０９Ｇ	3/20	６７０Ｋ	
	Ｇ０２Ｆ	1/133	５５０	

Ｆターム(参考) 2H093 NA16 NA33 NA51 NC01 NC09 NC10 NC11 NC12 NC22 NC24
NC26 NC34 ND60 NE01 NE02 NE03
5C006 AA16 AC11 AC21 AC22 AC27 AF13 AF42 AF43 AF44 AF46
AF51 AF72 AF83 BA19 BB16 BC03 BC06 BC12 BC20 BC22
BC23 BF09 BF11 BF24 BF43 FA23 FA33 FA37 FA38 FA42
FA43 FA46 FA51 FA55
5C080 AA10 BB06 DD05 DD23 DD24 DD25 DD28 DD29 EE29 FF11
GG12 JJ02 JJ03 JJ04 JJ05 JJ06 KK04 KK07 KK43

patsnap

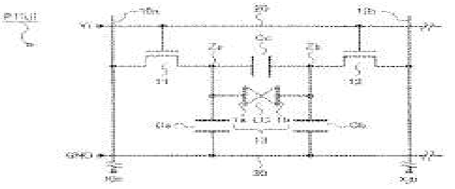
专利名称(译)	驱动电光元件的方法，像素电路，电光装置和电子设备

公开(公告)号	JP2008065308A	公开(公告)日	2008-03-21
申请号	JP2007152425	申请日	2007-06-08

[标]申请(专利权)人(译)	精工爱普生株式会社
申请(专利权)人(译)	精工爱普生公司
[标]发明人	小澤德郎
发明人	小澤 德郎
IPC分类号	G09G3/36 G09G3/20 G02F1/133
CPC分类号	G09G3/3659 G02F1/134363 G02F1/136213 G09G3/3614 G09G2300/0434 G09G2300/0814 G09G2300/0842 G09G2300/0852 G09G2310/0297 G09G2320/0204 G09G2320/0219
FI分类号	G09G3/36 G09G3/20.641.C G09G3/20.623.D G09G3/20.623.C G09G3/20.641.Q G09G3/20.624.B G09G3/20.623.W G09G3/20.622.K G09G3/20.611.J G09G3/20.670.K G02F1/133.550
F-TERM分类号	2H093/NA16 2H093/NA33 2H093/NA51 2H093/NC01 2H093/NC09 2H093/NC10 2H093/NC11 2H093/NC12 2H093/NC22 2H093/NC24 2H093/NC26 2H093/NC34 2H093/ND60 2H093/NE01 2H093/NE02 2H093/NE03 5C006/AA16 5C006/AC11 5C006/AC21 5C006/AC22 5C006/AC27 5C006/AF13 5C006/AF42 5C006/AF43 5C006/AF44 5C006/AF46 5C006/AF51 5C006/AF72 5C006/AF83 5C006/BA19 5C006/BB16 5C006/BC03 5C006/BC06 5C006/BC12 5C006/BC20 5C006/BC22 5C006/BC23 5C006/BF09 5C006/BF11 5C006/BF24 5C006/BF43 5C006/FA23 5C006/FA33 5C006/FA37 5C006/FA38 5C006/FA42 5C006/FA43 5C006/FA46 5C006/FA51 5C006/FA55 5C080/AA10 5C080/BB06 5C080/DD05 5C080/DD23 5C080/DD24 5C080/DD25 5C080/DD28 5C080/DD29 5C080/EE29 5C080/FF11 5C080/GG12 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK04 5C080/KK07 5C080/KK43 2H193/ZA04 2H193/ZA19 2H193/ZC15 2H193/ZD21 2H193/ZF01 2H193/ZF22 2H193/ZF36 2H193/ZP01 2H193/ZP02 2H193/ZP03
代理人(译)	须泽 修 宫坂和彦
优先权	2006214189 2006-08-07 JP
其他公开文献	JP5089252B2
外部链接	Espacenet

摘要(译)

液晶最好由交流电驱动。 当扫描信号Yi变为高电平时，晶体管11导通并且第一电势Xja被提供给第一电极1a，而晶体管12导通并且第二电势被施加给第二电极1b。 提供了Xjb。 在第一帧周期中，第一电势Xja变成根据要显示的灰度的电势，第二电势Xjb变成地电势GND。 此外，在第二帧周期中，第一电势Xja变为地电势GND，第二电势Xjb变为根据要显示的灰度的电势。 结果，理想地由交流电驱动电光元件13的液晶LC。 [选择图]图2


GND