(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2006-171729
(P2006-171729A)
(43)公開日　平成18年6月29日(2006.6.29)

(51)Int.Cl.			F I			テーマコード（参考）
G09G	3/36	(2006.01)	G09G	3/36		2H093
G09G	3/20	(2006.01)	G09G	3/20	611A	5C006
G02F	1/133	(2006.01)	G09G	3/20	621B	5C080
			G09G	3/20	642J	
			G09G	3/20	623R	

審査請求 有　請求項の数 20　ＯＬ　外国語出願　（全 18 頁）　最終頁に続く

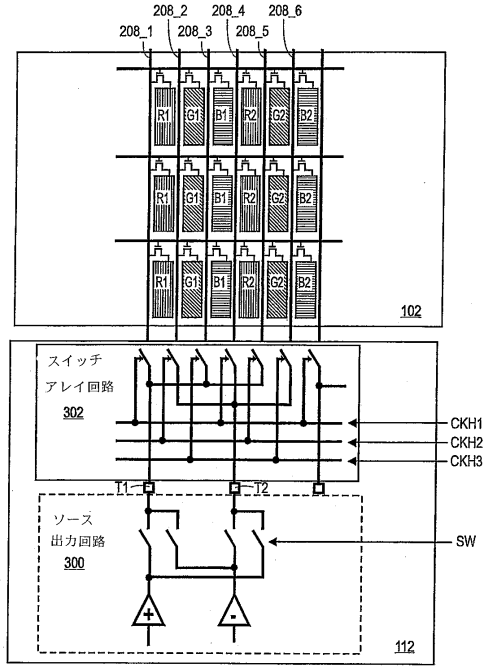
(21)出願番号　特願2005-348958 (P2005-348958)
(22)出願日　平成17年12月2日 (2005.12.2)
(31)優先権主張番号　60/633,048
(32)優先日　平成16年12月3日 (2004.12.3)
(33)優先権主張国　米国 (US)

(71)出願人　503141075
トッポリー　オプトエレクトロニクス　コーポレイション
台湾苗栗縣竹南鎮科中路１２號　新竹科學工業園區
(74)代理人　230104019
弁護士　大野　聖二
(74)代理人　100106840
弁理士　森田　耕司
(74)代理人　100115679
弁理士　山田　勇毅
(72)発明者　佐野　景一
台湾台北市士林區中山北路七段１１２號４樓

最終頁に続く

(54)【発明の名称】液晶ディスプレイ

(57)【要約】
【課題】液晶ディスプレイを提供する。
【解決手段】データライン上の極性を変化させることによりもたらされる電力消費の減少が可能なディスプレイと駆動方法で、ディスプレイにおいて、画素アレイは、複数のデータラインと、それぞれが、赤サブピクセル、緑サブピクセル、青サブピクセルを含む複数の画素、を含む。ソース出力回路は、操作期間中、第一出力ピンにより、第一極性の第一の組のソース出力信号と、第二出力ピンにより、第二極性の第二の組のソース出力信号を提供する。スイッチングアレイ回路は、少なくとも三つの選択ラインからなり、第一の組のソース出力信号と第二の組のソース出力信号を、二つの近接する画素のサブピクセルの少なくともどれかと電気的に接続する。
【選択図】図３Ａ



【特許請求の範囲】
【請求項１】
ディスプレイであって、
複数のデータラインと、それぞれが、赤画素トランジスタR_N、緑画素トランジスタG_N、青画素トランジスタB_N、を含む複数の画素P_Nを含む画素アレイと、
操作期間中、第一出力ピンにより、第一極性の第一の組のソース出力信号を提供するソース出力回路と、
少なくとも三つの選択ラインからなり、前記ソース出力回路を、画素アレイの画素中のトランジスタの少なくともどれかと電気的に接続し、前記第一出力ピンにより、前記第一極性を有する一の組のソース出力信号は、二つの近接する画素のトランジスタの少なくともどれかと接続するスイッチングアレイ回路、を含むことを特徴とするディスプレイ。
【請求項２】
前記ソース出力回路は、更に、第二出力ピンにより、第二極性を有する第二の組のソース出力信号を提供することを特徴とする請求項１に記載のディスプレイ。
【請求項３】
前記操作期間は、スキャン期間を含むことを特徴とする請求項２に記載のディスプレイ。
【請求項４】
前記操作期間は、フレーム期間を含むことを特徴とする請求項２に記載のディスプレイ。
【請求項５】
前記三つの選択ラインが、それぞれ選択行Ｍで起動する時、前記スイッチングアレイ回路は、前記第一の組のソース出力信号を、赤画素トランジスタR_N の第一データライン、緑の画素トランジスタG_{N+1} の第二データライン、青画素トランジスタの第三データラインB_N に順に接続することを特徴とする請求項３に記載のディスプレイ。
【請求項６】
前記三つの選択ラインが起動する時、前記スイッチングアレイ回路は、第一の組のソース出力信号と、第二の組のソース出力信号を、順に、前記画素アレイのデータラインの少なくともどれかと接続することを特徴とする請求項３に記載のディスプレイ。
【請求項７】
前記三つの選択ラインが、それぞれ選択行Ｍで起動する時、前記スイッチングアレイ回路は、第一の組のソース出力信号を、赤画素トランジスタR_Nの第一データライン、緑画素トランジスタ G_{N+1} の第二データライン、青画素トランジスタB_N の第三データラインに、順に接続し、第二の組のソース出力信号を、赤画素トランジスタR_{N+1} の第四データライン、緑画素トランジスタG_N の第五データライン、青画素トランジスタB_{N+1}の第六データラインに、順に接続することを特徴とする請求項３に記載のディスプレイ。
【請求項８】
前記ソース出力回路は、更に、次の操作期間で、前記第一出力ピンにより、前記第二極性を有する第三の組のソース出力信号を提供することを特徴とする請求項７に記載のディスプレイ。
【請求項９】
前記三つの選択ラインが、それぞれ選択行Ｍ＋１で起動する時、前記スイッチングアレイ回路は、選択行Ｍ＋１で、前記第二極性を有する前記第三の組のソース出力信号を、前記第一データライン、第二データライン、及び、第三データラインに順に接続することを特徴とする請求項８に記載のディスプレイ。
【請求項１０】
前記ソース出力回路は、更に、次の操作期間で、前記第二出力ピンにより、前記第一極性を有する第四の組のソース出力信号を提供することを特徴とする請求項９に記載のディスプレイ。
【請求項１１】
前記三つの選択ラインが、それぞれ選択行Ｍ＋１で起動する時、前記スイッチングアレイ回路は、前記第一極性を有する前記第四の組のソース出力信号を、前記第四データライン

、前記第五データライン、前記第六データラインに順に接続することを特徴とする請求項１０に記載のディスプレイ。
【請求項１２】
ディスプレイであって、
複数のデータラインと、それぞれが、赤サブピクセル、緑サブピクセル、青サブピクセル、を含む複数の画素とを含む画素アレイと、
操作期間中、第一出力ピンにより、第一極性の第一の組のソース出力信号、第二出力ピンにより、第二極性の第二の組のソース出力信号を提供するソース出力回路と、
少なくとも三つの選択ラインからなり、前記ソース出力回路を、二つの近接するサブピクセルの少なくともどれかと接続するスイッチングアレイ回路、を含むことを特徴とするディスプレイ。
【請求項１３】
前記操作期間は、スキャン期間を含むことを特徴とする請求項１２に記載のディスプレイ。
【請求項１４】
前記操作期間は、フレーム期間を含むことを特徴とする請求項１２に記載のディスプレイ。
【請求項１５】
前記三つの選択ラインそれぞれが起動する時、前記スイッチングアレイ回路は、前記第一の組のソース出力信号と前記第二の組のソース出力信号を、前記近接する画素に対応する前記データラインに順に接続することを特徴とする請求項１２に記載のディスプレイ。
【請求項１６】
前記三つの選択ラインが、それぞれ選択行Ｍで起動する時、前記スイッチングアレイ回路は、第一極性の第一の組のソース出力信号を、赤サブピクセルの第一データライン、緑サブピクセルの第二データライン、青サブピクセルの第三データラインに、順に接続し、第二の組のソース出力信号を、赤サブピクセルの第四データライン、緑サブピクセルの第五データライン、青サブピクセルの第六データラインに、順に接続することを特徴とする請求項１２に記載のディスプレイ。
【請求項１７】
前記ソース出力回路は、更に、次の操作期間で、前記第一出力ピンにより、前記第二極性を有する第三の組のソース出力信号と、前記第二出力ポンにより、前記第一極性を有する第四の組のソース出力信号を提供することを特徴とする請求項１６に記載のディスプレイ。
【請求項１８】
前記三つの選択ラインが、それぞれ選択行Ｍ＋１で起動する時、前記スイッチングアレイ回路は、前記第二極性の前記第三の組のソース出力信号を、前記第一、第二、及び、第三データラインに順に接続し、前記第一極性の前記第四の組のソース出力信号を、前記第一画素の赤サブピクセルの第四データライン、前記第二画素の緑サブピクセルの第五データライン、前記第一画素の青サブピクセルの第六データラインに順に接続することを特徴とする請求項１７に記載のディスプレイ。
【請求項１９】
駆動方法であって、
操作期間で、第一出力ピンにより、第一極性の第一の組のソース出力信号を提供し、第二出力ピンにより、第二極性の第二の組のソース出力信号を提供する工程と、
前記第一の組のソース出力信号と前記第二の組のソース出力信号を、画素アレイの二つの近接する画素のサブピクセルに電気的に接続する工程、
を含む特徴とする駆動方法。
【請求項２０】
更に、次の操作期間、前記第一出力ピンにより、前記第二極性の第三の組のソース出力信号と、前記第二出力ピンにより、前記第一極性の第四の組のソース出力信号とを提供する

工程、を含むことを特徴とする請求項１９に記載の駆動方法。

【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、液晶ディスプレイに関するものであって、特に、低電力システムと液晶ディスプレイの駆動方法に関するものである。
【背景技術】
【０００２】
今日、液晶ディスプレイ（LCD）は、計算機、時計、カラーテレビ、コンピュータ用モニター、その他の電子装置に用いられている。アクティブマトリクスLCDは、一種のLCDとして知られている。公知のアクティブマトリクスLCDにおいて、各ピクチャエレメント（或いは、画素）は、薄膜トランジスタ（TFT）と、一つ、或いは、それ以上のコンデンサのマトリクスを用いてアドレスされる。画素が配列され、複数のロー（行）とカラム（列）を有するアレイに配線される。例えば、SVGAディスプレイは、２４００×６００画素のマトリクスである。
【０００３】
特殊な画素をアドレスするため、適切な行が“オン”（即ち、電圧が充電される）になり、その後、電圧は、正確な列に伝送される。列を挿入する他の行がオフになるので、特定の画素のTFTとコンデンサだけが指令を受ける。印加電圧に対応して、画素の液晶セルが、その極性を変化させ、これにより、画素から反射する、或いは、画素を通過する光の量が変化する。この工程は、その後、LCDまで、行ごとに繰り返される。
【０００４】
画素の液晶セルにおいて、印加給電圧の大きさが、画素から反射、或いは、画素を通過する光の量を決定する。液晶材料の本質により、液晶セルを通過する印加電圧の極性は、交互でなければならない。よって、画像を表示するLCDに対し、液晶セルの電圧極性は、画像の交互のフレーム上で反転（或いは、逆転）する。この工程は反転として知られている。
【０００５】
残念ながら、LCD全体の極性が、交互のフレーム上の同極性により反転した場合、LCDは、好ましくないレベルで“フリッカー”が出現する。よって、公知の多くのLCDは、例えば、ライン反転、ドット反転等、様々な形式の反転を用いなければならない。ライン反転は、LCD交互の列と行が、交互のフレーム上（例えば、ライン状）で反転するものである。ドット反転は、各行と列の交互の画素が、交互のフレーム上（例えば、格子状）で反転するものである。二つの反転技術で、ドット反転が、好ましい品質のディスプレイを製造すると見られている。
【０００６】
しかし、特に、ドット反転は、LCDの消費電力を増加させる。これは、データラインが容量性負荷（また、ストレージキャパシタを有する）として機能するため、電圧が極性を変化させる時、電力を消耗するからである。LCDは、動力源となるバッテリーや、低電力装置に用いられ、多くのLCDは、電力消費にとって最適な駆動方法を用いる。例えば、多くのLCDは、ドット反転よりライン反転を用いる。
【０００７】
よって、電力消費に最適なLCDの駆動方法とシステムを提供することが望まれ、また、電力消費に最適なライン反転、或いは、ドット反転によるLCDの駆動方法とシステムを提供することが望まれる。
【発明の開示】
【発明が解決しようとする課題】
【０００８】

本発明は、電力消費に最適なLCDの駆動方法とシステムを提供することを目的とする。
【課題を解決するための手段】
【０００９】
ディスプレイの具体例が提供され、画素アレイは、複数のデータラインと、それぞれが、赤サブピクセル、緑サブピクセル、青サブピクセルを含む複数の画素、を含む。ソース出力回路は、操作期間中、第一出力ピンにより、第一極性の第一の組のソース出力信号と、第二出力ピンにより、第二極性の第二の組のソース出力信号を提供する。スイッチングアレイ回路は、少なくとも三つの選択ラインからなり、第一の組のソース出力信号と第二の組のソース出力信号を、二つの近接する画素のサブピクセルの少なくともどれかと電気的に接続する。
【００１０】
本発明のもう一つの具体例によると、画素アレイは、複数のデータラインと、それぞれ、赤画素トランジスタ、緑画素トランジスタ、青画素トランジスタ、を含む複数の画素、を含む。ソース出力回路は、操作期間中、第一出力ピンにより、第一極性の第一の組のソース出力信号を提供する。スイッチングアレイ回路は、少なくとも三つの選択ラインからなり、ソース出力回路を、画素アレイの画素中のトランジスタの少なくともどれかと電気的に接続し、第一出力ピンにより、第一極性の第一の組のソース出力信号は、少なくとも二つの近接する画素中のトランジスタの少なくともどれかと接続する。
【００１１】
本発明は、ディスプレイの駆動方法を提供し、第一出力ピンにより、第一極性の第一の組のソース出力信号と、第二出力ピンにより、第二極性の第二の組のソース出力信号を提供する工程と、第一の組のソース出力信号と第二の組のソース出力信号を、二つの近接する画素のサブピクセルに電気的に接続する工程、を含む。
【発明の効果】
【００１２】
本発明により、低電力システムと液晶ディスプレイの駆動方法が提供される。
【発明を実施するための最良の形態】
【００１３】
本発明の具体例は、液晶ディスプレイ（LCD）の低周波数駆動方法とシステムに関係するものである。特に、本発明の具体例は、LCDアレイ、ソース出力回路、及び、スイッチングアレイ回路、を含む。LCDアレイは、それぞれ、赤画素トランジスタ、緑画素トランジスタ、青画素トランジスタを含む複数の画素を含む。ソース出力回路は、操作期間中、第一出力ピンにより、第一極性の第一の組のソース出力信号と、第二出力ピンにより、第二極性の第二の組のソース出力信号を提供する。スイッチングアレイ回路は、ソース出力回路からの同極性の一の組のソース出力信号と、出力ピンによるLCDアレイの選択データラインの間を、電気的に接続する。具体例において、ソース出力信号とデータラインの極性は、スイッチングアレイ回路の形状と操作に基づいて、フレームのスキャン期間中、同じに維持される。その結果、ソース出力信号上の極性を切り換える周波数が減少するので、LCDの電力消費が減少する。他の具体例において、画素トランジスタは交互に配置され、つまり、画素トランジスタのアクティブ領域は、データラインの両側で交互に配置される。同一のスイッチングアレイ回路とソース出力回路を用い、ソース出力信号は、各フレームで変化する。その結果、列反転駆動は、低電力消費で実行される。
【００１４】
図１は、本発明の具体例によるシステム１００を示す図である。図で示されるように、システム１００は、LCDパネル１０２、電源１０４、Vcom増幅器１０６、バックライトドライバ１０８、行ドライバ１１０、列ドライバ１１２、タイミングコントローラー１１４、を含む。当業者なら、図１は、システム１００の汎用の略図を示し、他の素子が加えられたり、存在する素子を除去したり、修正できることが分かる。図１で示される素子は、以下で詳述される。
【００１５】

LCDパネル１０２は、行（或いは、スキャンライン）と列（或いは、データライン）に配列された画素アレイを含む。具体例において、LCDパネル１０２は、並列に配置された一対の透明ガラス基板で、ナローギャップを定義し、液晶材料により充填される。液晶材料は、画素の液晶セルに配置される。

【００１６】

具体例において、LCDパネル１０２は、アクティブマトリクスLCDとして実行される。LCDパネル１０２の画素は、一つの透明ガラス基板の内側表面上にマトリクスに配置される複数の画素電極と、二つの透明ガラス基板のもう一つの内側表面上に配置されたコモン電極と繋がっている。

【００１７】

ビデオ信号のイメージは、画素の電極ペアに供給される電圧に基づいて、光透過率を制御することにより、LCDパネル１０２で表示される。特に、アクティブマトリクスLCDで、LCDパネル１０２は、画素マトリクスに配列される薄膜トランジスタ（TFT）を含む。TFT（図示しない）は、画素の液晶セルに電圧を供給するスイッチとして機能する。LCDパネル１０２は、図２で詳述される。

【００１８】

色を生成するために、LCDパネル１０２は、赤、緑、青の構成要素の色であるサブピクセルを有する画素を含む。例えば、LCDパネル１０２の画素は、赤、緑、青のフィルター処理したサブピクセルを含む。これらのカラーフィルターは、LCDパネル１０２のガラス基板の一つの整合される。LCDパネル１０２のサブピクセルは、それぞれ、TFTにより制御され、色の強度と陰影を制御する。よって、LCDパネル１０２は、これらの色つきのサブピクセルの比率を調整することにより、多くの色を生成することができる。

【００１９】

電源１０４は、システム１００の素子に電力を供給する。例えば、図１で示されるように、電源１０４は、電力をVcom増幅器１０６、行ドライバ１１０、及び、列ドライバ１１２に供給する。電源１０４は、公知の素子により実行される。

【００２０】

Vcom増幅器１０６は、LCDパネル１０２内の画素に、安定した参考電圧を提供する。Vcomとデータライン間の電圧差は、LCDパネル１０２内の画素の明るさを決定する。具体例において、Vcom増幅器１０６は、一定のDC電圧をVcomに提供する。例えば、Vcom増幅器１０６は、およそ４ボルトのDC電圧を提供するように設定される。DC　Vcomの長所の一つは、Vcom増幅器１０６により消耗される電力が少ないことで、LCDパネル１０２の画素は、充電の状態で、劇的な変化を受けないからである。具体例において、Vcom増幅器１０６は、ビデオ信号のフレーム間、同じ極性で出力Vcomを維持する。図６Bは、LCDパネル１０２の操作を示す電圧図である。

【００２１】

バックライトドライバ１０８は、LCDパネル１０２から反射、或いは、発射する光を制御、及び、発光する。

【００２２】

行ドライバ１１０は、電源１０４からの電力（或いは、電圧）を提供し、LCDパネル１０２の選択行に送る。具体例において、行ドライバ１１０は、ビデオ信号のフレーム間、上から下に、LCDパネル１０２から行をスキャンするように設定されている。行ドライバ１１０は、公知の素子、例えば、集積回路、或いは、特定用途向け集積回路（ASIC）等の公知の素子により実行される。

【００２３】

列ドライバ１１２は、ビデオ信号のフレームを、ソース出力電圧に転換し、行ドライバ１１０により選択された目下の画素の行に渡って供給される。更に、列ドライバ１１２は、ビデオ信号の交互のフレームで、LCDパネル１０２の画素の極性の反転を実行するよう設定される。例えば、列ドライバ１１２は、LCDパネル１０２の画素の列反転、或いは、ドット反転を実行するよう設定される。

【００２４】
列ドライバ１１２は、ソース出力回路とスイッチングアレイ回路から構成される。ソース出力回路は、スキャン期間、或いは、フレームなどの操作期間中、第一出力ピンにより、第一極性の第一の組のソース出力信号と、第二出力ピンにより、第二極性の第二の組のソース出力信号を提供する。スイッチングアレイ回路は、少なくとも三つの選択ラインからなり、第一の組のソース出力信号と第二の組のソース出力信号を、二つの近接する画素のサブピクセルの少なくともどれかとを電気的に接続する。スイッチングアレイ回路による接続なので、ソース出力信号とデータラインの極性は、少なくとも一つのスキャン期間、或いは、少なくとも一つのフレームで維持される。その結果、ソース出力信号上の極性を切り換える周波数が低いので、電力消費が減少する。

【００２５】
その他の具体例において、画素トランジスタは、交互に配置され、つまり、画素トランジスタのアクティブ領域は、データラインの両側に交互に配置される。同じスイッチングアレイ回路とソース出力回路を用いると、ソース出力信号は、各フレームで変化する。その結果、データラインを駆動する列反転が実現し、アクティブ領域を駆動するドット反転が実現する。タイミングコントローラー１１４は、行ドライバ１１０と列ドライバ１１２のタイミングを制御する。例えば、ビデオ信号のフレームで、タイミングコントローラー１１４は、ロードライバ１１０と列ドライバ１１２をリセットして、LCDパネル１０２の頂部で開始し、一度に一行を、LCDパネルの底部までスキャンする。タイミングコントローラー１１４は、公知の素子、例えば、集積回路、ASICにより実行される。本発明の具体例において、タイミングコントローラー１１４は、例えば、制御信号CKH１～CKH３とSWを、列ドライバ１１２に提供し、制御する。

【００２６】
図２は、本発明の具体例によるLCDパネル１０２を示す図である。図で示されるように、LCDパネル１０２は、複数の画素２００を含む。例中、画素２００は、更に、赤、緑、青サブピクセルである複数のサブピクセルを含む。サブピクセル２０２は、液晶セルと、TFT２０４により、LCDパネル１０２のマトリクスに接続されるストレージキャパシタ（図示しない）により構成される。

【００２７】
LCDパネル１０２のマトリクスは、スキャンライン２０６、データライン２０８、コモン電極ライン２１０、を含む。スキャンライン２０６は、行ドライバ１１０により制御され、データライン２０８は、列ドライバ１１２により制御される。更に、コモン電極ライン２１０は、Vcom増幅器１０６により制御される。各画素２００中、スキャンライン２０６は、TFT２０４のゲート端に結合される。データライン２０８は、TFT２０４のソース端に結合される。

【００２８】
操作の間、行ドライバ１１０は、スキャンライン２０６の一つに電源を供給し、約１５ボルトの電圧（或いは、電力）を、TFT204のゲートに提供する。それに応じて、TFT２０４のチャンネルは開き、即ち、スイッチオンになる。列ドライバ１１２は、約０～８ボルトの信号電圧（或いは、電力）を、データライン２０８により、現在行の適当なサブピクセル２０２に提供する。この信号電圧はその後、スイッチオンであるTFT２０４を経て、サブピクセル２０２の液晶セルに適用される。TFT２０４のアレイの電気的要求のために、当然のことながら、幅が変化する。サブピクセル２０２により提供される輝度は、データライン２０８を経る電圧とコモン電極電圧Vcom間の差により決定される。更に、上述で述べた等に、液晶セルへのダメージを回避するため、サブピクセルの極性は、フレームからフレームに反転する。システム１００は、列反転やドット反転等、様々な形式の反転が用いられる。

【００２９】
図３Aは、本発明の具体例による列ドライバを示す図である。図４Aは、図３Aの電圧－タイミング図である。例で示されるように、列ドライバ１１２は、LCDパネル１０２に結

合され、ソース出力回路３００とスイッチングアレイ回路３０２を含む。便利性の目的のために、LCD１０２の一部だけが示される。特に、LCDパネル１０２の行M、M＋１等は、図３Aで示される。しかし、当業者なら分かるように、LCDパネル１０２は、様々な排列の画素のかなり多数の列と行を含む。例えば、LCDパネル１０２の画素の交互配置は、図３Cで示され、以下で説明される。

【００３０】

具体例において、ソース出力回路３００は、ドット反転スイッチ、列反転スイッチ、或いは、フレーム反転スイッチとなるASICに基づいて実行される。スイッチングアレイ回路３０２は、ビデオ信号からのデータを受信し（例えば、タイミングコントローラー１１４から）、このデータを、LCDパネル１０２に供給する一組の電圧に伝送する。具体例において、ソース出力電圧は、０．５～３．５Vである。ソース出力回路３０２は、ASIC、或いは、スイッチ装置のアレイ、或いは、集積回路、或いは、それらの組み合わせとして実行される。

【００３１】

スイッチングアレイ回路３０２は、スキャンラインが駆動時（低くても、高くても）、第一出力ピンにより、一連の肯定極性のソース出力信号を、第一組データラインに接続し、第二出力ピンにより、一連の否定極性のソース出力信号を、第二組データラインに接続し、次のスキャンラインが駆動時、第一出力ピンにより、一連の否定極性のソース出力信号を、第一組データラインに接続し、一連の肯定極性のソース出力信号を、第二出力ピンにより第二組データラインに接続する。

【００３２】

特に、スイッチングアレイ回路は、少なくとも三つの選択ラインを有する。よって、スイッチングアレイ回路３０２は、第一選択ラインが選択された行Mの制御信号CKH１に従って駆動する時（低電圧駆動でも、高電圧駆動でも）、出力ピンT１により、肯定極性のソース出力信号$R1D_1$を、赤のサブピクセルR_1のデータライン２０８＿１と接続する。スイッチングアレイ回路３０２は、第一選択ラインが制御信号CKH１に従って駆動する時、出力ピンT２により、否定極性のソース出力信号$R２D_1$を、赤のサブピクセルR_2のデータライン２０８＿４と接続する。

【００３３】

同様に、選択された行Mで、スイッチングアレイ回路３０２は、第二選択ラインが制御信号CKH２に従って駆動する時、出力ピンT１により、肯定極性のソース出力信号$G2D_1$を、青のサブピクセルG_2のデータライン２０８＿５と接続する。スイッチングアレイ回路３０２は、第二選択ラインが制御信号CKH２に従って駆動する時、出力ピンT２により、否定極性のソース出力信号$G1D_1$を、赤のサブピクセルG_1のデータライン２０８＿２と接続する。スイッチングアレイ回路３０２は、更に、第三選択ラインが制御信号CKH３に従って駆動する時、出力ピンT１により、肯定極性のソース出力信号$B1D_1$を、青のサブピクセルB_1のデータライン２０８＿３と接続する。スイッチングアレイ回路３０２は、更に、第三選択ラインが制御信号CKH３に従って駆動する時、否定極性のソース出力信号$B２D_1$を、出力ピンT２により、青のサブピクセルB_2のデータライン２０８＿６と接続する。即ち、スイッチングアレイ回路３０２は、選択行M中に、出力ピンT１により、一連の肯定極性のソース出力信号を、画素R_1、 B_2、及び、 G_1に順に接続し、出力ピンT２により、一連の否定極性のソース出力信号を、R_2、 B_1、 及び、 G_2 に順に接続する。

【００３４】

選択行M＋１で、制御信号SWのために、スイッチングアレイ回路３０２は、出力ピンT１により、一連の否定極性のソース出力信号を、画素R_1、 B_2、及び、 G_1に順に接続し、出力ピンT2により、一連の肯定極性のソース出力信号を、R_2、 B_1、 及び、 G_2 に順に接続する。

【００３５】

特に、スイッチングアレイ回路３０２は、第一選択ラインが制御信号CKH１に従って駆動する時、出力ピンT１により、否定極性のソース出力信号$R1D_2$を、赤のサブピクセルR_1

のデータライン２０８＿１と接続する。スイッチングアレイ回路３０２は、第一選択ラインが制御信号CKH１に従って駆動する時、肯定極性のソース出力信号R２D_2を、出力ピンＴ２により、赤のサブピクセルR_2のデータライン２０８＿４と接続する。

【００３６】

同様に、選択行Ｍ＋１で、スイッチングアレイ回路３０２は、第二選択ラインが制御信号CKH２に従って駆動する時、否定極性のソース出力信号G2D_2を、出力ピンＴ１により、青のサブピクセルG_2のデータライン２０８＿５と接続する。スイッチングアレイ回路３０２は、第二選択ラインが制御信号CKH２に従って駆動する時、肯定極性のソース出力信号G1D_2を、出力ピンＴ２により、赤のサブピクセルG_1のデータライン２０８＿２と接続する。

【００３７】

スイッチングアレイ回路３０２は、更に、第三選択ラインが制御信号CKH３に従って駆動する時、否定極性のソース出力信号B1D_2を、出力ピンＴ１により、青のサブピクセルB_1のデータライン２０８＿３と接続する。スイッチングアレイ回路３０２は、更に、第三選択ラインが制御信号CKH３に従って駆動する時、肯定極性のソース出力信号B２D_2を、出力ピンＴ２により、青のサブピクセルB_2のデータライン２０８＿６と接続する。よって、ドット反転駆動が達成され、データラインの極性は、スキャン期間中、維持される。

【００３８】

選択行Ｍ＋２で、制御信号SWのために、スイッチングアレイ回路３０２は、出力ピンＴ１により、一連の肯定極性のソース出力信号を、画素R_1、 B_2、及び、 G_1に順に接続し、出力ピンＴ２により、一連の否定極性のソース出力信号を、R_2、 B_1、 及び、 G_2 に順に接続する。

【００３９】

特に、スイッチングアレイ回路３０２は、第一選択ラインが制御信号CKH１に従って駆動する時、肯定極性のソース出力信号R1D_3を、出力ピンＴ１により、赤のサブピクセルR_1のデータライン２０８＿１と接続する。その一方、スイッチングアレイ回路３０２は、肯定極性のソース出力信号R２D_3を、出力ピンＴ２により、赤のサブピクセルR_2のデータライン２０８＿４と接続する。

【００４０】

同様に、選択行Ｍ＋２で、スイッチングアレイ回路３０２は、第二選択ラインが制御信号CKH２に従って駆動する時、肯定極性のソース出力信号G2D_3を、出力ピンＴ１により、青のサブピクセルG_2のデータライン２０８＿５と接続する。その一方、スイッチングアレイ回路３０２は、肯定極性のソース出力信号G1D_3を、出力ピンＴ２により、赤のサブピクセルG_1のデータライン２０８＿２と接続する。スイッチングアレイ回路３０２は、更に、第三選択ラインが制御信号CKH３に従って駆動する時、否定極性のソース出力信号B1D_3を、出力ピンＴ１により、青のサブピクセルB_1のデータライン２０８＿３と接続する。その一方、スイッチングアレイ回路３０２は、更に、肯定極性のソース出力信号B２D_3を、出力ピンＴ２により、青のサブピクセルB_2のデータライン２０８＿６と接続する。

【００４１】

図４Ａで示されるように、出力ピンＴ１上の極性が各スキャン期間で切り換わり、データライン２０８＿１、２０８＿３、及び、２０８＿５上の極性は、各画素ではなく、各スキャン期間で切り換わる。出力ピンＴ２とデータライン２０８＿２、２０８＿４、及び、２０８＿６は、出力ピンＴ１とデータライン２０８＿１、２０８＿３、及び、２０８＿５と同様で、図を簡潔にするため、図４Ａで示されない。データライン上の極性を切り換える周波数が減少するにつれて、LCDの電力消費も減少する。本発明において、出力ピンＴ１からのソース出力信号は、一画素ではなく、二つの近接する画素のサブピクセルに、順に転送される。

【００４２】

図３Ｂは、本発明の具体例によるもう一つの列ドライバを示す図である。図４Ｂは、図３Ｂの電圧－タイミング図である。図で示されるように、出力回路３００は、LCDパネル１０２の少なくとも一つのフレームに、出力ピンＴ１により、正のソース出力信号を、出力ピ

ンT２により、負のソース出力信号を提供する。

【００４３】

例えば、スイッチングアレイ回路３０２は、現行のフレームで、出力ピンT１により、一連の肯定極性のソース出力信号を、画素R_1、B_2、及び、G_1に接続し、出力ピンT２により、一連の否定極性のソース出力信号を、画素R_2、B_1、and G_2に接続する。特に、スイッチングアレイ回路３０２は、第一選択ラインが選択行Mの制御信号CKH１に従って駆動する時、肯定極性のソース出力信号R1D_1を、出力ピンT１により、赤のサブピクセルR_1のデータライン２０８＿１と接続する。その一方、スイッチングアレイ回路３０２は、否定極性のソース出力信号R２D_1を、出力ピンT２により、赤のサブピクセルR_2のデータライン２０８＿４と接続する。

【００４４】

同様に、選択行Mで、スイッチングアレイ回路３０２は、第二選択ラインが制御信号CKH２に従って駆動する時、肯定極性のソース出力信号G2D_1を、出力ピンT１により、青のサブピクセルG_2のデータライン２０８＿５と接続する。その一方、スイッチングアレイ回路３０２は、否定極性のソース出力信号G1D_1を、出力ピンT２により、赤のサブピクセルG_1のデータライン２０８＿２と接続する。

【００４５】

スイッチングアレイ回路３０２は、更に、第三選択ラインが制御信号CKH３に従って駆動する時、肯定極性のソース出力信号B1D_1を、出力ピンT１により、青のサブピクセルB_1のデータライン２０８＿３と接続する。その一方、スイッチングアレイ回路３０２は、更に、否定極性のソース出力信号B２D_1を、出力ピンT２により、青のサブピクセルB_2のデータライン２０８＿６と接続する。即ち、スイッチングアレイ回路３０２は、選択行M中に、出力ピンT１により、一連の肯定極性のソース出力信号を、画素R_1、 B_2、及び、 G_1に順に接続し、出力ピンT２により、一連の否定極性のソース出力信号を、R_2、 B_1、 及び、 G_2 に順に接続する。

【００４６】

同様に、選択行M＋１で、スイッチングアレイ回路３０２は、出力ピンT１により、一連の肯定極性のソース出力信号B0D_2、R2D_2、及び、 G1D_2を、画素B_0、 R_2、及び、G_1に順に接続し、出力ピンT２により、一連の否定極性のソース出力信号B1D_2、1D_2 、及び、G2D_2を、画素B_1、 R_1、及び、G_2に順に接続する。

【００４７】

次のフレーム間（フレーム２）、制御信号SWのために、スイッチングアレイ回路３０２は、出力ピンT１により、一連の否定極性のソース出力信号を、画素R_1、 B_2、及び、 G_1に順に接続し、出力ピンT2により、一連の肯定極性のソース出力信号を、R_2、 B_1、 及び、 G_2 に順に接続する。操作は、前のフレームと同様なので、省略する。これにより、列（ライン）反転駆動が達成され、データラインの極性は、フレーム期間維持される。

【００４８】

図４Bで示されるように、出力ピンT１とT２の極性は、フレーム期間維持され、各フレームを交互にし、データライン２０８＿１～２０８＿６上の極性も、各フレームで切り換わる。データラインの極性を切り換える周波数が更に減少すると、LCDの消費電力も減少する。

【００４９】

図３Cは、本発明の具体例によるもう一つの列ドライバを示す図である。図４Cは、図３Cの電圧－タイミング図である。例で示されるように、列ドライバ１１２は、LCDパネル１０２に結合され、ソース出力回路３００とスイッチングアレイ回路３０２を含む。図３Cにおいて、LCDパネル１０２は、図３Bで示されるサブピクセルと異なる配置である。特に、行MのLCDパネル１０２のサブピクセルは、行M＋１等のサブピクセルの異なる組のデータラインに接続される。よって、列ドライバ１１２は、図３Bで示されるように、スイッチングアレイ回路３０２とソース出力回路３００を含む。

【００５０】

例えば、スイッチングアレイ回路３０２は、現行のフレームで、出力ピンT１により、一連の肯定極性のソース出力信号を、データライン２０８＿１、２０８＿５、及び、２０８＿３（対応するサブピクセルと同様）に順に接続し、出力ピンT２により、一連の否定極性のソース出力信号を、データライン２０８＿２、２０８＿４、及び、２０８＿６（対応するサブピクセルと同様）に順に接続する。特に、スイッチングアレイ回路３０２は、第一選択ラインが選択された行Mの制御信号CKH１に従って駆動する時、肯定極性のソース出力信号$R1D_1$を、出力ピンT１により、赤のサブピクセルR_1のデータライン２０８＿１と接続する。その一方、スイッチングアレイ回路３０２は、否定極性のソース出力信号$R2D_1$を、出力ピンT２により、赤のサブピクセルR_2のデータライン２０８＿４と接続する。

【００５１】

同様に、選択された行Mで、スイッチングアレイ回路３０２は、第二選択ラインが制御信号CKH２に従って駆動する時、肯定極性のソース出力信号$G2D_1$を、出力ピンT１により、青のサブピクセルG_2のデータライン２０８＿５と接続する。その一方、スイッチングアレイ回路３０２は、否定極性のソース出力信号$G1D_1$を、出力ピンT２により、赤のサブピクセルG_1のデータライン２０８＿２と接続する。

【００５２】

スイッチングアレイ回路３０２は、更に、第三選択ラインが制御信号CKH３に従って駆動する時、肯定極性のソース出力信号$B1D_1$を、出力ピンT１により、青のサブピクセルB_1のデータライン２０８＿３と接続する。その一方、スイッチングアレイ回路３０２は、更に、否定極性のソース出力信号$B2D_1$を、出力ピンT２により、青のサブピクセルB_2のデータライン２０８＿６と接続する。即ち、スイッチングアレイ回路３０２は、選択行M中に、出力ピンT１により、一連の肯定極性のソース出力信号を、画素R_1、 B_2、及び、 G_1に順に接続し、出力ピンT２により、一連の否定極性のソース出力信号を、R_2、 B_1、 及び、 G_2 に順に接続する。

【００５３】

同様に、選択行M＋１で、スイッチングアレイ回路３０２は、出力ピンT１により、一連の肯定極性のソース出力信号$B0D_2$、$R2D_2$、及び、$G1D_2$を、画素R_1、 B_2、及び、 G_1に順に接続し、出力ピンT2により、一連の否定極性のソース出力信号$B1D_2$、$R1D_2$、及び、$G2D_2$を、R_2、 B_1、 及び、 G_2 に順に接続する。

【００５４】

選択行M＋２で、スイッチングアレイ回路３０２は、出力ピンT１により、一連の肯定極性のソース出力信号$R1D_3$、$G2D_3$ 、及び、$B1D_3$（図示しない）、画素R_1、 B_2、及び、 G_1に順に接続し、出力ピンT2により、一連の否定極性のソース出力信号$R2D_3$、$G1D_3$ 及び$B2D_3$を、R_2、 B_1、 及び、 G_2 に順に接続する。即ち、スイッチングアレイ回路３０２は、フレーム中に、出力ピンT１により、一連の肯定極性のソース出力信号を、データライン２０８＿１、２０８＿５、及び、２０８＿３（対応するサブピクセルと同様）に順に接続し、出力ピンT2により、一連の否定極性のソース出力信号を、データライン２０８＿４、２０８＿２、及び、２０８＿６（対応するサブピクセル）に順に接続する。

【００５５】

次のフレーム間（フレーム２）、制御信号SWのために、スイッチングアレイ回路３０２は、出力ピンT１により、一連の否定極性のソース出力信号を、データライン２０８＿１、２０８＿５、及び、２０８＿３（対応するサブピクセルと同様）に順に接続し、出力ピンT2により、一連の肯定極性のソース出力信号を、データライン２０８＿４、２０８＿２、及び、２０８＿６（対応するサブピクセル）に順に接続する。操作は、前のフレームと同様なので、省略する。これにより、ドット反転駆動が達成され、データラインの極性は、フレーム期間維持される。

【００５６】

図４Cで示されるように、出力ピンT１とT２の極性は、フレーム期間維持され、各フレームを交互にし、データライン２０８＿１～２０８＿６上の極性も、各フレームで切り換わる。データラインの極性を切り換える周波数が更に減少すると、LCDの消費電力も減少

する。

【００５７】

本発明の具体例の様々な特徴は、図５、及び、図６A、図６Bを参照する。図５は、公知のシステムの電圧－タイミング図である。特に、行NとN＋１のディスプレイに関連する操作は、図５の公知のLCDで示される。図５で示されるように、行NとN＋１は、それらのスキャンラインにより、電圧パルスを提供することにより選択される。

【００５８】

ビデオデータは、LCDに送られる。例えば、システム１００中、ビデオ入力は、タイミングコントローラー１１４から列ドライバ１１２に送られる。列ドライバ１１２は、ロジックと、ビデオデータを特定の電圧信号に変える、例えば、LCDパネル１０２に送られるソース出力電圧などの他の回路を有する。図５で示されるように、これらの電圧信号は、LCDパネル１０２の特定のデータライン（列）に送られる電圧パルスの形式である。

【００５９】

公知のLCDにおいて、ソース出力電圧とVcomは、一般に、１８０度位相がずれるAC、或いは、方形波信号である。本発明の具体例は、安定性電圧、或いは、DC Vcom電圧を用いる。その結果、スイッチングアレイ回路上の電力消費は、フレーム、或いは、スキャン期間中の極性を切り換える必要がないので減少する。更に、図３Cで示されるように、画素TFT排列を用いると、ソース出力信号、データライン、及び、スイッチングアレイ回路は、単一のフレームで、同じ極性であるので、ドット反転方法により、電力消費を減少させることができる。

【００６０】

公知と本発明のLCDのデータライン電圧は異なる。便宜上、データライン電圧は、Vcom電圧を被覆して示されている。特に、図５で示されるように、公知のLCDのデータライン電圧は、LCDパネル１０２の画素かサブピクセルの荷電状態を大きく変化させる。その結果、電力消費は、LCDパネル１０２の容量性負荷（液晶セルかストレージキャパシタから）を充電する電力が減少するので、本発明の具体例で減少する。例えば、本発明の具体例は、電力消費が０．１～０．２mWの幅で維持され、２．２QVGA、６０HzのノーマルモードLCDに応用される時、総電力消費は、１３から８mWに減少する。

【００６１】

更に、本発明の原理を説明するため、図６Aと図６Bのビデオ信号の構成に関する電圧－タイミング図を提供する。Vsync信号（タイミングコントローラー１１４により提供される）は、周期的パルスを含み、新しいフレームの開始を示す。それに対応して、行ドライバ１１０と列ドライバ１１２は、それらの操作をリセットし、LCDパネル１０２の最上行で開始する。

【００６２】

図６Aは、公知のLCDの信号を示す図である。図６Aで示されるように、コモン電圧Vcomとソース出力信号は、AC電圧で、大体１０kHzで振動する。更に、Vcomは、ソース出力信号と約１８０度位相がずれる。その結果、LCDパネル１０２に存在する液晶セルやストレージキャパシタ等の容量性負荷を充電するために、公知のLCDにより、追加電力が消耗される。図６Bと対照的に、Vcom信号はDC電圧で、ソース出力電圧は、低周波数で変化する。つまり、本発明の具体例において、LCDパネル１０２は、ソース出力電圧の極性上の低スイッチ周波数、公知のLCDに関連する狭い電圧幅下で駆動され、特に、ドット反転が用いられる。LCDパネル１０２に関連する容量性負荷のために、本発明の具体例で用いられる列反転駆動、及び、ドット反転駆動は、電力消費を減少させることができる。例えば、本発明の具体例中の、２．２QVGA、６０Hz、ブラックパターンは、以下のデータが得られ、表１で示される。

【００６３】

【表１】

	公知の LCD #1	本発明の具体例
Vcomの電力	~1.5 mW	0 mW
データラインの電力	~3.5 mW	< 0.1 mW

本発明では好ましい実施例を前述の通り開示したが、これらは決して本発明に限定するものではなく、当該技術を熟知する者なら誰でも、本発明の精神と領域を脱しない範囲内で各種の変動や潤色を加えることができ、従って本発明の保護範囲は、特許請求の範囲で指定した内容を基準とする。

【図面の簡単な説明】

【００６４】

【図１】本発明の具体例によるシステムを示す図である。

【図２】本発明の具体例によるLCDパネルを示す図である。

【図３Ａ】本発明の具体例による列ドライバを示す図である。

【図３Ｂ】本発明の具体例によるもう一つの列ドライバを示す図である。

【図３Ｃ】本発明の具体例によるもう一つの列ドライバを示す図である。

【図４Ａ】本発明の具体例による図３Aの具体例の電圧－タイミング図である。

【図４Ｂ】本発明の具体例による図３Bの具体例の電圧－タイミング図である。

【図４Ｃ】本発明の具体例による図３Cの具体例の電圧－タイミング図である。

【図５】公知のシステムの電圧－タイミング図である。

【図６Ａ】公知のシステムの電圧－タイミング図と本発明の具体例によるシステムを示す図である。

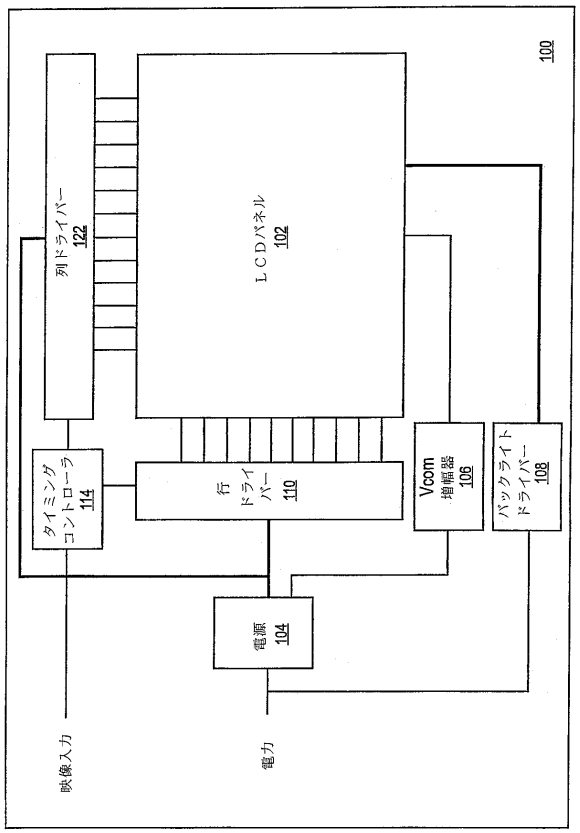
【図６Ｂ】公知のシステムの電圧－タイミング図と本発明の具体例によるシステムを示す図である。

【符号の説明】

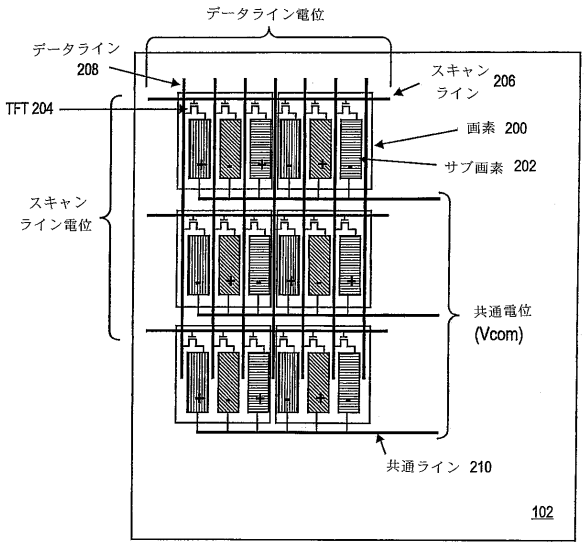
【００６５】

１００…システム
１０２…LCDパネル
１０４…電源
１０６…Vom増幅器
１０８…バックライトドライバ
１１０…行ドライバ
１１２…列ドライバ
１１４…タイミングコントローラー
２００…画素
２０２…サブピクセル
２０４…TFT
２０６…スキャンライン
２０８…データライン
２１０…コモンライン
３００…ソース出力回路
３０２…スイッチングアレイ回路

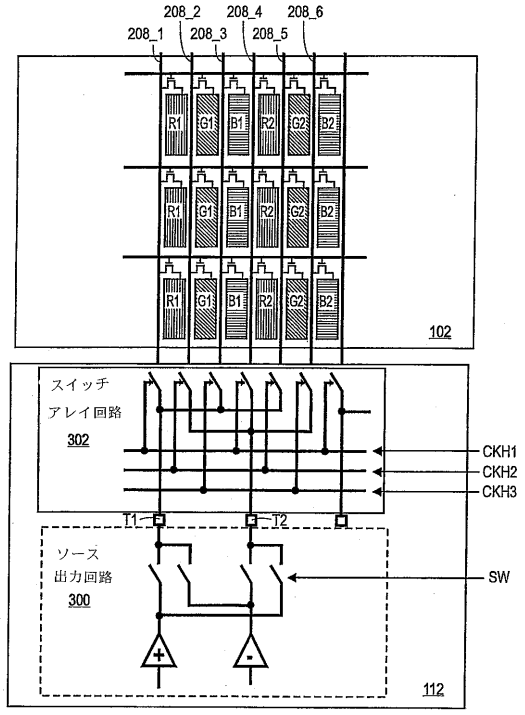
【図１】


100
列ドライバー
122
LCDパネル
102
タイミング
コントローラ
114
行
ドライ
バー
110
Vcom
増幅器
106
バックライト
ドライバー
108
電源
104
映像入力
電力

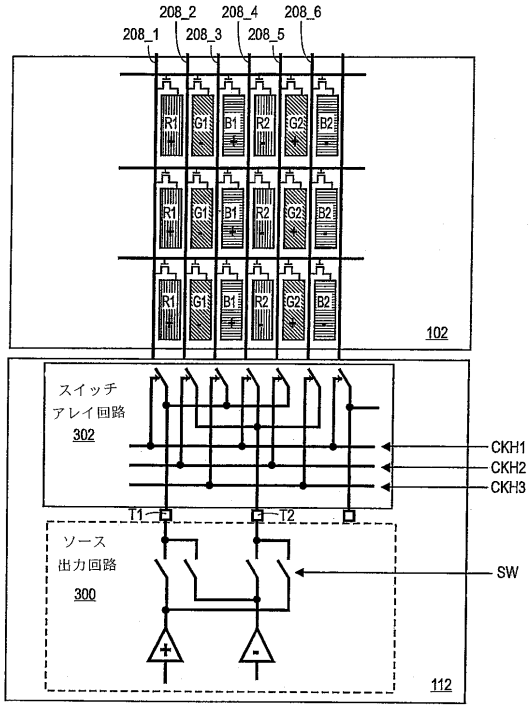
【図２】


データライン電位
データライン
208
スキャン
ライン 206
TFT 204
画素 200
サブ画素 202
スキャン
ライン電位
共通電位
(Vcom)
共通ライン 210
102

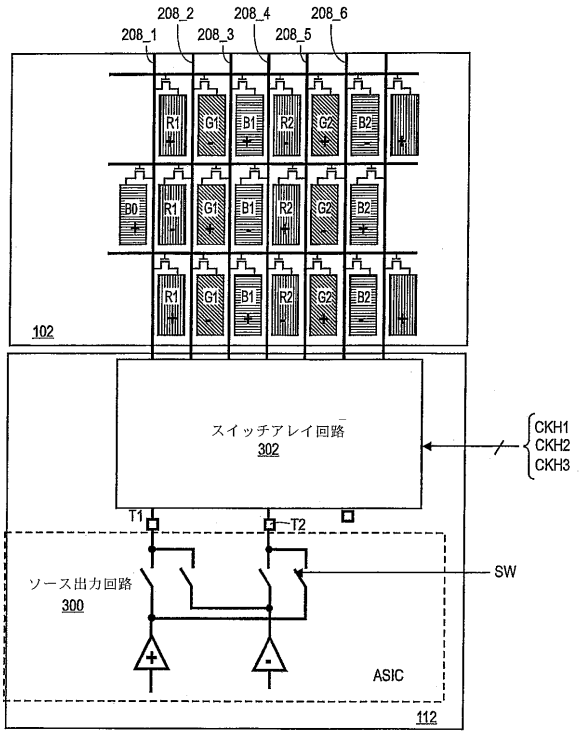
【図３Ａ】


208_1
208_2
208_3
208_4
208_5
208_6
R1
G1
B1
R2
G2
B2
102
スイッチ
アレイ回路
302
CKH1
CKH2
CKH3
T1
T2
ソース
出力回路
300
SW
112

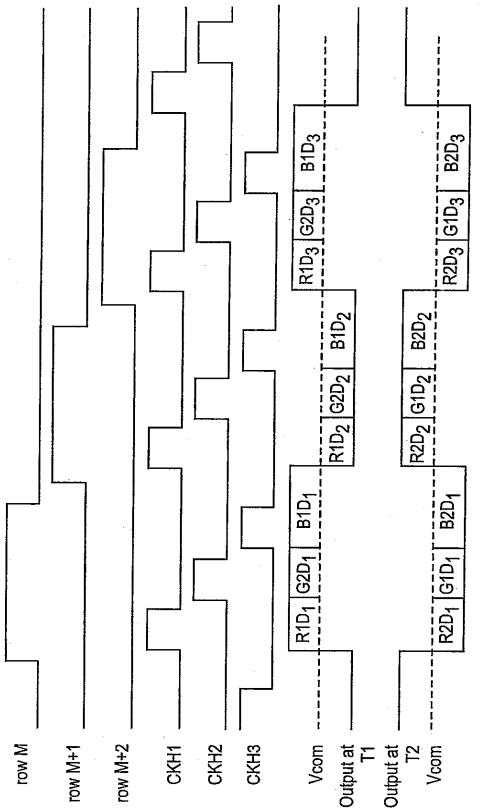
【図３Ｂ】


208_1
208_2
208_3
208_4
208_5
208_6
R1
G1
B1
R2
G2
B2
102
スイッチ
アレイ回路
302
CKH1
CKH2
CKH3
T1
T2
ソース
出力回路
300
SW
112

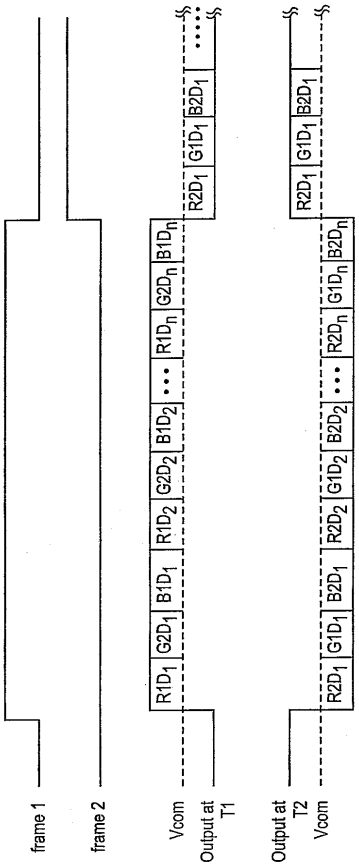
【図３Ｃ】



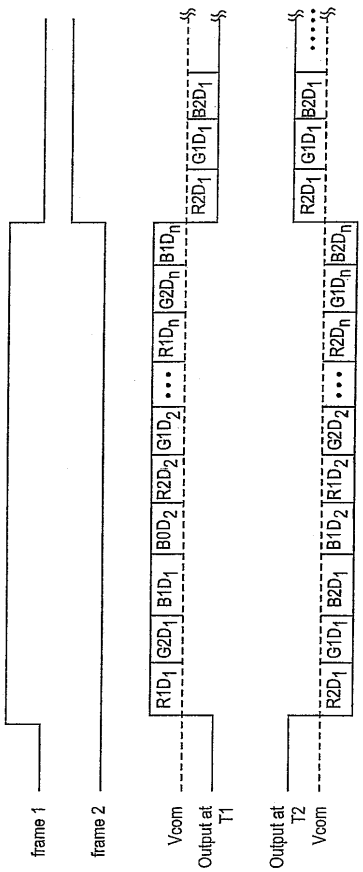
【図４Ａ】



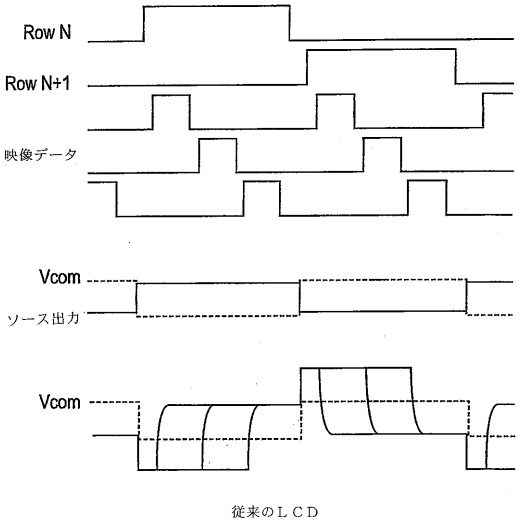
【図４Ｂ】



【図４Ｃ】

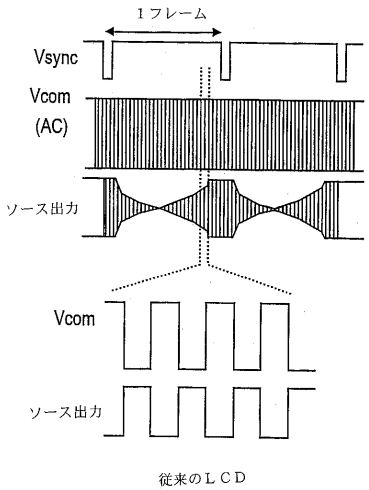


【図５】



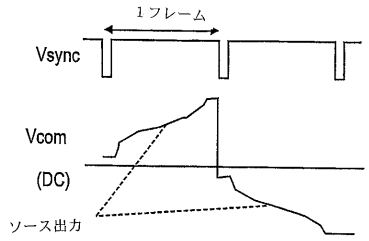
従来のＬＣＤ

【図６Ａ】



従来のＬＣＤ

【図６Ｂ】



フロントページの続き

(51)Int.Cl.	FI		テーマコード（参考）
	Ｇ０９Ｇ 3/20	６２３Ｙ	
	Ｇ０２Ｆ 1/133	５５０	

(72)発明者 李 思賢
台湾高雄市三民區九如一路９５巷１６號
(72)発明者 奥 規夫
台湾台北市士林區中山北路六段４０５巷６６號６樓

Ｆターム(参考) 2H093 NA16 NC13 NC14 NC23 NC34 NC35 ND04 ND24
5C006 AA22 AC11 AC21 AC27 AC28 AF42 AF43 AF44 AF46 AF51
AF53 AF61 AF69 AF71 BB16 BC02 BC03 BC11 BC20 BF14
BF24 EB04 EB05 FA47
5C080 AA10 BB05 CC03 DD26 EE30 FF11 JJ02 JJ03 JJ04

【外国語明細書】
2006171729000001.pdf
2006171729000002.pdf
2006171729000003.pdf
2006171729000004.pdf

专利名称(译)	液晶显示器		
公开(公告)号	JP2006171729A	公开(公告)日	2006-06-29
申请号	JP2005348958	申请日	2005-12-02
[标]申请(专利权)人(译)	统宝光电股份有限公司		
申请(专利权)人(译)	Toppori电子公司		
[标]发明人	佐野景一 李思賢 奥規夫		
发明人	佐野 景一 李 思賢 奥 規夫		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3614 G09G3/3648 G09G3/3685 G09G5/02 G09G2310/0297 G09G2330/021		
FI分类号	G09G3/36 G09G3/20.611.A G09G3/20.621.B G09G3/20.642.J G09G3/20.623.R G09G3/20.623.Y G02F1/133.550		
F-TERM分类号	2H093/NA16 2H093/NC13 2H093/NC14 2H093/NC23 2H093/NC34 2H093/NC35 2H093/ND04 2H093/ND24 5C006/AA22 5C006/AC11 5C006/AC21 5C006/AC27 5C006/AC28 5C006/AF42 5C006/AF43 5C006/AF44 5C006/AF46 5C006/AF51 5C006/AF53 5C006/AF61 5C006/AF69 5C006/AF71 5C006/BB16 5C006/BC02 5C006/BC03 5C006/BC11 5C006/BC20 5C006/BF14 5C006/BF24 5C006/EB04 5C006/EB05 5C006/FA47 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD26 5C080/EE30 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H193/ZA04 2H193/ZC23 2H193/ZF36		
代理人(译)	森田浩二		
优先权	60/633048 2004-12-03 US		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种用于驱动液晶显示器的方法和系统，其最适合于功耗。解决方案：提供了一种显示器和驱动方法，能够降低由改变数据线极性引起的功耗。在显示器中，像素阵列包括多条数据线和多个像素，每个像素包括红色子像素，绿色子像素和蓝色子像素。在操作期间，源输出电路通过第一输出引脚提供具有第一极性的第一系列源输出信号，并通过第二输出引脚提供具有第二极性的第二系列源输出信号。开关阵列电路包括至少三条选择线，并将第一系列源输出信号和第二系列源输出信号电连接到两个相邻像素的至少一个子像素。Ž